

Министерство науки и высшего образования Российской Федерации

Томский государственный университет
систем управления и радиоэлектроники

В. М. Саюн, Н. С. Легостаев

МИКРОСХЕМОТЕХНИКА

Методические указания
по выполнению контрольных работ
для студентов направления 11.03.04
«Электроника и наноэлектроника»

Томск
2022

УДК 621.382
ББК 32.85
С12

Рецензент:

Савчук В. Л., доцент кафедры промышленной электроники ТУСУР,
канд. техн. наук

Саюн, Владимир Михайлович

С12 Микросхемотехника : методические указания по выполнению контрольных работ для студентов направления 11.03.04 «Электроника и нанoeлектроника» / В. М. Саюн., Н. С. Легостаев. – Томск : Томск. гос. ун-т систем упр. и радиоэлектроники, 2022. – 23 с.

Настоящие методические указания для студентов составлены с учетом требований Федерального государственного образовательного стандарта высшего образования, основной профессиональной образовательной программы по направлению подготовки 11.03.04 «Электроника и нанoeлектроника».

Одобрено на заседании каф. ПрЭ, протокол № 17 от 30.08.2022.

УДК 621.382
ББК 32.85

© Саюн В. М., Легостаев Н. С., 2022
© Томск. гос. ун-т систем упр и радиоэлектроники, 2022

ОГЛАВЛЕНИЕ

Введение	4
1 Контрольная работа № 1 «Реализация булевой функции логическими элементами».....	5
2 Контрольная работа № 2 «Карта Карно».....	7
3 Контрольная работа № 3 «Реализация БФ с помощью мультиплексора».....	11
4 Контрольная работа № 4 «Триггер асинхронный».....	13
5 Контрольная работа № 5 «Триггер синхронный».....	18
Список рекомендованной литературы	23

ВВЕДЕНИЕ

Настоящие методические указания составлены для студентов очной формы обучения с учетом требований Федерального государственного образовательного стандарта высшего образования, основной профессиональной образовательной программы по направлению подготовки 11.03.04 «Электроника и микроэлектроника».

Цель методических указаний состоит в закреплении теоретических знаний с помощью практических заданий.

Цели дисциплины:

1. Формирование знаний, умений и навыков решения задач анализа и расчета характеристик электрических цепей.
2. Построения физических и математических моделей схем и устройств электроники и микроэлектроники различного функционального назначения с использованием стандартных программных средств их компьютерного моделирования.
3. Реализация эффективных методик экспериментального исследования схем и устройств электроники и микроэлектроники.

Задачи дисциплины:

1. Формирование знаний о предмете, принципах, современных и перспективных направлениях микросхемотехники.
2. Изучение математического аппарата микросхемотехники.
3. Накопление знаний о назначении, характеристиках и параметрах цифровых и аналоговых интегральных микросхем.
4. Освоение способов решения задач анализа и расчета характеристик электрических цепей.
5. Освоение методик построения физических и математических моделей схем и устройств электроники и микроэлектроники различного функционального назначения с использованием стандартных программных средств их компьютерного моделирования.
6. Освоение эффективной методики экспериментального исследования параметров и характеристик приборов, схем, устройств и установок электроники и микроэлектроники различного функционального назначения.

1 КОНТРОЛЬНАЯ РАБОТА № 1
«РЕАЛИЗАЦИЯ БУЛЕВОЙ ФУНКЦИИ ЛОГИЧЕСКИМИ ЭЛЕМЕНТАМИ»

Пример. Задана булева функция (БФ):

$$Y = (\bar{A} + B) \cdot (A + \bar{B}).$$

Требуется реализовать БФ логическими элементами.

Решение.

Имеются две переменные A и B (рисунок 1.1). Каждая переменная может принимать значения 0 или 1. Электрическая схема должна содержать два входа A и B (по числу переменных) и выход. На выходе необходимо записать БФ, которую необходимо реализовать. В электрической схеме сигнал проходит со входа на выход.

Условно-графическое отображение (УГО) логических элементов и их таблицы истинности изложены в лекционном материале. Кругок незаштрихованный на выходе элемента означает инвертирование.

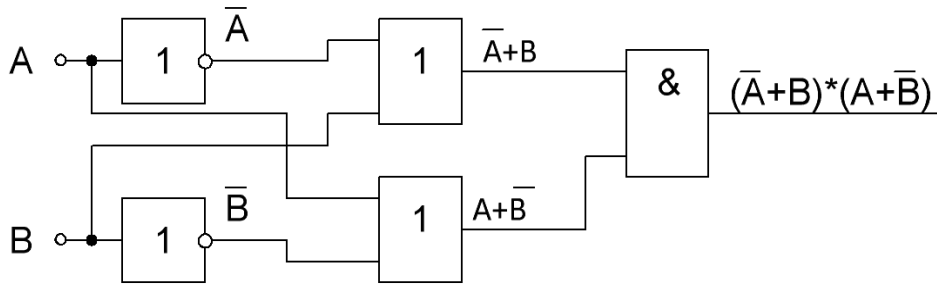


Рисунок 1.1 – Логическая схема

Примечание:

1. Использовать таблицу с логическими элементами (см. лекцию).
2. В качестве инвертора может выступать логический элемент суммы или умножения (см. таблица 1.1).
3. У логического элемента инвертора два входа, но допускается рисовать один вход.

Таблица 1.1 – Инвертор

Инвертор на лог. элементе суммы	Инвертор на лог. элементе умножения

Таблица 1.2 – Варианты реализации булевой функции (БФ)

№ варианта	Булева функция
1	$Y = \bar{A} \cdot \bar{B} + \bar{A}B + AB$
2	$Y = \bar{A} \cdot \bar{B} + \overline{AB} + (A \oplus B)$
3	$Y = (\bar{A} \oplus \bar{B}) + \overline{AB} + (A \oplus B)$
4	$Y = (\bar{A} \oplus \bar{B}) + \overline{AB} \cdot (A \oplus B)$
5	$Y = (\bar{A} \oplus \bar{B}) \cdot \overline{AB} + (A \oplus B)$
6	$Y = (\bar{A} \oplus \bar{B}) \cdot (\bar{A} + B) + (A \oplus B)$
7	$Y = (\bar{A} \oplus \bar{B}) \cdot (\bar{A} + \bar{B}) + (A \oplus B)$
8	$Y = (\bar{A} \oplus \bar{B}) \cdot (A \oplus \bar{B}) + (A \oplus B)$
9	$Y = (\bar{A} \oplus \bar{B}) \cdot (\bar{A} \oplus \bar{B}) + (A \oplus \bar{B})$
10	$Y = (\bar{A} \oplus \bar{B}) \oplus (\bar{A} \oplus \bar{B}) + (A \oplus \bar{B})$
11	$Y = (\bar{A} \oplus \bar{D}) \oplus (\bar{A} \oplus \bar{B}) + (A \oplus \bar{B})$
12	$Y = (\bar{A} \oplus \bar{B}) \cdot (\bar{A} + B) + (A \oplus B)$
13	$Y = (\bar{A} \oplus \bar{B}) \cdot (\bar{A} + C) + (A \oplus B)$
14	$Y = (\bar{A} \oplus \bar{C}) \cdot (\bar{A} + C) + (A \oplus B)$
15	$Y = (\bar{C} \oplus B) \cdot (\bar{A} + B) + (\bar{C} \cdot \bar{B} \oplus B)$
16	$Y = (\bar{C} \oplus B) \oplus (\bar{A} + B) + (\bar{C} \cdot \bar{B} \oplus B)$
17	$Y = (\bar{C} \cdot D) \cdot (\bar{A} + B) + (\bar{C} \cdot \bar{B} \oplus B)$
18	$Y = (\bar{A} \oplus \bar{B}) \oplus (\bar{A} \oplus \bar{B}) + (A \oplus \bar{B})$ Y
19	$Y = \bar{A} + \bar{B} \cdot \overline{AB} \oplus (\bar{A} \oplus \bar{B}) + (A \oplus \bar{B})$
20	$Y = \bar{A} + \bar{B} \cdot \overline{AB} \cdot (\bar{A} \oplus \bar{B}) \oplus (A \oplus \bar{B})$
21	$Y = (\bar{A} \oplus \bar{C}) \cdot (\bar{A} + C) + (A \oplus B)$
22	$Y = (\bar{A} \oplus D) + (\bar{A} + C) + (D \oplus B)$
23	$Y = (\bar{A} \oplus D) + (\bar{A} + C) + (D \oplus B)$
24	$Y = (\bar{A} + D) + (\bar{A} + \bar{C}) + (\bar{D} \oplus B)$
25	$Y = (\bar{A} \oplus D) + (\bar{A} \oplus \bar{C}) + (\bar{D} \oplus B)$
26	$Y = (\bar{A} \oplus C) + (\bar{A} \oplus \bar{C}) + (\bar{D} \oplus C)$
27	$Y = (\bar{A} \oplus C) \cdot (\bar{A} \oplus \bar{C}) \cdot (\bar{D} \oplus C)$
28	$Y = (\bar{A} \cdot C) + (\bar{A} \oplus \bar{C}) + (\bar{D} \cdot C)$
29	$Y = (\bar{B} \cdot C) + (\bar{D} \oplus \bar{C}) + (\bar{D} \cdot C)$
30	$Y = (\bar{B} \oplus C) + (\bar{D} \oplus \bar{C}) + (\bar{D} \oplus C)$

2 КОНТРОЛЬНАЯ РАБОТА № 2 «КАРТА КАРНО»

Постановка задачи

Булево выражение в виде ДНФ нанесено на карту Карно по вариантам.

Требуется:

1. Объединить единичные контуры, применяя при необходимости свертывание по горизонтали, вертикали или в шар. Обозначить контура как $y_1, y_2 \dots$.
2. Для каждого контура $y_1, y_2 \dots$ написать булево выражение с помощью карты Карно, указать какие переменные выпадают.
3. Без карты Карно для каждого контура $y_1, y_2 \dots$ записать булево выражение, затем его упростить с помощью законов булевой алгебры. То есть подтвердить совпадение результата по карте и с помощью законов (сделать проверку).
4. Записать конечное булево выражение при суммировании контуров $y_1, y_2 \dots$.

Замечание

В учебной литературе рассматривают два варианта карты Карно (рис. 2.1). Четыре разряда обозначают либо x_1, x_2, x_3, x_4 (x_1 – старший разряд), либо x_4, x_3, x_2, x_1 (x_4 – старший разряд). С учетом этого вид карты Карно меняется. Требуется выбрать один из вариантов и на его основе выполнять контрольную работу.

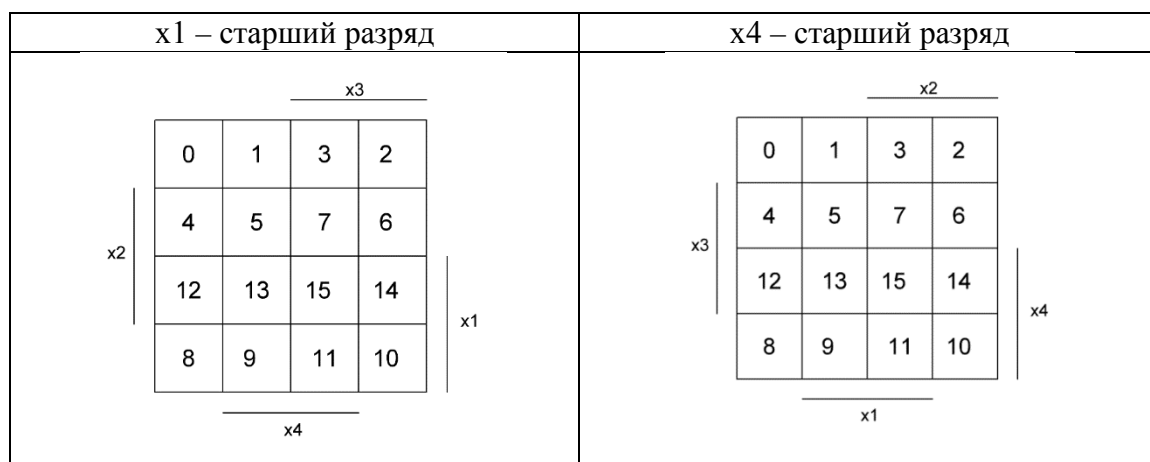


Рисунок 2.1 – Два варианта карты Карно

Варианты заданий

Вариант 1

	1	1	
			1
			1
	1	1	

Вариант 2

1			
1			1
1			1
1			

Вариант 3

		1	1
1	1		
1	1		

Вариант 4

		1	
		1	
	1	1	
	1	1	

Вариант 5

1			1
	1		
	1		
1			1

Вариант 6

1	1	1	1
	1	1	

Вариант 7

1			1
	1	1	
1			1

Вариант 8

1			1
1			1
1			1
1			1

Вариант 9

	1		
	1	1	1
	1	1	1
	1		

Вариант 10

	1	1	1
1	1	1	

Вариант 11

1			
	1		
		1	
			1

Вариант 12

1		1	1
	1	1	
	1	1	

Вариант 13

1	1		
	1		
1	1		1

Вариант 14

	1		1
	1		1
	1		1
	1	1	1

Вариант 15

1	1	1	1
		1	
		1	
1	1	1	1

Вариант 16

	1	1	1
			1
			1
	1	1	1

Вариант 17

1	1	1	1
1	1		

Вариант 18

	1	1	1
		1	1
		1	1

Вариант 19

	1	1	
	1	1	
	1	1	

Вариант 20

1	1		
1	1		1
1	1		1

Вариант 21

1			1
1	1		1
1	1		1

Вариант 22

1	1	1	1
	1		
	1		
1	1	1	1

Вариант 23

1			1
1	1		1
1	1		1
1			1

Вариант 24

			1
1	1	1	1
1	1	1	1

Вариант 25

1			1
1	1		1
1	1		1
1	1		1

Вариант 26

1			1
1	1		1
1	1		1
	1		

Вариант 27

1			1
1	1	1	1
1	1	1	1

Вариант 28

1			1
	1	1	1
	1	1	1

Вариант 29

1			1
1	1		1
1	1	1	1
	1	1	

3 КОНТРОЛЬНАЯ РАБОТА № 3 «РЕАЛИЗАЦИЯ БФ С ПОМОЩЬЮ МУЛЬТИПЛЕКСОРА»

Задан полный мультиплексор с тремя адресными входами.

Требуется:

1. Записать вид мультиплексора MS... . Дать определение мультиплексора.
2. Нарисовать УГО.
3. Заполнить таблицу истинности.
4. Составить БФ в общем виде.
5. Составить БФ для конкретного варианта.
6. Составить схему электрическую мультиплексора для конкретного варианта. Информационные входы со значением 0 подключить к «земле». Информационные входы со значением 1 подключить к источнику питания. Адресные входы подключить к генератору импульсов.
7. Расставить на электрической схеме для последнего информационного входа электрические сигналы.
8. Состояние информационных входов приведено ниже в таблице 3.1.

Таблица 3.1 – Таблица истинности по вариантам

Десятичное число	Адресные входы			Информацион- ные входы	БФ на выходе для конкретного адресного кода
	С	В	А		
0	0	0	0	d0=...	
1					
2					
3					
4					
5					
6					
7				d7=...	СВАd7

Варианты значений на информационных входах представлены в таблице 3.2.

Таблица 3.2 – Информационные входы и их значения

№	Информационные входы, равные единице, остальные – ноль
1	d0, d1, d3
2	d1, d3, d5,d6,d7
3	d0, d 2, d4,d6
4	d2, d3, d5,d6,d7
5	d3, d4, d5
6	d0, d2, d5,d7
7	d1, d3, d6
8	d2, d4, d6,d7
9	d3, d4, d6,d7
10	d4, d5, d7
11	D5, d6, d7
12	d0, d1, d2
13	d1, d2, d7
14	d2, d3, d5
15	d3, d4 , d5,d7
	Информационные входы, равные нулю, остальные – единица
16	d0, d1, d3
17	d1, d3, d5,d6,d7
18	d0, d 2, d4,d6
19	d2, d3, d5,d6,d7
20	d3, d4, d5
21	d0, d2, d5,d7
22	d1, d3, d6
23	d2, d4, d6,d7
24	d3, d4, d6,d7
25	d4, d5, d7
26	D5, d6, d7
27	d0, d1, d2
28	d1, d2, d7
29	d2, d3, d5
30	d3, d4 , d5,d7

4 КОНТРОЛЬНАЯ РАБОТА № 4 «ТРИГГЕР АСИНХРОННЫЙ»

Дано:

1. Диаграммы состояний триггера асинхронного приведены по вариантам.
2. Начальное состояние (0 или 1 для интервала времени минус ноль) на прямом выходе Q задано.

Требуется:

1. Нарисовать структурную схему и УГО триггера асинхронного.
2. Привести таблицу истинности триггера асинхронного.
3. Нарисовать диаграмму состояний на прямом выходе Q триггера за промежуток времени от 0 до 15 такта.

Замечания

1. Все диаграммы (входные R,S и выходная Q) надо выполнять в единых осях времени, друг под другом.

2. Ниже диаграмм приведена таблица 4.1 с пояснениями для 15 тактов. На основе алгоритма работы асинхронного триггера, вытекающего из таблицы состояний.

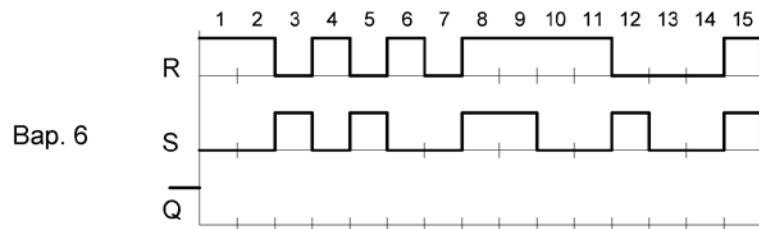
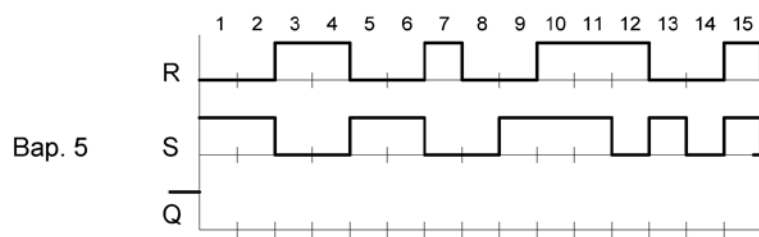
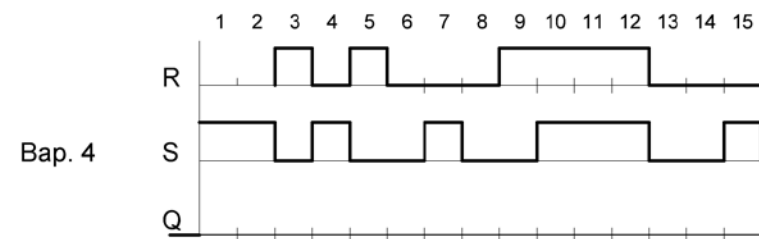
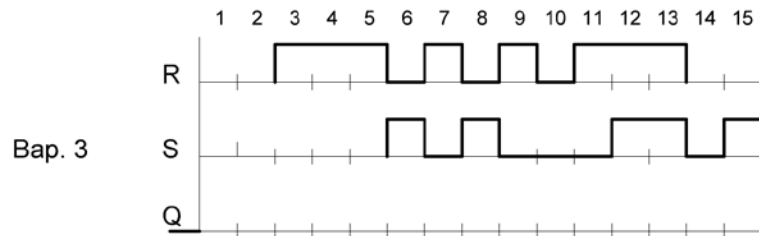
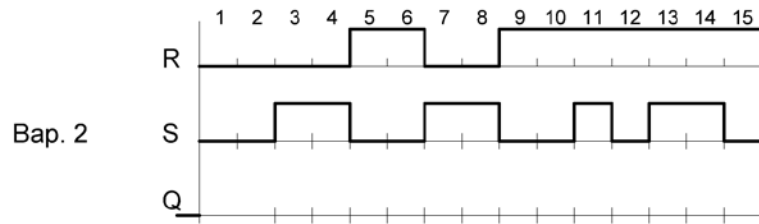
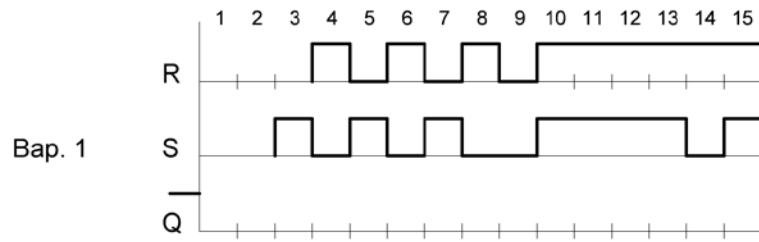
Пример заполнения таблицы состояний для триггера асинхронного для варианта 26 приведен ниже.

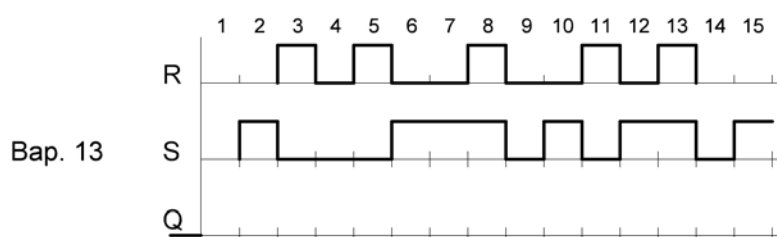
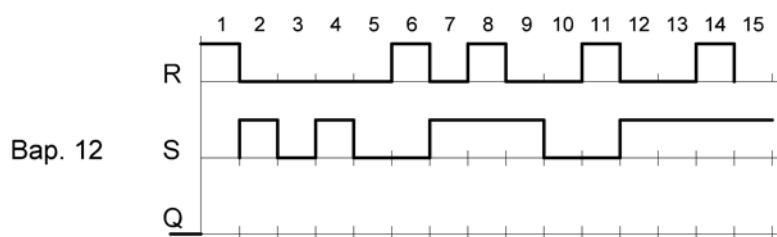
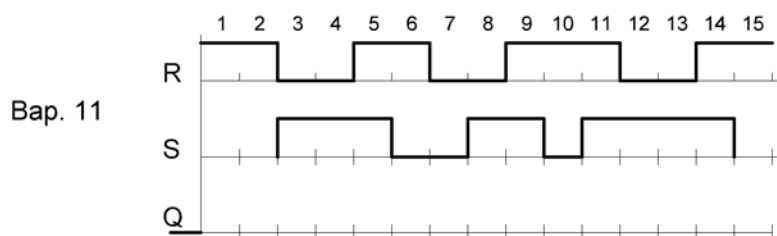
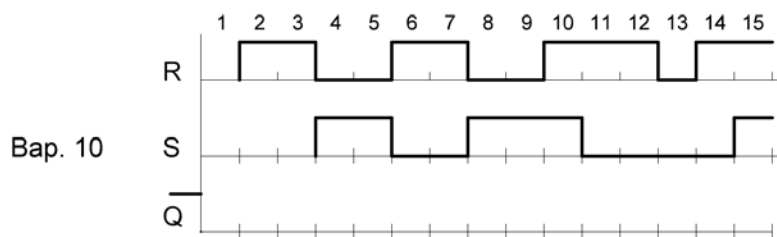
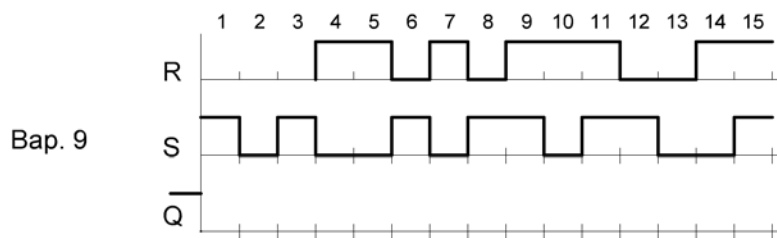
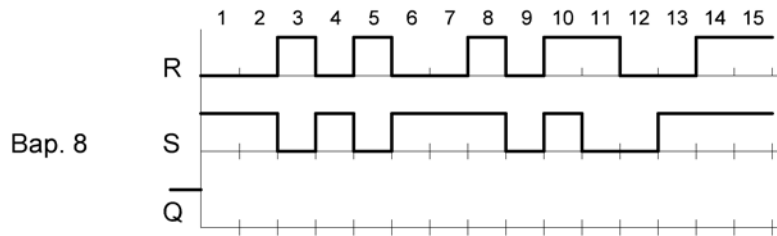
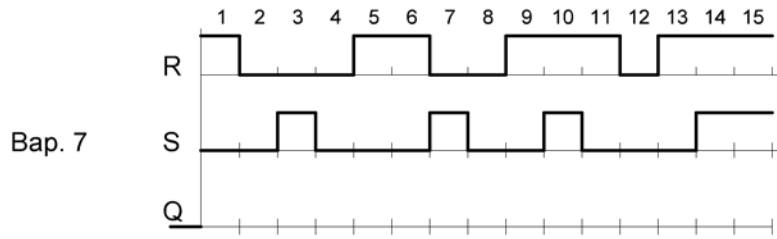
Таблица 4.1 – Состояние триггера на прямом выходе Q по тактам для варианта 26

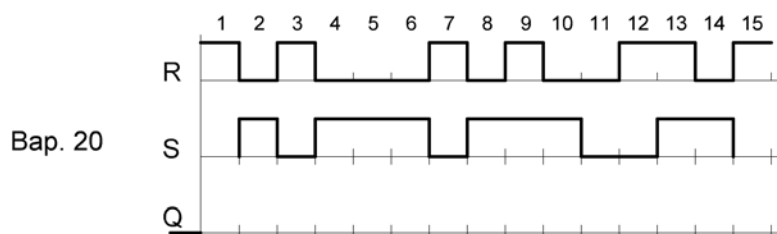
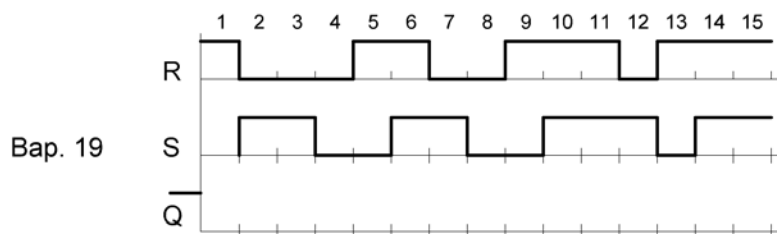
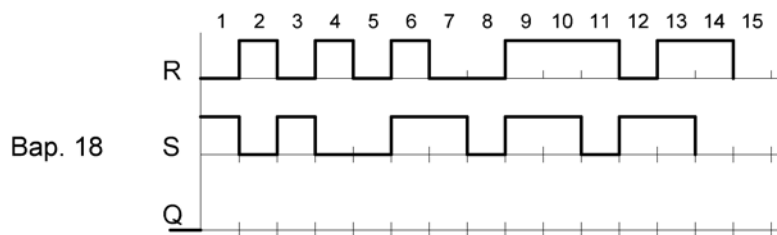
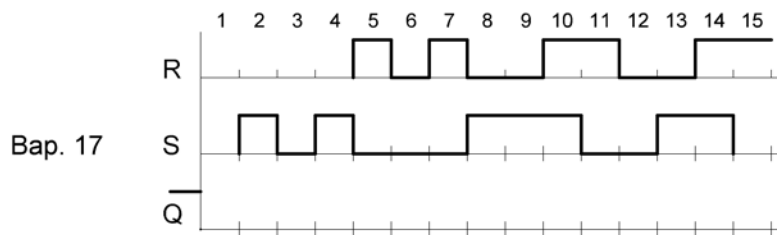
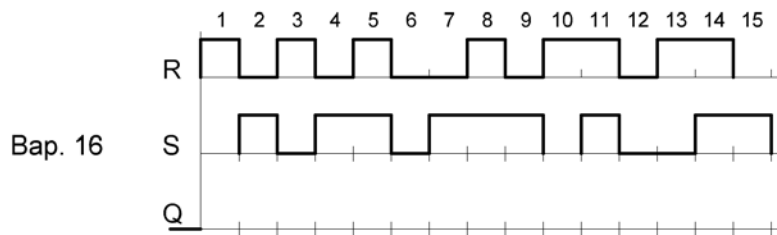
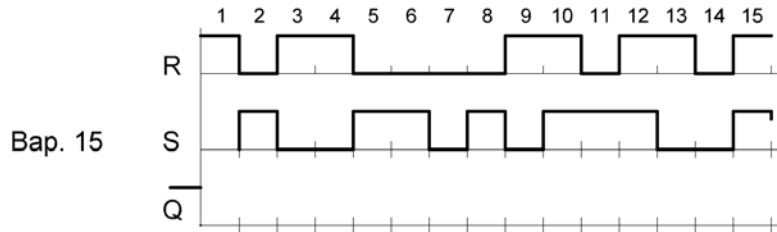
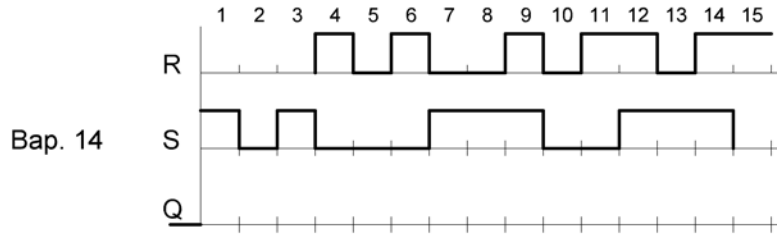
№ такта	Входы S и R	Предыдущее состояние на прямом выходе Q(t)	Последующее состояние на прямом выходе Q(t)	
1 такт	Сигналы на входах S и R разные. $S(t)=0$	0	Поскольку $S=0$, то на выходе $Q=0$	
2 такт	Сигналы на входах S и R одинаковые. $S(t)=R=1$	0	Запрет	
3 такт	Сигналы на входах S и R разные. $S(t)=1$	Предыдущее состояние запрет. Точнее неопределенное. Может 1 или 0. Пусть 1.	Поскольку $S=1$, то на выходе $Q=1$.	
.....				
15 такт				

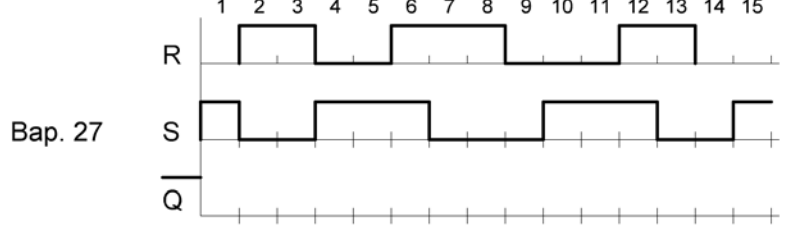
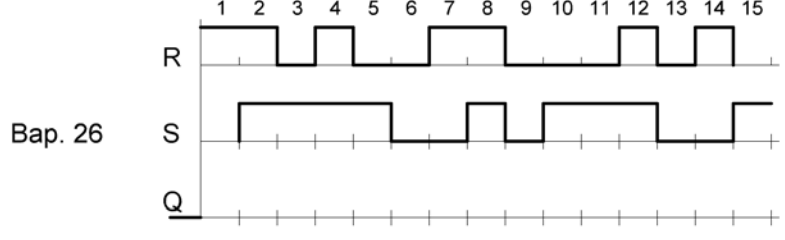
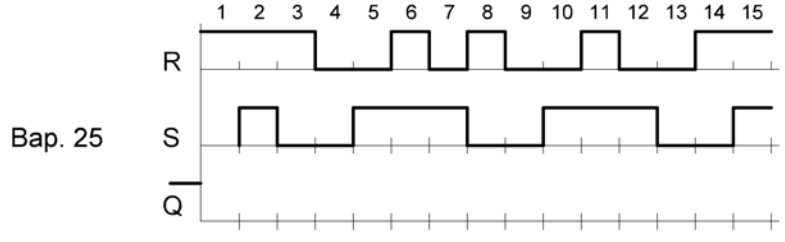
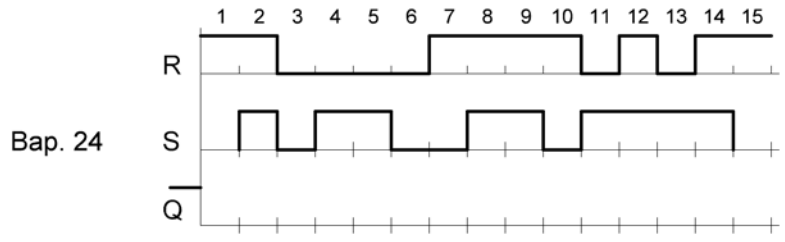
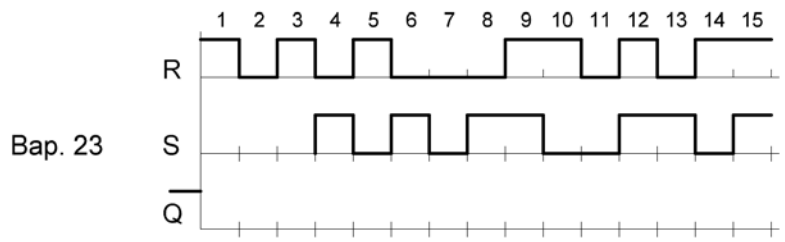
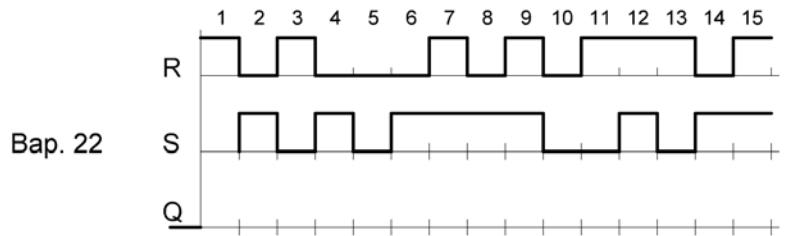
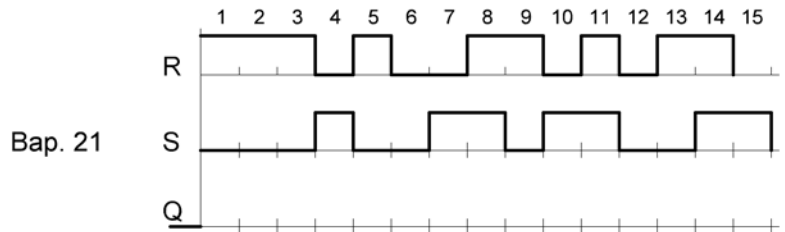
3. В контрольной работе на некоторых тактах встречается запрещенное состояние. Указать запрещенное состояние. Запрещенное состояние – это неопределенное состояние (0 или 1). Пусть запрещенное состояние соответствует 1. С учетом этого замечания можно заполнять последующие такты.

Варианты заданий









5 КОНТРОЛЬНАЯ РАБОТА № 5 «ТРИГГЕР СИНХРОННЫЙ»

Дано:

1. Диаграммы состояний (входы R, S и начальное значение прямого выхода Q) триггера синхронного и асинхронного совпадают по вариантам.
2. Начальное состояние (0 или 1 для момента времени минус ноль) на прямом выходе Q задано.
3. Дополнить заданную диаграмму состояний на входах R, S диаграммой для синхронного входа С. Последовательность импульсов синхронного триггера принимает значение 1 на третьем и на шестом такте времени, на остальных – 0.

Требуется:

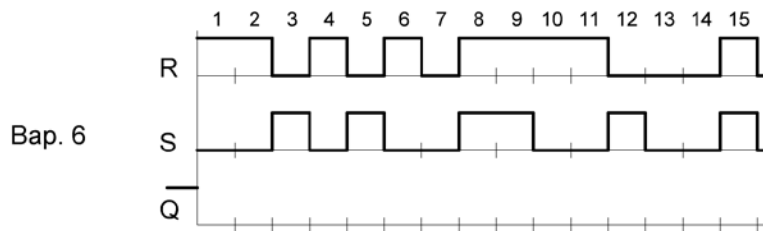
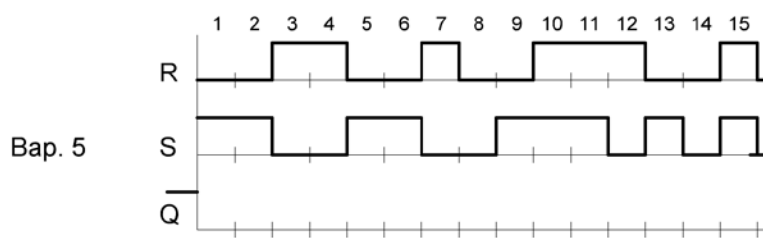
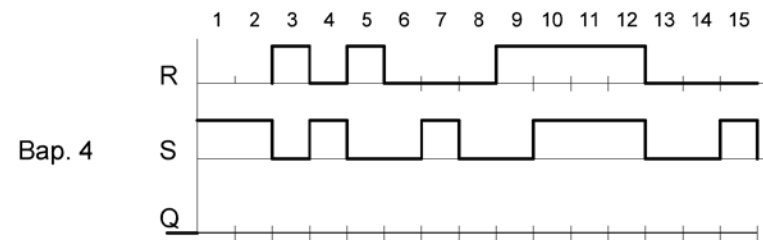
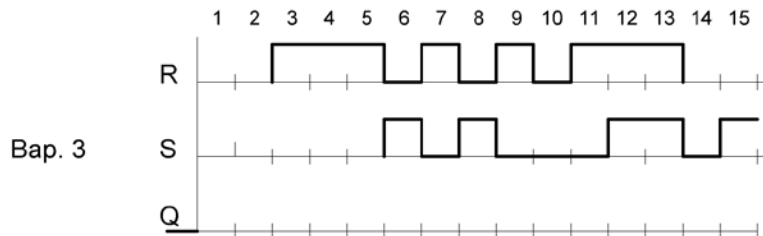
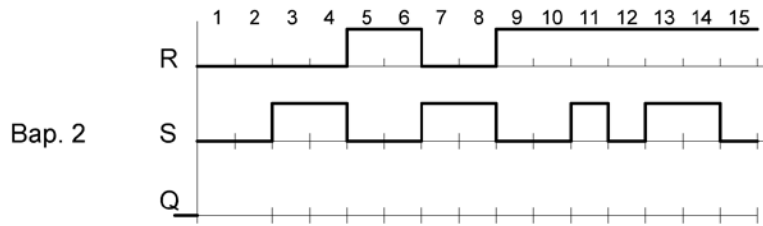
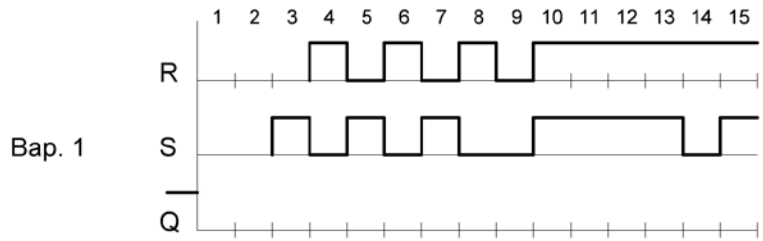
1. Нарисовать структурную схему и УГО триггера синхронного.
2. Привести таблицу истинности триггера синхронного.
3. Нарисовать в единых осях времени диаграммы для входов R, S, С и выхода Q.
4. Указать запрещенное состояние.
5. Составить таблицу состояний триггера синхронного на прямом выходе по тактам для указанного варианта.

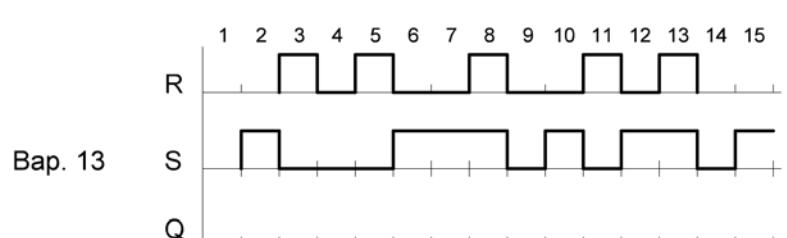
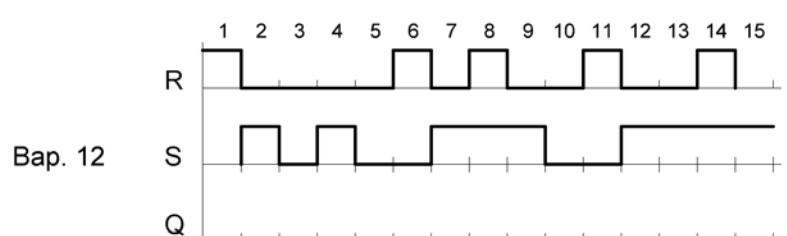
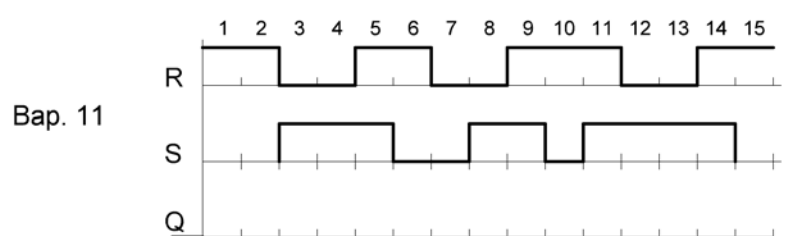
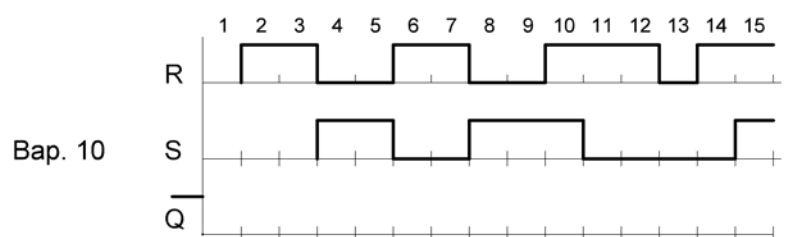
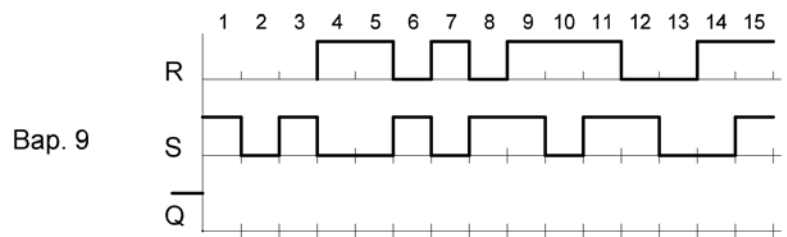
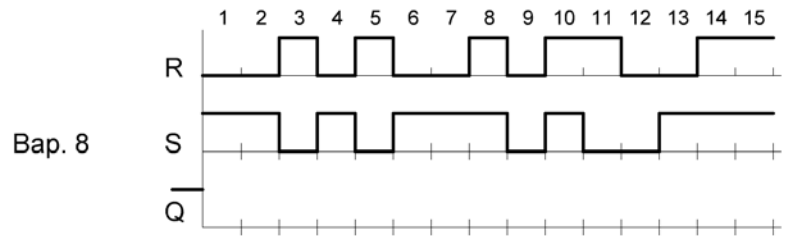
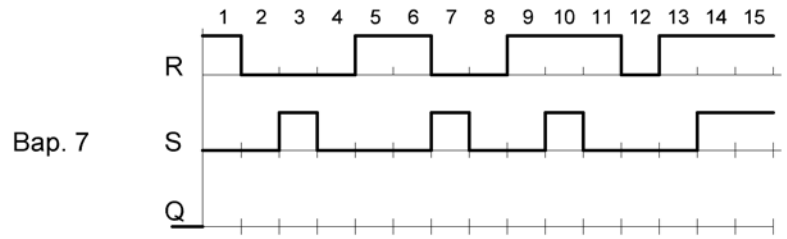
Формирование состояний триггера синхронного на прямом выходе по тактам для варианта 26 приведено в таблице 5.1.

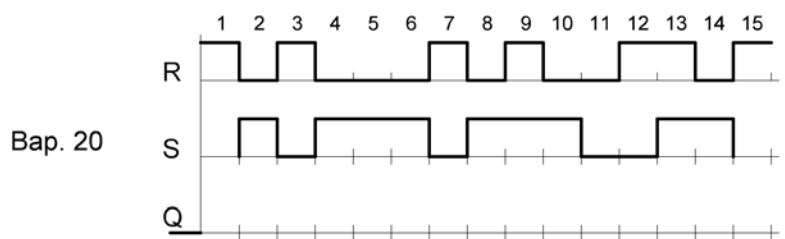
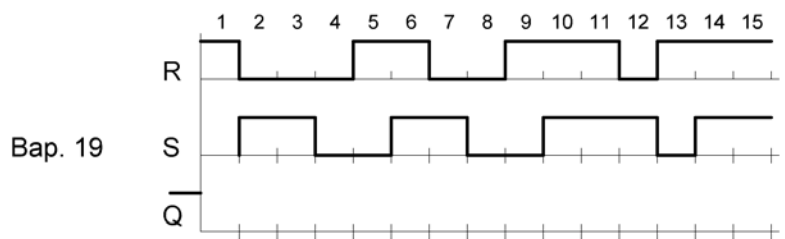
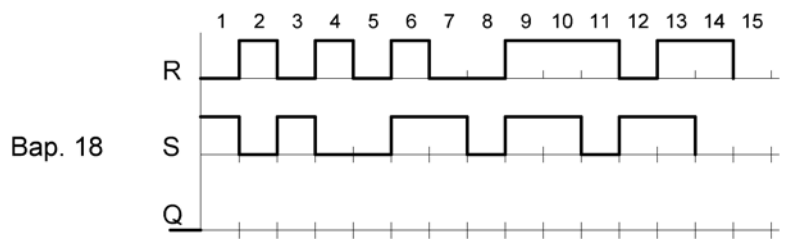
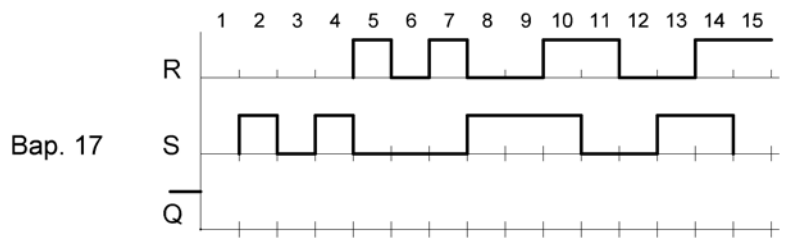
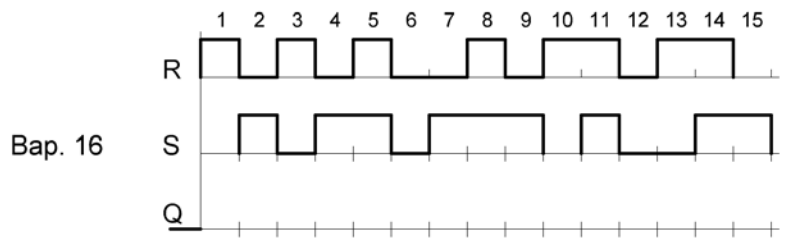
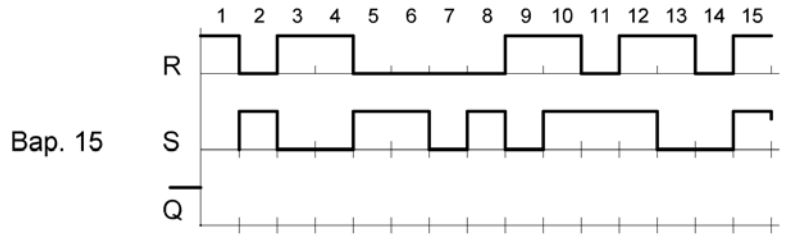
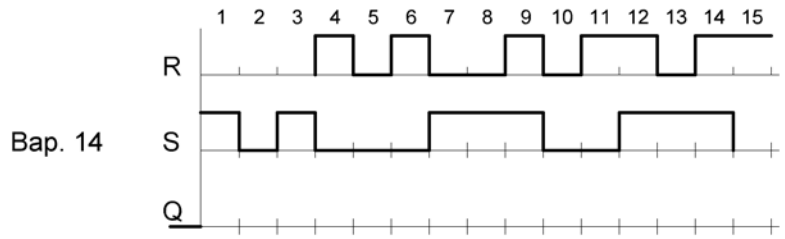
Таблица 5.1

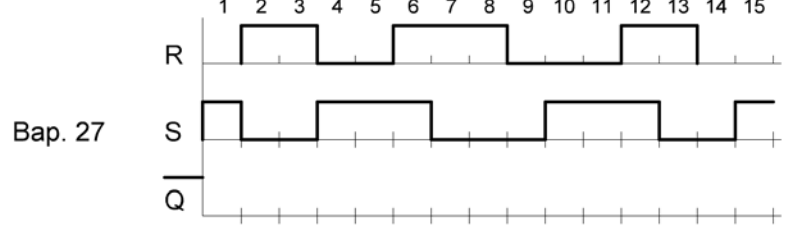
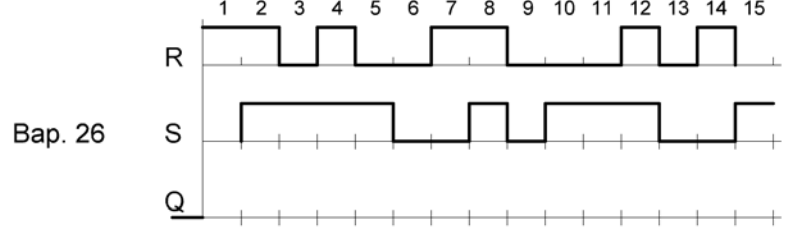
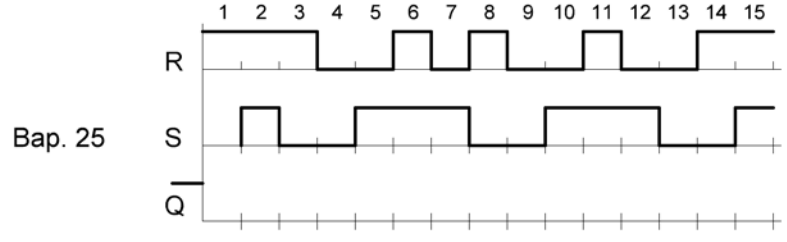
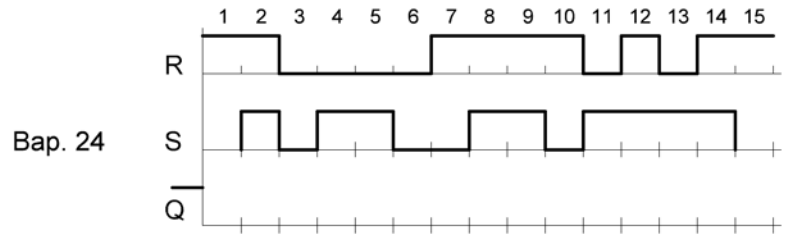
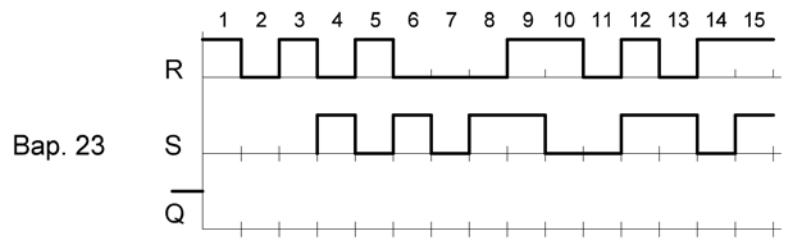
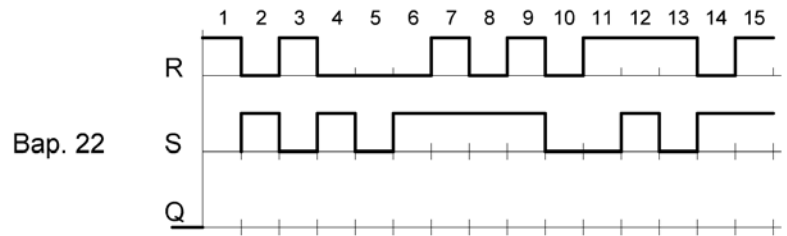
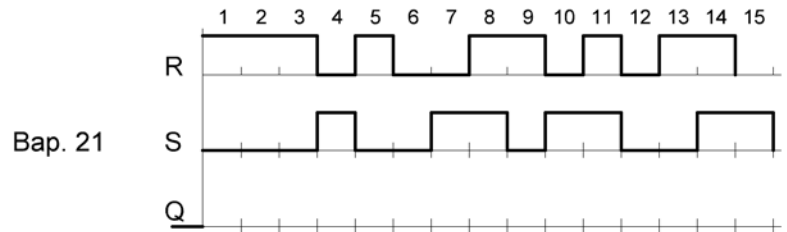
N такта	Вход С	Входы S и R	Предыдущее состояние на прямом выходе Q(t)	Последующее состояние на прямом выходе Q(t)	
1 такт	0	Сигналы на входах S и R разные. $S(t)=0$	0	Поскольку $S=0$, то на выходе $Q=0$	
2 такт	0	Сигналы на входах S и R одинаковые. $S(t)=R=1$	0	Запрет	
3 такт	1	Сигналы на входах S и R разные. $S(t)=1$	Предыдущее состояние запрет. Точнее неопределенное. Может 1 или 0. Пусть 1.	
.....					
15 такт		

Варианты заданий









СПИСОК РЕКОМЕНДОВАННОЙ ЛИТЕРАТУРЫ

1. Легостаев, Н. С. Микроэлектроника : учеб. пособие / Н. С. Легостаев. – Томск : ТУСУР, 2013. – 172 с. [Электронный ресурс] – Режим доступа: <https://edu.tusur.ru/publications/4280> (дата обращения: 20.09.2022).
2. Ефимов, И. Е. Основы микроэлектроники : учебник / И. Е. Ефимов, И. Я. Козырь. – 3-е изд., стер. – СПб. : Изд-во Лань, 2022. – 384 с.: ил. [Электронный ресурс]. – Режим доступа: <https://e.lanbook.com/book/210218> (дата обращения: 20.09.2022).
3. Легостаев, Н. С. Микроэлектроника : методические указания по изучению дисциплины / Н. С. Легостаев, К. В. Четвергов. –Томск : ТУСУР, 2015. – 90 с. [Электронный ресурс]. – Режим доступа: <https://edu.tusur.ru/publications/5587> (дата обращения: 20.09.2022).