

Министерство науки и высшего образования Российской Федерации

Томский государственный университет  
систем управления и радиоэлектроники

М.А. Костина

## **ПРОГРАММИРОВАНИЕ ПЛИС**

Методические указания по выполнению студентами самостоятельной работы

Томск  
2023

УДК 004.312'12(075.8)  
ББК 32.973.2я73  
К72

Рецензент:  
**Антипин М.Е.**, доцент каф. управления инновациями ТУСУР,  
канд. физ.-мат. наук

**Костина, Мария Алексеевна**

К72 Программирование ПЛИС: метод. указания по организации самостоятельной работы студентов / М.А. Костина. – Томск : Томск. гос. ун-т систем упр. и радиоэлектроники, 2023. – 9 с.

Методические указания по организации самостоятельной работы по дисциплине «Программирование ПЛИС» разработаны для студентов бакалавриата, обучающихся по направлению подготовки 15.03.06 «Мехатроника и робототехника».

Одобрено на заседании кафедры УИ ФИТ, протокол № 4 от 23.11.2023 г.

УДК 004.312'12(075.8)  
ББК 32.973.2я73

© Костина М.А., 2023  
© Томск.гос. ун-т систем упр. и радиоэлектроники, 2023

## Оглавление

Общие требования.....	4
Виды самостоятельной работы студентов.....	5
Проработка лекционного материала.....	5
Содержание разделов и тем лекционного курса.....	5
Подготовка к лабораторным работам.....	6
Тестовые вопросы.....	6
Темы рефератов.....	8
Контрольные вопросы.....	8
Список рекомендуемой литературы.....	9

## **Введение**

Самостоятельная работа студентов является неотъемлемым элементом изучения дисциплины «Программирование ПЛИС».

Самостоятельная работа студентов предполагает изучение теоретического материала по актуальным вопросам дисциплины. Рекомендуется самостоятельное изучение доступной учебной и научной литературы, нормативно-технических документов, законодательства РФ.

Самостоятельно изученные теоретические материалы обсуждаются на лекциях и входят в контрольные вопросы для получения зачета по дисциплине.

В процессе самостоятельной работы студенты:

- осваивают материал, предложенный им на лекциях с привлечением указанной преподавателем литературы,
- готовятся к лабораторным занятиям в соответствии с описанием лабораторных работ и методическими указаниями к лабораторным работам,
- ведут подготовку к промежуточной аттестации и зачету по данному курсу.

Целями самостоятельной работы студентов являются:

- формирование навыков самостоятельной образовательной деятельности,
- выявления и устранения студентами пробелов в знаниях, необходимых для изучения данного курса,
- осознания роли и места изучаемой дисциплины в образовательной программе, по которой обучаются студенты.

## **Общие требования**

Самостоятельная работа студентов должна быть обеспечена необходимыми учебными и методическими материалами:

- основной и дополнительной литературой,
- демонстрационными материалами, представленными во время лекционных занятий,
- методическими указаниями по проведению лабораторных работ,
- перечнем вопросов, выносимых на зачет.

## Виды самостоятельной работы студентов

Самостоятельная работа студентов при изучении данной дисциплины предполагает следующие виды работ, их трудоемкость в часах и формы контроля, представленные в Таблице 1.

Таблица 1

№ п/п	Наименование работы	Форма контроля
1.	Проработка лекционного материала	Конспект самоподготовки, опрос, тест
2.	Подготовка к лабораторным работам и оформление отчетов по ЛР	Допуск к лаб. работам. Защита отчета по ЛР.
3.	Самостоятельное изучение заданных тем	Реферат
Всего часов самостоятельной работы		

### Проработка лекционного материала

Лекционный материал наряду с рекомендуемой литературой является основой для освоения дисциплины. Составной частью самостоятельной работы по лекционному курсу является непосредственная работа на лекциях – ведение конспектов. Самостоятельная проработка материала прочитанных лекций предполагает изучение конспектов лекций, а также материалов лекций по источникам, приведенным в списке основной и дополнительной учебной литературы.

Изучать курс рекомендуется по темам, предварительно ознакомившись с содержанием каждой из них.

### Содержание разделов и тем лекционного курса

#### Раздел 1 Классификация и архитектура ПЛИС.

Классификация ПЛИС по уровню интеграции, по архитектуре, по числу допустимых циклов программирования, по типу памяти конфигурации, по степени зависимости задержек сигналов от путей их распространения, по системным свойствам, по схемотехнологии, по однородности или гибридности. Архитектура ПЛИС. Основные принципы построения цифровых схем на кристалле программируемой логики.

#### Раздел 2 Язык Verilog HDL.

Особенности программирования ПЛИС. Основные сходства и отличительные особенности языков описания аппаратуры. Языки описания аппаратуры. Основные принципы построения логических блоков. Основы синтаксиса языка Verilog. Основные операторы. Основы написания программ. Структурное описание схем. Поведенческое описание схем.

#### Раздел 3 Язык VHDL.

Основы языка VHDL. Основные операторы. Основы написания программ. Структурное описание схем. Поведенческое описание схем.

#### Раздел 4 Применение ПЛИС.

Основные критерии выбора ПЛИС для реализации устройства. Рекомендации по выбору ПЛИС. Обзор ведущих производителей ПЛИС. Ведущие фирмы производителей ПЛИС. Основные семейства и их характеристики. Перспективы развития ПЛИС. Перспективы и основные направления дальнейшего развития ПЛИС. Архитектура. Сферы применения.

## Подготовка к лабораторным работам

При подготовке к лабораторным работам необходимо пользоваться методическими указаниями по выполнению лабораторных работ по данной дисциплине. В ходе подготовки необходимо:

1. Оформить отчет по лабораторной работе, выполненной на предыдущем занятии.
2. Познакомиться с названием следующей лабораторной работы.
3. Прочитать рекомендованные разделы учебного пособия или повторить материалы соответствующей лекции.

Темы лабораторных работ:

Лабораторная работа № 1. Проектирование схем на ПЛИС в графическом редакторе.

Лабораторная работа № 2. Проектирование схем комбинационного типа на языке Verilog HDL с использованием структурного описания схемы.

Лабораторная работа № 3. Проектирование схем последовательностного типа на языке Verilog HDL.

Лабораторная работа № 4. Проектирование схем на языке VHDL.

## Тестовые вопросы

1. Какой язык описания аппаратуры используется для описания и моделирования электронных систем и его синтаксис схож с синтаксисом языка C?
  - 1) Verilog HDL;
  - 2) VHDL;
  - 3) SystemC;
  - 4) FBD.
2. Какая функция представляет собой непрерывное назначение сигналу в языке Verilog HDL?
  - 1) repeat;
  - 2) assign;
  - 3) case;
  - 4) count.
3. Какая функция представляет собой непрерывное назначение сигналу в языке Verilog HDL?
  - 1) repeat;
  - 2) assign;
  - 3) case;
  - 4) count.
4. Какой оператор является последовательно выполняемым в языке VHDL?
  - 1) оператор блока block;
  - 2) оператор селективного назначения сигналу select;
  - 3) параллельный оператор назначения сигналу <=;
  - 4) оператор присваивания переменной (:=);
5. Какой оператор является параллельно выполняемым в языке VHDL?
  - 1) цикла (loop);
  - 2) оператор генерации конкретизации generate;
  - 3) пустой оператор (null);
  - 4) оператор возврата процедуры- функции (return).
6. Сколько значений могут принимать цепи и регистры?
  - 1) 2;
  - 2) 8;

- 3) 4;  
4) 12.
7. Какой тип имеют входы внешнего модуля?  
1) как цепь, так и регистр;  
2) цепь;  
3) регистр;  
4) сигналы.
8. Какой тип имеют входы внутреннего модуля?  
1) как цепь, так и регистр;  
2) цепь;  
3) регистр;  
4) сигналы.
9. Какой тип имеют выходы внешнего модуля?  
1) как цепь, так и регистр;  
2) цепь;  
3) регистр;  
4) сигналы.
10. Какой тип имеют выходы внутреннего модуля?  
1) как цепь, так и регистр;  
2) цепь;  
3) регистр;  
4) сигналы.
11. Как выглядит описание мультиплексора на языке Verilog HDL?  
1) assign f= (~a[1]&~a[0]&d[0])|(~a[1]&a[0]&d[1])|(a[1]&~a[0]&d[2])|(a[1]&a[0]&d[3]);  
2) assign f= (~a[1]& a[0]& ~d[0])|(~a[1]&a[0]&d[1])|(a[1]&a[0]&d[2])|(a[1]&a[0]&d[3]);  
3) assign f= (a[1]&~a[0]& ~d[0])|( a[1]&a[0]&d[1])|( ~a[1]&~a[0]&d[2])|(a[1]&a[0]&d[3]);  
4) assign f= (~a[1]&a[0]&d[0])|(~a[1]&a[0]&d[1])|(a[1]& a[0]&d[2])|( ~a[1]& ~a[0]&d[3]);
12. Как выглядит описание дешифратора на языке Verilog HDL?  
1) assign f= (a[0] & a[1])|(a[0] & ~a[1])|(~a[0] & a[1])|(a[0] & ~a[1]);  
2) assign f= (~a[0] & a[1])|( ~a[0] & ~a[1])|(a[0] & a[1])|(a[0] & ~a[1]);  
3) assign f= (~a[0] & ~a[1])|(a[0] & ~a[1])|(~a[0] & a[1])|(a[0] & a[1]);  
4) assign f= (~a[0] & ~a[1])|(a[0] & ~a[1])|( a[0] & ~a[1])|(a[0] & ~a[1]).
13. Какая архитектура ПЛИС содержит блоки умножения – суммирования, которые широко применяются при обработке сигналов, а также логические элементы (как правило на базе таблиц перекодировки (таблиц истинности)) и их блоки коммутации?  
1) CPLD;  
2) EEPROM;  
3) FPGA;  
4) FLASH.
14. Какая архитектура ПЛИС содержит относительно крупные программируемые логические блоки — макроячейки, соединённые с внешними выводами и внутренними шинами?  
1) CPLD;  
2) EEPROM;  
3) FPGA;  
4) FLASH.

## Темы рефератов

1. Программирование ПЛИС. Особенности, порты.
2. Цифровые фильтры на ПЛИС. Особенности и основные шаги для получения.
3. Обзор фирм-производителей ПЛИС.
4. Выбор ПЛИС для реализации проекта. Основные критерии.
5. Российские разработчики ПЛИС. Обзор устройств российского рынка.
6. FPGA и CPLD. Сходства, отличия, достоинства и недостатки каждой из архитектур.

## Контрольные вопросы

1. Основные виды классификации ПЛИС.
2. Классификация ПЛИС по архитектуре.
3. Программируемая логическая матрица. Программируемая матричная логика. Архитектура. Основные принципы работы и программирования.
4. Программируемые коммутируемые матричные блоки.
5. Программируемые вентиляльные матрицы.
6. Сходства и отличия ПЛИС FPGA и CPLD.
7. Соединение модулей в языке Verilog HDL.
8. Описание модуля в языке Verilog HDL.
9. Типы данных языка Verilog VHDL.
10. Основные операторы языка Verilog HDL
11. Написать программу на языке Verilog HDL, описывающую работу базовых элементов электронных схем комбинационного типа: мультиплексор, демультимплексор, шифратор, дешифратор, семисегментный дешифратор, сумматор/вычитатель.
12. Написать программу на языке Verilog HDL, описывающую работу базовых элементов электронных схем последовательного типа: счетчики, регистры, триггеры, элементы памяти.
13. Синтаксис оператора if.
14. Синтаксис оператора case.
15. Синтаксис оператора process.
16. Синтаксис оператора break.
17. Синтаксис модуля library.
18. Синтаксис модуля entity.
19. Каково назначение языка VHDL?
20. Из каких частей состоит описание схемы на языке VHDL?
21. Каково назначение части описания схемы, называемой сущностью (entity)?
22. Каково назначение части описания схемы, называемой архитектурным телом?
23. Чем отличаются структурное и поведенческое описания сущностей?
24. Какие операторы применяются в языке VHDL?
25. Какой метод моделирования используется в языке VHDL?
26. Синтаксис модуля architecture.
27. Синтаксис модуля package.
28. Синтаксис объявления портов класса signal.
29. Типы данных.
30. Типы объектов.
31. Правила соединения блоков и архитектур.

32. Написать программу на языке VHDL, описывающую работу базовых элементов электронных схем комбинационного типа: мультиплексор, демультимплексор, шифратор, дешифратор, семисегментный дешифратор, сумматор/вычитатель.

33. Написать программу на языке VHDL, описывающую работу базовых элементов электронных схем последовательного типа: счетчики, регистры, триггеры, элементы памяти.

### Список рекомендуемой литературы

1. Мурсаев, А. Х. Практикум по проектированию на языках VerilogHDL и SystemVerilog : учебное пособие для вузов / А. Х. Мурсаев, О. И. Буренева. — 5-е изд., стер. — Санкт-Петербург : Лань, 2024. — 120 с. — ISBN 978-5-507-47548-3. — Текст : электронный // Лань : электронно-библиотечная система. — URL: <https://e.lanbook.com/book/387800> (дата обращения: 09.10.2023).

3. Наваби, З. Проектирование встраиваемых систем на ПЛИС / З. Наваби ; перевод с английского В. В. Соловьева. — Москва : ДМК Пресс, 2016. — 464 с. — ISBN 978-5-97060-174-7. — Текст : электронный // Лань : электронно-библиотечная система. [Электронный ресурс]: — Режим доступа: <https://e.lanbook.com/book/73058> (дата обращения: 09.10.2023).

4. Максфилд, К. Проектирование на ПЛИС. Курс молодого бойца : учебное пособие / К. Максфилд. — Москва : ДМК Пресс, 2010. — 407 с. — ISBN 978-5-94120-147-1. — Текст : электронный // Лань : электронно-библиотечная система. [Электронный ресурс]: — Режим доступа: <https://e.lanbook.com/book/60987> (дата обращения: 09.10.2023).

5. Кузелин, Михаил Олегович. Современные семейства ПЛИС фирмы Xilinx : Справочное пособие. - М. : Горячая линия-Телеком , 2004. - 440 с. (наличие в библиотеке ТУСУР - 19 экз.).