

Министерство науки и высшего образования Российской Федерации

Федеральное государственное автономное образовательное
учреждение высшего образования

«ТОМСКИЙ ГОСУДАРСТВЕННЫЙ УНИВЕРСИТЕТ
СИСТЕМ УПРАВЛЕНИЯ И РАДИОЭЛЕКТРОНИКИ» (ТУСУР)

Н.С. Легостаев, Р.Ю. Куркин

МИКРОСХЕМОТЕХНИКА

Методические указания по выполнению лабораторных работ

Томск 2026

УДК 621.382(075.8)

ББК 32.85я73

Л387

Рецензент:

Сахаров Ю.В., профессор кафедры физической электроники ТУСУР,
доктор технических наук

Легостаев Н.С., Куркин Р.Ю.

Л387 Микросхемотехника: методические указания по выполнению лабораторных работ / Н.С. Легостаев, Р.Ю. Куркин. – Томск : Томск. гос. ун-т систем упр. и радиоэлектроники, 2026. – 51 с.

Методические указания содержат описание трех лабораторных работ, образующих экспериментальный минимум, формирующий специалиста высшей квалификации в области микроэлектроники.

Для студентов высших учебных заведений, обучающихся по техническим направлениям подготовки и специальностям.

Одобрено на заседании кафедры ПрЭ, протокол №5 от 3 февраля 2026 г.

УДК 621.382(075.8)

ББК 32.85я73

© Легостаев Н.С.,
Куркин Р.Ю., 2026

© Томск. гос. ун-т систем упр.
и радиоэлектроники, 2026

ОГЛАВЛЕНИЕ

ВВЕДЕНИЕ	4
1 ПОРЯДОК ВЫПОЛНЕНИЯ ЛАБОРАТОРНОЙ РАБОТЫ И ОТЧЕТНОСТЬ	5
2 ЛАБОРАТОРНАЯ РАБОТА № 1. ПРОЕКТИРОВАНИЕ ЦИФРОВОЙ МИКРОЭЛЕКТРОННОЙ СТРУКТУРЫ	6
2.1 Содержание лабораторной работы	6
2.2 Пример выполнения лабораторной работы №1. Синхронный счетчик с заданной последовательностью смены состояний	6
3 ЛАБОРАТОРНАЯ РАБОТА № 2. АНАЛИЗ СТАТИЧЕСКИХ ХАРАКТЕРИСТИК И ПАРАМЕТРОВ ЛОГИЧЕСКИХ ЭЛЕМЕНТОВ ЦИФРОВЫХ МИКРОЭЛЕКТРОННЫХ СТРУКТУР	15
3.1 Содержание лабораторной работы	15
3.2 Пример выполнения лабораторной работы №2. Логический элемент И-НЕ транзисторно-транзисторной логики	15
4 ЛАБОРАТОРНАЯ РАБОТА № 3. АНАЛИЗ СТАТИЧЕСКИХ ХАРАКТЕРИСТИК И ПАРАМЕТРОВ ФУНКЦИОНАЛЬНЫХ УЗЛОВ АНАЛОГОВЫХ ИНТЕГРАЛЬНЫХ МИКРОСХЕМ	27
4.1 Содержание лабораторной работы	27
4.2 Пример выполнения лабораторной работы №3. Интегральные источники постоянного тока	27
ЛИТЕРАТУРА	40
ПРИЛОЖЕНИЕ А. Варианты лабораторных работ	41
ПРИЛОЖЕНИЕ Б. Составление электрических схем в программной среде ASIMES	46

ВВЕДЕНИЕ

Лабораторные работы являются одним из основных видов учебных занятий в вузе и играют важную роль в системе профессиональной подготовки по техническим специальностям, формируя умения и навыки в области схемотехники цифровых и аналоговых микроэлектронных структур.

Отчет по лабораторной работе выполняется каждым студентом индивидуально на листах формата А4 в машинописном варианте исполнения.

Лабораторная работа выполняется в два этапа. Первый этап предполагает подготовку вне лаборатории, а два последующих – в лаборатории.

Защита лабораторной работы осуществляется либо сразу после завершения экспериментальных исследований и оформления результатов исследования в одном экземпляре на подгруппу, либо на следующем занятии.

1 Порядок выполнения лабораторной работы и отчетность

На первом этапе выполнения лабораторной работы рекомендуется приготовить материал, максимально возможный и необходимый для выполнения лабораторной работы.

На втором этапе необходимо сформировать электрическую схему с использованием программной среды ASIMEC, пригодную для анализа электрических параметров и характеристик при работе в статическом режиме.

Продолжительность каждой лабораторной работы – 4 часа. Работа выполняется группой из двух обучающихся, а по желанию – индивидуально. Полученные данные вычислительного эксперимента оцениваются и сравниваются с теоретическими положениями, обрабатываются, обобщаются и представляются в виде отчета. Отчет сдается на первом после выполнения лабораторной работы практическом либо лабораторном занятии. Максимальный рейтинг лабораторной работы – 10 баллов.

Отчет должен содержать:

- титульный лист, на котором указывается название лабораторной работы, дата выполнения, номер студенческой группы, ФИО исполнителей, ФИО руководителя с указанием должности, ученой степени и звания;
- цель и программу работы, имитационную модель исследуемой микроэлектронной структуры, математические модели, другой материал, необходимый и достаточный для выполнения лабораторной работы;
- краткие выводы по результатам выполнения лабораторной работы.

Отчет составляется в соответствии с требованиями ЕСКД (единая система конструкторской документации).

2 Лабораторная работа №1. Проектирование цифровой микроэлектронной структуры

2.1 Содержание лабораторной работы

Цель работы. Проектирование и экспериментальная проверка работы цифрового микроэлектронного устройства.

Программа работы.

1. Получить задание на выполнение лабораторной работы.
2. Сформировать таблицу истинности.
3. Получить минимизированное выражение булевой функции.
4. Разработать виртуальный макет синтезированной структуры цифрового микроэлектронного устройства в программной среде ASIMES.
5. Получить временные диаграммы функционирования цифрового микроэлектронного устройства.
6. Оформить отчет о проделанной работе. Сформировать выводы о проделанной работе.

2.2 Пример выполнения лабораторной работы №1. Синхронный счетчик с заданной последовательностью смены состояний

ЦЕЛЬ РАБОТЫ: проектирование и экспериментальная проверка работы синхронного счетчика с произвольной последовательностью смены состояний.

ЗАДАНИЕ: спроектировать счетчик, состояния которого изменяются в цикле в следующей последовательности: 0 – 6 – 4 – 14 – 2 – 5 – 3 – 7 – 8.

СИНТЕЗ СЧЕТЧИКА. В структуру счетчика должен входить блок элементов памяти и комбинационная схема переходов. В качестве элементов

памяти можно использовать синхронные D – триггеры с динамическими тактовыми входами. Количество триггеров определяется выражением $n = \lceil \log_2 Q_{\max} \rceil + 1$, где $Q_{\max}$ – десятичный код максимального состояния счетчика в цикле. Для проектируемого счетчика $Q_{\max} = 14$, поэтому блок элементов памяти должен содержать $n = \lceil \log_2 14 \rceil + 1 = \lceil 3,8 \rceil + 1 = 3 + 1 = 4$ триггера. Поскольку счетчик синхронный, входы синхронизации всех триггеров объединяются и используются как счетный вход счетчика. Состояние счетчика определяется двоичным кодом, зафиксированным на его триггерах.

Комбинационная схема переходов представляет собой комбинационное цифровое устройство, имеющее $n = \lceil \log_2 Q_{\max} \rceil + 1$, входов и $n = \lceil \log_2 Q_{\max} \rceil + 1$, выходов. На входы схемы подаются сигналы с прямых выходов D – триггеров. Сигналы с выходов схемы переходов воздействуют на информационные входы D – триггеров. Таким образом, на каждом выходе схемы переходов реализуется булева функция от $n = \lceil \log_2 Q_{\max} \rceil + 1$, аргументов: $D_i = f_i(Q_n, \dots, Q_1)$, $i = \overline{1, n}$. Таблицы истинности этих функций определяются таблицей переходов счетчика.

Таблица 2.1 – Таблица переходов счетчика с последовательностью смены состояний 0 – 6 – 4 – 14 – 2 – 5 – 3 – 7 – 8

Текущее состояние счетчика					Последующее состояние счетчика				
Q_t	Q_4	Q_3	Q_2	Q_1	Q_{t+1}	D_4	D_3	D_2	D_1
0	0	0	0	0	6	0	1	1	0
6	0	1	1	0	4	0	1	0	0
4	0	1	0	0	14	1	1	1	0
14	1	1	1	0	2	0	0	1	0

Окончание таблицы 2.1

Текущее состояние счетчика					Последующее состояние счетчика				
Q_t	Q_4	Q_3	Q_2	Q_1	Q_{t+1}	D_4	D_3	D_2	D_1
2	0	0	1	0	5	0	1	0	1
5	0	1	0	1	3	0	0	1	1
3	0	0	1	1	7	0	1	1	1
7	0	1	1	1	8	1	0	0	0
8	1	0	0	0	0	0	0	0	0

На основании таблицы переходов формируется совмещенная таблица истинности функций $D_4 = f_4(Q_4, Q_3, Q_2, Q_1)$, $D_3 = f_3(Q_4, Q_3, Q_2, Q_1)$, $D_2 = f_2(Q_4, Q_3, Q_2, Q_1)$, $D_1 = f_1(Q_4, Q_3, Q_2, Q_1)$:

Таблица 2.2 – Совмещенная таблица истинности функций D_4, D_3, D_2, D_1

Номер набора	Q_4	Q_3	Q_2	Q_1	D_4	D_3	D_2	D_1
0	0	0	0	0	0	1	1	0
1	0	0	0	1	x	x	x	x
2	0	0	1	0	0	1	0	1
3	0	0	1	1	0	1	1	1
4	0	1	0	0	1	1	1	0
5	0	1	0	1	0	0	1	1
6	0	1	1	0	0	1	0	0
7	0	1	1	1	1	0	0	0
8	1	0	0	0	0	0	0	0
9	1	0	0	1	x	x	x	x
10	1	0	1	0	x	x	x	x
11	1	0	1	1	x	x	x	x

Окончание таблицы 2.2

Номер набора	Q_4	Q_3	Q_2	Q_1	D_4	D_3	D_2	D_1
12	1	1	0	0	x	x	x	x
13	1	1	0	1	x	x	x	x
14	1	1	1	0	0	0	1	0
15	1	1	1	1	x	x	x	x

Для минимизации булевых функций $D_4 = f_4(Q_4, Q_3, Q_2, Q_1)$, $D_3 = f_3(Q_4, Q_3, Q_2, Q_1)$, $D_2 = f_2(Q_4, Q_3, Q_2, Q_1)$, $D_1 = f_1(Q_4, Q_3, Q_2, Q_1)$ сформируем карты Карно следующей структуры:

		Q_4					
Q_1		0	2	10	8	Q_3	
		4	6	14	12		
		5	7	15	13		
		1	3	11	9		
		Q_2					

Рисунок 2.1 – Карта Карно функции четырех переменных с номерами логических наборов аргументов

Этап минимизации булевых функций по картам Карно отражают рис. 2.2 – 2.5.

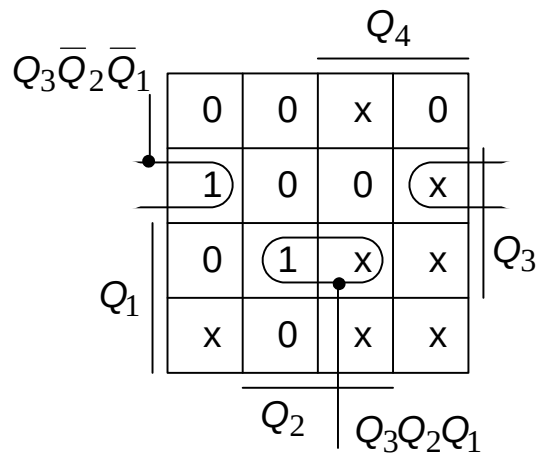


Рисунок 2.2 – Карта Карно функции $D_4 = f_4(Q_4, Q_3, Q_2, Q_1)$

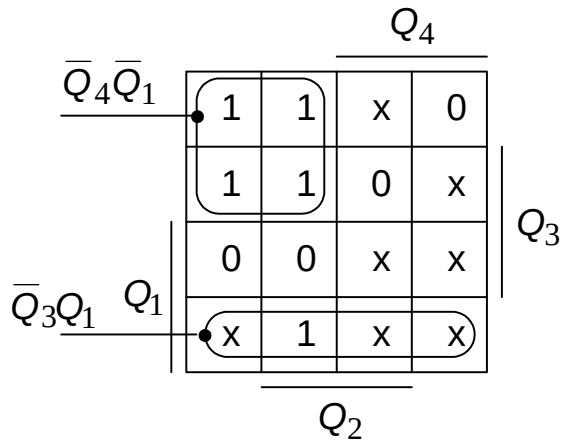


Рисунок 2.3 – Карта Карно функции $D_3 = f_3(Q_4, Q_3, Q_2, Q_1)$

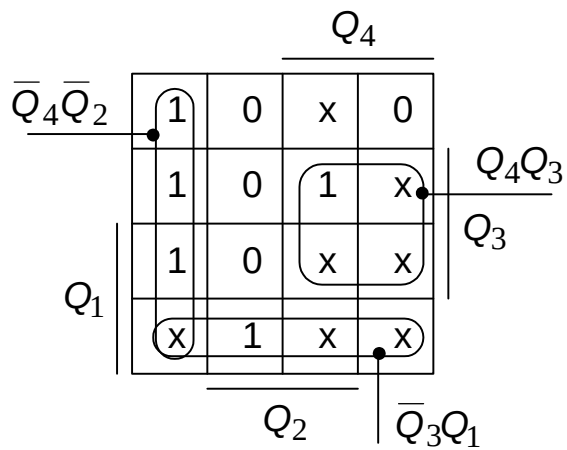


Рисунок 2.4 – Карта Карно функции $D_2 = f_2(Q_4, Q_3, Q_2, Q_1)$

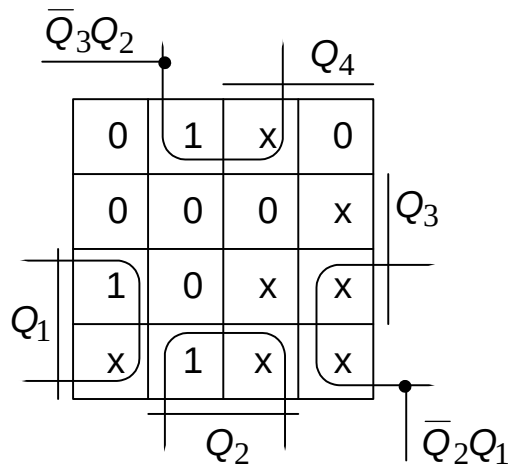


Рисунок 2.5 – Карта Карно функции $D_1 = f_1(Q_4, Q_3, Q_2, Q_1)$

Минимизированные выражения булевых функций имеют вид:

$$D_4 = Q_3 \bar{Q}_2 \bar{Q}_1 + Q_3 Q_2 Q_1 = Q_3 (\bar{Q}_2 \oplus Q_1), \quad D_3 = \bar{Q}_4 \bar{Q}_1 + \bar{Q}_3 Q_1,$$

$$D_2 = \bar{Q}_4 \bar{Q}_2 + Q_4 Q_3 + \bar{Q}_3 Q_1, \quad D_1 = \bar{Q}_3 Q_2 + \bar{Q}_2 Q_1.$$

Для проверки правильности функционирования счетчика необходимо сигналы с прямых выходов D – триггеров подать на семисегментный индикатор, соблюдая соответствие весов разрядов выходов счетчика и входов индикатора. Такая проверка производится в режиме моделирования схемы (режим инициируется кнопкой «Запустить моделирование»).

Кроме того, следует получить осциллограммы выходных сигналов счетчика. Подтверждение правильности работы требует построения четырех синхронизированных временных диаграмм. Однако среда программы ASIMES допускает использование только одного двухлучевого осциллографа. По этой причине сформируем сигнал, уровень которого в соответствующих тактовых интервалах пропорционален двоичному коду на выходе счетчика. Для формирования такого сигнала дополним схему счетчика цифро-аналоговым преобразователем (ЦАП), выполненном на операционном усилителе (рисунок 2.6).

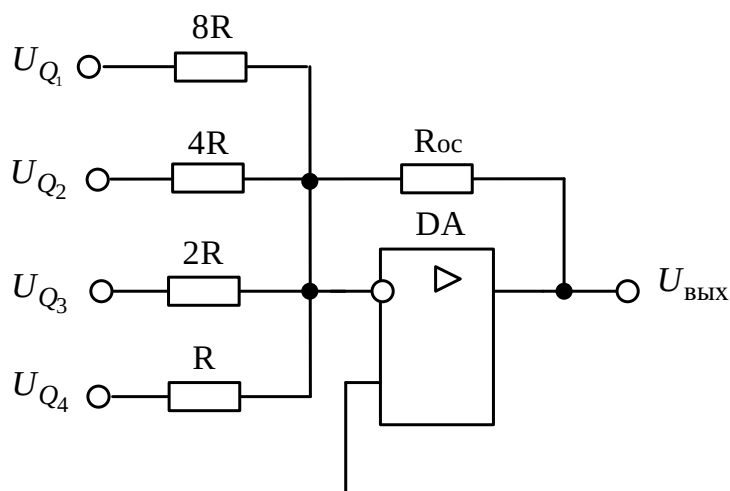


Рисунок 2.6 – Цифро-аналоговый преобразователь

Выходное напряжение ЦАП определяется выражением:

$$U_{\text{ВЫХ}} = -\frac{R_{\text{oc}}}{8R} \sum_{k=1}^4 2^{k-1} \cdot U_{Q_k} = -\frac{R_{\text{oc}} U_Q}{8R} \sum_{k=1}^4 2^{k-1} \cdot Q_k = -\frac{R_{\text{oc}} U_Q}{8R} Q,$$

где Q_k – двоичная цифра k -го разряда выходного кода счетчика;

$Q = 8 \cdot Q_4 + 4 \cdot Q_3 + 2 \cdot Q_2 + 1 \cdot Q_1$ – десятичный номер состояния счетчика;

U_Q – амплитуда сигналов на выходах D – триггеров.

С целью обеспечения равенства $|U_{\text{ВЫХ}}| = Q$ необходимо выполнение условия $\frac{R_{\text{oc}} U_Q}{8R} = 1$, откуда $R_{\text{oc}} = \frac{8}{U_Q} R = \frac{8}{5} R = 1,6R$. Положим $R = 10$ кОм,

тогда $R_{\text{oc}} = 16$ кОм. Для обеспечения положительной полярности напряжения на осциллограмме необходимо выходной сигнал ЦАП подать на общий вход осциллографа, а сигнальный вход осциллографа заземлить.

На счетный вход счетчика подадим сигнал с генератора импульсов. В редакторе свойств (открывается путем двойного клика мыши на графическом обозначении генератора), в разделе «Параметры» рекомендуется установить следующие значения: $ll = 0$; $hl = 5$; $ic = 0$; $td = 0$; $tr = 0$; $tf = 0$; $pw = 0,5$; $per = 1$ (рисунок 2.7).

General	
ll	0
hl	5
ic	0
td	0
tr	0
tf	0
pw	0.5
per	1

Рисунок 2.7 – Параметры генератора импульсов

Виртуальный макет синтезированного счетчика в программной среде ASIMEC представлен на рисунке 2.8.

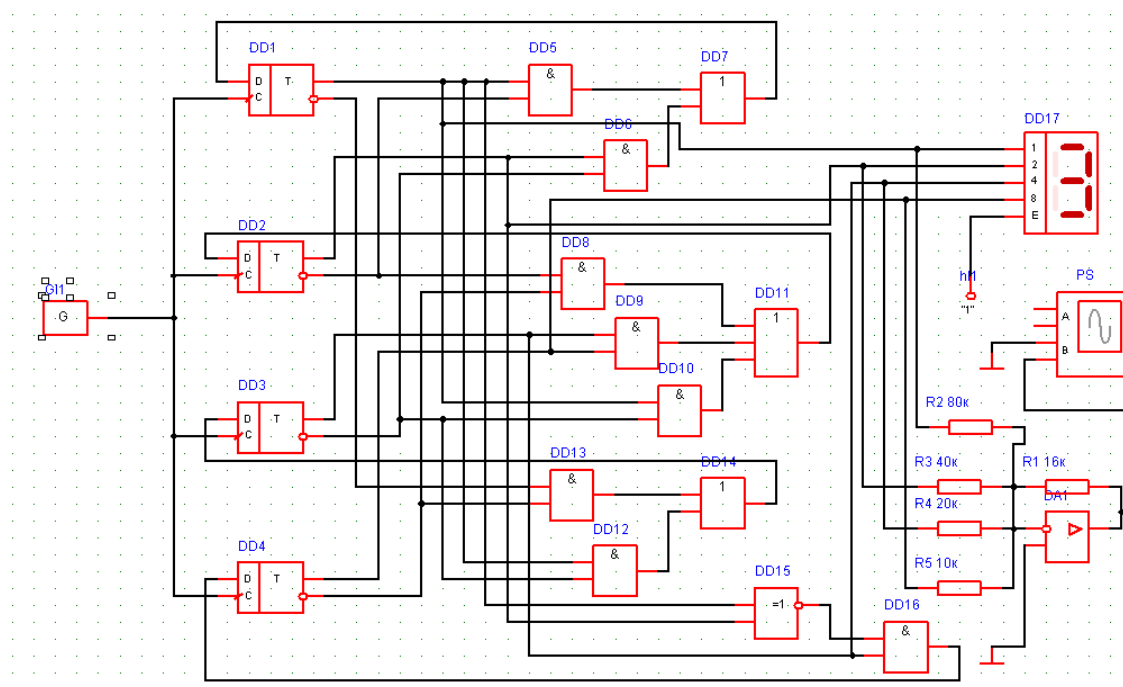


Рисунок 2.8 – Виртуальный макет синтезированного счетчика в программной среде ASIMEC

ЭКСПЕРИМЕНТАЛЬНАЯ ПРОВЕРКА ФУНКЦИОНИРОВАНИЯ СЧЕТЧИКА.

Для выполнения моделирования в инспекторе объектов рекомендуется установить следующие параметры (рисунок 2.9).

General	
General	
Time ratio	1
Параметры моделирования	
General	
method	трапеций
reltol	0.01
abstol	0.01
points	30000
Параметры анализа	
General	
tstep	0.1
tstop	10000
hmax	0
Исп.Нач.Усл.	Да

Рисунок 2.9 – Параметры моделирования счетчика в программной среде ASIMEC

Осциллограмма сигнала с выхода ЦАП представлена на рисунке 2.10. Осциллограмма подтверждает, что счетчик работает циклически с коэффициентом пересчета $k_{сч} = 9$, а последовательность смены состояний счетчика 0 – 6 – 4 – 14 – 2 – 5 – 3 – 7 – 8.

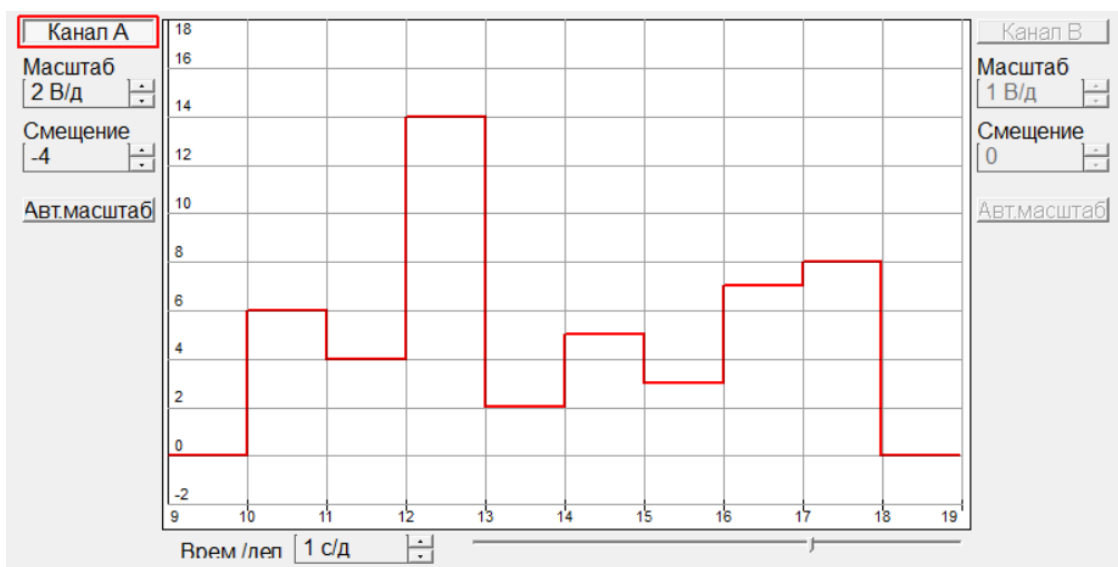


Рисунок 2.10 – Осциллограмма сигнала с выхода ЦАП

3 Лабораторная работа №2. Анализ статических характеристик и параметров логических элементов цифровых микроэлектронных структур

3.1 Содержание лабораторной работы

Цель работы. Проектирование и экспериментальная проверка работы логического элемента.

Программа работы.

1. Получить задание на выполнение лабораторной работы.
2. Рассчитать статические параметры и передаточную характеристику логического элемента.
3. Провести анализ расчетной передаточной характеристики на предмет соответствия расчетным параметрам.
4. Разработать виртуальный макет синтезированной электрической схемы логического элемента в программной среде ASIMEC.
5. Провести имитационное моделирование, представить передаточную характеристику как результат имитационного моделирования.
6. Провести анализ передаточной характеристики, полученной в результате имитационного моделирования, на предмет соответствия расчетной передаточной характеристике и на предмет соответствия расчетным параметрам.
7. Оформить отчет о проделанной работе. Сформировать выводы о проделанной работе.

3.2 Пример выполнения лабораторной работы №2. Логический элемент И-НЕ транзисторно-транзисторной логики

ЦЕЛЬ РАБОТЫ. Проектирование и экспериментальная проверка работы логического элемента И-НЕ транзисторно-транзисторной логики.

ЗАДАНИЕ. Спроектировать логический элемент И-НЕ транзисторно-транзисторной логики.

АНАЛИТИЧЕСКИЕ СООТНОШЕНИЯ ДЛЯ РАСЧЕТА СТАТИЧЕСКИХ ПАРАМЕТРОВ ЭЛЕМЕНТА И-НЕ ТТЛ-ЛОГИКИ СО СЛОЖНЫМ ИНВЕРТОРОМ И КОРРЕКТИРУЮЩЕЙ ЦЕПЧКОЙ.

Принципиальная схема элемента 3И-НЕ со сложным инвертором и корректирующей цепочкой представлена на рисунке 3.1.

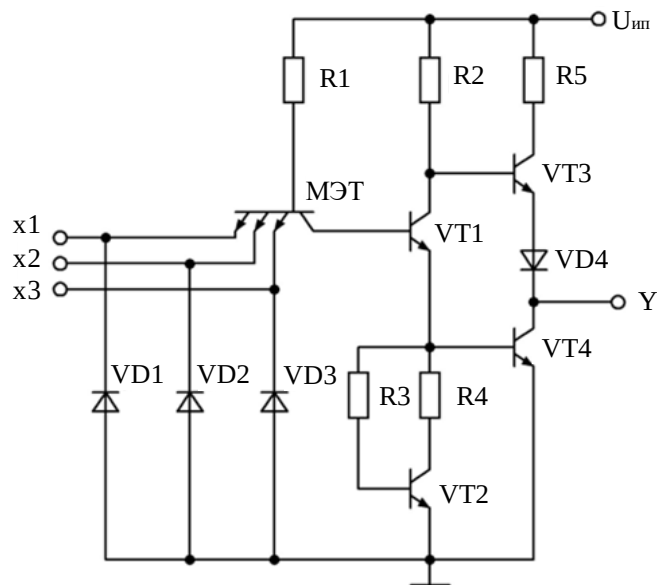


Рисунок 3.1 – Принципиальная схема элемента 3И-НЕ на элементах ТТЛ-логики

Предположим, что на одном из входов схемы, представленной на рисунке 3.1, напряжение плавно изменяется от уровня логического нуля до уровня логической единицы, а на остальных $k_{об} - 1$ входах схемы напряжение поддерживается неизменным, равным уровню логической единицы.

Когда $U_{вх} = U^0$, то соответствующий эмиттерный переход МЭТ открыт и потенциал его базы:

$$U'_{бэ \text{ МЭТ}} = U^0 + U^*, \quad (3.1)$$

где U^* – падение напряжения на прямосмещенном $p-n$ -переходе.

Ток базы многоэмиттерного транзистора определяется выражением:

$$I'_{\text{бэ МЭТ}} = \frac{U_{\text{пит}} - U'_{\text{бэ МЭТ}}}{R_1} = \frac{U_{\text{пит}} - U^0 - U^*}{R_1}. \quad (3.2)$$

Коллекторный переход многоэмиттерного транзистора также открыт, поэтому $(k_{\text{об}} - 1)$ эмиттерных переходов МЭТ работают в инверсном активном режиме и через каждый из них втекает ток логической единицы:

$$I^1_{\text{вх}} = \beta_I I'_{\text{бэ МЭТ}} = \beta_I \frac{U_{\text{пит}} - U^0 - U^*}{R_1}. \quad (3.3)$$

Через открытый эмиттерный переход МЭТ вытекает входной ток логического нуля:

$$\begin{aligned} I^0_{\text{вх}} &= I'_{\text{бэ МЭТ}} + (k_{\text{об}} - 1) I^1_{\text{вх}} = \left[1 + (k_{\text{об}} - 1) \beta_I \right] I'_{\text{бэ МЭТ}} = \\ &= \left[1 + (k_{\text{об}} - 1) \beta_I \right] \frac{U_{\text{пит}} - U^0 - U^*}{R_1}. \end{aligned} \quad (3.4)$$

Потенциал на базе транзистора VT1 равен:

$$U_{\text{б1}} = U^0 + U_{\text{ост МЭТ}} < U^*, \quad (3.5)$$

где $U_{\text{ост МЭТ}}$ – остаточное напряжение на насыщенном МЭТ.

Остаточное напряжение на насыщенном МЭТ определяется выражением:

$$U_{\text{ост МЭТ}} = m \varphi_T \ln \frac{1 + k_{\text{об}} \beta_I}{\beta_I}, \quad (3.6)$$

где φ_T – тепловой потенциал;

m – параметр аппроксимации вольтамперных характеристик транзистора.

Транзисторы VT1, VT2, VT4 закрыты, транзистор VT3 открыт, и на выходе схемы устанавливается напряжение логической единицы:

$$U^1 = U_{\text{пит}} - 2U^* - R_2 I_{\text{б3}} = U_{\text{пит}} - 2U^* - \frac{R_2}{\beta_3 + 1} I^1_{\text{н}} \approx U_{\text{пит}} - 2U^*, \quad (3.7)$$

где $I^1_{\text{н}}$ – ток, отдаваемый в нагрузку выключенным элементом.

Когда в качестве нагрузки выступают входы аналогичных базовых логических элементов, ток нагрузки определяется как:

$$I_H^1 = k_{\text{раз}} I_{\text{вх}}^1 = k_{\text{раз}} \beta_I \frac{U_{\text{пит}} - U^0 - U^*}{R_1}. \quad (3.8)$$

Следовательно:

$$U^1 = U_{\text{пит}} - 2U^* - \frac{R_2 k_{\text{раз}} \beta_I}{R_1 (\beta_3 + 1)} (U_{\text{пит}} - U^0 - U^*) \approx U_{\text{пит}} - 2U^*. \quad (3.9)$$

При увеличении $U_{\text{вх1}}$ потенциалы на базах многоэмиттерного транзистора и транзистора VT1 возрастают в соответствии с выражениями:

$$U_{6 \text{ МЭТ}} = U_{\text{вх1}} + U^*, \quad (3.10)$$

$$U_{61} = U_{\text{вх1}} + U_{\text{ост МЭТ}}. \quad (3.11)$$

Когда напряжение $U_{\text{вх1}}$ становится равным пороговому напряжению $U_{\text{пор}}$, потенциал $U_{61} = 2U^*$, транзисторы VT1, VT2, VT4 открываются, а транзистор VT3 закрывается. Из выражения (3.11):

$$U_{\text{пор}} = 2U^* - U_{\text{ост МЭТ}}. \quad (3.12)$$

После включения транзистора VT1 потенциал на базе МЭТ устанавливается на уровне $U_{63 \text{ МЭТ}}'' = U_{62} + U_{6к \text{ МЭТ}} \approx 3U^*$. Ток базы многоэмиттерного транзистора определяется выражением:

$$I_{63 \text{ МЭТ}}'' = \frac{U_{\text{пит}} - U_{63 \text{ МЭТ}}''}{R_1} \approx \frac{U_{\text{пит}} - 3U^*}{R_1}. \quad (3.13)$$

При дальнейшем увеличении $U_{\text{вх1}}$ все эмиттерные переходы МЭТ оказываются запертыми, МЭТ работает в инверсном активном режиме и через каждый эмиттерный переход втекает входной ток логической единицы:

$$I_{\text{вх}}^1 = \beta_I I_{6 \text{ МЭТ}}'' \approx \beta_I \frac{U_{\text{пит}} - 3U^*}{R_1}. \quad (3.14)$$

Через коллекторный переход МЭТ в базу VT1 течет ток, вызывающий его насыщение:

$$I_{\text{б1}} = I_{\text{бэ МЭТ}}'' + k_{\text{об}} I_{\text{вх}}^1 = (1 + k_{\text{об}} \beta_I) I_{\text{бэ МЭТ}}'' \approx \approx (1 + k_{\text{об}} \beta_I) \frac{U_{\text{пит}} - 3U^*}{R_1}. \quad (3.15)$$

На выходе схемы устанавливается напряжение логического нуля:

$$U^0 = U_{\text{кэ4 нас}} = m \varphi_T \cdot \ln \frac{\beta_4 + k_{\text{нас}} (\beta_I + 1)}{\beta_I (k_{\text{нас}} - 1)}, \quad (3.16)$$

где $k_{\text{нас}}$ – коэффициент насыщения транзистора VT4.

Помехозащищенность логического элемента по уровню логического нуля:

$$U_{\text{п}}^0 = U_{\text{пор}} - U^0 = 2U^* - U_{\text{ост МЭТ}} - U^0, \quad (3.17)$$

Помехозащищенность логического элемента по уровню логической единицы:

$$U_{\text{п}}^1 = U^1 - U_{\text{пор}} \approx U_{\text{пит}} - 4U^*. \quad (3.18)$$

Нагрузочная способность элемента определяется коэффициентом разветвления

$$k_{\text{нас}} = \min(k_{\text{раз}}^1, k_{\text{раз}}^0), \quad (3.19)$$

где $k_{\text{раз}}^1$ – коэффициент разветвления выключенного элемента;

$k_{\text{раз}}^0$ – коэффициент разветвления включенного элемента.

Коэффициент разветвления выключенного элемента определяется из выражения (2.9):

$$k_{\text{раз}}^1 = \frac{R_1 (\beta_3 + 1) (U_{\text{пит}} - 2U^* - U^1)}{R_2 \beta_I (U_{\text{пит}} - U^0 - U^*)}. \quad (3.20)$$

Выражая допустимый уровень напряжения логической единицы из выражения (3.18) с учетом выражения (3.12):

$$k_{\text{раз}}^1 = \frac{R_1 (\beta_3 + 1) (U_{\text{пит}} - 4U^* + U_{\text{ост МЭТ}} - U_{\text{п}}^1)}{R_2 \beta_I (U_{\text{пит}} - U^0 - U^*)}. \quad (3.21)$$

Коэффициент разветвления включенного элемента определяется соотношением:

$$k_{\text{раз}}^0 = \frac{I_{\text{н}}^0}{I_{\text{вх}}^0}, \quad (3.22)$$

где $I_{\text{вх}}^0$ выражается из формулы (3.4), а ток $I_{\text{н}}^0$ определяется выражением:

$$I_{\text{н}}^0 = I_{\text{к4 нас}} = \frac{\beta_4}{k_{\text{нас}}} I_{64} = \frac{\beta_4}{k_{\text{нас}}} \times \left[(1 + k_{\text{об}} \beta_I) \frac{U_{\text{пит}} - 3U^*}{R_1} + \frac{U_{\text{пит}} - U^* - U_{\text{кэ нас VT1}}}{R_2} - \frac{U^* - U_{\text{кэ нас VT2}}}{R_4} \right] \quad (3.23)$$

В результате подстановки (3.4) и (3.23) в (3.22) получается:

$$k_{\text{раз}}^0 = \beta_4 \times \frac{\left[(1 + k_{\text{об}} \beta_I) \frac{U_{\text{пит}} - 3U^*}{R_1} + \frac{U_{\text{пит}} - U^* - U_{\text{кэ нас VT1}}}{R_2} - \frac{U^* - U_{\text{кэ нас VT2}}}{R_4} \right]}{k_{\text{нас}} \left[1 + (k_{\text{об}} - 1) \beta_I \right] \frac{U_{\text{пит}} - U^0 - U^*}{R_1}}. \quad (3.24)$$

Средняя статическая потребляемая мощность:

$$P_{\text{п ср}} = \frac{P_{\text{п}}^0 + P_{\text{п}}^1}{2} = U_{\text{пит}} \frac{I_{\text{п}}^0 + I_{\text{п}}^1}{2}. \quad (3.25)$$

где $I_{\text{п}}^0$, $I_{\text{п}}^1$ – токи и $P_{\text{п}}^0 = U_{\text{пит}} I_{\text{п}}^0$, $P_{\text{п}}^1 = U_{\text{пит}} I_{\text{п}}^1$ – мощности, потребляемые включенным и выключенным элементами соответственно.

Ток, потребляемый логическим элементом во включенном состоянии:

$$I_{\text{п}}^0 = I'_{64 \text{ МЭТ}} + I_{R2} \approx \frac{U_{\text{пит}} - 3U^*}{R_1} + \frac{U_{\text{пит}} - U^* - U_{\text{кэ нас VT1}}}{R_2}, \quad (3.26)$$

Ток, потребляемый логическим элементом в выключенном состоянии:

$$I_{\Pi}^1 = I_{\text{бэ МЭТ}}'' \approx \frac{U_{\text{пит}} - U^0 - U^*}{R_1}. \quad (3.27)$$

Подставляя выражения (3.26) и (3.27) в выражение (3.25), получается:

$$P_{\Pi \text{ ср}} = \frac{U_{\text{пит}}}{2} \left(\frac{2U_{\text{пит}} - 4U^* - U^0}{R_1} + \frac{U_{\text{пит}} - U^* - U_{\text{кэ нас VT1}}}{R_2} \right). \quad (3.28)$$

РАСЧЕТ СТАТИЧЕСКИХ ПАРАМЕТРОВ ЛОГИЧЕСКОГО ЭЛЕМЕНТА И-НЕ ТТЛ СО СЛОЖНЫМ ИНВЕРТОРОМ И КОРРЕКТИРУЮЩЕЙ ЦЕПОЧКОЙ.

Пусть напряжение питания схемы составляет $U_{\text{пит}} = 5 \text{ В}$; напряжение уровня логического нуля $U^0 = 0,3 \text{ В}$; напряжение уровня логической единицы $U^1 = 3,6 \text{ В}$; средняя мощность, потребляемая в статическом режиме $P_{\Pi \text{ ср}} = 40 \text{ мВт}$. Напряжение на прямосмещенном p - n -переходе $U_{VD} = U_{\text{бэ МЭТ}} = U_{\text{бэ нас VT}} = U^* = 0,7 \text{ В}$; инверсный коэффициент усиления МЭТ $\beta_I = 0,05$; коэффициент разветвления $k_{\text{раз}} = 8$; падение напряжения на переходе коллектор-эмиттер насыщенных транзисторов $U_{\text{кэ нас VT}} = 0,3 \text{ В}$, остаточное напряжение МЭТ $U_{\text{ост МЭТ}} = 0,25 \text{ В}$, коэффициент усиления транзисторов VT1 – VT4 $\beta = 30$, коэффициент насыщения транзисторов VT1 – VT4 $k_{\text{нас}} = 1,5$.

Технология изготовления полупроводниковых интегральных микросхем не позволяет создавать абсолютные значения сопротивлений с высокой точностью. Поэтому для изготовления используют отношения сопротивлений.

Соотношения сопротивлений резисторов R_1 и R_2 примем равным

$$\frac{R_1}{R_2} = k_{12} = 3. \text{ Отсюда сопротивление резистора } R_2 \text{ равно:}$$

$$R_2 = \frac{R_1}{k_{12}} = \frac{R_1}{3}. \quad (3.29)$$

Используя выражение (3.28) для средней статической потребляемой мощности, после подстановки соотношения из выражения (3.29), определяем величину сопротивления резистора R_1 :

$$R_1 = \frac{U_{\text{пит}} \left[2U_{\text{пит}} - 4U^* - U^0 + k_{12} (U_{\text{пит}} - U_{\text{кз нас VT1}} - U^*) \right]}{2P_{\text{п ср}}}. \quad (3.30)$$

Подставляя числовые значения в выражение (3.30), находим величину сопротивления резистора R_1 :

$$R_1 = \frac{5 \cdot [2 \cdot 5 - 4 \cdot 0,7 - 0,3 + 3 \cdot (5 - 0,3 - 0,7)]}{2 \cdot 40 \cdot 10^{-3}} = 1,2 \cdot 10^3 \text{ Ом}.$$

По выражению (3.29) находим сопротивление резистора R_2 :

$$R_2 = \frac{1,2 \cdot 10^3}{3} = 400 \text{ Ом}.$$

Зададим соотношение сопротивлений $\frac{R_2}{R_3} = k_{23} = 1,5$ и находим сопротивление R_3 :

$$R_3 = \frac{R_2}{k_{23}} = \frac{400}{1,5} = 267 \text{ Ом}.$$

Зададим соотношение сопротивлений $\frac{R_2}{R_4} = k_{24} = 10$ и находим сопротивление R_4 :

$$R_4 = \frac{R_2}{k_{24}} = \frac{400}{10} = 40 \text{ Ом}.$$

Сопротивление резистора R_5 примем равным сопротивлению резистора R_2 :

$$R_5 = R_2 = 400 \text{ Ом}.$$

Входной ток логической единицы определяем по выражению (3.14):

$$I_{\text{вх}}^1 = 0,05 \cdot \frac{5 - 0,3 - 0,7}{1,2 \cdot 10^3} = 167 \cdot 10^{-6} \text{ А}.$$

Входной ток логического нуля по выражению (3.4):

$$I_{\text{вх}}^0 = [1 + (3 - 1) \cdot 0,05] \cdot \frac{5 - 0,3 - 0,7}{1,2 \cdot 10^3} = 3,67 \cdot 10^{-3} \text{ А}.$$

Пороговое напряжение переключения МЭТ по выражению (3.12):

$$U_{\text{пор}} = 2 \cdot 0,7 - 0,25 = 1,15 \text{ В}.$$

Ток, потребляемый включенным логическим элементом, находим по выражению (3.26):

$$I_{\text{п}}^0 = \frac{5 - 3 \cdot 0,7}{1,2 \cdot 10^3} + \frac{5 - 0,7 - 0,3}{400} = 12,4 \cdot 10^{-3} \text{ А}.$$

Ток, потребляемый выключенным логическим элементом, находим по выражению (3.27):

$$I_{\text{п}}^1 = \frac{5 - 0,3 - 0,7}{1,2 \cdot 10^3} = 3,3 \cdot 10^{-3} \text{ А}.$$

Помехозащищенность логического элемента по уровню логического нуля по выражению (2.17):

$$U_{\text{п}}^0 = 2 \cdot 0,7 - 0,3 - 0,3 = 0,8 \text{ В}.$$

Помехозащищенность логического элемента по уровню логической единицы по выражению (3.18):

$$U_{\text{п}}^1 = 5 - 4 \cdot 0,7 = 2,2 \text{ В}.$$

Коэффициент разветвления включенного элемента определяется выражением (3.24):

$$k_{\text{раз}}^0 = 30 \cdot \frac{\left[(1 + 2 \cdot 0,05) \frac{5 - 3 \cdot 0,7}{1,2 \cdot 10^3} + \frac{5 - 0,7 - 0,3}{400} - \frac{0,7 - 0,3}{40} \right]}{1,5 [1 + (3 - 1) \cdot 0,05] \frac{5 - 0,3 - 0,7}{1,2 \cdot 10^3}} = 14,5.$$

Коэффициент разветвления выключенного элемента определяется из выражением (3.21):

$$k_{\text{раз}}^1 = \frac{1,2 \cdot 10^3 (30 + 1) (5 - 4 \cdot 0,7 + 0,25 - 2,2)}{400 \cdot 0,05 (5 - 0,3 - 0,7)} = 116.$$

ЭКСПЕРИМЕНТАЛЬНАЯ ПРОВЕРКА ЛОГИЧЕСКОГО ЭЛЕМЕНТА И-НЕ ТТЛ В ПРОГРАММНОЙ СРЕДЕ ASIMEC.

На рисунке 3.2 представлена имитационная модель логического элемента И-НЕ ТТЛ-логики в программной среде ASIMEC с использованием результатов ранее проведенных вычислений.

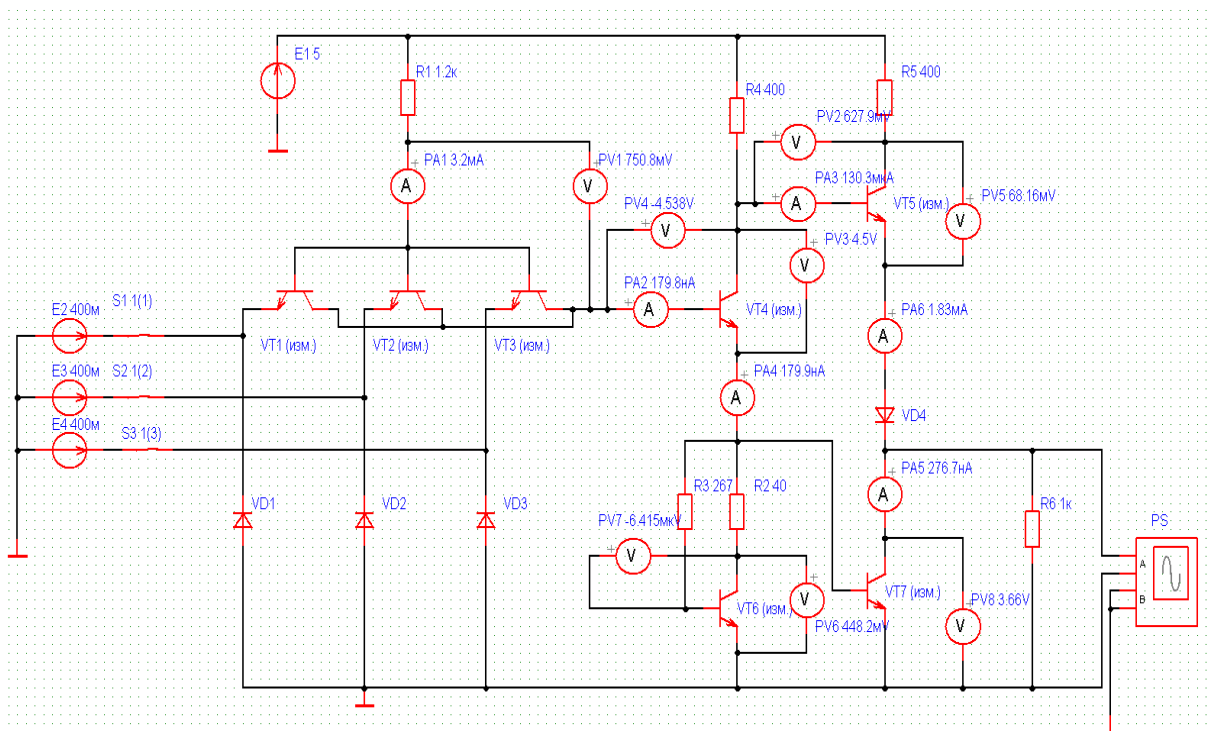


Рисунок 3.2 – Имитационная модель логического элемента И-НЕ ТТЛ-логики в программной среде ASIMEC

Данный элемент обладает тремя входами, на которые поданы напряжения равные уровню логического «0», на рисунке 3.3 представлен осциллограмма уровня напряжения на выходе логического элемента.

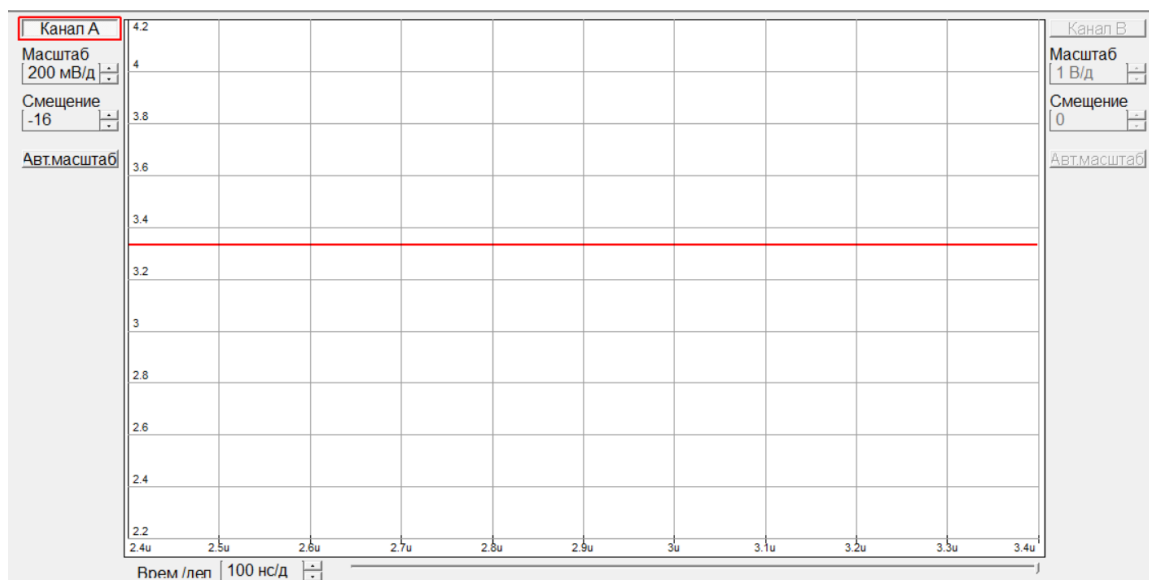


Рисунок 3.3 – Уровень логической «1» на выходе логического элемента И-НЕ ТТЛ-логики

Изменяя напряжение на входе от уровня логического «0» до уровня логической «1», получим данные для построения передаточной характеристики. Экспериментальные данные для построения передаточной характеристики логического элемента И-НЕ представлены в таблице 3.1.

Таблица 3.1 – Экспериментальные данные

$U_{\text{ВЫХ}}, \text{В}$	$U_{\text{ВХ}}, \text{В}$	$U_{\text{ВЫХ}}, \text{В}$	$U_{\text{ВХ}}, \text{В}$
3,332	0	0,0087	1,6
3,332	0,4	0,0087	1,8
3,332	0,6	0,0087	2,0
3,332	0,8	0,0087	2,2
3,331	1,0	0,0087	2,4
3,323	1,1	0,0087	2,6
3,306	1,2	0,0087	2,8
3,158	1,3	0,0087	3,0
2,295	1,4	0,0087	3,2
0,1024	1,5	0,0087	3,4

На рисунке 3.4 представлена передаточная характеристика данного элемента.

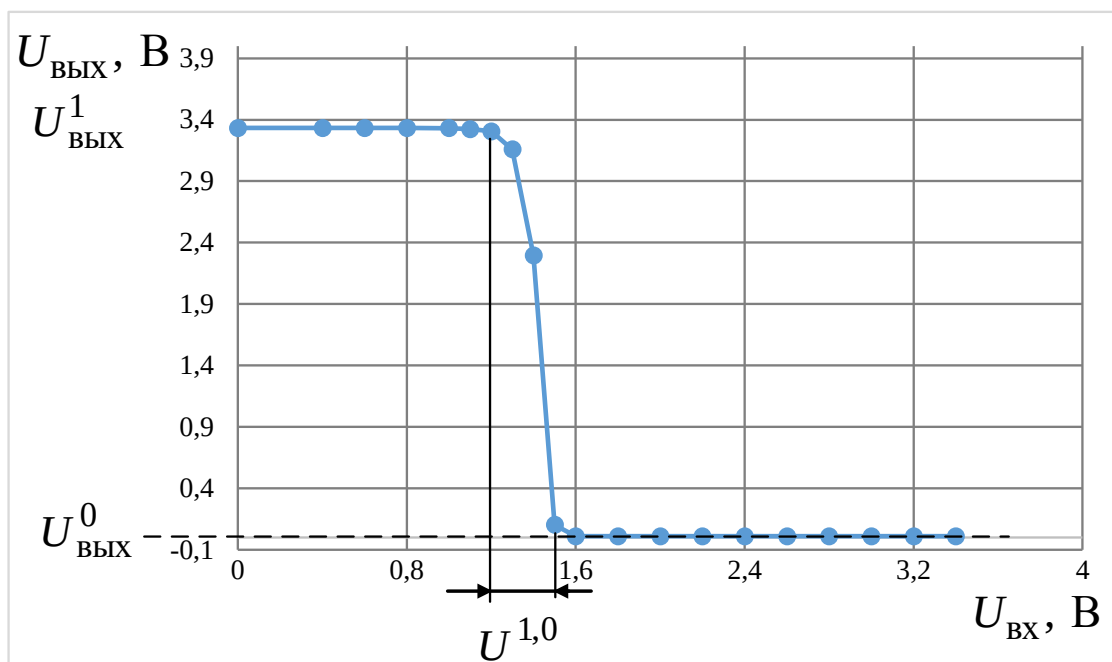


Рисунок 3.4 – Передаточная характеристика логического элемента И-НЕ ТТЛ с корректирующей цепочкой и со сложным инвертором.

Временные диаграммы, полученные в результате имитационного моделирования логического элемента И-НЕ ТТЛ-логики, являются убедительным доказательством правильного функционирования логического элемента.

Полученные результаты различаются с теми, что были определены расчетным путем и это связано с тем, что в программной среде были взяты компоненты, приближенные к реальным.

4 Лабораторная работа №3. Анализ статических характеристик и параметров функциональных узлов аналоговых интегральных микросхем

4.1 Содержание лабораторной работы

Цель работы. Проектирование и экспериментальная проверка работы интегральных источников постоянного тока.

Программа работы.

1. Получить задание на выполнение лабораторной работы.
2. Рассчитать параметры источников постоянного тока.
3. Разработать виртуальные макеты синтезированных электрических схем источников постоянного тока в программной среде ASIMES.
5. Провести имитационное моделирование.
6. Провести анализ параметров, полученных в результате имитационного моделирования, на предмет соответствия расчетным параметрам.
7. Оформить отчет о проделанной работе. Сформировать выводы о проделанной работе.

4.2 Пример выполнения лабораторной работы №3. Интегральные источники постоянного тока

ЦЕЛЬ РАБОТЫ. Проектирование и экспериментальная проверка интегральных источников постоянного тока.

ЗАДАНИЕ. Спроектировать интегральные источники постоянного тока на основе простейшего токового зеркала и на основе токового зеркала Уилсона.

АНАЛИЗ ИНТЕГРАЛЬНЫХ ИСТОЧНИКОВ ПОСТОЯННОГО ТОКА.

Источники тока (токовые зеркала) на основе активных элементов образуют важный класс функциональных узлов ИМС. Создать идеальный источник тока невозможно, но существуют способы, позволяющие получить очень близкую аппроксимацию идеального источника. В этом случае, например, широко используется тот факт, что для транзистора в активном режиме ток коллектора относительно независим от напряжения на коллекторе. Таким образом, биполярный транзистор можно использовать в качестве управляемого источника тока, однако зависимость его коэффициента усиления от ряда факторов (таких как температура, рабочий ток эмиттера и коллекторное напряжение, технологический разброс параметров) исключает возможность его применения для этих целей при жестких требованиях к допустимым изменениям. Наличие согласованных по характеристикам пар транзисторов, изготавливаемых по одной технологии, позволяет создавать схемы с небольшими, но чрезвычайно стабильными коэффициентами усиления. На рисунке 4.1 показана одна из наиболее распространенных схем такого типа.

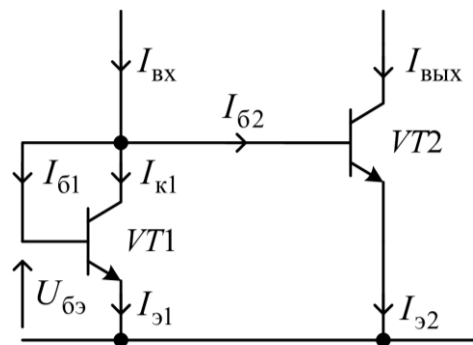


Рисунок 4.1 – Интегральный источник тока, управляемый током

Поскольку транзисторы идентичны, они оба находятся в активной области с одинаковыми напряжениями между базой и эмиттером и их коллекторные токи приблизительно равны: $I_{к1} = I_{к2}$. Так как

$$I_{\text{ВХ}} = I_{\text{к1}} + I_{\text{б1}} + I_{\text{б2}} = I_{\text{к1}} + \frac{2I_{\text{к1}}}{\beta} = I_{\text{к1}} + \left(1 + \frac{2}{\beta}\right), \quad \text{имеем} \quad I_{\text{ВЫХ}} = I_{\text{к1}} = \frac{I_{\text{ВХ}}}{1 + \frac{2}{\beta}} \quad \text{или}$$

$$\frac{I_{\text{ВХ}}}{I_{\text{ВЫХ}}} = \frac{\beta}{\beta + 2}.$$

Статический коэффициент передачи тока базы β для биполярных транзисторов ИМС много больше единицы, поэтому можно утверждать, что $I_{\text{ВЫХ}} \approx I_{\text{к1}} \approx I_{\text{ВХ}}$, а это значит, что отношение $\frac{I_{\text{ВЫХ}}}{I_{\text{ВХ}}} \approx 1$, то есть коэффициент усиления по току приблизительно равен единице.

Недостатки этой схемы состоят в том, что общий коэффициент усиления по току сохраняет некоторую зависимость от коэффициентов усиления отдельных транзисторов, а выходное сопротивление относительно невелико. Эти недостатки частично можно скомпенсировать путем введения третьего транзистора, как показано на рисунке 4.2.

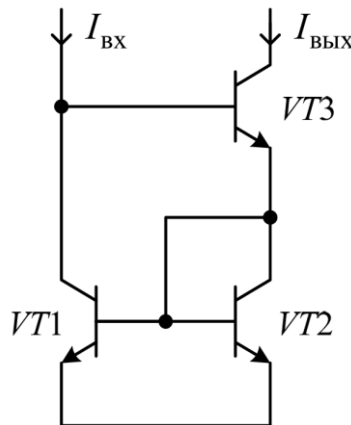


Рисунок 4.2 – Интегральный источник тока с большим выходным сопротивлением (токовое зеркало Уилсона)

Для правильной работы этой схемы все три транзистора должны находиться в активной области. Поскольку падение напряжения на VT2 равно $U_{\text{бэ}}$, то есть приблизительно 0,6 В, и напряжение, необходимое для того, чтобы предотвратить насыщение транзистора VT3, составляет примерно 0,2 В, на транзисторах VT2 и VT3 суммарное напряжение будет приблизительно

0,8 В. Можно показать, что если транзисторы имеют одинаковую геометрию и температуру, то общий коэффициент усиления по току определяется выражением

$$\frac{I_{\text{ВЫХ}}}{I_{\text{ВХ}}} = 1 - \frac{\beta}{\beta^2 + 2\beta + 2} \approx 1. \quad (4.1)$$

Простейший и поэтому наиболее распространенный способ реализации такого источника – включение резистора R1 в схемы по рисункам 4.1, 4.2, как показано на рисунке 4.3, и использование возникающего при этом постоянного тока для управления источником тока. Если коэффициент передачи тока очень близок к единице, соединение, выполненное по схеме рисунка 4.3,а, обеспечит выходной ток

$$I_{\text{ВЫХ}} = \frac{U_{\text{ИП}} - U_{\text{бэ}}}{R1} \left(1 - \frac{2}{\beta + 2} \right), \quad (4.2)$$

а выходной ток схемы на рисунке 4.3,б запишется

$$I_{\text{ВЫХ}} = \frac{U_{\text{ИП}} - 2U_{\text{бэ}}}{R1} \left(1 - \frac{2}{\beta^2 + 2\beta + 2} \right). \quad (4.3)$$

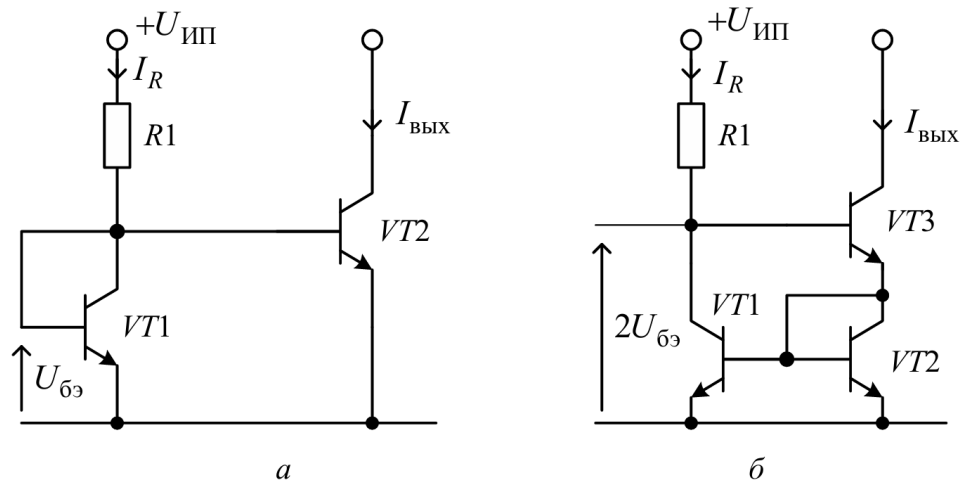


Рисунок 4.3 – Интегральные источники постоянного тока: а – на основе простейшего токового зеркала; б – на основе токового зеркала Уилсона

Пока напряжение питания существенно превышает напряжение база-эмиттер, температурная стабильность выходного тока сохраняется весьма

высокой, поскольку единственным фактором, определяющим зависимость тока от температуры, в этом случае является температурный коэффициент сопротивления $R1$.

Если требуется получить большую или меньшую величину тока источника, то для высоких уровней тока сопротивление резистора $R1$ следует уменьшать, а для низких уровней тока – увеличивать. В первом случае увеличение тока, протекающего через резистор $R1$, вызывает повышенную мощность рассеяния, а во втором – рост сопротивления $R1$ требует увеличения площади, занимаемой им на кристалле.

В рассматриваемых схемах источников тока для уровня выходного тока 1 мА требуется сопротивление $R1=14,3\text{кОм}$ (при $U_{\text{ИП}}=15\text{В}$), что допустимо. Для многих ИМС требуются токи порядка микроампера или меньше. Если, например, нужно, чтобы источник давал ток $I_{\text{ВЫХ}}=1\text{мкА}$, ток I_{R1} должен быть равен 1 мкА. Если $U_{\text{ИП}}=15\text{В}$, то $R1=\frac{U_{\text{ИП}}-U_{\text{бэ}}}{I_R}=\frac{15-0,7}{10^{-6}}=14,3\text{МОм}$, что совершенно недопустимо.

Для реализации уровней тока в микроамперном диапазоне используется схема, показанная на рисунке 4.4. Схема содержит транзистор $VT1$ и источник малых токов на транзисторе $VT2$. Эмиттерный ток транзистора $VT2$ вызывает падение напряжения на резисторе R_3 , в результате чего напряжения база-эмиттер транзисторов $VT1$ и $VT2$ становятся разными.

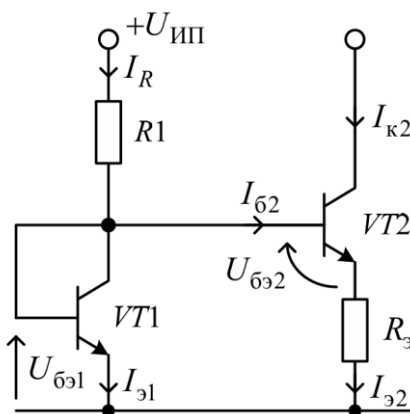


Рисунок 4.4 – Интегральный источник малого тока

Разница определяется параметрами $I_{э2}$ и $R_э$ в соответствии с выражением $U_{бэ1} - U_{бэ2} = I_{э2} R_э$. Допуская, что транзисторы имеют одинаковую геометрию и температуру переходов, это выражение можно записать в следующем виде:

$$U_{бэ1} - U_{бэ2} = \varphi_T \ln \left(\frac{I_{э1}}{I_{э2}} \right). \quad (4.4)$$

Если ток эмиттера $I_{э2}$ транзистор VT2 значительно меньше тока эмиттера $I_{э1}$ транзистора VT1, то даже при среднем значении коэффициента усиления можно пренебречь током базы $I_{б2}$ транзистора VT2. При таком условии эмиттерный ток

$$I_{э1} = \frac{U_{ИП} - U_{бэ1}}{R1} \quad (4.5)$$

транзистора VT1 зависит только от напряжения источника питания, если оно достаточно велико. Ток $I_{э1}$ транзистора VT1 однозначно определяет ток $I_{э2}$, а тем самым и коллекторный ток $I_{к2} = \alpha I_{э2}$ транзистора VT2. Совместное решение уравнений (4.4), (4.5) дает

$$\frac{I_{к2} R_э}{\alpha \varphi_T} = \ln \left[\frac{\alpha (U_{ИП} - U_{бэ1})}{I_{к2} \cdot R1} \right]. \quad (4.6)$$

Из этого выражения видно, что если напряжение источника питания значительно больше $U_{бэ1}$, то ток $I_{э2}$ зависит только от напряжения $U_{ИП}$ и сопротивлений резисторов. Также можно видеть, что зависимость тока от напряжения в данном случае менее сильная, чем в ранее рассмотренных схемах источников тока, поскольку при $I_{э2} = \frac{I_{к2}}{\alpha}$, значительно меньшем $I_{э1}$, зависимость $I_{к2}$ от $U_{ИП}$ носит скорее логарифмический, чем линейный характер.

ЭКСПЕРИМЕНТАЛЬНАЯ ПРОВЕРКА ИСТОЧНИКОВ ТОКА.

При входном токе $I_{\text{вх}} = 100\text{мА}$ и $\beta = 20$ произведем анализ схем источников тока, приведенных на рисунках 4.1 и 4.2. На рис. 4.5 в программной среде ASIMEC представлены имитационные модели источников постоянного тока.

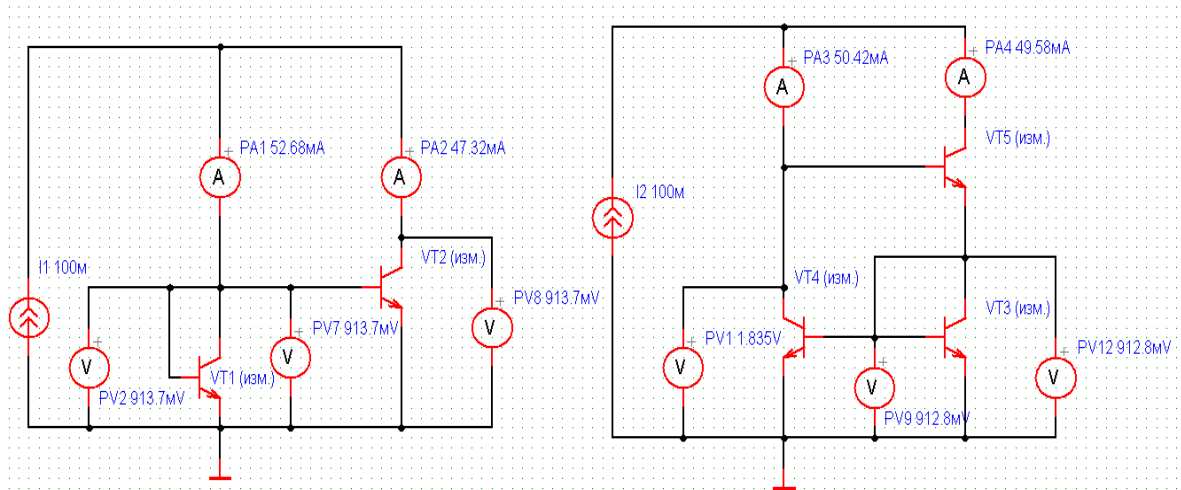


Рисунок 4.5 – Имитационная модель источников постоянного тока

Как видно из полученных результатов, источник постоянного тока на основе токового зеркала Уилсона обладает наиболее лучшей стабилизацией выходного тока.

Для схем приведенных на рисунке 4.3 с использование формул (4.2), (4.3) определим значение сопротивления резистора R1 для исходных данных: $U_{\text{ИП}} = 15\text{В}$, $\beta = 20$ и $I_{\text{вых}} = 3,4\text{мА}$. Тогда для схемы рис. 4.3,а

$$R1 = \frac{15 - 0,7}{3,4 \cdot 10^{-3}} \left(1 - \frac{2}{20 + 2} \right) = 3,9 \cdot 10^3 \text{ Ом},$$

а для схемы рис. 4.3,б

$$R1 = \frac{15 - (2 \cdot 0,7)}{3,4 \cdot 10^{-3}} \left(1 - \frac{2}{20^2 + 2 \cdot 20 + 2} \right) = 3,9 \text{ кОм}.$$

Имитационные модели источников постоянного тока в программной среде ASIMEC представлены на рисунке 4.6 для $R_{\text{н}} = 1\text{кОм}$.

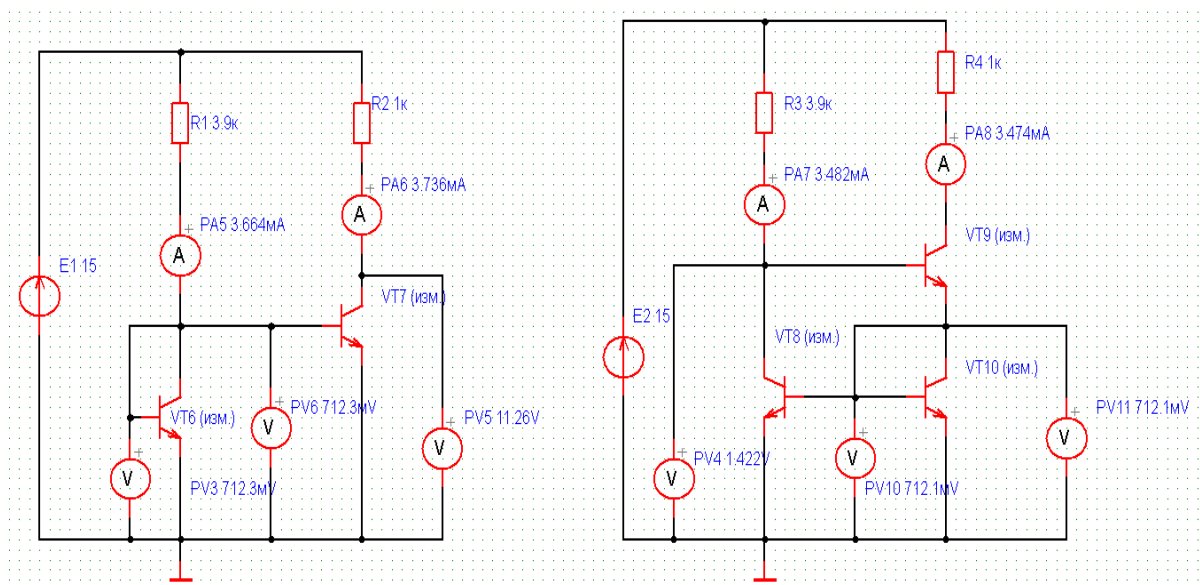


Рисунок 4.6 – Имитационная модель источников постоянного тока

Погрешность значения выходного тока источника постоянного тока на основе простейшего токового зеркала:

$$\delta = \left| \frac{I_{\text{BX}} - I_{\text{ВЫХ}}}{I_{\text{BX}}} \right| 100\% = \left| \frac{3,664 - 3,736}{3,664} \right| = 1,9\%$$

Погрешность значения выходного тока источника постоянного тока на основе токового зеркала Уилсона:

$$\delta = \left| \frac{I_{\text{BX}} - I_{\text{ВЫХ}}}{I_{\text{BX}}} \right| 100\% = \left| \frac{3,482 - 3,474}{3,474} \right| = 0,23\%.$$

Как видно из полученных результатов источник постоянного тока на основе токового зеркала Уилсона обладает наибольшей точностью задаваемого выходного тока, чем источник тока на основе простейшего токового зеркала.

Изменяя сопротивление нагрузки в диапазоне от $0,1R_1$ до $2R_1$, определим максимальное значение нагрузки, при которой обеспечивается расчетное значение тока с погрешностью не более чем 5%.

В таблице 4.1 представлены результаты измерений для источника постоянного тока простейшего токового зеркала.

Таблица 4.1 – Результаты измерений для источника постоянного тока простейшего токового зеркала при $I_{\text{ВХ}} = 3,664 \text{ мА}$.

$R_{\text{Н}}, \text{Ом}$	$I_{\text{ВЫХ}}, \text{мА}$	$\delta, \%$	$R_{\text{Н}}, \text{Ом}$	$I_{\text{ВЫХ}}, \text{мА}$	$\delta, \%$
390	3,825	4,3941	4290	3,319	9,4159
780	3,786	3,3297	4680	3,178	13,264
1170	3,712	1,31	5070	2,94	19,76
1560	3,658	0,1638	5460	2,732	25,437
1950	3,605	1,6103	5850	2,552	30,349
2340	3,554	3,0022	6240	2,469	32,626
2730	3,505	4,3395	6630	2,318	36,734
3120	3,456	5,6769	7020	2,168	40,841
3510	3,409	6,9596	7410	2,017	44,949
3900	3,364	8,1878	7800	1,867	49,056

На рисунке 4.7 представлена зависимость $I_{\text{ВЫХ}}(R_{\text{Н}})$ для источника постоянного тока простейшего токового зеркала.

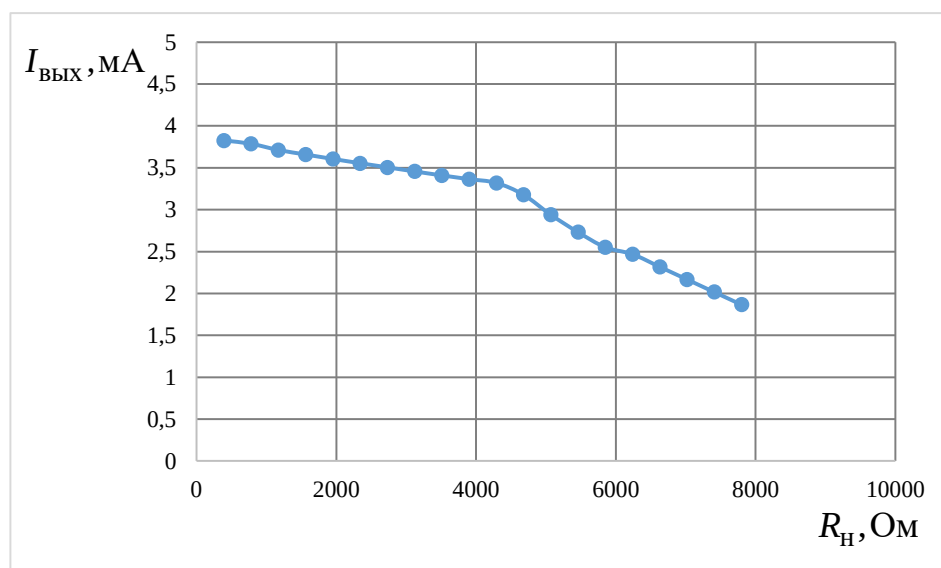


Рисунок 4.7 – Зависимость $I_{\text{ВЫХ}}(R_{\text{Н}})$ для источника постоянного тока простейшего токового зеркала

На рисунке 4.8 представлена зависимость $\delta(R_{\text{Н}})$ для источника постоянного тока простейшего токового зеркала.

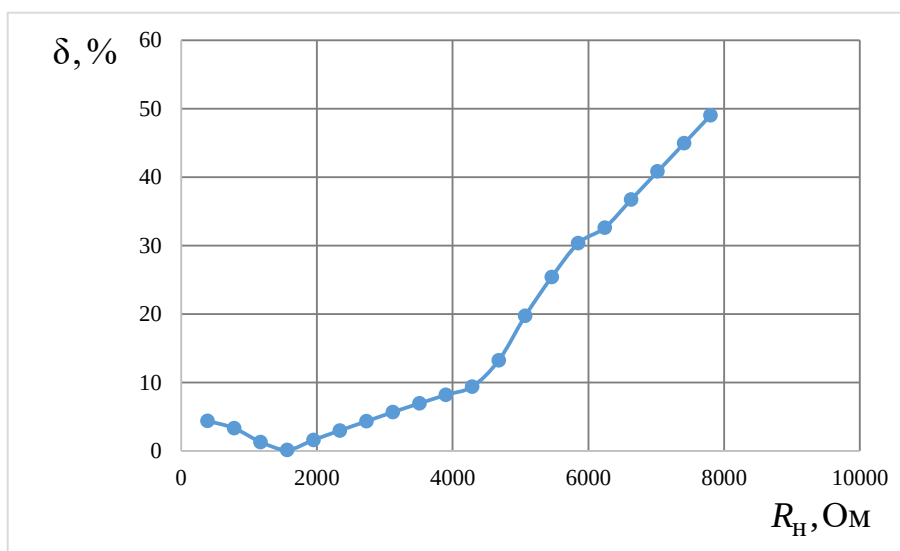


Рисунок 4.8 — Зависимость $\delta(R_n)$ для источника постоянного тока простейшего токового зеркала

Как видно из полученных результатов при нагрузке в $R_n = 1560 \text{ Ом}$ значение выходного тока $I_{\text{вых}}$ имеет минимальное расхождение со значением входного тока $I_{\text{вх}}$.

В таблице 4.2 представлены результаты измерений для источника постоянного тока на основе токового зеркала Уилсона.

Таблица 4.2 – Результаты измерений для источника постоянного тока на основе токового зеркала Уилсона при $I_{\text{вх}} = 3,482 \text{ мА}$.

$R_n, \text{Ом}$	$I_{\text{вых}}, \text{мА}$	$\delta, \%$	$R_n, \text{Ом}$	$I_{\text{вых}}, \text{мА}$	$\delta, \%$
390	3,481	0,0287	4290	3,31	4,9397
780	3,476	0,1723	4680	3,041	12,665
1170	3,472	0,2872	5070	2,809	19,328
1560	3,467	0,4308	5460	2,61	25,043
1950	3,462	0,5744	5850	2,437	30,011
2340	3,457	0,718	6240	2,285	34,377
2730	3,452	0,8616	6630	2,133	38,742
3120	3,447	1,0052	7020	1,981	43,107
3510	3,442	1,1488	7410	1,926	44,687
3900	3,436	1,3211	7800	1,829	47,473

На рисунке 4.9 представлена зависимость $I_{\text{вых}}(R_H)$ для источника постоянного тока на основе токового зеркала Уилсона.

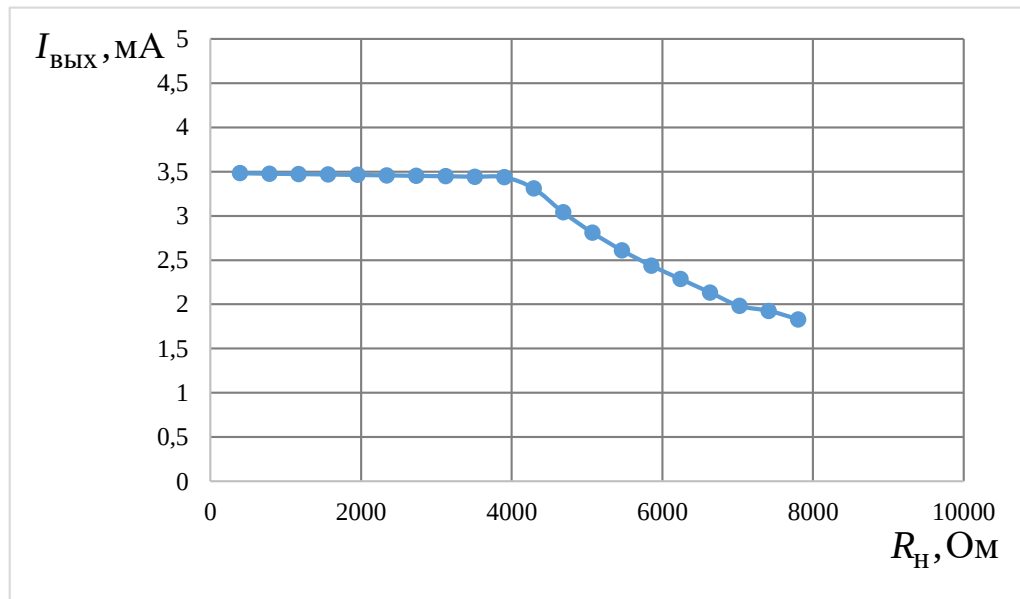


Рисунок 4.9 – Зависимость $I_{\text{вых}}(R_H)$ для источника постоянного тока на основе токового зеркала Уилсона

На рисунке 4.10 представлена зависимость $\delta(R_H)$ для источника постоянного тока на основе токового зеркала Уилсона.

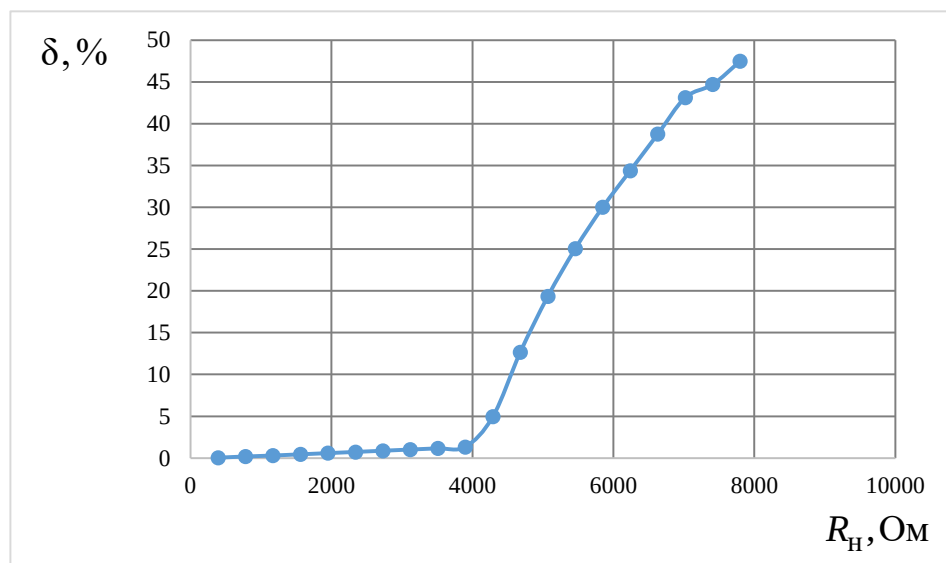


Рисунок 4.10 – Зависимость $\delta(R_H)$ для источника постоянного тока на основе токового зеркала Уилсона

Анализ зависимостей, представленных на рис. 4.9 и 4.10, позволяет сделать вывод: минимальное расхождение выходного тока $I_{\text{вых}}$ со значением входного тока $I_{\text{вх}}$ имеет место при, $R_{\text{н}} = 390 \text{ Ом}$.

Источник постоянного тока на основе токового зеркала Уилсона позволяет добиться более точных и стабилизированных значений тока, преобладавая наименьшей погрешностью.

Для схемы рис. 4.4 рассчитаем сопротивления резисторов R_1 и R_3 , используя уравнения (4.5) и (4.6), совместное решение которых дает формулы для расчета сопротивлений:

$$R_1 = \frac{U_{\text{ип}} - U_{\text{бэ1}}}{I_{\text{э1}}}; \quad R_3 = \alpha \cdot \varphi_{\text{T}} \cdot \ln \left(\frac{\alpha I_{R1}}{I_{\text{к2}}} \right) \cdot (I_{\text{к2}})^{-1}.$$

Зададимся исходными данными: $U_{\text{ип}} = 15 \text{ В}$; $I_{\text{вх}} = I_{R1} = 1 \text{ мА}$;
 $I_{\text{вых}} = I_{\text{к2}} = 20 \text{ мкА}$.

Полагая, что $U_{\text{бэ1}} = 0,7 \text{ В}$; $\varphi_{\text{T}} = 0,0258 \text{ В}$; $\alpha = \frac{\beta}{\beta + 1} = \frac{20}{20 + 1} = 0,95$, получим

$$R_1 = \frac{15 - 0,7}{1 \cdot 10^{-3}} = 14,3 \cdot 10^3 \text{ Ом};$$

$$R_3 = 0,95 \cdot 0,0258 \cdot \ln \left(\frac{0,95 \cdot 1 \cdot 10^{-3}}{20 \cdot 10^{-6}} \right) \cdot (20 \cdot 10^{-6})^{-1} = 4,731 \cdot 10^3 \text{ Ом}.$$

Имитационная модель интегрального источника малого тока в программной среде ASIMEC представлена на рисунке 4.11.

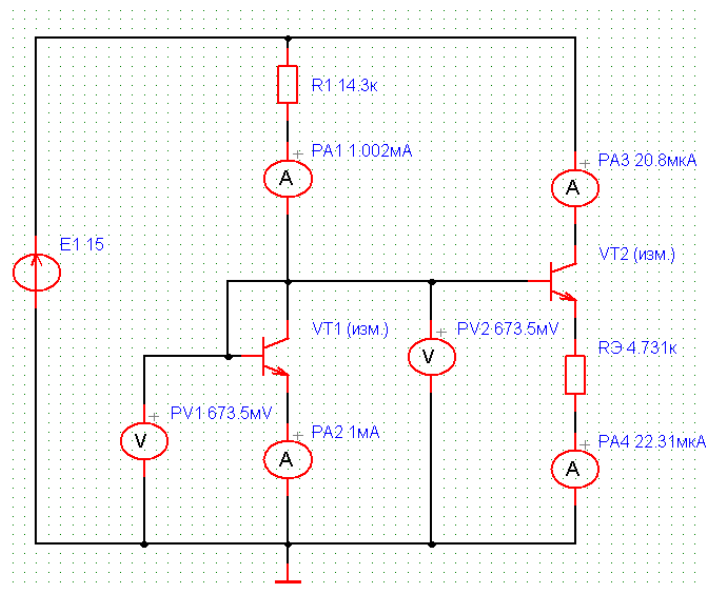


Рисунок 4.11 – Имитационная модель источника малого тока

Расхождение результатов имитационного моделирования с расчётными данными объясняется тем что, в расчетах напряжение $U_{бэ}$ принято 700 мВ, а в имитационном моделировании это напряжение составляет 673,5 мВ.

ЛИТЕРАТУРА

1. Легостаев Н.С. Микросхемотехника: учеб. пособие / Н.С. Легостаев. – Томск: Изд-во Томск. гос. ун-та систем упр. и радиоэлектроники, 2022. – 263 с.
2. Образовательный стандарт вуза ОС ТУСУР 01-2021. Работы студенческие по направлениям подготовки и специальностям технического профиля. Общие требования и правила оформления. [Электронный ресурс]: сайт Томского Государственного Университета Систем Управления и Радиоэлектроники (ТУСУР). – Томск, 2021. URL: <https://regulations.tusur.ru/#/documents/87> (дата обращения: 15.03.2026).

ПРИЛОЖЕНИЕ А

Варианты лабораторных работ

Таблица А.1 – Варианты лабораторной работы № 1

Вариант	Состояния счетчика в цикле								
1	0	1	3	5	7	9	11	13	15
2	0	2	4	6	8	10	12	14	15
3	0	1	3	5	2	4	6	8	10
4	0	1	3	5	10	8	6	4	2
5	0	2	4	6	1	3	5	7	9
6	0	2	4	6	9	7	5	3	1
7	0	3	1	7	5	11	9	15	13
8	0	3	1	7	5	8	10	12	14
9	0	3	1	7	5	14	12	10	8
10	0	7	5	3	1	11	9	15	13
11	0	7	5	3	1	8	10	12	14
12	0	7	5	3	1	14	12	10	8
13	0	5	7	1	3	13	15	9	11
14	0	5	7	1	3	2	4	6	8
15	0	5	7	1	6	8	10	12	14
16	7	9	11	13	15	0	1	3	5
17	8	10	12	14	15	0	2	4	6
18	10	8	6	4	2	0	1	3	5
19	0	6	4	2	15	8	10	12	14
20	0	6	4	2	10	12	14	15	8
21	0	4	2	8	7	9	11	13	15
22	0	4	2	8	9	7	5	3	1
23	0	8	2	4	3	13	15	9	11
24	0	8	2	4	15	9	13	3	11
25	8	6	4	2	0	7	5	3	1
26	7	9	11	13	15	0	1	3	5

Окончание таблицы А.1

Вариант	Состояния счетчика в цикле								
27	10	12	14	15	0	2	4	6	8
28	3	5	2	4	0	1	6	8	10
29	6	4	2	0	1	3	5	10	8
30	5	7	9	0	2	4	6	1	3
31	3	1	0	2	4	6	9	7	5
32	5	11	9	15	13	0	3	1	7
33	5	8	10	12	14	1	7	0	3
34	11	9	15	13	0	7	5	3	1
35	3	1	8	10	12	14	0	7	5
36	5	3	1	14	12	10	8	0	7
37	15	0	1	3	5	7	9	11	13
38	2	4	6	8	10	12	14	15	0
39	2	0	1	3	5	10	8	6	4
40	2	15	8	10	12	14	0	6	4
41	14	15	8	0	6	4	2	10	12
42	7	9	11	13	15	0	4	2	8
43	4	3	13	15	9	11	0	8	2
44	9	13	3	11	0	8	2	4	15
45	0	7	5	3	1	8	6	4	2
46	3	11	0	9	13	2	4	15	8
47	0	6	4	7	9	11	2	10	12
48	3	5	10	8	6	4	2	0	1
49	7	9	11	15	0	1	3	5	13
50	1	14	12	10	8	0	7	5	3

Таблица А.2 – Варианты лабораторной работы № 2

Вариант	Средняя потребляемая мощность $P_{\text{п ср}}$, мВт	Коэффициент усиления β	Коэффициент объединения $k_{\text{об}}$
1	21	20	2
2	22	60	4
3	23	30	3
4	24	50	4
5	25	70	2
6	26	40	3
7	27	20	2
8	28	60	4
9	29	30	3
10	30	50	4
11	31	70	2
12	32	40	3
13	33	20	2
14	34	60	4
15	35	30	3
16	36	50	4
17	37	70	2
18	38	40	3
19	39	20	2
20	40	60	4
21	41	30	3
22	42	50	4
23	43	70	2
24	44	40	3
25	45	20	2
26	46	60	4
27	47	30	3
28	48	50	4
29	49	70	2
30	50	40	3
31	51	20	2
32	52	60	4
33	53	30	3

Окончание таблицы А.2

Вариант	Средняя потребляемая мощность $P_{\text{п ср}}$, мВт	Коэффициент усиления β	Коэффициент объединения $k_{\text{об}}$
34	54	50	4
35	55	70	2
36	56	40	3
37	57	20	2
38	58	60	4
39	59	30	3
40	60	50	4

Таблица А.3 – Варианты лабораторной работы № 3

Вариант	$U_{\text{ИП}}$, В	Токовое зеркало	Источник малого тока	
		$I_{\text{ВЫХ}}$, мА	$I_{\text{ВХ}}$, мА	$I_{\text{ВЫХ}}$, мкА
1	15	1,5	1	40
2	20	2,0	1,2	15
3	25	2,5	1,4	20
4	30	3,0	1,6	10
5	15	3,5	1,8	50
6	20	4,0	2	35
7	25	4,5	2,2	25
8	30	5,0	2,4	45
9	15	5,5	2,6	30
10	20	6,0	2,8	40
11	25	6,5	3	15
12	30	7,0	3,2	20
13	15	7,5	3,4	10
14	20	8,0	3,6	50
15	25	8,5	3,8	35

Окончание таблицы А.3

Вариант	$U_{\text{ИП}}, \text{В}$	Токовое зеркало	Источник малого тока	
		$I_{\text{ВЫХ}}, \text{мА}$	$I_{\text{ВХ}}, \text{мА}$	$I_{\text{ВЫХ}}, \text{мкА}$
16	30	9,0	4	25
17	15	9,5	4,2	45
18	20	10	4,4	40
19	25	10,5	4,6	30
20	30	11	4,8	40
21	15	11,5	5	15
22	20	12	5,2	20
23	25	12,5	5,4	10
24	30	13	5,6	50
25	15	13,5	5,8	35
26	20	14	6	25
27	25	14,5	6,2	45
28	30	15	6,4	30
29	15	15,5	6,6	40
30	20	16	6,8	15
31	25	16,5	7	20
32	30	17	7,2	10
33	15	17,5	7,4	50
34	20	18	7,6	35
35	25	18,5	7,8	25
36	30	19	8	45
37	15	19,5	8,2	30
38	20	20	8,4	40
39	25	20,5	8,6	15
40	30	21	8,8	20

ПРИЛОЖЕНИЕ Б

Составление электрических схем в программной среде ASIMEC

СОЗДАНИЕ ЭЛЕКТРИЧЕСКОЙ СХЕМЫ И НАСТРОЙКА ПАРАМЕТРОВ СХЕМЫ

Для создания электрической схемы в программной среде ASIMEC, необходимо в левой верхней панели выбрать пункт «Создать» → «Электрическая схема» (рисунок Б.1).

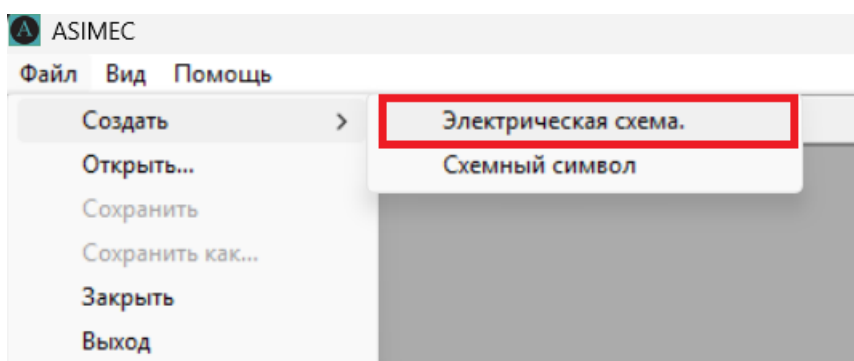


Рисунок Б.1 – Создание новой электрической схемы

После создания появляется поле, на котором пользователь может составлять необходимые схемы. Для настройки параметров схемы (имитационного моделирования) следует перейти в левой верхней панели к пункту «Свойства схемы» (рисунок Б.2).

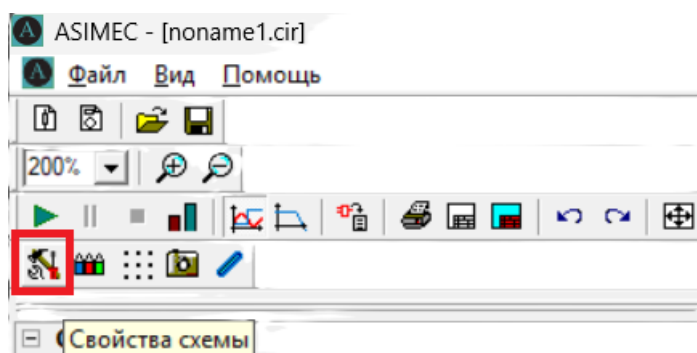


Рисунок Б.2 – Панель свойств схемы

В появившемся окне, пользователю доступны параметры моделирования, позволяющие выстроить метод проведения имитационного моделирования, погрешность измерения и количество точек для проведения вычислений внутри программы, а также параметры анализа, позволяющие задать начальный шаг, с которого будет начинаться расчет, время окончания процессов, максимальный шаг интегрирования и использования начальных условий (отменяет поиск статического состояния перед началом интегрирования) (рисунок Б.3).

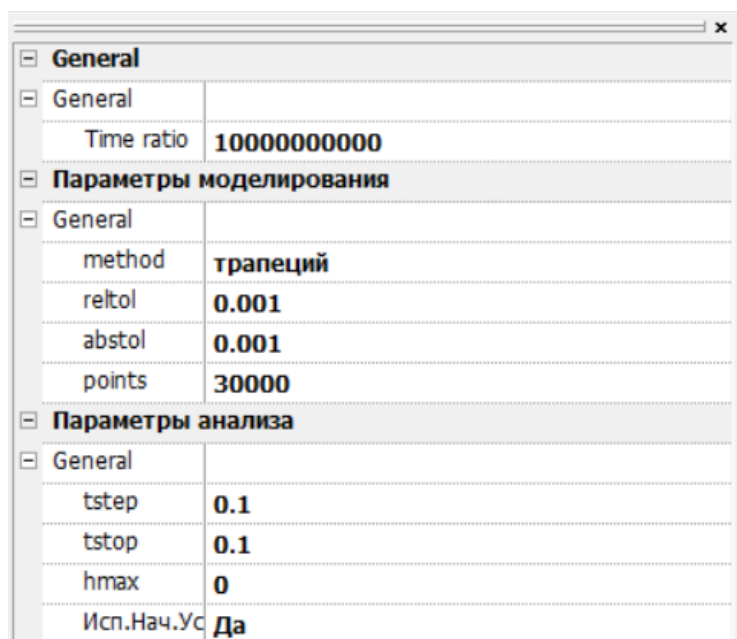


Рисунок Б.3 – Свойства схемы

После выполнения настройки и создания схемы, запускаем моделирование на главной панели через кнопки «Пуск» (рисунок Б.4).



Рисунок Б.4 – Запуск имитационного моделирования

ИЗМЕНЕНИЕ ПАРАМЕТРОВ ЭЛЕМЕНТОВ ЭЛЕКТРИЧЕСКОЙ СХЕМЫ

В панели расположенной в левой части экрана находится панель, предоставляющая пользователю выбор электронных компонентов (рисунок Б.5).



Рисунок Б.5 – Библиотека электронных компонентов

Открыв вкладку «Пассивные компоненты» и выбрав, к примеру резистор, перетащим его на рабочее поле зажав левую кнопку манипулятора мышь (рисунок Б.7).

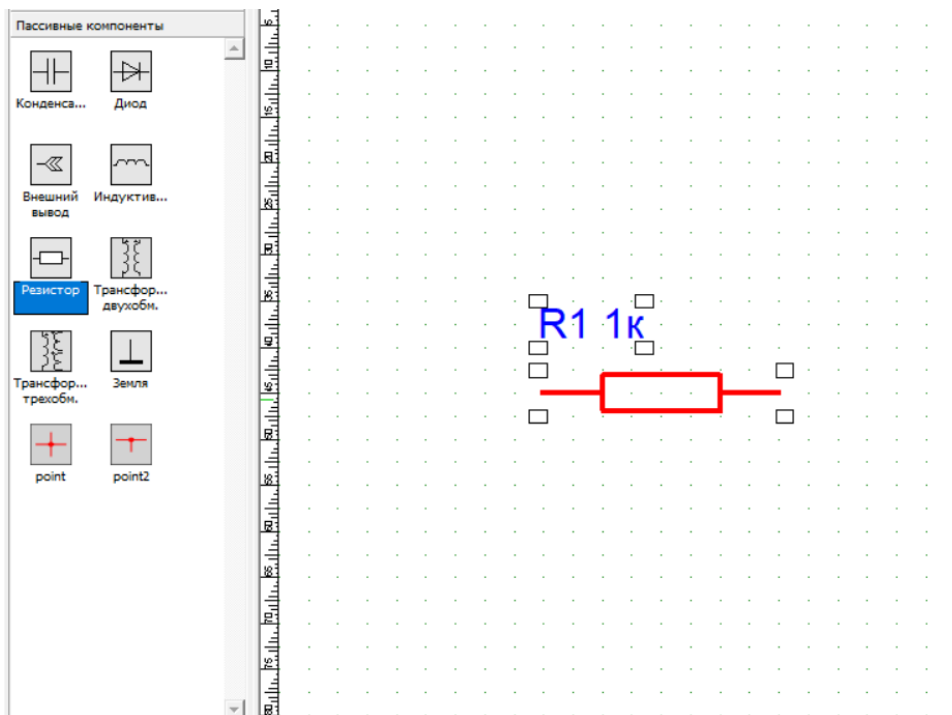


Рисунок Б.6 – Использование библиотеки пассивных элементов

Двойным нажатием на элемент откроется меню «Редактор свойств», внутри данного меню выбираем пункт «Параметры» и производим изменение параметров данного элемента (рисунок Б.7)

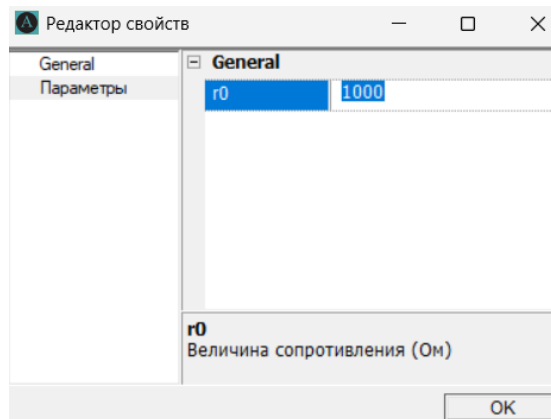


Рисунок Б.7 – Редактор свойств элемента

Аналогично производим изменение параметров других необходимых элементов.

ИСПОЛЬЗОВАНИЕ ОСЦИЛОГРАФА И ЕГО НАСТРОЙКА

При запуске схемы с подключенным к ней осциллографом появится окно «Виртуальный прибор: осциллограф» (рисунок Б.8).

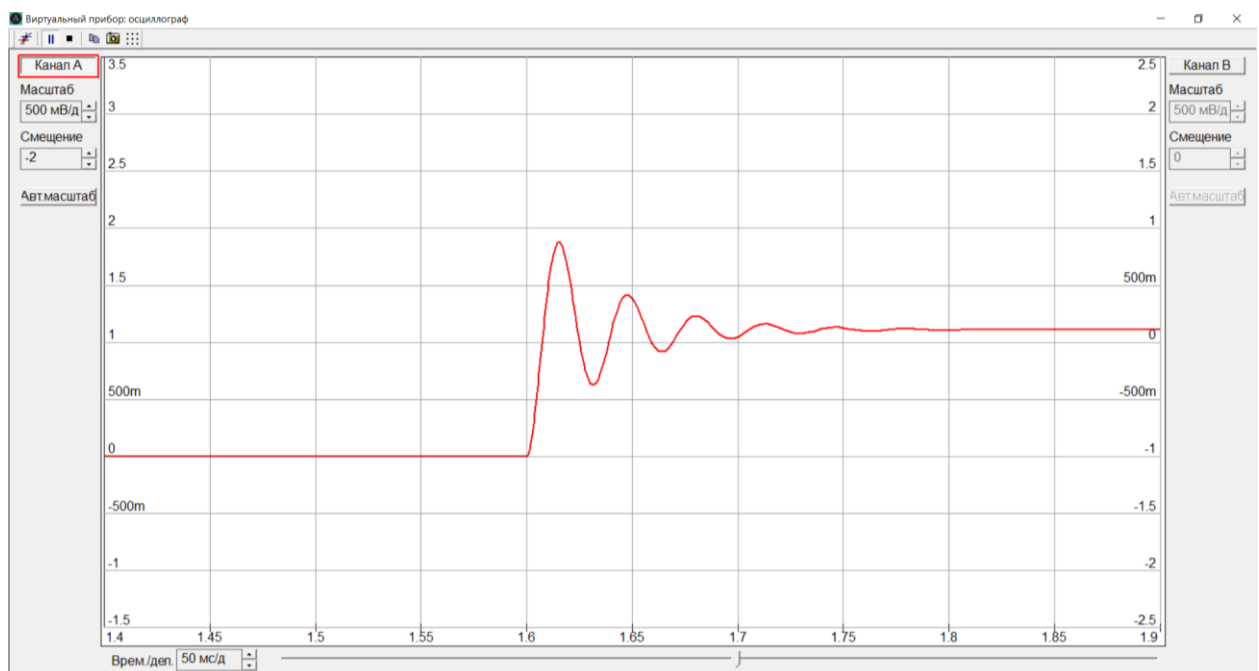


Рисунок Б.8 – Виртуальный прибор: осциллограф

Для изменения масштаба полученного сигнала на приборе, необходимо в левой части экрана выбрать нужное отображение В/д, смещение позволяет опускать или же приподнять сигнал по координатам Y, «Автомасштаб» автоматически подберет размерность входного сигнала (рисунок Б.9).

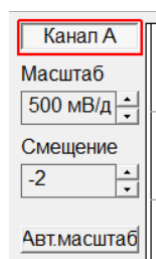


Рисунок Б.9 – Параметры масштаба

«Время/дел» расположенное на нижней части экрана, позволяет изменять масштабность сигнала по оси X.

Аналогично данные возможности представлены и для канала В.

«Маркеры» расположены в левой верхней части экрана, данная функция позволяет измерить необходимый участок сигнала, поступающего на виртуальный прибор (рисунок Б.10).



Рисунок Б.10 – «Маркеры» на панели прибора

После нажатия на данную кнопку появляются четыре курсора: два зеленых цвета, отвечающие за измерения сигнала по координатам оси Y, и два красного цвета отвечающие за измерения сигнала по координатам оси X (рисунок Б.11).

