

ТОМСКИЙ ГОСУДАРСТВЕННЫЙ УНИВЕРСИТЕТ СИСТЕМ
УПРАВЛЕНИЯ И РАДИОЭЛЕКТРОНИКИ

УТВЕРЖДАЮ
Зав. кафедрой КИПР, проф.
_____ В.Н.Татаринов
" ____ " _____ 2011 г.

**МЕТОДИЧЕСКИЕ УКАЗАНИЯ
ДЛЯ ПРОВЕДЕНИЯ ПРАКТИЧЕСКИХ ЗАНЯТИЙ**

по дисциплине: **Схемотехника**
для специальности: **160905 – Техническая эксплуатация
транспортного радиооборудования**
Факультет: **Радиоконструкторский (РКФ)**
Профилирующая кафедра: **Конструирования и производства
радиоаппаратуры (КИПР)**
Обеспечивающая кафедра: **Конструирования и производства
радиоаппаратуры (КИПР)**

Курсы – 3, 4

Семестры – 5, 6, 7

Учебный план набора 2008 г. и последующих лет

Распределение учебного времени:

Лекции	112 ч (ауд.)
Практические занятия	43 ч (ауд.)
Лабораторные занятия	43 ч (ауд.)
Курсовое проектирование	18 ч (ауд.)
Самостоятельная работа	114 ч
Общая трудоемкость	330 ч
Зачет	6 семестр
Экзамен	5, 7 семестр
Диф. зачет (курсовой проект)	5 семестр

Разработали:

Профессор кафедры КИПР
Доцент кафедры КИПР

Е.В.Масалов
Д.В.Озёркин

1 Цель практических занятий и особенности их проведения

1.1 Практические занятия направлены на закрепление и расширение знаний, полученных на лекциях и при изучении рекомендованной литературы согласно рабочей программе дисциплины.

1.2 Предусмотрены практические занятия с решением задач.

1.3 В ходе практических занятий проводится оценивание знаний и умений студентов по итогам решения задач и контрольных работ.

1.4 Практические занятия проводятся в увязке с рассмотрением соответствующих вопросов на лекциях, что отражено в учебно-методической карте дисциплины.

2 Содержание занятий

Пятый (осенний) семестр

2.1 Занятие 1 (2 ч, самостоятельная работа 1 ч)

2.1.1 Тема занятия: **Усилительный каскад с общим эмиттером**

2.1.2 Форма проведения: дискуссия, практические занятия с выполнением индивидуального расчётного задания.

2.1.3 Методика проведения. Преподаватель во вступительном слове предлагает каждому студенту сформулировать на основе его познаний по лекционному материалу основные понятия по разделам:

Биполярные транзисторы. Усилительные каскады. Методы расчёта [1].

Каждый студент получает возможность высказать своё мнение по обсуждаемым вопросам.

2.1.4 План занятия:

- вступительное слово преподавателя, пояснения по рейтинговой системе, постановка задачи семинарского занятия – 10 мин;
- высказывания студентов и обсуждение (общая дискуссия); активность участников оценивается (от 3 до 5 баллов) – 25 мин;
- практические занятия с выполнением индивидуальных расчётных заданий; активность участников оценивается (от 3 до 5 баллов) – 35 мин;
- подведение итогов преподавателем – 10 мин;
- пояснения к следующему занятию – 10 мин.

2.2 Занятие 2 (2 ч, самостоятельная работа 1 ч)

2.2.1 Тема занятия: Дифференциальный каскад.

2.2.2 Форма проведения: дискуссия, практические занятия с выполнением расчётного задания.

2.2.3 Методика проведения. Преподаватель во вступительном слове предлагает каждому студенту сформулировать на основе его познаний по лекционному материалу основные понятия по разделам:

Основные виды дифференциальных усилителей, расчёт характеристик ДУ [1].

Каждый студент получает возможность высказать своё мнение по обсуждаемым вопросам.

2.2.4 План занятия:

- высказывания студентов и обсуждение (общая дискуссия); активность участников оценивается (от 3 до 5 баллов) – 25 мин;

- практические занятия с выполнением расчётного задания; активность участников оценивается (от 3 до 5 баллов) – 45 мин;
- подведение итогов преподавателем – 10 мин;
- пояснения к следующему занятию – 10 мин.

2.3 Занятие 3 (2 ч, самостоятельная работа 1 ч)

2.3.1 Тема занятия: Операционные усилители.

2.3.2 Форма проведения: дискуссия, практические занятия с выполнением расчётного задания.

2.3.3 Методика проведения. Преподаватель во вступительном слове предлагает каждому студенту сформулировать на основе его познаний по лекционному материалу основные понятия по разделам:

Операционные усилители (ОУ) и их основные характеристики. Практическое использование ОУ [1].

Каждый студент получает возможность высказать своё мнение по обсуждаемым вопросам.

2.3.4 План занятия:

- высказывания студентов и обсуждение (общая дискуссия); активность участников оценивается (от 3 до 5 баллов) – 25 мин;
- практические занятия с выполнением расчётного задания; активность участников оценивается (от 3 до 5 баллов) – 45 мин;
- подведение итогов преподавателем – 10 мин;
- пояснения к следующему занятию – 10 мин.

2.4 Занятие 4 (3 ч, самостоятельная работа 2 ч)

2.4.1 Тема занятия: **Аналого-цифровые и цифро-аналоговые преобразователи.**

2.4.2 Форма проведения: дискуссия, практические занятия с выполнением расчётного задания.

2.4.3 Методика проведения. Преподаватель во вступительном слове предлагает каждому студенту сформулировать на основе его познаний по лекционному материалу основные понятия по разделам:

Виды ЦАП и АЦП. Особенности выбора их характеристик [1].

Каждый студент получает возможность высказать своё мнение по обсуждаемым вопросам.

2.4.4 План занятия:

- высказывания студентов и обсуждение (общая дискуссия); активность участников оценивается (от 3 до 5 баллов) – 25 мин;
- практические занятия с выполнением расчётного задания; активность участников оценивается (от 3 до 5 баллов) – 45 мин;
- подведение итогов преподавателем – 10 мин;
- пояснения к следующему занятию – 10 мин.

Шестой (весенний) семестр

2.5 Занятие 5 (2 ч, самостоятельная работа 1 ч)

2.5.1 Тема занятия: **Базовые элементы логических интегральных микросхем.**

2.5.2 Форма проведения: практическое занятие.

2.5.3 Методика проведения: Преподаватель во вступительном слове доводит до студентов «Положение о порядке использования рейтинговой системы для оценки успеваемости студентов».

Каждый студент получает возможность высказать свое мнение по предложенной рейтинговой системе.

Преподаватель предлагает студентам открыть лекционные конспекты по разделу «Элементы импульсной техники» и напоминает принципы построения базовых логических элементов интегральных микросхем.

Далее преподаватель предлагает последовательно решить две задачи.

Задача 1. Определить мощность, потребляемую базовой ДТЛ-схемой (см. рисунок 2.1): а) в режиме логического нуля, б) в режиме логической единицы на выходе схемы. Сравнить полученные результаты. Параметры схемы: $E_1 = E_K = 5$ В, $E_2 = -0.5$ В. Падения напряжения на диодах смещения $U_{д.см} = 0.9$ В, на входных диодах ($U_{д.вх} = 0.8$ В, на базе и коллекторе открытого транзистора относительно эмиттера $U_{бн} = 0.6$ В, $U_{кн} = 0.1$ В, соответственно. Сопротивления резисторов $R_K = 1$ кОм, $R_1 = 10$ кОм, $R_2 = 5$ кОм.

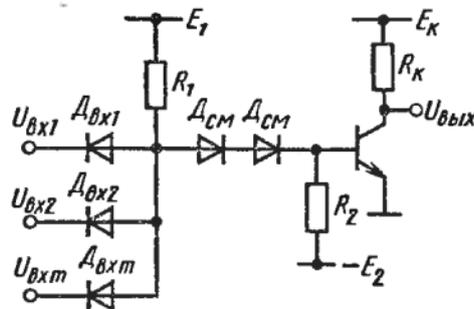


Рисунок 2.1 – Базовый ДТЛ-элемент

Задача 2. Определить максимальный сигнал помехи на входе схемы ДТЛ-логики (см. рисунок 2.1), при котором не произойдет ложного срабатывания схемы. Исходное состояние – логическая единица на выходе. Пороговые напряжения отпираания диодов смещения $U_{пор.д} = 0.5$ В и транзистора $U_{пор.т} = 0.6$ В. Падение напряжения на открытых входных диодах $U_{д} = 0.3$ В.

Для решения каждой задачи к доске может быть приглашен один из студентов. В процессе решения преподаватель дает пояснения и отвечает на возникающие вопросы студентов.

В конце занятия выдается индивидуальное задание № 1 по вариантам и проводится пояснение.

Вариант №1. Дана система логических интегральных микросхем с открытым коллектором К133ЛА7. Известно, что число объединенных выходов микросхем в этой системе $m = 3$, а число подключенных входов $n = 5$. Способ соединения микросхем в систему взять из лекционного материала. Напряжение питания 5 В. Вычислить минимальное и максимальное значения сопротивления внешней цепи в такой системе. Недостающие параметры самостоятельно найти в справочнике.

Примечание. I_Z – это выходной ток высокого уровня.

2.5.4 План занятия:

- вступительное слово преподавателя,
пояснения по рейтинговой системе - 15 мин;
- высказывания студентов - 15 мин;
- решение задачи 1 - 20 мин;
- решение задачи 2 - 25 мин;
- пояснение выполнения индивидуального
домашнего задания - 15 мин.

2.6 Занятие 6 (2 ч, самостоятельная работа 1 ч)

2.6.1 Тема занятия: **Элементы алгебры логики. Базисные логические функции.**

2.6.2 Форма проведения: практическое занятие.

2.6.3 Методика проведения: Преподаватель предлагает студентам открыть лекционные конспекты по разделу «Основы теории логических функций» и напоминает основные тождества Булевой алгебры.

Далее преподаватель предлагает последовательно решить три задачи.

Задача 1. Используя тождества и законы Булевой алгебры, минимизировать выражение $y = x_3 \bar{x}_2 \bar{x}_1 + \bar{x}_3 x_2 \bar{x}_1 + x_3 x_2 \bar{x}_1 + \bar{x}_3 \bar{x}_2 \bar{x}_1$ и определить «цену» результата.

Задача 2. С помощью карты Вейча минимизировать выражение $y = \bar{x}_3 x_2 x_1 + \bar{x}_3 \bar{x}_2 x_1 + x_3 \bar{x}_2 x_1 + \bar{x}_3 x_2 \bar{x}_1$ и определить его «цену». По полученной форме составить электрическую схему устройства.

Задача 3. Составить схему 3-входового мажоритарного устройства. На его выходе должна появляться логическая единица, когда на любой паре входов присутствуют логические единицы.

Для решения каждой задачи к доске может быть приглашен один из студентов. В процессе решения преподаватель дает пояснения и отвечает на возникающие вопросы студентов.

В конце занятия выдается индивидуальное задание № 2 по вариантам и проводится пояснение.

Вариант №1. Используя тождества и законы булевой алгебры, минимизировать выражение $y = x_2 x_1 + \bar{x}_3 \bar{x}_2 \bar{x}_1 + x_3 \bar{x}_2 x_1$ и определить «цену»

результата. По полученной минимальной форме составить принципиальную схему устройства.

2.6.4 План занятия:

- | | |
|--|---------|
| - решение задачи 1 - | 20 мин; |
| - решение задачи 2 - | 25 мин; |
| - решение задачи 3 - | 20 мин; |
| - пояснение выполнения индивидуального домашнего задания - | 25 мин. |

2.7 Занятие 7 (2 ч, самостоятельная работа 1 ч)

2.7.1 Тема занятия: **Дешифраторы и шифраторы. Структура устройств.**

2.7.2 Форма проведения: практическое занятие.

2.7.3 Методика проведения: В начале занятия преподаватель знакомит студентов с результатами выполненного индивидуального задания №1, анализирует допущенные ошибки, отвечает на вопросы студентов.

Преподаватель предлагает студентам открыть лекционные конспекты по разделам «Дешифраторы», «Шифраторы» и напоминает принципы построения этих функциональных устройств.

Далее преподаватель предлагает последовательно решить три задачи.

Задача 1. Составить схему фрагмента 4-входового дешифратора, на выходе которого должен устанавливаться логический ноль при входном коде 1011.

Задача 2. Составить схему фрагмента шифратора, на выходах которого должен устанавливаться 4-элементный код 1001 при возбуждении заданного входа.

Задача 3. На базе дешифратора реализовать логическую функцию $y = \bar{x}_3 x_2 x_1 + \bar{x}_3 \bar{x}_2 x_1 + x_3 \bar{x}_2 x_1 + \bar{x}_3 \bar{x}_2 \bar{x}_1$.

Для решения каждой задачи к доске может быть приглашен один из студентов. В процессе решения преподаватель дает пояснения и отвечает на возникающие вопросы студентов.

В конце занятия выдается индивидуальное задание №3 по вариантам и проводится пояснение.

Вариант №1. Провести минимизацию логической функции четырех аргументов с помощью карты Вейча. Исходный вид логической функции задан таблицей истинности. Определить «цену» полученного результата. Реализовать полученную минимальную форму с помощью дешифратора, привести схему включения.

X4	0	0	0	0	0	0	0	0	1	1	1	1	1	1	1	1
X3	0	0	0	0	1	1	1	1	0	0	0	0	1	1	1	1
X2	0	0	1	1	0	0	1	1	0	0	1	1	0	0	1	1
X1	0	1	0	1	0	1	0	1	0	1	0	1	0	1	0	1
Y	x	x	x	x	1	0	1	0	x	1	x	0	x	0	x	0

2.7.4 План занятия:

- анализ результатов выполнения ИЗ1 - 20 мин;
- решение задачи 1 - 15 мин;
- решение задачи 2 - 15 мин;
- решение задачи 3 - 15 мин;
- пояснение выполнения индивидуального домашнего задания - 25 мин.

2.8 Занятие 8 (2 ч, самостоятельная подготовка 1 ч)

2.8.1 Тема занятия: **Коммутаторы. Мультиплексоры. Демультимплексоры.**

2.8.2 Форма проведения: практическое занятие, письменная контрольная работа.

2.8.3 Методика проведения: В начале занятия преподаватель знакомит студентов с результатами выполненного индивидуального задания №2, анализирует допущенные ошибки, отвечает на вопросы студентов.

Преподаватель предлагает студентам открыть лекционные конспекты по разделам «Мультиплексоры», «Демультимплексоры» и напоминает принципы построения этих функциональных устройств.

Далее преподаватель предлагает последовательно решить три задачи.

Задача 1. На базе мультиплексора составить схему устройства, реализующего функцию $y = x_3x_2\bar{x}_1 + x_3\bar{x}_2x_1 + \bar{x}_3x_2x_1$.

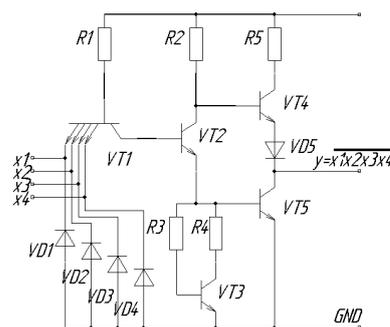
Задача 2. Определить число, равное наибольшему количеству информационных входов, которое можно получить при расширении разрядности мультиплексоров, имеющих только по четыре информационных входа.

Задача 3. Последовательно, начиная с ведомого, определить коды на адресных входах 8-разрядных мультиплексоров в схеме расширения разрядности для коммутации 12-ого по порядку входа с выходом устройства.

Для решения каждой задачи к доске может быть приглашен один из студентов. В процессе решения преподаватель дает пояснения и отвечает на возникающие вопросы студентов.

Затем выдается индивидуальное задание №4 по вариантам и проводится пояснение.

Вариант №1. Дана схема ТТЛ 4И-НЕ со сложным инвертором. Известно, что $R1 = 4\text{К}$; $R2 = 1.6\text{К}$; $R3 = 1\text{К}$; $R5 = 130$; $U^0 = 0.1\text{В}$. Определить все токи в схеме, когда на входе: а) напряжение логического нуля; б) напряжение логической единицы. Определить условия насыщения транзисторов $VT2$ и $VT5$, когда на входе напряжение логической единицы.



Примечание. Напряжение насыщения $U_{КЭ.нас} = 0.2\text{В}$; напряжение открытого $p-n$ перехода $U_{p-n} = 0.7\text{В}$; напряжение питания $U_{П} = 5\text{В}$; коэффициент разветвления по выходу $K_{РАЗ} = 10$; максимальный ток одного входа в режиме логического нуля $I_{ВХ.маx0} = 1.6\text{ мА}$.

В конце занятия проводится письменная контрольная работа по вариантам.

2.8.4 План занятия:

- анализ результатов выполнения И32 - 15 мин;
- решение задачи 1 - 15 мин;
- решение задачи 2 - 15 мин;
- решение задачи 3 - 15 мин;
- пояснение выполнения индивидуального домашнего задания - 15 мин;
- письменная контрольная работа - 15 мин.

2.9 Занятие 9 (2 ч, самостоятельная работа 2 ч)

2.9.1 Тема занятия: **Цифровые компараторы. Структура устройств.**

2.9.2 Форма проведения: практическое занятие.

2.9.3 Методика проведения: В начале занятия преподаватель знакомит студентов с результатами выполненного индивидуального задания №3 и письменной контрольной работы, анализирует допущенные ошибки, отвечает на вопросы студентов.

Преподаватель предлагает студентам открыть лекционные конспекты по разделу «Цифровые компараторы» и напоминает принципы построения этих функциональных устройств.

Далее преподаватель предлагает последовательно решить три задачи.

Задача 1. Составить схему цифрового компаратора для сравнения на равенство двух двухразрядных слов.

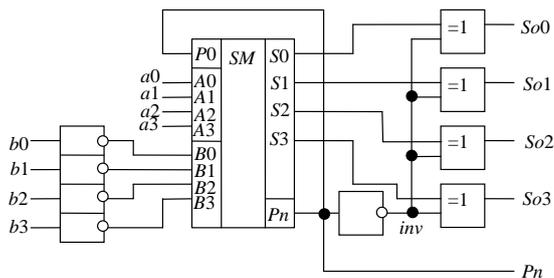
Задача 2. Составить схему цифрового компаратора для сравнения на неравенство двух двухразрядных слов.

Задача 3. Составить схему цифрового компаратора для сравнения события $A > B$, где A и B – трехразрядные двоичные числа.

Для решения каждой задачи к доске может быть приглашен один из студентов. В процессе решения преподаватель дает пояснения и отвечает на возникающие вопросы студентов.

В конце занятия выдается индивидуальное задание №5 по вариантам и проводится пояснение.

Вариант №1. На рисунке представлен субтрактор (сумматор в режиме вычитания). На схеме P_n – сигнал переноса; петля P_n-P_0 – циклический перенос. Элемент (=1) реализует функцию неравнозначности. Нарисовать две серии временных диаграмм процесса вычитания $A - B$, когда $A = 10; B = 3$ и когда $A = 3; B = 10$. Перечень сигналов на временных диаграммах: четырехразрядные слова в двоичном представлении $a_3... a_0; b_3... b_0; B_3... B_0; S_3... S_0; So_3... So_0$, а также одиночные сигналы inv, P_n . Временные диаграммы завершаются с появлением на шине $So_3...So_0$ и проводнике P_n правильного результата вычитания.



2.9.4 План занятия:

- анализ результатов выполнения ИЗЗ и письменной контрольной работы - 20 мин;
- решение задачи 1 - 15 мин;
- решение задачи 2 - 15 мин;
- решение задачи 3 - 15 мин;
- пояснение выполнения индивидуального домашнего задания - 25 мин.

2.10 Занятие 10 (2 ч, самостоятельная работа 2 ч)

2.10.1 Тема занятия: **Триггеры. Нетактируемые триггеры. Тактируемые триггеры.**

2.10.2 Форма проведения: практическое занятие.

2.10.3 Методика проведения: В начале занятия преподаватель знакомит студентов с результатами выполненного индивидуального задания №4, анализирует допущенные ошибки, отвечает на вопросы студентов.

Преподаватель предлагает студентам открыть лекционные конспекты по разделу «Триггеры» и напоминает принципы их построения.

Далее преподаватель предлагает последовательно решить три задачи.

Задача 1. Составить схему одноступенчатого тактируемого триггера с прямыми входами, основу которого составляет RS-триггер с инверсными входами.

Задача 2. Составить схему счетного триггера, с тем, чтобы переключающий его перепад 1/0 изменился на перепад 0/1.

Задача 3. Указать значение коэффициента объединения, который должен иметь элемент входной логики JK-триггера, имеющего 3 входа J , 3 входа K , а также входы R и S асинхронной установки.

Для решения каждой задачи к доске может быть приглашен один из студентов. В процессе решения преподаватель дает пояснения и отвечает на возникающие вопросы студентов.

В конце занятия выдается индивидуальное задание №6 по вариантам и проводится пояснение.

Вариант №1. Какова вероятность необнаружения устройством контроля арифметического сложения ошибок I и II кратности? Принять, что $q = 7$; $N1 = (31)_{10}$; $N2 = (69)_{10}$; число разрядов суммы 7.

2.10.4 План занятия:

- анализ результатов выполнения ИЗ4 - 20 мин;
- решение задачи 1 - 15 мин;
- решение задачи 2 - 15 мин;
- решение задачи 3 - 15 мин;
- пояснение выполнения индивидуального домашнего задания - 25 мин.

2.11 Занятие 11 (2 ч, самостоятельная работа 2 ч)

2.11.1 Тема занятия: **Счетчики и делители частоты. Расширение емкости счетчиков.**

2.11.2 Форма проведения: практическое занятие, письменная контрольная работа

2.11.3 Методика проведения: В начале занятия преподаватель знакомит студентов с результатами выполненного индивидуального задания №5, анализирует допущенные ошибки, отвечает на вопросы студентов.

Преподаватель предлагает студентам открыть лекционные конспекты по разделу «Счетчики» и напоминает принципы построения счетчиков.

Далее преподаватель предлагает последовательно решить три задачи.

Задача 1. Составить схему устройства, выходным компонентом которого является дешифратор, по выходам которого должна перемещаться логическая единица.

Задача 2. На 4-разрядных суммирующих счетчиках составить схему делителя частоты с фиксированным коэффициентом деления, равным 60.

Задача 3. Составить схему 2-разрядного суммирующего счетчика, разряды которого переключаются перепадом 0/1.

Для решения каждой задачи к доске может быть приглашен один из студентов. В процессе решения преподаватель дает пояснения и отвечает на возникающие вопросы студентов.

Затем выдается индивидуальное задание №7 по вариантам и проводится пояснение.

Вариант №1. На базе JK-триггеров построить делитель частоты с коэффициентом деления $K = 6$ без использования логических элементов в межтриггерных связях.

В конце занятия проводится письменная контрольная работа по вариантам.

2.11.4 План занятия:

- анализ результатов выполнения ИЗ5 - 15 мин;
- решение задачи 1 - 15 мин;
- решение задачи 2 - 15 мин;
- решение задачи 3 - 15 мин;
- пояснение выполнения индивидуального домашнего задания - 15 мин;
- письменная контрольная работа - 15 мин.

2.12 Занятие 12 (2 ч, самостоятельная работа 2 ч)

2.12.1 Тема занятия: **Регистры. Параллельный регистр. Последовательный регистр.**

2.12.2 Форма проведения: практическое занятие.

2.12.3 Методика проведения: В начале занятия преподаватель знакомит студентов с результатами выполненного индивидуального задания №6 и письменной контрольной работы, анализирует допущенные ошибки, отвечает на вопросы студентов.

Преподаватель предлагает студентам открыть лекционные конспекты по разделу «Регистры» и напоминает принципы построения этих функциональных устройств.

Далее преподаватель предлагает последовательно решить три задачи.

Задача 1. Составить электрическую схему последовательно-параллельного регистра, по одному управляющему входу которого осуществляется переход от параллельной записи к последовательной.

Задача 2. Составить электрическую схему последовательно-параллельного регистра с двумя управляющими входами, один из которых устанавливает параллельный ввод числа, а другой – последовательный.

Задача 3. Составить схему регистра памяти при парафазном занесении информации.

Для решения каждой задачи к доске может быть приглашен один из студентов. В процессе решения преподаватель дает пояснения и отвечает на возникающие вопросы студентов.

В конце занятия выдается индивидуальное задание №8 по вариантам и проводится пояснение.

Вариант №1. Реализовать структурную схему устройства: преобразователь кода $[0\dots 9]_{10}$ в код пользователя $[15, 14, 13, 12, 11, 10, 9, 8, 7, 6]_{10}$.

2.12.4 План занятия:

- анализ результатов выполнения ИЗ6 и письменной контрольной работы - 20 мин;
- решение задачи 1 - 15 мин;
- решение задачи 2 - 15 мин;
- решение задачи 3 - 15 мин;
- пояснение выполнения индивидуального домашнего задания - 25 мин.

Седьмой (осенний) семестр

2.13 Занятие 13 (2 ч, самостоятельная работа 1 ч)

2.13.1 Тема занятия: **Основные структуры запоминающих устройств.**

2.13.2 Форма проведения: практическое занятие.

2.13.3 Методика проведения: Преподаватель во вступительном слове доводит до студентов «Положение о порядке использования рейтинговой системы для оценки успеваемости студентов».

Каждый студент получает возможность высказать свое мнение по предложенной рейтинговой системе.

Преподаватель предлагает студентам открыть лекционные конспекты по разделу «Запоминающие устройства» и напоминает принципы построения этих функциональных устройств.

Далее преподаватель предлагает последовательно решить три задачи.

Задача 1. Используя 3-входовой дешифратор с инверсными выходами, составьте схему модуля запоминающего устройства, содержащего статическое ОЗУ и ПЗУ, расположенные соответственно в адресах В800-ВВFF и А400-А7FF.

Задача 2. Используя 3-входовой дешифратор с инверсными выходами, составьте схему для адресации четырех идентичных микросхем ОЗУ, расположенных друг за другом в адресах D000-DFFF.

Задача 3. Последовательно, начиная со старшего, определите значения (0 или 1) адресных разрядов, которые адресуют микросхему ОЗУ, расположенную в границах адресного пространства С000-С7FF.

Для решения каждой задачи к доске может быть приглашен один из студентов. В процессе решения преподаватель дает пояснения и отвечает на возникающие вопросы студентов.

В конце занятия выдается индивидуальное задание №9 по вариантам и проводится пояснение.

Вариант №1. Используя материалы лабораторной работы №2 (весенний семестр) по минимизации систем логических функций, определить параметры m , l , n . Нарисовать схему ПЛИС со всеми термами (I тип схемы в лекционном материале). Составить таблицу программирования.

2.13.4 План занятия:

- вступительное слово преподавателя, пояснения по рейтинговой системе - 15 мин;
- высказывания студентов - 15 мин;
- решение задачи 1 - 15 мин;
- решение задачи 2 - 15 мин;
- решение задачи 3 - 15 мин;

- пояснение выполнения индивидуального домашнего задания - 15 мин.

2.14 Занятие 14 (2 ч, самостоятельная работа 1 ч)

2.14.1 Тема занятия: **Временные диаграммы работы динамического запоминающего устройства.**

2.14.2 Форма проведения: практическое занятие.

2.14.3 Методика проведения: Преподаватель предлагает студентам открыть лекционные конспекты по разделу «Динамические запоминающие устройства» и напоминает основные принципы их построения.

Далее преподаватель предлагает последовательно решить три задачи.

Задача 1. Определите число мультиплексоров, которое должна содержать схема для передачи 12-разрядного кода на адресные входы динамического ОЗУ, имеющего квадратную накопительную матрицу.

Задача 2. Определить число адресных входов мультиплексора, осуществляющего передачу к динамическому ОЗУ трех различных информационных сигналов.

Задача 3. Определить число, равное емкости счетчика регенерации, если квадратная накопительная матрица динамического ОЗУ имеет емкость 4 Кбита.

Для решения каждой задачи к доске может быть приглашен один из студентов. В процессе решения преподаватель дает пояснения и отвечает на возникающие вопросы студентов.

В конце занятия выдается индивидуальное задание № 10 по вариантам и проводится пояснение.

Вариант №1. Нарисовать схему программируемой логической матрицы (II тип схемы в лекционном материале), которая реализует скобочные формы логической функции $y = (x_3 + \bar{x}_2 + \bar{x}_1)x_3 + x_2x_1 + \bar{x}_3\bar{x}_1$. Заполнить таблицу программирования перемычек.

2.14.4 План занятия:

- решение задачи 1 - 20 мин;
- решение задачи 2 - 25 мин;
- решение задачи 3 - 20 мин;
- пояснение выполнения индивидуального домашнего задания - 25 мин.

2.15 Занятие 15 (2 ч, самостоятельная работа 1 ч)

2.15.1 Тема занятия: **Алгоритм двоичного сложения.**

2.15.2 Форма проведения: практическое занятие.

2.15.3 Методика проведения: В начале занятия преподаватель знакомит студентов с результатами выполненного индивидуального задания №9, анализирует допущенные ошибки, отвечает на вопросы студентов.

Преподаватель предлагает студентам открыть лекционные конспекты по разделу «Сумматоры» и напоминает принципы построения этих функциональных устройств.

Далее преподаватель предлагает последовательно решить три задачи.

Задача 1. Найти разницу двоичных чисел A и B , десятичные эквиваленты которых соответственно равны 18 и 7, выразив их в дополнительном коде.

Задача 2. Сложить двоичные числа A и B , десятичные эквиваленты которых соответственно равны 34 и -15, выразив их в дополнительном коде.

Задача 3. Найти сумму двоичных чисел A и B , десятичные эквиваленты которых соответственно равны -23 и -12, выразив их в обратном коде.

Для решения каждой задачи к доске может быть приглашен один из студентов. В процессе решения преподаватель дает пояснения и отвечает на возникающие вопросы студентов.

В конце занятия выдается индивидуальное задание №11 по вариантам и проводится пояснение.

Вариант №1. Требуется воспроизвести систему из трех функций. Найти наиболее экономичный способ представления системы функций в плане минимизации числа термов.

$$\begin{cases} F_1 = \bar{x}_1 + x_3\bar{x}_1 + x_2\bar{x}_1 \\ F_2 = \bar{x}_3x_2 + \bar{x}_3x_1 \\ F_3 = x_3x_2\bar{x}_1 + \bar{x}_3x_1 + \bar{x}_3\bar{x}_2 + \bar{x}_2x_1 \end{cases}$$

2.15.4 План занятия:

- анализ результатов выполнения И39 - 20 мин;
- решение задачи 1 - 15 мин;
- решение задачи 2 - 15 мин;
- решение задачи 3 - 15 мин;
- пояснение выполнения индивидуального домашнего задания - 25 мин.

2.16 Занятие 16 (2 ч, самостоятельная подготовка 1 ч)

2.16.1 Тема занятия: **Выполнение операций арифметического умножения.**

2.16.2 Форма проведения: практическое занятие, письменная контрольная работа.

2.16.3 Методика проведения: В начале занятия преподаватель знакомит студентов с результатами выполненного индивидуального задания №10, анализирует допущенные ошибки, отвечает на вопросы студентов.

Преподаватель предлагает студентам открыть лекционные конспекты по разделу «Выполнение операций арифметического умножения» и напоминает принципы выполнения этих операций.

Далее преподаватель предлагает последовательно решить три задачи.

Задача 1. Реализовать арифметическое перемножение двух чисел, заданных в двоичном коде: $(1101)_2$ и $(0101)_2$.

Задача 2. На основе интегральных схем 74284 и 74285 построить структурную схему умножителя 8×8 разрядов.

Задача 3. Реализовать перемножение двух чисел, заданных в десятичном коде 181 и 43, с помощью последовательного умножителя.

Для решения каждой задачи к доске может быть приглашен один из студентов. В процессе решения преподаватель дает пояснения и отвечает на возникающие вопросы студентов.

Затем выдается индивидуальное задание №12 по вариантам и проводится пояснение.

Вариант №1. Реализовать в базисе И-НЕ мелкозернистый конфигурируемый логический блок по заданной логической функции. Привести две схемы: на основе логических элементов И-НЕ, на основе МДП-транзисторов.

$$y = x_1x_0 + x_4x_2x_0 + x_3$$

В конце занятия проводится письменная контрольная работа по вариантам.

2.16.4 План занятия:

- анализ результатов выполнения И310 - 15 мин;
- решение задачи 1 - 15 мин;
- решение задачи 2 - 15 мин;
- решение задачи 3 - 15 мин;
- пояснение выполнения индивидуального домашнего задания - 15 мин;
- письменная контрольная работа - 15 мин.

2.17 Занятие 17 (2 ч, самостоятельная работа 2 ч)

2.17.1 Тема занятия: **Временные диаграммы синхросигнала однофазной системы синхронизации.**

2.17.2 Форма проведения: практическое занятие.

2.17.3 Методика проведения: В начале занятия преподаватель знакомит студентов с результатами выполненного индивидуального задания №11 и

письменной контрольной работы, анализирует допущенные ошибки, отвечает на вопросы студентов.

Преподаватель предлагает студентам открыть лекционные конспекты по разделу «Устройства синхронизации» и напоминает принципы построения этих функциональных устройств.

Далее преподаватель предлагает последовательно решить две задачи.

Задача 1. Разработать синхронную схему с состояниями A, B, C, D . Она должна зависеть от входных сигналов R (Reset) и V (Forward) в следующих сочетаниях. При $R = 0$ и $V = 1$ – пробегание цикла A, B, C, D, A, B ; при $R = 0$ и $V = 0$ – пробегание цикла D, C, B, A, D, C ; при $R = 1$ – переход в состояние A независимо от V .

Задача 2. Разработать синхронный драйвер Мура, который представляет собой реализацию парковочного автомата, выдающего квитанции на парковку стоимостью в 1.5 евро.

Монеты могут быть вброшены в любой последовательности. Если достигнута или превышена сумма в 1.5 евро, должна быть выдана квитанция на парковку и, при необходимости, выплачена сдача.

Парковочный автомат содержит прибор для контроля монет, который принимает только монеты в 50 центов и в 1 евро. После каждого тактового сигнала на выходе прибора для контроля монет воспроизводится в соответствии с представленной ниже таблицей истинности то, что было вброшено.

Исключается, чтобы на приборе для контроля монет воспроизводилось $M = (1,1)$ и чтобы в течение тактового периода вбрасывалось более одной монеты. Фальшивые монеты автоматически возвращаются.

Вброс	Выход прибора для контроля монет $M = (x_1, x_0)$
Никакой или фальшивая монета	00
Монета в 50 центов	01
Монета в 1 евро	10

Квитанция на парковку выдается с выходным сигналом $S = 1$, одновременно механически запирается прием монет. В других случаях вброс возможен. С сигналом $R = 1$ возвращается монета в 50 центов.

Для решения каждой задачи к доске может быть приглашен один из студентов. В процессе решения преподаватель дает пояснения и отвечает на возникающие вопросы студентов.

В конце занятия выдается индивидуальное задание №13 по вариантам и проводится пояснение.

Вариант №1. Для среднезернистого конфигурируемого логического блока фирмы Actel реализовать программирование входов, которое бы обеспечило выполнение логической функции по варианту заданию.

$$y = x_0 + x_2 \bar{x}_1.$$

2.17.4 План занятия:

- анализ результатов выполнения И311 и письменной контрольной работы - 20 мин;
- решение задачи 1 - 15 мин;
- решение задачи 2 - 30 мин;
- пояснение выполнения индивидуального домашнего задания - 25 мин.

2.18 Занятие 18 (2 ч, самостоятельная работа 2 ч)

2.18.1 Тема занятия: Устройства коррекции временного положения синхросигналов.

2.18.2 Форма проведения: практическое занятие.

2.18.3 Методика проведения: В начале занятия преподаватель знакомит студентов с результатами выполненного индивидуального задания №12, анализирует допущенные ошибки, отвечает на вопросы студентов.

Преподаватель предлагает студентам открыть лекционные конспекты по разделу «Устройства коррекции временного положения синхросигналов» и напоминает принципы их построения.

Далее преподаватель предлагает последовательно решить две задачи.

Задача 1. Спроектировать цепочку сдвигового регистра из D -триггеров, которая выдает на последовательном выходе последовательность: 0 1 0 0 1 1 и т.д.

Сколько D -триггеров потребуется?

Задача 2. Указать псевдослучайную последовательность, выдаваемую сдвиговым регистром с четырьмя триггерами. Контуры обратной связи должны быть проложены таким образом, чтобы последовательность была максимально длинной.

Для решения каждой задачи к доске может быть приглашен один из студентов. В процессе решения преподаватель дает пояснения и отвечает на возникающие вопросы студентов.

В конце занятия выдается индивидуальное задание №14 по вариантам и проводится пояснение.

Вариант №1. Определить значения на выходах YQ , Y , XQ , X крупнозернистого конфигурируемого логического блока FPGA Xilinx XC 4000E. Логические выражения, вырабатываемые функциональными преобразователями G , F , H :

$$G = g_2 g_1 + \bar{g}_3 g_1 + \bar{g}_4;$$

$$F = f_4 f_3 f_2 f_1 + f_4 \bar{f}_3 \bar{f}_2 f_1;$$

$$H = h_2 \bar{h}_1 + \bar{h}_3 h_2 + h_3 h_1.$$

Десятичный аналог кода служебных входов: (3555)₁₀.

Десятичный аналог кода адресных входов мультиплексоров: $(153)_{10}$.

2.18.4 План занятия:

- анализ результатов выполнения И312 - 20 мин;
- решение задачи 1 - 30 мин;
- решение задачи 2 - 15 мин;
- пояснение выполнения индивидуального домашнего задания - 25 мин.

2.19 Занятие 19 (2 ч, самостоятельная работа 2 ч)

2.19.1 Тема занятия: **Мультивибраторы на транзисторах.**

2.19.2 Форма проведения: практическое занятие, письменная контрольная работа

2.19.3 Методика проведения: В начале занятия преподаватель знакомит студентов с результатами выполненного индивидуального задания №13, анализирует допущенные ошибки, отвечает на вопросы студентов.

Преподаватель предлагает студентам открыть лекционные конспекты по разделу «Мультивибраторы на транзисторах» и напоминает принципы их построения.

Далее преподаватель предлагает последовательно решить две задачи.

Задача 1. Рассчитать автоколебательный мультивибратор со следующими параметрами: $U_{П} = -12$ В; $T = 10 \cdot 10^{-4}$ с; $t_{И} = 3 \cdot 10^{-4}$ с.

Задача 2. Рассчитать одновибратор, обеспечивающий получение на выходе импульсов длительностью $t_{И} = 3 \cdot 10^{-4}$ с; $U_{П} = -12$ В; $U_{СМ} = -1$ В; $t_{Ф} = 10^{-6}$ с.

Для решения каждой задачи к доске может быть приглашен один из студентов. В процессе решения преподаватель дает пояснения и отвечает на возникающие вопросы студентов.

Затем выдается индивидуальное задание №15 по вариантам и проводится пояснение.

Вариант №1. Задана функция основной схемы кристалла СБИС ПЛ:

$$F = x_1 x_0 + x_2 x_0 + x_3.$$

Задан тестовый вектор:

$$BSC_3 = 0; BSC_2 = 0; BSC_1 = 0; BSC_0 = 0.$$

Требуется построить временную диаграмму процесса тестирования СБИС ПЛ по интерфейсу JTAG.

В конце занятия проводится письменная контрольная работа по вариантам.

2.19.4 План занятия:

- анализ результатов выполнения И313 - 15 мин;
- решение задачи 1 - 20 мин;

- решение задачи 2 - 20 мин;
- пояснение выполнения индивидуального домашнего задания - 20 мин;
- письменная контрольная работа - 15 мин.

2.20 Занятие 20 (4 ч, самостоятельная работа 2 ч)

2.20.1 Тема занятия: **Счетчики в коде «1 из N» на основе счетчиков Джонсона.**

2.20.2 Форма проведения: практическое занятие.

2.20.3 Методика проведения: В начале занятия преподаватель знакомит студентов с результатами выполненного индивидуального задания №14 и письменной контрольной работы, анализирует допущенные ошибки, отвечает на вопросы студентов.

Преподаватель предлагает студентам открыть лекционные конспекты по разделу «Счетчики в коде «1 из N» на основе счетчиков Джонсона» и напоминает принципы построения этих функциональных устройств.

Далее преподаватель предлагает последовательно решить три задачи.

Задача 1. В вычитающий счетчик занесено число 12. Определить количество импульсов, которое должно поступить на его вход, чтобы на выходе переноса появился импульс.

Задача 2. На 4-разрядном суммирующем счетчике должен быть реализован делитель частоты с принудительным обнулением с коэффициентом пересчета $K = 11$. Определить разрядность, которую должен иметь элемент И делителя.

Задача 3. Определить число, которое должно заноситься в вычитающий счетчик перед каждым циклом деления, чтобы делитель с устанавливаемым коэффициентом деления имел его равным $K = 10$.

Для решения каждой задачи к доске может быть приглашен один из студентов. В процессе решения преподаватель дает пояснения и отвечает на возникающие вопросы студентов.

2.20.4 План занятия:

- анализ результатов выполнения И314 и письменной контрольной работы - 45 мин;
- решение задачи 1 - 15 мин;
- решение задачи 2 - 15 мин;
- решение задачи 3 - 15 мин;
- подведение итогов трехсеместрового курса «Схемотехника» 45 мин.