

ТОМСКИЙ ГОСУДАРСТВЕННЫЙ УНИВЕРСИТЕТ СИСТЕМ
УПРАВЛЕНИЯ И РАДИОЭЛЕКТРОНИКИ

УТВЕРЖДАЮ

Зав. кафедрой КИПР, проф.

_____ В.Н.Татаринов

"__" _____ 2011 г.

**МЕТОДИЧЕСКИЕ УКАЗАНИЯ
ДЛЯ ПРОВЕДЕНИЯ ПРАКТИЧЕСКИХ ЗАНЯТИЙ**

по дисциплине:	Схемотехника компьютерных технологий
для специальности:	210201 – Проектирование и технология радиоэлектронных средств
Факультет:	Радиоконструкторский (РКФ)
Профилирующая кафедра:	Конструирования и производства радиоаппаратуры (КИПР)
Обеспечивающая кафедра:	Конструирования и производства радиоаппаратуры (КИПР)

Курс – 4

Семестр – 8

Учебный план набора 2006 г. и последующих лет

Распределение учебного времени:

Лекции	56 ч (ауд.)
Практические занятия	16 ч (ауд.)
Лабораторные занятия	24 часа (ауд.)
Самостоятельная работа	54 ч
Общая трудоемкость	150 ч
Экзамен – 8 семестр	

Разработал:

Доцент кафедры КИПР

Д.В.Озёркин

1 Цель практических занятий и особенности их проведения

1.1 Практические занятия направлены на закрепление, расширение и актуализацию знаний, полученных на лекциях и при изучении рекомендованной литературы согласно рабочей программе дисциплины.

1.2 Практические занятия по дисциплине «Схемотехника компьютерных технологий» направлены на решение задач по цифровой схемотехнике. На практических занятиях уделяется также время для консультаций по выполнению домашних индивидуальных заданий.

1.3 В ходе практических занятий проводится оценивание знаний и умений студентов по итогам двух контрольных работ.

1.4 Практические занятия проводятся в увязке с рассмотрением соответствующих вопросов на лекциях, что отражено в учебно-методической карте дисциплины.

2 Содержание занятий

2.1 Занятие 1 (2 ч, самостоятельная работа 2 ч)

2.1.1 Тема занятия: **Базовые элементы логических интегральных микросхем.**

2.1.2 Форма проведения: практическое занятие.

2.1.3 Методика проведения: Преподаватель во вступительном слове доводит до студентов «Положение о порядке использования рейтинговой системы для оценки успеваемости студентов».

Каждый студент получает возможность высказать свое мнение по предложенной рейтинговой системе.

Преподаватель предлагает студентам открыть лекционные конспекты по разделу «Типы выходных каскадов цифровых элементов» и напоминает принципы построения базовых логических элементов интегральных микросхем.

Далее преподаватель предлагает последовательно решить две задачи.

Задача 1. Определить мощность, потребляемую базовой ДТЛ-схемой (см. рисунок 2.1): а) в режиме логического нуля, б) в режиме логической единицы на выходе схемы. Сравнить полученные результаты. Параметры схемы: $E_1 = E_K = 5$ В, $E_2 = -0.5$ В. Падения напряжения на диодах смещения $U_{д.см} = 0.9$ В, на входных диодах ($U_{д.вх} = 0.8$ В, на базе и коллекторе открытого транзистора относительно эмиттера $U_{бн} = 0.6$ В, $U_{кн} = 0.1$ В, соответственно. Сопротивления резисторов $R_K = 1$ кОм, $R_1 = 10$ кОм, $R_2 = 5$ кОм.

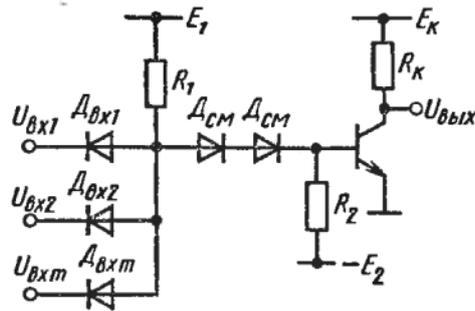


Рисунок 2.1 – Базовый ДТЛ-элемент

Задача 2. Определить максимальный сигнал помехи на входе схемы ДТЛ-логики (см. рисунок 2.1), при котором не произойдет ложного срабатывания схемы. Исходное состояние – логическая единица на выходе. Пороговые напряжения отпираания диодов смещения $U_{\text{пор.д}} = 0.5$ В и транзистора $U_{\text{пор.т}} = 0.6$ В. Падение напряжения на открытых входных диодах $U_{\text{д}} = 0.3$ В.

Для решения каждой задачи к доске может быть приглашен один из студентов. В процессе решения преподаватель дает пояснения и отвечает на возникающие вопросы студентов.

В конце занятия выдается индивидуальное задание № 1 по вариантам и проводится пояснение.

Вариант №1. Дана система логических интегральных микросхем с открытым коллектором К133ЛА7. Известно, что число объединенных выходов микросхем в этой системе $m = 3$, а число подключенных входов $n = 5$. Способ соединения микросхем в систему взять из лекционного материала. Напряжение питания 5 В. Вычислить минимальное и максимальное значения сопротивления внешней цепи в такой системе. Недостающие параметры самостоятельно найти в справочнике.

Примечание. I_Z – это выходной ток высокого уровня.

2.1.4 План занятия:

- вступительное слово преподавателя, пояснения по рейтинговой системе - 15 мин;
- высказывания студентов - 15 мин;
- решение задачи 1 - 20 мин;
- решение задачи 2 - 25 мин;
- пояснение выполнения индивидуального домашнего задания - 15 мин.

2.2 Занятие 2 (2 ч, самостоятельная работа 2 ч)

2.2.1 Тема занятия: **Элементы алгебры логики. Базисные логические функции.**

2.2.2 Форма проведения: практическое занятие.

2.2.3 Методика проведения: Преподаватель предлагает студентам открыть лекционные конспекты по разделу «Простейшие модели и система параметров логических элементов» и напоминает основные тождества Булевой алгебры.

Далее преподаватель предлагает последовательно решить три задачи.

Задача 1. Используя тождества и законы Булевой алгебры, минимизировать выражение $y = x_3\bar{x}_2\bar{x}_1 + \bar{x}_3x_2\bar{x}_1 + x_3x_2\bar{x}_1 + \bar{x}_3\bar{x}_2\bar{x}_1$ и определить «цену» результата.

Задача 2. С помощью карты Вейча минимизировать выражение $y = \bar{x}_3x_2x_1 + \bar{x}_3\bar{x}_2x_1 + x_3\bar{x}_2x_1 + \bar{x}_3x_2\bar{x}_1$ и определить его «цену». По полученной форме составить электрическую схему устройства.

Задача 3. Составить схему 3-входового мажоритарного устройства. На его выходе должна появляться логическая единица, когда на любой паре входов присутствуют логические единицы.

Для решения каждой задачи к доске может быть приглашен один из студентов. В процессе решения преподаватель дает пояснения и отвечает на возникающие вопросы студентов.

В конце занятия выдается индивидуальное задание № 2 по вариантам и проводится пояснение.

Вариант №1. Используя тождества и законы булевой алгебры, минимизировать выражение $y = x_2x_1 + \bar{x}_3\bar{x}_2\bar{x}_1 + x_3\bar{x}_2x_1$ и определить «цену» результата. По полученной минимальной форме составить принципиальную схему устройства.

2.2.4 План занятия:

- | | |
|--|---------|
| - решение задачи 1 - | 20 мин; |
| - решение задачи 2 - | 25 мин; |
| - решение задачи 3 - | 20 мин; |
| - пояснение выполнения индивидуального домашнего задания - | 25 мин. |

2.3 Занятие 3 (2 ч, самостоятельная работа 2 ч)

2.3.1 Тема занятия: **Дешифраторы и шифраторы. Структура устройств.**

2.3.2 Форма проведения: практическое занятие.

2.3.3 Методика проведения: В начале занятия преподаватель знакомит студентов с результатами выполненного индивидуального задания №1, анализирует допущенные ошибки, отвечает на вопросы студентов.

Преподаватель предлагает студентам открыть лекционные конспекты по разделу «Двоичные дешифраторы. Приоритетные и двоичные шифраторы» и напоминает принципы построения этих функциональных устройств.

Далее преподаватель предлагает последовательно решить три задачи.

Задача 1. Составить схему фрагмента 4-входового дешифратора, на выходе которого должен устанавливаться логический ноль при входном коде 1011.

Задача 2. Составить схему фрагмента шифратора, на выходах которого должен устанавливаться 4-элементный код 1001 при возбуждении заданного входа.

Задача 3. На базе дешифратора реализовать логическую функцию $y = \bar{x}_3 x_2 x_1 + \bar{x}_3 \bar{x}_2 x_1 + x_3 \bar{x}_2 x_1 + \bar{x}_3 \bar{x}_2 \bar{x}_1$.

Для решения каждой задачи к доске может быть приглашен один из студентов. В процессе решения преподаватель дает пояснения и отвечает на возникающие вопросы студентов.

В конце занятия выдается индивидуальное задание №3 по вариантам и проводится пояснение.

Вариант №1. Провести минимизацию логической функции четырех аргументов с помощью карты Вейча. Исходный вид логической функции задан таблицей истинности. Определить «цену» полученного результата. Реализовать полученную минимальную форму с помощью дешифратора, привести схему включения.

X4	0	0	0	0	0	0	0	0	1	1	1	1	1	1	1	1
X3	0	0	0	0	1	1	1	1	0	0	0	0	1	1	1	1
X2	0	0	1	1	0	0	1	1	0	0	1	1	0	0	1	1
X1	0	1	0	1	0	1	0	1	0	1	0	1	0	1	0	1
Y	x	x	x	x	1	0	1	0	x	1	x	0	x	0	x	0

2.3.4 План занятия:

- анализ результатов выполнения ИЗ1 - 20 мин;
- решение задачи 1 - 15 мин;
- решение задачи 2 - 15 мин;
- решение задачи 3 - 15 мин;
- пояснение выполнения индивидуального домашнего задания - 25 мин.

2.4 Занятие 4 (2 ч, самостоятельная подготовка 2 ч)

2.4.1 Тема занятия: **Коммутаторы. Мультиплексоры. Демультимплексоры.**

2.4.2 Форма проведения: практическое занятие, письменная контрольная работа.

2.4.3 Методика проведения: В начале занятия преподаватель знакомит студентов с результатами выполненного индивидуального задания №2, анализирует допущенные ошибки, отвечает на вопросы студентов.

Преподаватель предлагает студентам открыть лекционные конспекты по разделу «Мультиплексоры и демультиплексоры» и напоминает принципы построения этих функциональных устройств.

Далее преподаватель предлагает последовательно решить три задачи.

Задача 1. На базе мультиплексора составить схему устройства, реализующего функцию $y = x_3x_2\bar{x}_1 + x_3\bar{x}_2x_1 + \bar{x}_3x_2x_1$.

Задача 2. Определить число, равное наибольшему количеству информационных входов, которое можно получить при расширении разрядности мультиплексоров, имеющих только по четыре информационных входа.

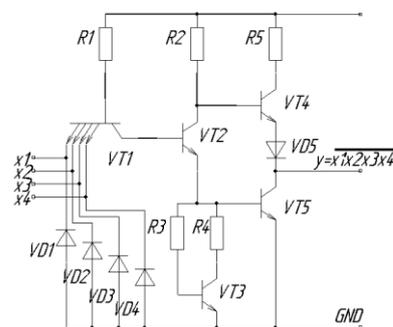
Задача 3. Последовательно, начиная с ведомого, определить коды на адресных входах 8-разрядных мультиплексоров в схеме расширения разрядности для коммутации 12-ого по порядку входа с выходом устройства.

Для решения каждой задачи к доске может быть приглашен один из студентов. В процессе решения преподаватель дает пояснения и отвечает на возникающие вопросы студентов.

Затем выдается индивидуальное задание №4 по вариантам и проводится пояснение.

Вариант №1. Дана схема ТТЛ 4И-НЕ со сложным инвертором. Известно, что $R1 = 4\text{К}$; $R2 = 1.6\text{К}$; $R3 = 1\text{К}$; $R5 = 130$; $U^0 = 0.1\text{В}$. Определить все токи в схеме, когда на входе: а) напряжение логического нуля; б) напряжение логической единицы. Определить условия насыщения транзисторов $VT2$ и $VT5$, когда на входе напряжение логической единицы.

Примечание. Напряжение насыщения $U_{КЭ.нас} = 0.2\text{В}$; напряжение открытого $p-n$ перехода $U_{p-n} = 0.7\text{В}$; напряжение питания $U_{П} = 5\text{В}$; коэффициент разветвления по выходу $K_{РАЗ} = 10$; максимальный ток одного входа в режиме логического нуля $I_{ВХ.max0} = 1.6\text{ мА}$.



В конце занятия проводится письменная контрольная работа по вариантам.

2.4.4 План занятия:

- | | |
|--|---------|
| - анализ результатов выполнения ИЗ2 - | 15 мин; |
| - решение задачи 1 - | 15 мин; |
| - решение задачи 2 - | 15 мин; |
| - решение задачи 3 - | 15 мин; |
| - пояснение выполнения индивидуального домашнего задания - | 15 мин; |
| - письменная контрольная работа - | 15 мин. |

2.5 Занятие 5 (2 ч, самостоятельная работа 2 ч)

2.5.1 Тема занятия: **Цифровые компараторы. Структура устройств.**

2.5.2 Форма проведения: практическое занятие.

2.5.3 Методика проведения: В начале занятия преподаватель знакомит студентов с результатами выполненного индивидуального задания №3 и письменной контрольной работы, анализирует допущенные ошибки, отвечает на вопросы студентов.

Преподаватель предлагает студентам открыть лекционные конспекты по разделу «Компараторы» и напоминает принципы построения этих функциональных устройств.

Далее преподаватель предлагает последовательно решить три задачи.

Задача 1. Составить схему цифрового компаратора для сравнения на равенство двух двухразрядных слов.

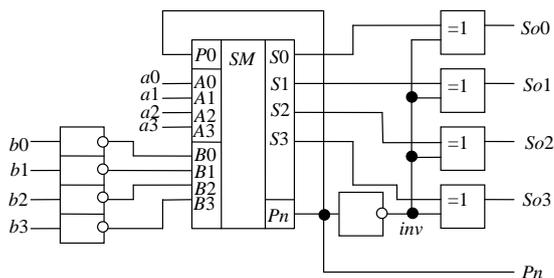
Задача 2. Составить схему цифрового компаратора для сравнения на неравенство двух двухразрядных слов.

Задача 3. Составить схему цифрового компаратора для сравнения события $A > B$, где A и B – трехразрядные двоичные числа.

Для решения каждой задачи к доске может быть приглашен один из студентов. В процессе решения преподаватель дает пояснения и отвечает на возникающие вопросы студентов.

В конце занятия выдается индивидуальное задание №5 по вариантам и проводится пояснение.

Вариант №1. На рисунке представлен субтрактор (сумматор в режиме вычитания). На схеме P_n – сигнал переноса; петля $P_n - P_0$ – циклический перенос. Элемент (=1) реализует функцию неравнозначности. Нарисовать две серии временных диаграмм процесса вычитания $A - B$, когда $A = 10$; $B = 3$ и когда $A = 3$; $B = 10$. Перечень сигналов на временных диаграммах: четырехразрядные слова в двоичном представлении $a_3... a_0$; $b_3... b_0$; $B_3... B_0$; $S_3... S_0$; $So_3... So_0$, а также одиночные сигналы inv , P_n . Временные диаграммы завершаются с появлением на шине $So_3...So_0$ и проводнике P_n правильного результата вычитания.



2.5.4 План занятия:

- анализ результатов выполнения ИЗЗ и письменной контрольной работы - 20 мин;
- решение задачи 1 - 15 мин;
- решение задачи 2 - 15 мин;
- решение задачи 3 - 15 мин;

- пояснение выполнения индивидуального домашнего задания - 25 мин.

2.6 Занятие 6 (2 ч, самостоятельная работа 2 ч)

2.6.1 Тема занятия: **Триггеры. Нетактируемые триггеры. Тактируемые триггеры.**

2.6.2 Форма проведения: практическое занятие.

2.3.4 Методика проведения: В начале занятия преподаватель знакомит студентов с результатами выполненного индивидуального задания №4, анализирует допущенные ошибки, отвечает на вопросы студентов.

2.6.3 Преподаватель предлагает студентам открыть лекционные конспекты по разделу «Схемотехника триггерных устройств» и напоминает принципы их построения.

Далее преподаватель предлагает последовательно решить три задачи.

Задача 1. Составить схему одноступенчатого тактируемого триггера с прямыми входами, основу которого составляет RS-триггер с инверсными входами.

Задача 2. Составить схему счетного триггера, с тем, чтобы переключающий его перепад $1/0$ изменился на перепад $0/1$.

Задача 3. Указать значение коэффициента объединения, который должен иметь элемент входной логики JK-триггера, имеющего 3 входа J, 3 входа K, а также входы R и S асинхронной установки.

Для решения каждой задачи к доске может быть приглашен один из студентов. В процессе решения преподаватель дает пояснения и отвечает на возникающие вопросы студентов.

В конце занятия выдается индивидуальное задание №6 по вариантам и проводится пояснение.

Вариант №1. Какова вероятность обнаружения устройством контроля арифметического сложения ошибок I и II кратности? Принять, что $q = 7$; $N1 = (31)_{10}$; $N2 = (69)_{10}$; число разрядов суммы 7.

2.6.4 План занятия:

- анализ результатов выполнения ИЗ4 - 20 мин;
- решение задачи 1 - 15 мин;
- решение задачи 2 - 15 мин;
- решение задачи 3 - 15 мин;
- пояснение выполнения индивидуального домашнего задания - 25 мин.

2.7 Занятие 7 (2 ч, самостоятельная работа 2 ч)

2.7.1 Тема занятия: **Счетчики и делители частоты. Расширение емкости счетчиков.**

2.7.2 Форма проведения: практическое занятие, письменная контрольная работа

2.7.3 Методика проведения: В начале занятия преподаватель знакомит студентов с результатами выполненного индивидуального задания №5, анализирует допущенные ошибки, отвечает на вопросы студентов.

Преподаватель предлагает студентам открыть лекционные конспекты по разделу «Введение в проблематику и методику проектирования автоматов с памятью» и напоминает принципы построения счетчиков.

Далее преподаватель предлагает последовательно решить три задачи.

Задача 1. Составить схему устройства, выходным компонентом которого является дешифратор, по выходам которого должна перемещаться логическая единица.

Задача 2. На 4-разрядных суммирующих счетчиках составить схему делителя частоты с фиксированным коэффициентом деления, равным 60.

Задача 3. Составить схему 2-разрядного суммирующего счетчика, разряды которого переключаются перепадом 0/1.

Для решения каждой задачи к доске может быть приглашен один из студентов. В процессе решения преподаватель дает пояснения и отвечает на возникающие вопросы студентов.

Затем выдается индивидуальное задание №7 по вариантам и проводится пояснение.

Вариант №1. На базе *JK*-триггеров построить делитель частоты с коэффициентом деления $K = 6$ без использования логических элементов в межтриггерных связях.

В конце занятия проводится письменная контрольная работа по вариантам.

2.7.4 План занятия:

- | | |
|--|---------|
| - анализ результатов выполнения ИЗ5 - | 15 мин; |
| - решение задачи 1 - | 15 мин; |
| - решение задачи 2 - | 15 мин; |
| - решение задачи 3 - | 15 мин; |
| - пояснение выполнения индивидуального домашнего задания - | 15 мин; |
| - письменная контрольная работа - | 15 мин. |

2.8 Занятие 8 (2 ч, самостоятельная работа 4 ч)

2.8.1 Тема занятия: **Регистры. Параллельный регистр. Последовательный регистр.**

2.8.2 Форма проведения: практическое занятие.

2.8.3 Методика проведения: В начале занятия преподаватель знакомит студентов с результатами выполненного индивидуального задания №6 и письменной контрольной работы, анализирует допущенные ошибки, отвечает на вопросы студентов.

Преподаватель предлагает студентам открыть лекционные конспекты по разделу «Регистры и регистровые файлы» и напоминает принципы построения этих функциональных устройств.

Далее преподаватель предлагает последовательно решить три задачи.

Задача 1. Составить электрическую схему последовательно-параллельного регистра, по одному управляющему входу которого осуществляется переход от параллельной записи к последовательной.

Задача 2. Составить электрическую схему последовательно-параллельного регистра с двумя управляющими входами, один из которых устанавливает параллельный ввод числа, а другой – последовательный.

Задача 3. Составить схему регистра памяти при парафазном занесении информации.

Для решения каждой задачи к доске может быть приглашен один из студентов. В процессе решения преподаватель дает пояснения и отвечает на возникающие вопросы студентов.

В конце занятия выдается индивидуальное задание №8 по вариантам и проводится пояснение.

Вариант №1. Реализовать структурную схему устройства: преобразователь кода $[0...9]_{10}$ в код пользователя $[15, 14, 13, 12, 11, 10, 9, 8, 7, 6]_{10}$.

2.8.4 План занятия:

- | | |
|---|---------|
| - анализ результатов выполнения ИЗ6 и письменной контрольной работы - | 20 мин; |
| - решение задачи 1 - | 15 мин; |
| - решение задачи 2 - | 15 мин; |
| - решение задачи 3 - | 15 мин; |
| - пояснение выполнения индивидуального домашнего задания - | 25 мин. |