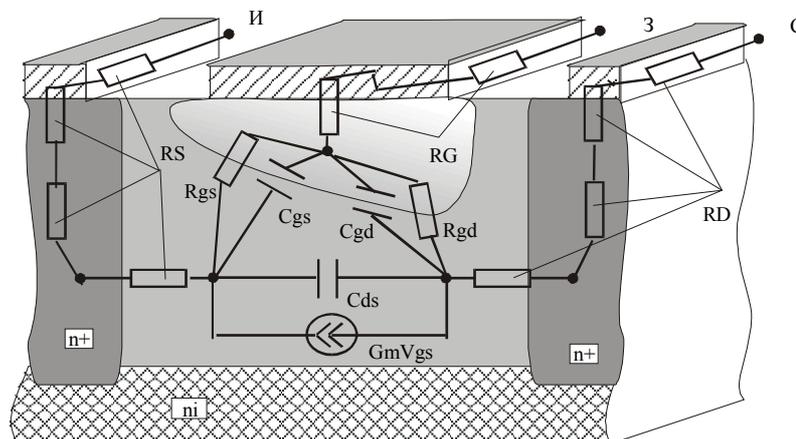


Романовский М.Н., Нефедцев Е.В.

Интегральные устройства радиоэлектроники

ПРОЕКТИРОВАНИЕ ИНТЕГРАЛЬНЫХ СХЕМ НА АРСЕНИДЕ ГАЛЛИЯ

Руководство к практическим занятиям  
для студентов специальности 210201



## СОДЕРЖАНИЕ

<b><u>ВВЕДЕНИЕ.....</u></b>	<b><u>4</u></b>
<b><u>1 ПОЛЕВЫЕ ТРАНЗИСТОРЫ ШОТТКИ (ПТШ).....</u></b>	<b><u>7</u></b>
<u>1.1 Цель работы.....</u>	<u>7</u>
<u>1.2 Принцип работы ПТШ.....</u>	<u>7</u>
<u>1.3 Конструктивно-технологические особенности ПТШ на GaAs....</u>	<u>15</u>
<u>1.4 Модели SPICE полевых транзисторов на GaAs и их</u> <u>        соответствие физическим моделям.....</u>	<u>17</u>
<u>1.4.1 Статические модели.....</u>	<u>17</u>
<u>1.4.2 Малосигнальные модели.....</u>	<u>21</u>
<u>1.5 Задание.....</u>	<u>23</u>
<u>1.6 Контрольные вопросы .....</u>	<u>26</u>
<b><u>2 ФУНКЦИОНАЛЬНОЕ ПРОЕКТИРОВАНИЕ ИС .....</u></b>	<b><u>28</u></b>
<u>2.1 Цель работы.....</u>	<u>28</u>
<u>2.2 Малошумящие усилители на ПТШ.....</u>	<u>28</u>
<u>2.2.1 Полевой транзистор как четырехполюсник.....</u>	<u>28</u>
<u>2.2.2 Шумовые характеристики.....</u>	<u>32</u>
<u>2.3 Шумовая модель SPICE полевого транзистора на GaAs.....</u>	<u>36</u>
<u>2.4 Задание.....</u>	<u>37</u>
<u>2.4.1 Определение предельных параметров по постоянному току</u>	<u>37</u>
<u>2.4.2 Определение малосигнальных Y-параметров транзистора....</u>	<u>38</u>
<u>2.4.3 Расчет амплитудо- и шумо-частотной характеристик</u> <u>        усилительного каскада.....</u>	<u>40</u>
<u>2.5 Контрольные вопросы .....</u>	<u>41</u>
<b><u>3 РАЗРАБОТКА КОНСТРУКЦИИ И ТОПОЛОГИИ ИС.....</u></b>	<b><u>42</u></b>
<u>3.1 Цель работы .....</u>	<u>42</u>
<u>3.2 Элементы СВЧ - ИС .....</u>	<u>42</u>
<u>3.3 Разработка топологии.....</u>	<u>45</u>
<u>3.4 Разработка конструкции .....</u>	<u>52</u>
<u>3.5 Задание.....</u>	<u>55</u>

3.6 Контрольные вопросы .....	56
<b>4 ТЕХНОЛОГИЯ ИЗГОТОВЛЕНИЯ КРИСТАЛЛА И ОФОРМЛЕНИЕ ДОКУМЕНТАЦИИ.....</b>	<b>57</b>
4.1 Цель работы.....	57
4.2 Базовые технологические процессы.....	57
4.3 Оформление документации.....	60
4.4 Задание.....	64
4.5 Контрольные вопросы.....	64
<b>ЛИТЕРАТУРА.....</b>	<b>66</b>
Приложение А.....	67
Файл-вставка для расчета характеристик ПТШ и параметров его эквивалентной схемы.....	67
Приложение Б.....	70
Примеры *.sig - файлов.....	70

## ВВЕДЕНИЕ

Проектирование полупроводниковых интегральных схем (ИС) является сложным и многоэтапным процессом. Комплекс работ по проектированию включает синтез и анализ схемы, оценку экономической обоснованности степени интеграции, расчет элементов, разработку топологии, выбор оптимального технологического процесса, расчет технико-экономических показателей производства. Методы проектирования полупроводниковых ИС тесно связаны с технологией их изготовления. Совершенствование технологических процессов позволяет повысить степень интеграции, что неизбежно приводит к изменению методов проектирования.

Процесс проектирования полупроводниковых ИС можно подразделить на следующие основные этапы<sup>1</sup>: 1) составление технических требований; 2) выбор физической структуры; 3) разработка принципиальной электрической схемы; 4) разработка конструкции и топологии; 5) оформление документации.

На первом этапе анализируют техническое задание и составляют технические требования - к электрическим параметрам, надежности и др.

Второй этап предполагает выбор структуры и электрофизических параметров подложки, формулирование требований к электрофизическим параметрам слоев, определение геометрических и электрических параметров активных элементов. Толщины и электрофизические параметры слоев определяются, исходя из требований, предъявляемых к основным структурам (транзисторам или др. активным элементам), - с учетом возможностей типового технологического процесса, на базе которого должна быть изготовлена ИС. Для проектирования остальных (пассивных) элементов используются слои, определенные для основных структур. Если выработанные требования к параметрам подложки и слоев не

---

<sup>1</sup>Николаев И.М., Филинук Н.А. Интегральные микросхемы и основы их проектирования. - М.: Радио и связь, 1992. - 424 с.

удовлетворяются базовым технологическим процессом, то в режимы его проведения вносятся соответствующие коррективы.

Разработка принципиальной электрической схемы ИС производится в соответствии с техническими требованиями, с учетом технологических возможностей и ограничений. В качестве исходных данных используются электрические параметры активных элементов, определенные на предыдущем этапе. При необходимости указанные параметры могут быть скорректированы или уточнены.

Основной этап проектирования ИС – разработка топологии – производится в следующей последовательности: получение и согласование исходных данных; расчет геометрических размеров элементов; разработка эскиза топологии; разработка предварительного варианта топологии; оценка качества и оптимизация топологии. Исходными данными являются принципиальная электрическая схема, а также технологические и конструктивные требования и ограничения. По принципиальной электрической схеме определяется перечень активных и пассивных элементов, формулируются требования к отдельным элементам. К конструктивным исходным данным относятся порядок расположения на кристалле контактных площадок и предполагаемая конструкция корпуса. При разработке топологии необходимо учитывать точность технологических операций, определяющих геометрические размеры элементов (изготовления фотошаблонов, совмещения фотошаблонов с рисунком на подложке, травления окон в диэлектрической пленке и т. п.).

Послойные чертежи входят в комплект конструкторско-технологической документации. Информация о топологии ИС может быть также представлена на магнитном носителе. Разработанная конструкторская документация позволяет изготавливать оригиналы фотошаблонов, например, с помощью координатографов или микрофотонаборных установок.

Заканчивается процесс проектирования изготовлением опытной партии ИС и их исследованием (проверка электрических параметров, оценка

надежности, проведение механических и климатических испытаний и т. д.). Если в результате исследований выясняется, что изготовленные ИС не удовлетворяют требованиям технического задания, то после анализа причин несоответствия производят корректировку того или иного этапа проектирования.

Основным полупроводниковым материалом для создания ИС был и остается кремний. Вместе с тем в настоящее время начали интенсивно внедряться ИС на арсениде галлия. Данный полупроводниковый материал способен обеспечивать работу ИС при более высоких температурах, чем кремний, и благодаря высокой подвижности электронов позволяет изготавливать микросхемы с высоким быстродействием.

Относительно новой областью, в которую интенсивно проникает микроэлектроника, является электроника СВЧ - диапазона, охватывающая спектр электромагнитных колебаний в пределах от единиц до сотен гигагерц. Это направление по темпам развития, широте охвата и разнообразию приложения технологических методов резко выделяется среди других направлений, а по возможностям практического использования сравнимо только с теми из них, которые связаны с разработкой ИС для ЭВМ.

Основными активными элементами СВЧ - ИС на GaAs являются полевые транзисторы Шоттки (ПТШ). Они более универсальны, чем двухполюсные приборы (диоды Ганна, лавинно-пролетные диоды), и позволяют получать лучшие электрические и эксплуатационные характеристики устройств малой и средней мощности (до единиц ватт) при частотах до 30 ГГц [1].

Настоящий цикл практических занятий направлен на изучение основных этапов проектирования полупроводниковых ИС, теоретических основ работы полевых транзисторов с затвором Шоттки, особенностей конструкторского и технологического проектирования СВЧ - ИС на арсениде галлия.

# 1 ПОЛЕВЫЕ ТРАНЗИСТОРЫ ШОТТКИ (ПТШ)

## 1.1 Цель работы

Изучение принципа функционирования, математических моделей, электрических характеристик и конструктивно-технологических особенностей изготовления ПТШ на арсениде галлия.

## 1.2 Принцип работы ПТШ

С точки зрения функционирования, ПТШ (см. рис. 1.1) может рассматриваться как резистор с переменным сопротивлением.

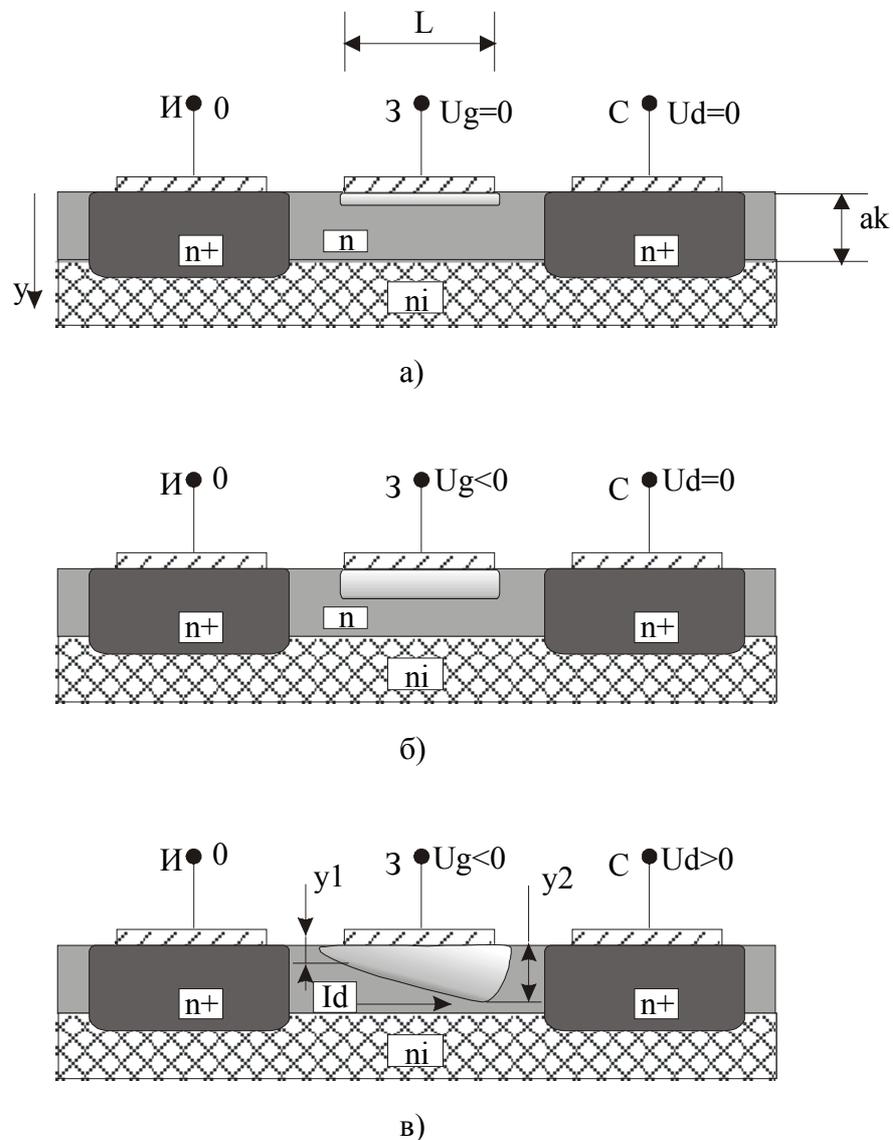


Рисунок 1.1 - Схематическое изображение полевого транзистора

Под затвором, за счет образования барьера металл-полупроводник, даже без воздействия внешних напряжений, автоматически создается область, обедненная основными носителями заряда (на рис. 1.1, а она показана как наиболее светлая область). Толщина обедненной области определяется значением **контактной разности потенциалов барьера**  $V_b$  в соответствии с выражением

$$y_0 = \left( \frac{2\varepsilon\varepsilon_0V_b}{qN} \right)^{1/2}, \quad (1.1)$$

где  $q$  - элементарный заряд;  $\varepsilon_0$  - диэлектрическая постоянная;  $\varepsilon$  - относительная диэлектрическая проницаемость;  $N$  - концентрация основных носителей заряда (электронов).

Если значение  $y_0$  оказывается больше толщины эпитаксиального слоя под затвором, то при нулевых напряжениях на электродах проводящий канал отсутствует – весь эпитаксиальный слой перекрыт обедненной областью. В этом случае, появление канала возможно только при положительном потенциале на затворе относительно полупроводника, что приводит к снижению барьера и сокращению толщины обедненной области.

В зависимости от наличия или отсутствия канала при нулевом потенциале на затворе транзисторы подразделяются на нормально открытые и нормально закрытые. В первых управление током стока осуществляется, как правило, при отрицательных напряжениях на затворе, во вторых – при положительных. **Пороговым напряжением** транзистора ( $V_{i0}$ ) называется напряжение на затворе относительно канала, при котором исчезает (в нормально открытых ПТШ), или появляется (в нормально закрытых ПТШ) канал. Оно положительно для нормально закрытых транзисторов и отрицательно для нормально открытых.

Рассмотрим физические явления, протекающие в управляемом канале на примере нормально открытых транзисторов (см. рис. 1.1).

При подаче на затвор запирающего напряжения  $V_g$  относительно

полупроводникового слоя (в рассматриваемом случае, отрицательного, см. рис. 1.1, б), область обеднения расширяется за счет сужения области проводимости канала и становится равной<sup>2</sup>

$$y_l = \left( \frac{2\epsilon\epsilon_0(V_b + V_g)}{qN} \right)^{1/2}. \quad (1.2)$$

В частности, если на сток не подано смещение ( $V_d=0$ ), то при подаче на затвор напряжения, превышающего пороговое значение  $V_{t0}$ , канал оказывается полностью перекрытым областью обеднения.

Найдем значение порогового напряжения перекрытия канала с технологической толщиной  $a_k$  (с учетом знака). Из равенства  $y_l = a_k$ ,  $V_g = V_{t0}$  и формулы (1.2) следует, что оно определяется тремя параметрами активного полупроводникового слоя –  $N$ ,  $V_b$  и  $a_k$ :

$$V_{t0} = - \frac{qNa_k^2}{2\epsilon\epsilon_0} + V_b \equiv - (V_p - V_b). \quad (1.3)$$

Величина  $V_p$  называется **напряжением отсечки**. По сути, это - полный потенциал перекрытия канала (включая внутренний потенциал барьера).

Предположим, что канал перекрыт не полностью, то есть находится в рабочем режиме ( $|V_g| < |V_{t0}|$ ). Для возникновения тока через канал необходимо приложить напряжение  $V_d$  между стоком и истоком. При этом ширина обедненной области будет увеличиваться в сторону стока, поскольку вблизи стока напряжение на переходе металл-полупроводник максимально (рис. 1.1, в). В дальнейшем будем полагать потенциал истока равным нулю и все напряжения отсчитывать от него.

На рис. 1.1 показан случай, когда высокопроводящие  $n^+$ -области под стоком и истоком отделены от канала промежутками  $n$ -материала, создающими добавочные паразитные сопротивления и снижающими некоторые предельные параметры прибора. В теориях ПТ рассматриваются

---

<sup>2</sup>Здесь и далее в ходе изложения теории нормально открытого ПТШ напряжения берутся по абсолютной величине, если не оговаривается противное. В частности,  $V_g = \tilde{V}_g$  (см. рис. 1.1)

электрические характеристики самого канала, после чего учитываются и паразитные сопротивления. В связи с этим, положим, что электроды истока и стока вплотную примыкают к каналу, то есть отсутствует "нефункциональная" область полупроводника, создающая добавочное сопротивление<sup>3</sup>. В этом случае ширина обедненной области будет увеличиваться от истока к стоку от значения  $y_1$  до значения

$$y_2 = \left( \frac{2\varepsilon\varepsilon_0(V_b + V_g + V_d)}{qN} \right)^{1/2}. \quad (1.4)$$

Очевидно, что при  $V_d \neq 0$  перекрытие канала может произойти локально, вблизи стока, даже при  $V_g < V_{t0}$ . Условием перекрытия канала в этом случае является неравенство

$$V_g + V_d \geq V_{t0}. \quad (1.5)$$

Суть работы транзистора связана с модуляцией проводимости канала (ширины проводящей части канала) посредством изменения напряжения на затворе. Теория Шокли, основанная на решении уравнения Пуассона, дает следующее выражение для тока в канале

$$I'_d = I_p \left[ \frac{3}{a_k^2} (y_2^2 - y_1^2) - \frac{2}{a_k^3} (y_2^3 - y_1^3) \right], \quad (1.6)$$

где  $I_p \equiv \frac{W\mu q^2 N^2 a_k^3}{6\varepsilon_0\varepsilon L}$  - величина, называемая **током отсечки**;  $W$  и  $L$  -

ширина и длина затвора соответственно;  $\mu$  - подвижность основных носителей заряда (в данном случае, электронов).

При подстановке (1.2) и (1.3) в (1.6) получим связь между электрическими величинами

---

<sup>3</sup>При использовании самосовмещенной технологии (см. рис. 1.3) "нефункциональные" зазоры между  $n^+$ -областями и каналом могут действительно отсутствовать, однако, и в этом случае при глубоком анализе работы СВЧ-транзисторов необходимо учитывать как сопротивление  $n^+$ -областей, так и сопротивление омических контактов.

$$I'_d(V_d, V_g) = I_p \left[ 3 \frac{V_d}{V_p} - 2 \frac{(V_d + V_g + V_b)^{3/2} - (V_g + V_b)^{3/2}}{V_p^{3/2}} \right] \quad (1.7)$$

Выражение (1.7) можно рассматривать как семейство выходных характеристик  $I_d(V_d)$  при различных фиксированных смещениях  $V_g$  для случая частично открытого канала. При больших напряжениях на стоке, когда происходит отсечка канала, выражение (1.7) несправедливо - электроперенос должен переходить в стадию насыщения, в то время как это выражение описывает семейство кривых с максимумами. В теории Шокли принимается, что значение тока насыщения соответствует максимальному значению тока, даваемому выражением (1.7). Условие  $\partial(I'_d)/\partial(V_d) = 0$  соответствует значению напряжения на стоке, равному

$$V_{d \text{ sat}}'(V_g) = V_p - V_b - V_g \equiv V_{t0} - V_g, \quad (1.8)$$

и значению тока

$$I'_{d \text{ sat}}(V_g) = I_p \left[ 1 - 3 \frac{(V_g + V_b)}{V_p} + 2 \frac{(V_g + V_b)^{3/2}}{V_p^{3/2}} \right]. \quad (1.9)$$

Окончательно, получим выражение для семейства "истинных" вольтамперных характеристик канала.

$$I_d(V_d, V_g) = \begin{cases} I_d \odot (V_d, V_g), & V_d < V_{t0} - V_g \\ I_{d \text{ sat}} \odot (V_g), & V_d > V_{t0} - V_g \end{cases} \quad (1.10)$$

Вид этих характеристик, нормированных на значения  $V_p$  и  $I_p$ , при различных  $V_g$  дан на рис. 1.2.

По отношению к полевым СВЧ - транзисторам с коротким затвором на основе GaAs и других, в особенности, ионных полупроводников, теория Шокли дает чрезвычайно завышенные значения токов насыщения, поскольку не учитывает эффект насыщения скорости носителей заряда в сильных электрических полях. В ионных полупроводниках насыщение скорости возникает уже при напряженностях  $\sim 10^6$  В/м из-за сильного рассеяния

электронов на оптических фононах. Значение скорости насыщения составляет  $v_s \sim 10^5$  м/с.

В условиях слабых полей в проводящих средах дрейфовая скорость  $v$  носителей заряда пропорциональна напряженности поля  $E$  через коэффициент пропорциональности  $\mu$ , называемый подвижностью. В условиях сильных полей, при  $E > E_s \sim 10^6$  В/м, пропорциональность нарушается и зависимость  $v(E)$  с увеличением  $E$  стремится к предельному значению  $v_s$ . Теории, учитывающие **насыщение скорости** в короткоканальных транзисторах, приводят к характеристикам, существенно отличающимся от характеристик, полученных на основе теории Шокли. В частности, простейшая теория, изложенная в [2, 3], учитывающая насыщение скорости, дает семейство характеристик, которые можно выразить через формулу (1.7)

$$I_d(V_d, V_g) = \begin{cases} I_d''(V_d, V_g), & V_d < V_{ds}'' \\ I_{ds}''(V_g), & V_d > V_{ds}'' \end{cases} \quad (1.11)$$

где  $I_d = \frac{I_d'(V_d, V_g)}{1 + \frac{\mu V_d}{v_s L}}$ ;  $V_{ds}''$ ,  $I_{ds}''$  - величины, определяемые из условия

максимума  $\partial I_d'' / \partial V_d = 0$  (явное выражение не приводим в силу его громоздкости).

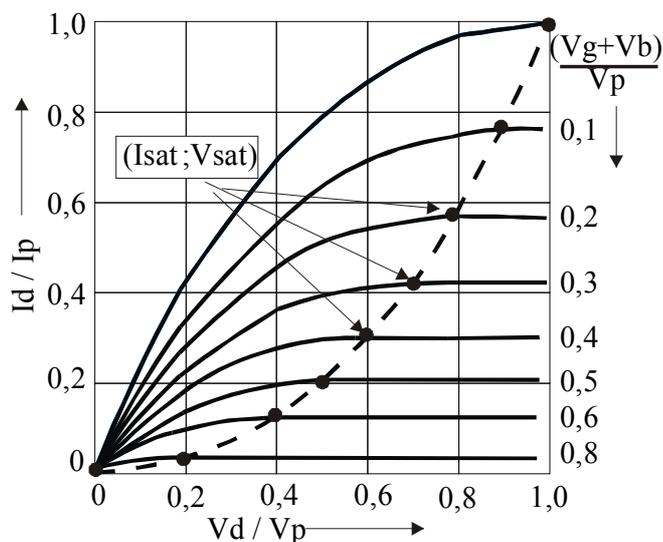


Рисунок 1.2 - ВАХ полевого транзистора

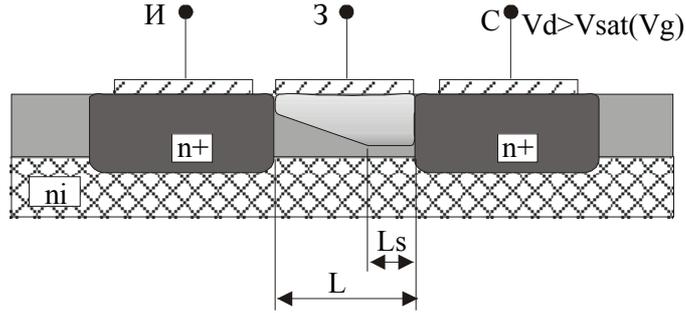


Рисунок 1.3 – К эффекту модуляции

Наиболее точные теоретические модели учитывают не только эффект насыщения скорости, но и распределение напряженности электрического поля по глубине и длине канала [1]. Насыщение скорости автоматически приводит к так называемому эффекту **модуляции длины канала**. При увеличении напряжения на стоке насыщение скорости, в первую очередь, происходит вблизи стока. При этом, сужение проводящей части канала прекращается, а область насыщения скорости с фиксированной шириной проводящей части канала начинает распространяться в сторону истока (рис. 1.3).

$$\begin{aligned}
 V_{sat}(V_g) &= V_p - V_g - V_b \equiv V_{t0} - V_g, \\
 V_{vs}(V_g, V_d) &= V_d - \frac{E_s L V_{sat}(V_g)}{E_s L + V_{sat}(V_g)}, \\
 G(V_g, V_d) &= \frac{\pi V_{vs}(V_g, V_d)}{2E_s a_k}, \\
 L_s(V_g, V_d) &= \frac{2a_k}{\pi} \ln[G(V_g, V_d) + \sqrt{G(V_g, V_d) + 1}], \\
 \beta(V_g, V_d) &= \frac{2\epsilon_0 \epsilon v_s W}{a_k [V_p + 3E_s (L - L_s(V_g, V_d))]}, \\
 I_{sat}(V_g, V_d) &= \beta(V_g, V_d) V_{sat}(V_g)^2.
 \end{aligned} \tag{1.12}$$

В качестве рабочей модели выберем модель, которая довольно точно описывает реальные характеристики канала GaAs-ПТШ ("квадратичная модель" по терминологии [1]). После некоторых модификаций в обозначениях и сворачивании довольно пространного изложения теории,

имеем систему уравнений (1.12), определяющую значение и характер изменения тока на участке насыщения. В этой системе уравнений последовательно представлены: напряжение на стоке, при котором ток насыщается; падение напряжения на той части канала, где скорость насыщена; вспомогательная величина; длина той части канала, где скорость насыщена; вспомогательная величина; ток "насыщения".

Система (1.12) дает выражение для тока канала в режиме насыщения. Согласно данной теории имеет место не абсолютное, а логарифмическое насыщение зависимостей  $I_d(V_d)$ , что согласуется с экспериментом. Конечные выражения  $I_d(V_d, V_g)$  во всем допустимом диапазоне изменения напряжений строятся на основе некоторых аппроксимирующих функций, выбранных таким образом, чтобы при  $V_d > V_{sat}$  они переходили в зависимость  $I_{sat}(V_d, V_g)$  а при  $V_d, V_g \rightarrow 0$  - в зависимость  $I_d(V_d, V_g)$  описываемую теорией Шокли (1.7). В разделе 1.4 рассматриваются две такие функции.

Динамические характеристики ПТШ с нормально закрытым каналом и при нормальных рабочих режимах по постоянному току практически не отличаются от характеристик рассмотренных выше ПТШ. Однако, в предельных режимах имеются некоторые особенности. При увеличении напряжения на затворе область объемного заряда под затвором уменьшается и ток стока увеличивается. С повышением напряжения до некоторого значения  $V_{g \max}$  происходит отпирание контакта Шоттки и появление затворных токов. Рост затворного тока сопровождается ростом уровня собственных шумов транзистора и падением коэффициента усиления по мощности. Эффективное управление током стока прекращается, когда затворный ток становится сравним с током стока, поскольку дальнейшее приращение напряжения на затворе падает не на объемном заряде, а на пассивных областях и омических контактах.

Отсюда следует, что при эксплуатации любого ПТШ в малосигнальном режиме, **постоянное смещение на затворе должно находиться в пределах**

$V_{t0} < V_g < V_b$ , причем для ПТШ с нормально закрытым затвором, в силу  $V_{t0} > 0$ , этот диапазон относительно узок.

Для контактов металл-GaAs(n) значение  $V_b$  обычно лежит в пределах  $(0,7 \div 0,85)$  В, и практически не зависит от самого металла (работы выхода), так как положение уровня Ферми на границе определяется поверхностными состояниями.

### 1.3 Конструктивно-технологические особенности ПТШ на GaAs

Конструктивно-технологические особенности ПТШ на GaAs связаны, с одной стороны, с использованием полуизолирующего GaAs ( $\rho \approx 10^8$  Ом·см) в качестве подложки, с другой – многослойных гетероэпитаксиальных структур  $n_i - n - n^+$ . Активный эпитаксиальный  $n$  - слой ( $N_d = (0,5 - 2) \cdot 10^{17}$  см<sup>-3</sup>) выращивают непосредственно на подложке, либо на промежуточном высокоомном буферном слое (толщиной несколько микрометров), назначение которого состоит в повышении качества границы раздела  $n$  - слоя и высокоомного полупроводника и, соответственно, подвижности носителей заряда в  $n$  - слое. Во многих случаях ПТШ изготавливают непосредственно ионной имплантацией донорных примесей в полуизолирующие подложку или буферный слой. Донорными примесями для GaAs являются кремний, сера, селен, олово, теллур, акцепторными - бериллий, магний, цинк, кадмий.

Поверхностное сопротивление активного слоя - канала должно составлять 1500 - 2000 Ом/□. Получение омических контактов к слоям с таким сопротивлением затруднительно, поэтому под контактами истока и стока формируется промежуточный  $n^+$  - слой (с поверхностным сопротивлением несколько сотен Ом/□).

На рис. 1.4 приведены варианты структуры ПТШ с эпитаксиальным  $n^+$  -слоем и  $n^+$  - областями, сформированными методом локального ионного легирования. Варианты топологии металлизации ПТШ приведены на рис. 1.5.

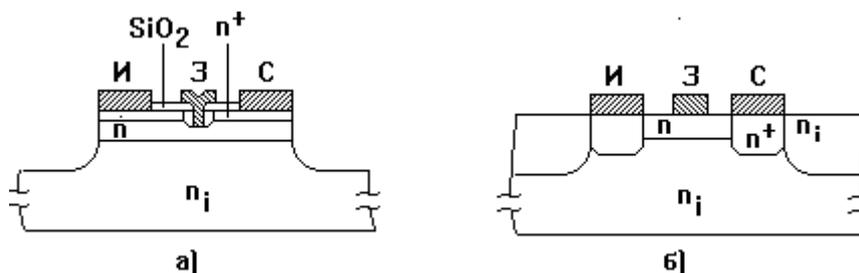


Рисунок 1.4 - Поперечное сечение структуры ПТШ с эпитаксиальным  $n^+$ -слоем (а) и  $n^+$ -областями, сформированными методом локального ионного внедрения (б)

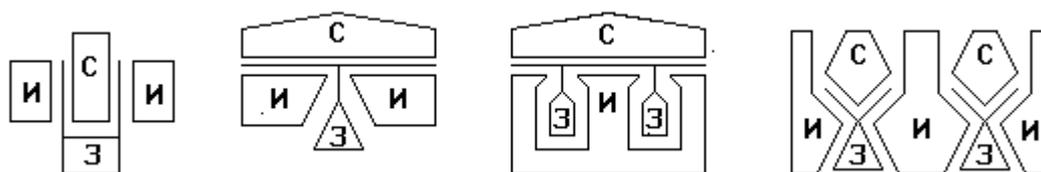


Рисунок 1.5 - Варианты топологии металлизации ПТШ

Электроды стока и истока образуют омические контакты с  $n^+$ -слоем за счет сплавления, например, сплава Au - Ge или Au - Ge - Ni. Для создания барьера Шоттки (затвора) используются Al, W и др. металлы, а также металлические композиции, например, Ti - Au или Ti - Pt - Au. Изоляция активной области ПТШ от других элементов достигается протравливанием  $n$ -слоя до буферного слоя (формирование мезаобласти) или протонной бомбардировкой, увеличивающей удельное сопротивление  $n$ -GaAs.

Важным моментом в конструктивно - технологической разработке ПТШ является уменьшение сопротивления исток - канал для повышения крутизны транзистора. Снижение этого сопротивления достигается уменьшением контактного сопротивления металл - полупроводник и распространением  $n^+$ -областей за пределы металлического контакта так, чтобы расстояние между контактными областями  $n$ -типа равнялось примерно трем длинам затвора. Существенного снижения сопротивления исток - канал можно достигнуть, используя технологический прием самосовмещения.

Возможны различные варианты самосовмещения. В одном из них, контактные  $n^+$  - области истока и стока создаются локальным ионным внедрением доноров с использованием в качестве маски затвора ПТШ. Очевидно, что в этом случае материал затвора должен выдерживать температуры отжига радиационных дефектов. Такими материалами могут быть тантал, силициды вольфрама, например  $W_5Si_3$  или силициды типа  $TiW_xSi_y$ .

Другой вариант самосовмещения (см. рис. 1.4, а) предполагает осаждение материала затвора на окно в слое диэлектрика ( $SiO_2$  или  $Si_3N_4$ ), через которое предварительно стравливается эпитаксиальный  $n^+$  - слой. В этом случае, размер окна, определяющий длину затвора, может быть уменьшен до субмикронных значений изотропным нанесением второго слоя диэлектрика с последующим его анизотропным (плазмохимическим) травлением.

## **1.4 Модели SPICE полевых транзисторов на GaAs и их соответствие физическим моделям**

### **1.4.1 Статические модели**

Выражения теорий, изложенных в [1] для статических характеристик канала ПТ можно свести к трехпараметрическим аппроксимирующим функциям, составляющим часть модели арсенид-галлиевого полевого транзистора в среде SPICE (Simulation Program with Integrated Circuit Emphasis). В среде SPICE представлено две разновидности описания этой модели, предложенные Куртисом и Рэйтеоном, базирующиеся на эквивалентной схеме, представленной на рис. 1.6, а, б [4].

Модель Куртиса дает удовлетворительные результаты лишь при расчете статического режима, в то время как модель Рэйтеона точнее отражает и динамические характеристики арсенид - галлиевого ПТ. Параметры обеих математических моделей приведены в таблице 1.1.

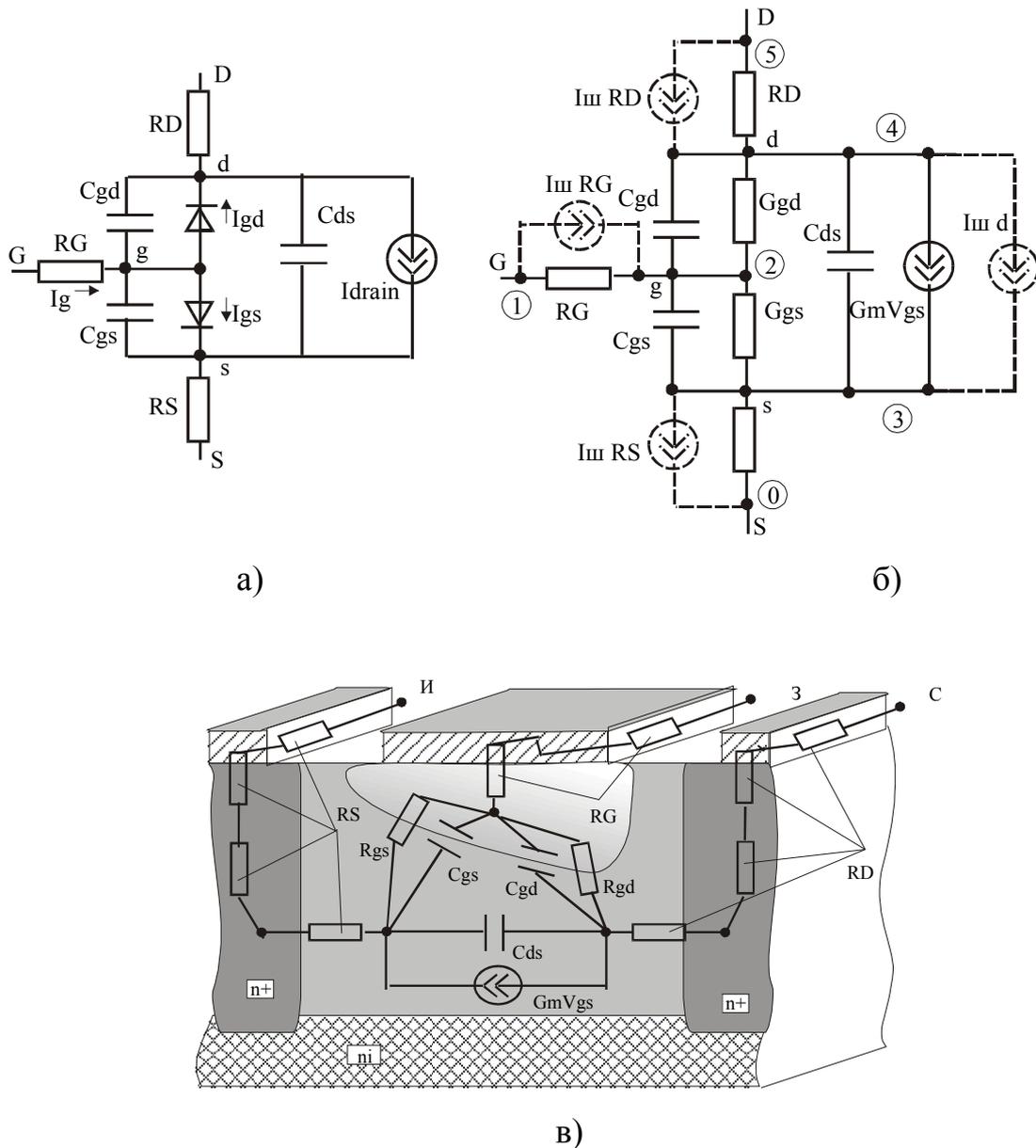


Рисунок 1.6 - Нелинейная (а) и линеаризованная (б) схемы замещения GaAs-ПТ и связь элементов схемы замещения элементам структуры ПТШ (в).

**Статический режим модели SPICE** описывается следующими соотношениями [4].

Ток затвора

$$I_g = I_{gs} + I_{gd},$$

где  $I_{gs} = IS[\exp(V_{gs}/V_t) - 1]$ ;  $I_{gd} = IS[\exp(V_{gd}/V_t) - 1]$ ;  $V_t = kT/q$  ( $k$  - постоянная Больцмана;  $T$  - абсолютная температура).

Таблица 1.1 - Параметры GaAs - ПТ в среде SPICE

Имя параметра	Параметр	Значение по умолчанию	Единица измерения
LEVEL	Тип модели: 1 — модель Куртиса, 2 — модель Рэйтеона	1	—
VT0	Пороговое напряжение	-2,5	В
VBI	Контактная разность потенциалов	1,0	В
ALPHA	Константа, определяющая ток $I_{drain}$	2,0	1/В
B	Параметр легирования (для LEVEL=2).	0,3	1/В
BETA	Коэффициент пропорциональности в выражении для тока стока	0,1	A/B <sup>2</sup>
LAMBDA	Коэффициент модуляции длины канала	0	1/В
RG	Объемное сопротивление затвора	0	Ом
RD	Объемное сопротивление стока	0	Ом
RS	Объемное сопротивление истока	0	Ом
CGD	Емкость перехода затвор - сток при нулевом смещении	0	Ф
CGS	Емкость перехода затвор - исток при нулевом смещении.	0	Ф
CDS	Емкость перехода затвор - сток при нулевом смещении	0	Ф
IS	Ток насыщения р-п перехода	$10^{-14}$	А
TAU	Время переноса носителей заряда	0	с
M	Коэффициент, учитывающий плавность перехода	0,5	—
N	Коэффициент неидеальности	1	—
FC	Коэффициент нелинейности барьерной емкости прямосмещенного перехода	0,5	—
KF	Коэффициент, определяющий спектральную плотность фликкер-шума	0	—
AF	Показатель степени, определяющий зависимость спектральной плотности фликкер-шума от тока через переход	1	—

Ток стока и истока

$$I_d = -I_{gd} + I_{drain}$$

$$I_s = -I_{gs} - I_{drain}$$

Ток канала  $I_{drain}$  в модели Куртиса ( $LEVEL=1$ ) в нормальном режиме

( $V_{ds} \geq 0$ ) описывается соотношениями

$$I_{drain} = \begin{cases} 0, & V_{gs} < VT0 \text{ (режим отсечки)} \\ BETTA(1+LAMBDA \cdot V_{ds})(V_{gs}-VT0)^2 \cdot th(ALPHA \cdot V_{ds}), & V_{gs} > VT0. \end{cases} \quad (1.13)$$

Выражение величин моделей SPICE через ранее введенные обозначения (в разделе 1):

$$V_{gs} \equiv -V_g; \quad V_{ds} \equiv V_d; \quad VT0 \equiv -(V_p - V_b) \equiv V_{t0}; \quad VBI \equiv V_b.$$

В модели Рэйтеона ( $LEVEL=2$ ) в нормальном режиме

$$I_{drain} = \begin{cases} 0, & V_{gs} < VT0 \text{ (режим отсечки)} \\ BETTA(1+LAMBDA \cdot V_{ds})(V_g - VT0)^2 \cdot K_t / [1 + B(V_{gs} - VT0)], & V_{gs} > VT0. \end{cases} \quad (1.14)$$

$$|1 - (1 - V_{ds} \cdot ALPHA/3)^3, \quad 0 < V_{ds} < 3/ALPHA \text{ (режим роста тока стока)}$$

где  $K_t =$

$$|1, \quad V_{ds} > 3/ALPHA \text{ (режим насыщения тока стока)}$$

Из обеих представленных моделей следует, что величину  $BETTA(1+LAMBDA \cdot V_{ds})$  требуется сопоставить величине  $\beta(V_d, V_g)$  "квадратичной" модели (1.12), что, в общем случае, невозможно - возможны лишь региональные приближения. Однако, для анализа усилительно-шумовых характеристик транзистора, достаточно рассмотреть область значений напряжений  $V_d$ , меньших, или ненамного превышающих  $V_{d sat}$  и пренебречь незначительным ростом тока стока на участке насыщения. Для этого полагаем в модели SPICE  $LAMBDA = 0$ , а в квадратичной модели (1.12) -  $L_s \ll L$ . В итоге

$$BETTA = \beta \approx \frac{2\epsilon_0 \epsilon_s v_s W}{a_k [V_p + 3E_s L]}. \quad (1.15)$$

Параметр  $ALPHA$  определяет крутизну зависимостей  $I(V_d)$  на начальных участках (при  $V_d \rightarrow 0$ ). Для определения его связи с параметрами проектируемого транзистора следует обратиться к зависимости (1.7),

даваемой на основе теории Шокли. Учитывая лишь первый линейный член разложения этой зависимости в окрестности нулевых напряжений, после довольно громоздких вычислений, получим

$$ALPHA = \frac{3 \cdot I_p \cdot (\sqrt{V_p} - \sqrt{V_b})}{BETTA \cdot V_{t0}^2 \cdot \sqrt{V_p^3}} \quad (1.16)$$

#### 1.4.2 Малосигнальные модели

Статические параметры могут определять усилительные свойства транзисторов лишь в условиях низкочастотных сигналов. При анализе работы транзисторов в широком диапазоне частот следует учесть наличие собственных емкостей и индуктивностей. Наиболее распространенным на практике режимом эксплуатации GaAs - усилительных устройств является малосигнальный режим, когда переменная составляющая напряжения столь мала, что значительное относительное увеличение ее амплитуды не приводит к значительным относительным изменениям измеряемых параметров устройства<sup>4</sup>. При этом анализ работы устройства по переменному напряжению существенно упрощается посредством замены нелинейных элементов линейными схемами замещения. Однако, этому анализу должен предшествовать этап определения режимов работы по постоянному току, с тем, чтобы в окрестности рабочей (средней) точки каждого нелинейного компонента можно было бы вычислить его дифференциальные параметры и использовать их в линеаризованной схеме замещения устройства.

В эквивалентной схеме GaAs-ПТ (рис. 1.6, б) проводимости  $G_{gd}$  и  $G_{gs}$  - суть производные от токов соответствующих эквивалентных диодов по напряжению в рабочей точке -  $\partial I_{gd}/\partial V_{gd}$  и  $\partial I_{gs}/\partial V_{gs}$ . Параметр  $G_m$  зависимого источника тока - это крутизна проходной характеристики канала  $\partial I_{drain}/\partial V_{gs}$ , вычисляемой на основании выражений (1.13) или (1.14).

---

<sup>4</sup>Например, в [5] дается такой критерий "малосигнальности": изменение амплитуды переменного сигнала на 50% не должно повлечь к изменению измеряемых параметров схемы более чем на 10%.

Емкости  $C_{gd}$  и  $C_{gs}$  между затвором и соответствующими электродами обусловлены наличием барьера и являются зависимыми от напряжений на затворе и стоке. Эти зависимости, как показывает теория, чрезвычайно сложны. Довольно громоздкими являются и аппроксимирующие функции моделей SPICE, которые здесь не приводятся (их явный вид дан в [4]). Для учета этих емкостей необходимо задать соответствующие параметры - значения  $CGD$  и  $CGS$  (см. таблицу 1.1) - это емкости перехода металл-полупроводник при отсутствии смещений. Следуя [1], рассчитаем общую диффузионную емкость затвор - полупроводник  $C_{gg}$  по простейшей формуле плоского конденсатора с обедненным слоем "в качестве диэлектрика" (ее толщина рассчитывается по формуле (1.1), а затем "поделим эту емкость поровну между электродами канала":

$$C_{gg} = \frac{\varepsilon \varepsilon_0 WL}{y_0}; \quad (1.17)$$

$$C_{gs} = C_{gd} = \frac{C_{gg}}{2}.$$

Емкость  $C_{ds} \equiv CDS$ , то есть определяется как геометрическая. Здесь следует учесть особенности геометрии - "обкладки" конденсатора, образованного истоком и стоком располагаются в одной плоскости. Емкость такого конденсатора вычисляются через эллиптические интегралы [6, 7].

Элементы  $RD$  и  $RS$  учитывают "периферийные" свойства - сопротивление омических контактов на границе металл -  $n^+$  -область, сопротивления  $n^+$  - областей и сопротивления смежных с каналом "нефункциональных"  $n$ -областей (см. разд. 2). С учетом планарной геометрии расположения электродов истока, стока и затвора, формулы расчета сопротивлений имеют вид:

$$RD = \frac{\sqrt{R_s \rho_k}}{W} \operatorname{cth} \left( L_d \sqrt{\frac{R_s}{\rho_k}} \right) + \frac{\Delta L_d R_s}{W};$$

$$RS = \frac{\sqrt{R_s \rho_k}}{W} \operatorname{cth} \left( L_s \sqrt{\frac{R_s}{\rho_k}} \right) + \frac{\Delta L_s R_s}{W} \quad (1.18)$$

где  $R_s = \frac{qN\mu}{a_k}$  - поверхностное сопротивление эпитаксиального n-слоя;  $\rho_k$  - специальное удельное сопротивление контакта (технологический параметр системы металл - полупроводник, Ом·м<sup>2</sup>);  $L_s$ ,  $L_d$  - ширина пальцев истока и стока;  $\Delta L_s$ ,  $\Delta L_d$  - расстояние между краями электродов исток - затвор и сток -затвор.

Недостатком эквивалентной схемы ПТ в модели SPICE является отсутствие элементов, имитирующих конструктивные емкости (емкости контактов и выводов), однако все три емкости могут быть введены между точками  $S$ ,  $G$  и  $D$  как внешние, или в составе макромоделли.

На рисунке 1.6, б пунктиром так же указаны источники токов, имитирующие источники шумов при вычислениях шумовых характеристик.

## 1.5 Задание

1.5.1 Настройте среду PSpice в соответствии со следующими рекомендациями<sup>5</sup>.

1) Создайте в своем каталоге \*.BAT - файл приблизительно следующего содержания (следует указать реальные пути):

```
cd G:\pspice
set PSEdit=G:\tp7\bin\turbo H:\ivanov\*.cir
G:\pspice\ps.exe H:\ivanov\*.cir
cd H:\ivanov\
```

Первая строка устанавливает текущим каталог с файлом ps.exe среды PSpice. Вторая строка устанавливает связь с внешним текстовым редактором (в данном случае подключается редактор среды Турбо-Паскаль). Третья строка запускает файл среды PSpice с обращением к каталогу пользователя. Четвертая строка присваивает статус текущего каталогу пользователя.<sup>6</sup>

<sup>5</sup>Это особенно удобно при работе с ранними версиями PSpice (например, v. 5.1 [4]); о работе с PSpice более поздних версий см., например, [7, 8].

<sup>6</sup>Возможны другие варианты для обеспечения требуемого интерфейса. В данном примере нежирным шрифтом даны необязательные фрагменты, обеспечивающие лишь дополнительный сервис.

2) Скопируйте \*.CIR-файл примера задания и \*.INC-файл инcludes (встраиваемый файл) с расчетом параметров модели транзистора в каталог пользователя (в примере - каталог ..\ivanov)

3) Запустите командный файл. При его правильном выполнении на экране появится панель оболочки "PSpice Control Shell".

Войдите в меню "Analysis" и включите опции "AC & Noise" и "DC Sweep".

Войдите в меню "Probe" и включите опцию "Auto-Run".

4) Войдите в меню "Files"⇒"Current File... " и введите имя рабочего файла.<sup>7</sup>

5) Войдите в меню "Files"⇒"X - External Editor " и выведите в различные окна редактора \*.CIR-файл примера задания и \*.INC-файл, содержащий расчет параметров ПТШ, для их коррекции в соответствии с поставленной задачей.

При подключении внешнего редактора не рекомендуется пользоваться пунктами меню "Files"⇒"Edit", "Files"⇒"Browse Output" во избежание порчи фрагментов текста, написанных на кириллице.

**1.5.2** Определите исходную (без смещения на затворе) ширину области обеднения и сопоставьте с толщиной эпитаксиального n-слоя. Если ширина области обеднения больше, то стоит задача построения усилительного каскада на транзисторе с нормально закрытым каналом и положительным смещением на затворе (см. разд. 2), в противном случае, стоит задача использования транзистора с нормально открытым каналом.

**1.5.3** Оцените пороговое напряжение для канала, ширина которого равна толщине эпитаксиального n - слоя. Для обеспечения нормальной работы в режиме автосмещения (к чему и следует стремиться) напряжение отсечки  $V_{io}$  не должно превышать по модулю напряжение источника питания  $V_{is}$ , и, в то же время, не должно быть близким к нулю для обеспечения

---

<sup>7</sup>Этот пункт выполнять не обязательно, если в командном файле вместо символа "\*" указано конкретное имя файла.

нормального усиления. Оптимальным диапазоном для напряжения отсечки будем считать диапазон  $0.1V_u < |V_{to}| < 0.25V_u$ . Для обеспечения требуемого значения  $|V_{to}|$  следует либо сузить канал под затвором методом травления, либо, если это невозможно, использовать в схеме дополнительный источник питания для смещения на затворе. На рис. 1.7 предложены четыре варианта построения каскада усиления. Варианты *а* и *в* соответствуют использованию транзистора с нормально открытым каналом. Варианты *б* и *г* соответствуют использованию транзистора с нормально закрытым каналом.

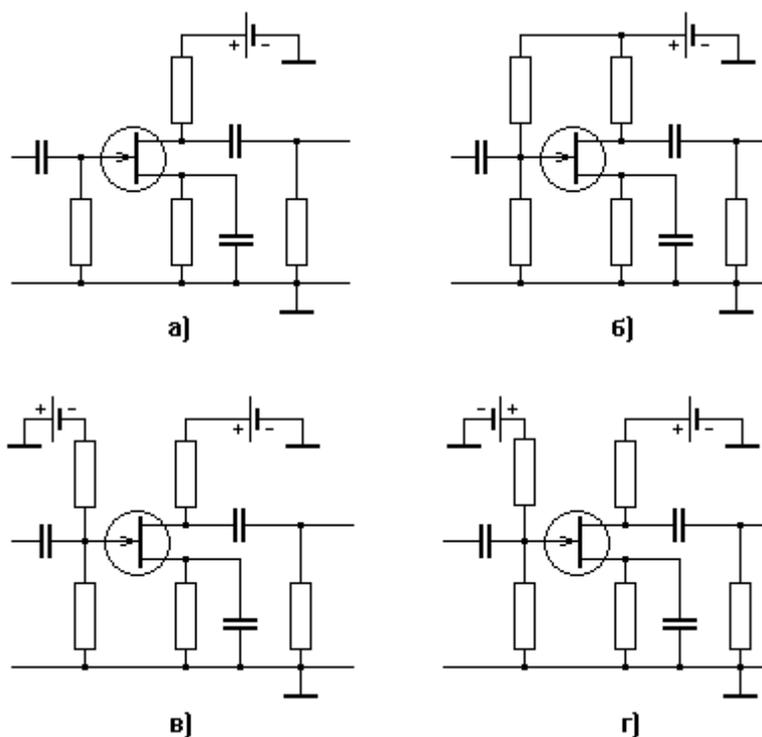


Рисунок 1.7 - Схемы усилительных каскадов, предлагаемых для анализа

**1.5.4** Произведите расчет параметров каскада, оптимизирующих режим работы.

1) Откорректируйте рабочие файлы<sup>8</sup> в соответствии с поставленной задачей и рассчитанными параметрами. Осуществите выход из редактора, и при условии, что нет синтаксических ошибок (пункт меню " Analysis" имеет светлое начертание шрифта), запустите расчет схемы командой " Analysis"⇒"Run PSpice". В противном случае, в соответствии с подсказкой

<sup>8</sup>Для ознакомления с работой среды PSpice рекомендуется предварительно запустить расчет по исходному тексту задания, как примеру.

нижней строки нажмите клавишу [F6] для определения ошибки в тексте задания. Если возникают ошибки в процессе расчета, они отмечаются в выходном \*.OUT-файле который следует просмотреть текстовым редактором (если редактор многооконный, удобно для \*.OUT - файла зарезервировать отдельное окно).

2) В среде программы PROBE постройте семейства частотных характеристик коэффициента усиления каскада по напряжению при вариации тех параметров схемы, которые определяют уровень постоянного смещения затвора относительно истока. В одном эксперименте следует варьировать лишь один параметр, для чего директиву .STEP для этого параметра следует активизировать, а для другого параметра - исключить, поставив в начале строки символ "\*", (т.е. превратив строку в комментарий). Определите, к какому из указанных параметров наиболее чувствителен режим работы каскада. Определите и зафиксируйте в описании схемы те параметры, которые обеспечивают устойчивый режим усиления для дальнейшей работы.

3) В среде программы PROBE постройте семейства частотных характеристик коэффициента усиления каскада по мощности при вариации сопротивления нагрузки. Определите сопротивление, на котором в максимуме полосы пропускания будет выделяться максимальная мощность. Результат представьте в виде графиков АЧХ (в децибелах) с поясняющими надписями.

4) Определите полосу пропускания каскада при оптимальном режиме, то есть при параметрах схемы, определенных в предыдущих пунктах. Диапазон полосы пропускания отметьте на "оптимальной" АЧХ, выбранной из семейства кривых, полученных в п. 3).

5) Ответьте на контрольные вопросы (см. раздел 1.6).

## 1.6 Контрольные вопросы

1) В чем недостатки теории Шокли?

2) При каких условиях происходит насыщение скорости носителей заряда в канале, и к каким особенностям режимов работы ПТШ оно приводит? Дайте оценку значений напряжения на стоке проектируемого вами транзистора, при которых будет заметным этот эффект.

3) В каких частях канала (в рабочем режиме) будет наблюдаться максимальная напряженность поля и почему?

4) Чем отличаются нормальнозакрытый и нормальнооткрытый ПТШ? Какой из них более пригоден в качестве малошумящего?

5) Докажите что модели Spice статических характеристик канала арсенид-галлиевого транзистора, описываемые выражениями (1.13) и (1.14), совпадают при предельно низких и предельно высоких значениях напряжения на канале при условии  $V = 0$  в выражении (1.14).

6) Постройте матрицу узловых проводимостей для линеаризованной схемы замещения, данной на рисунке 1.6, б.

## 2 ФУНКЦИОНАЛЬНОЕ ПРОЕКТИРОВАНИЕ ИС

### 2.1 Цель работы

Изучение принципа функционирования, математических моделей, электрических и шумовых характеристик ПТШ на арсениде галлия.

### 2.2 Малошумящие усилители на ПТШ

#### 2.2.1 Полевой транзистор как четырехполюсник

Усилительные устройства обычно состоят из нескольких усилительных каскадов, поскольку один каскад с активным элементом, как правило, не может обеспечить требуемого усиления. Каскады усилителя могут иметь одинаковую структуру, а могут существенно отличаться способом включения транзистора, параметрами питания по постоянному току, цепями обратных связей. Причины таких отличий разнообразны. Одна из причин - решение задачи согласования входа усилителя с генератором сигнала, выхода усилителя с нагрузкой и межкаскадного согласования, с целью увеличения коэффициента передачи по мощности.

Рассмотрим классический пример передачи мощности от источника сигнала с ЭДС, равной  $E$ , и внутренним сопротивлением  $z_s = r_s + jx_s$  к приемнику (нагрузке) с входным сопротивлением  $z = r + jx$ . На рис. 2.1 источник представлен эквивалентной схемой состоящей из идеального источника ЭДС и сопротивления  $z_s$ .

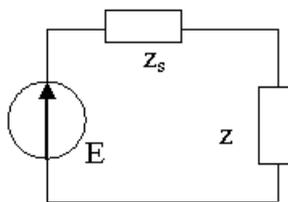


Рисунок 2.1 – Эквивалентная схема источника и приемника сигнала

Как следует из элементарных расчетов, мощность, выделяемая в приемнике, равна

$$P = r \cdot I^2 = \frac{r \cdot E^2}{(r + r_s)^2 + (x + x_s)^2} \quad (2.1)$$

Из этого выражения следует, что при любой фиксированной активной части сопротивления  $r$ , мощность достигает наибольшего значения при  $x = -x_s$ . В этом случае,

$$P' = r \cdot I^2 = \frac{r \cdot E^2}{(r + r_s)^2} \quad (2.2)$$

Далее, из выражения  $\partial P' / \partial r = 0$  следует, что  $P'$  имеет максимальное значение при  $r = r_s$ . При этом нагрузке передается ровно половина всей мощности, равная

$$P_{max} = \frac{E^2}{4r} = \frac{E^2}{4r_s}, \quad (2.3)$$

а вторая половина выделяется на сопротивлении источника. Таким образом, приемник получает от источника наибольшую активную мощность (КПД = 50 %), если его комплексное сопротивление является сопряженным комплексному внутреннему сопротивлению источника:

$$z = z_s^* \text{ или } r + jx = r_s - jx_s.$$

Часто ставится задача менее жесткого согласования, когда между сопротивлениями источника и приемника имеется фиксированный сдвиг фаз. Примером является ситуация, когда при согласовании источник имеет комплексное сопротивление, а приемник может иметь только действительное. Анализ, который здесь не приводится, показывает, что в этом случае передаваемая мощность  $P''_{max}$  максимальна (естественно, при КПД передачи меньше 50 %), если равны друг другу полные сопротивления (модули сопротивлений) приемника и источника:  $|z| = |z_s|$ .

При анализе согласования часто абстрагируются от явной внутренней структуры усилительного или другого узла и представляют его как

четырёхполусник, имеющий определенные внешние характеристики. Отдельный элемент или узел считаются определенным как четырёхполусник, если известны какие-либо две независимые связи между всеми четырьмя величинами четырёхполусника – входными и выходными токами и напряжениями [9]. В общем случае эти связи не линейны (нелинейный четырёхполусник). При анализе малосигнального режима нелинейный четырёхполусник может быть заменен линейным, и связи между переменными составляющими токов и напряжений могут быть выражены через линейные соотношения. Всего может существовать  $C_2^4 = 6$  видов соотношений, в зависимости от того, какие две из четырех величин выбраны в качестве независимых.

Полевой транзистор как четырёхполусник, при его подключении с общим истоком чаще характеризуют  $Y$  - соотношениями, в которых каждый ток  $I_1$  и  $I_2$  рассматривается как функция напряжений  $U_1$  и  $U_2$  (см. рис. 2.2)<sup>9</sup>:

$$\begin{aligned} I_1 &= Y_{11}U_1 + Y_{12}U_2 \\ I_2 &= Y_{21}U_1 + Y_{22}U_2 \end{aligned} \quad \text{или} \quad \begin{bmatrix} I_1 \\ I_2 \end{bmatrix} = \mathbf{Y} \begin{bmatrix} U_1 \\ U_2 \end{bmatrix} \quad (2.4)$$

Если известна матрица  $Y$  - параметров, или других параметров (которые всегда можно выразить друг через друга по известным правилам), то четырёхполусник является определенным как элемент схемы. Если к обеим парам клемм четырёхполусника подключаются элементы с известными компонентными уравнениями (например, источник напряжения и сопротивление), то через его параметры можно рассчитать все вторичные величины.



Рисунок 2.2 – Полевой транзистор как четырёхполусник

<sup>9</sup>При определении параметров четырёхполусника следует обратить внимание на правило выбора направлений токов и напряжений, которое иллюстрируется рисунком 2.2: ток и напряжение как входной, так и выходной цепи должны иметь противоположные направления.

Например, можно вычислить входную проводимость  $G_{ex1}=I_1/U_1$  четырехполюсника при подключении источника напряжения со стороны выводов 1-1' при известной нагрузке  $G_{н2}$  на выводах 2-2', или, наоборот, входную проводимость  $G_{ex2} = I_2/U_2$  со стороны выводов 2-2' при известной нагрузке  $G_{н1}$  на выводах 1-1' по следующим формулам<sup>10</sup>:

$$\begin{aligned} G_{\%o>1} &= Y_{11} - Y_{12}Y_{21} / (G_{н2} + Y_{22}), \\ G_{\%o>2} &= Y_{22} - Y_{12}Y_{21} / (G_{н1} + Y_{11}). \end{aligned} \quad (2.5)$$

Важнейшим критерием согласования является наибольший к.п.д. передачи мощности от входных цепей к четырехполюснику и от четырехполюсника к выходным цепям.

Как следует из анализа, приведенного выше, в первом случае сопротивление входного генератора должно быть комплексно-сопряженным входному сопротивлению четырехполюсника, во втором случае сопротивление нагрузки должно быть комплексно-сопряженным выходному сопротивлению четырехполюсника. Идеальный случай (который, очевидно, редко реализуется) соответствует выполнению обоих условий. Если в (2.5) положить  $G_{ex1}^* = G_{н1} = G_s$  (проводимость входного генератора),  $G_{ex2}^* = G_{н2} = G_n$  (проводимость нагрузки на выходе), система будет содержать два неизвестных параметра и будет разрешима.

$$\begin{aligned} G_s^* &= Y_{11} - Y_{12}Y_{21} / (G_n + Y_{22}), \\ G_n^* &= Y_{22} - Y_{12}Y_{21} / (G_s + Y_{11}). \end{aligned} \quad (2.6)$$

Решение этой системы уравнений - параметры  $G_s^0$  и  $G_n^0$  - оптимальные проводимости в смысле максимального согласования и усиления по мощности:

---

<sup>10</sup>С формальной точки зрения, четырехполюсник имеет два входа. С практической точки зрения он имеет входные и выходные клеммы. Поэтому чаще говорят просто о входной и выходной проводимости.

$$G_s^0 = \frac{|Y_{12}Y_{21}| \sqrt{k_s^2 - 1}}{2 \operatorname{Re}(Y_{22})} + j \left[ \frac{\operatorname{Im}(Y_{12}Y_{21})}{2 \operatorname{Re}(Y_{22})} - \operatorname{Im}(Y_{11}) \right],$$

$$G_n^0 = \frac{|Y_{12}Y_{21}| \sqrt{k_s^2 - 1}}{2 \operatorname{Re}(Y_{11})} + j \left[ \frac{\operatorname{Im}(Y_{12}Y_{21})}{2 \operatorname{Re}(Y_{11})} - \operatorname{Im}(Y_{22}) \right]. \quad (2.7)$$

где  $k_s = \frac{2 \operatorname{Re}(Y_{11}) \operatorname{Re}(Y_{22}) - \operatorname{Re}(Y_{12}Y_{21})}{|Y_{12}Y_{21}|}$ .

Следует еще раз подчеркнуть, что малосигнальные параметры не являются константами устройства, они являются определенными только для конкретного заданного режима по постоянному току и для определенной частоты сигнала. Поэтому, анализу по малому сигналу всегда предшествует расчет по постоянному току. После этого нелинейная схема линеаризуется в окрестности рабочих точек, то есть заменяется линейной эквивалентной схемой, параметры которой зависят так же от частоты.

### 2.2.2 Шумовые характеристики

Любой проводящий элемент является источником шума. Интенсивность шума можно описать через действующие значения напряжения или тока. Все шумы можно разделить на три основные группы - тепловой шум, дробовый эффект и фликкер-шум.

**Тепловой шум** связан с тепловым, хаотическим движением носителей заряда, его мощность  $P_w$  определяется температурой  $T$  и диапазоном частот  $\Delta f$ :

$$P_w = 4kT\Delta f, \quad (2.8)$$

где  $k$  - постоянная Больцмана.

В эквивалентных схемах он описывается при помощи генератора напряжения с последовательно включенным сопротивлением  $R$ , или генератора тока с параллельно включенным сопротивлением  $R$  с соответствующими действующими значениями:

$$U_T = \sqrt{4kT\Delta fR}; \quad I_T = \sqrt{4kT\Delta f / R}. \quad (2.9)$$

Шумы характеризуют так же спектральными плотностями  $S_T^U = U_T^2 / \Delta f$ ,  $S_T^I = I_T^2 / \Delta f$  или  $p_w = P_w / \Delta f$  и выражают в В<sup>2</sup>/Гц, А<sup>2</sup>/Гц или в Вт/Гц соответственно.

**Дробовый шум** является следствием дискретности электрических зарядов, переносимых в цепи при протекании тока  $I$ , он определяется этим током и значением элементарного заряда  $q$  (он подобен шуму дождя, уровень которого определяется частотой падения и массой капель):

$$S_D^I = 2qI. \quad (2.10)$$

Причины **фликкер-шума** различны. В случае ПТ он обусловлен флуктуациями заряда за счет присутствия рекомбинационно-генерационных центров, движением ионов, захватом носителей заряда дислокациями и другими причинами. В отличие от рассмотренных ранее шумов, имеющих равномерно распределенную частотную плотность (белый шум), фликкер-шум имеет частотную плотность приблизительно пропорциональную  $1/f$ . Экспериментально зависимость спектральной плотности мощности шума вида  $1/f$  наблюдается до  $10^2$ - $10^4$  Гц.

Если бы четырехполосник не генерировал шум (идеальный четырехполосник), то отношения мощностей полезного сигнала и шума на входе  $[P/P_w]_1$  и выходе  $[P/P_w]_2$ , очевидно, было бы одинаковым. Поскольку реальный четырехполосник к внешнему усиливаемому шуму привносит и собственные шумы, то на выходе это отношение должно быть меньше, чем на входе. В качестве шумового параметра устройства, используют **коэффициент шума**, определяемый по одному из следующих тождественных выражений:

$$K_w = \frac{[P/P_w]_1}{[P/P_w]_2} = \frac{[P_w]_2}{K_p \cdot [P_w]_1}, \quad (2.11)$$

где  $K_p$  - коэффициент усиления каскада по мощности.

Второе выражение - отношение полной мощности шума на выходе (включая шум усилителя) к той ее части, которая обусловлена усилением

только входного шума (шума внешнего генератора). Из выражения (2.11) можно рассчитать, что коэффициент шума  $N$ -каскадного усилителя с каскадными коэффициентами усиления по мощности  $K_{p1}, K_{p2}, \dots, K_{pN}$  и коэффициентами шумов  $K_{u1}, K_{u2}, \dots, K_{uN}$  равен

$$K_u = K_{u1} + \frac{K_{u2} - 1}{K_{p1}} + \frac{K_{u3} - 1}{K_{p1}K_{p2}} + \dots + \frac{K_{uN} - 1}{K_{p1}K_{p2}\dots K_{pN}}. \quad (2.12)$$

Снижение уровня шумов усилителей на ПТШ возможно за счет: целенаправленного варьирования технологических параметров транзистора (снижение оптимального коэффициента шума); оптимизации питания по постоянному току; оптимального сопряжения транзистора с внешними элементами и способа его подключения по отношению к входу; оптимального сопряжения каскадов усилителя.

Говорить о коэффициенте шума самого транзистора в отрыве от других элементов каскада, очевидно, не имеет смысла. Когда речь идет о коэффициенте шума транзистора, то подразумевается такой минимальный коэффициент шума, который может быть обеспечен выбором сопротивления генератора сигнала в условиях нормального усилительного режима. С одной стороны, для минимизации коэффициента шума, требуется максимальное усиление, с другой стороны – минимальный уровень собственных шумов (см. выше). Обе величины сложным образом коррелируют через технологические параметры транзистора. Поэтому оценки оптимального коэффициента шума, основываются либо на весьма приближенных полуэмпирических моделях, либо на полном анализе эквивалентной схемы с применением вычислительной техники при последовательном варьировании параметров, как самого транзистора, так и всего каскада.

Согласно обзору [1], оптимальная величина коэффициента шума при нулевом напряжении на затворе определяется соотношением

$$K_u^o \approx 1 + 0,27Lf \sqrt{G_m(RG + RS)}, \quad (2.13)$$

где частота  $f$  выражена в гигагерцах, а длина канала  $L$  - в микрометрах.

Таким образом, **в плане оптимизации технологии**, для достижения минимальных значений коэффициента шума, следует стремиться к уменьшению сопротивлений  $RS$  и  $RG$ , обусловленных конечными размерами "нефункциональных" областей канала, сопротивлением контакта и сопротивлением металлизации. Следует так же обеспечить минимально возможную длину канала и минимальное значение  $G_m$  крутизны проходной характеристики. В свою очередь, уменьшение  $G_m$  коррелирует с уменьшением уровня легирования канала  $N$  и его ширины  $W$ , а так же увеличением эффективной толщины канала при несмещенном затворе ( $a_k - y_0$ ), и его длины  $L$ .

С другой стороны, при дифференцировании выражений (1.27) или (1.26) по  $V_{gs}$ , получаем (для нормальной работы в насыщенной области выходных характеристик)  $Gm \sim (1 + \lambda \cdot V_{ds}) \cdot (V_{gs} - V_{to})$ , поэтому, **в плане оптимизации питания по постоянному току**, с целью уменьшения коэффициента шума, следует стремиться к минимальным значениям напряжения на стоке в пределах области насыщения, и к относительно большому обратному смещению на затворе, близкому к напряжению перекрытия.

**Оптимальное сопряжение каскадов** обеспечивается, во-первых, снижением коэффициента шума первого каскада<sup>11</sup> (иногда даже в ущерб оптимальности усиления), во-вторых, согласованием каскадов по уровню шумов (которое, в общем случае, может отличаться от условий согласования по передаче мощности сигнала). Решение вопроса об оптимальности выбора согласующих параметров каскада, как результат компромисса между максимумом передачи по мощности сигнала и минимумом передачи по мощности шумов весьма расплывчат и, скорее всего, определяется индивидуальными требованиями.

---

<sup>11</sup> Коэффициент шума усилителя определяется в основном коэффициентом шума первого каскада. В качестве обоснования, см. выражение (2.12)

### 2.3 Шумовая модель SPICE полевого транзистора на GaAs

В моделях SPICE шумы в ПТ описываются эквивалентными источниками тока, показанными на рис. 1.8, б пунктирами. Их параметры соответствуют частотным плотностям теплового шума

$$S_R = 4kT/R, \quad (2.14)$$

где  $R = RS, RD, RG$ .

Генератор шума  $I_{uid}$  моделирует все типы шумов канала и барьера и характеризуется плотностью

$$S_d = 8k \cdot T \cdot G_m / 3 + KF \cdot I_d^{AF} / f, \quad (2.15)$$

где  $G_m$  - крутизна переходной характеристики;  $KF, AF$  - задаваемые параметры (см. таблицу 1.1)

Для анализа СВЧ-транзисторов будем полагать, что фликкер-шум в области рабочих частот ( $\sim 10^9$  Гц) пренебрежимо мал ( $KF=0$ ), что соответствует действительности (см. раздел 2.2).

В качестве выходных переменных при анализе уровня шума в программе PSPICE используются два имени [4]:

$$ONoise \equiv \sqrt{S_{вых}^U}; \quad INoise \equiv \frac{\sqrt{S_{вых}^U}}{K_U} \left( \text{или} \equiv \frac{\sqrt{S_{вых}^I}}{K_I} \right); \quad (2.16)$$

где  $S_{вых}^U$  и  $S_{вых}^I$  - квадратичные плотности шумового напряжения и тока на выходе. Переменная  $INoise$  характеризует плотность шума по напряжению, если шум имитируется входным источником напряжения. В том случае, если шум имитируется входным источником тока, переменная  $INoise$  характеризует плотность шума по току (что указано в скобках).

Переменная  $ONoise$ , в отличие от  $INoise$ , как видно из (2.16), имеет вполне реальный физический смысл, однако  $INoise$  удобнее для определения коэффициента шума. Переменная  $INoise$  - это плотность выходного шума, пересчитанная на вход, то есть, такая мощности шума, которую следовало бы

создать на входе не шумящего четырехполюсника, чтобы на его выходе уровень шума равнялся бы  $S_{вых}^U$ .

Шум на входе чаще всего моделируется источником напряжения и резистором с сопротивлением  $R_G$ , таким, чтобы оно соответствовало реальной плотности шума  $S_G^U$  входного генератора  $R_G = S_G^U / 4kT = S_G^U / 1,656 \cdot 10^{-20}$  (для комнатной температуры). Источник напряжения не является источником реального сигнала, а служит только для обозначения входных зажимов по цепи. Таким образом, коэффициент шума можно вычислить при помощи выражения

$$K_{ш} = \frac{INOISE^2}{1,656 \cdot 10^{-20} R_d} \quad (2.17)$$

## 2.4 Задание

### 2.4.1 Определение предельных параметров по постоянному току

1) На основе результатов расчета по постоянному току (пример - в файле DC2.CIR), в среде программы PROBE, постройте семейство выходных характеристик  $I_d(V_d)$  в пределах от нуля до напряжения источника  $0 < V_d < V_0$  при вариации напряжения на затворе  $V_{to} < V_g < 0$  В. Параметр  $V_{to}$  найдите из расчета по формулам, данным в описании.

2) По построенным кривым определите то максимальное значение нагрузочного сопротивления  $R_{max}$ , при котором возможна нормальная эксплуатация транзистора при подаче любого смещения на затвор в пределах  $V_{to} < V_g < 0$ . Для этого нужно построить нагрузочную кривую, которая имеет наименьший наклон, но проходит через все кривые в области насыщения

3) Определите низкочастотное значение параметра  $Y_{21}$  в режиме насыщения при  $V_g = V_{to}/2$ . Методика. Допустим,  $V_{to}/2 = -2$  В. Выбираем две соседние характеристики, например, при  $V_g = -2$  В и  $V_g = -1.5$  В. На участке насыщения определяем  $I_d(V_g = -1.5 \text{ В}) = 190$  мА и  $I_d(V_g = -2 \text{ В}) = 116$  мА.

Даем оценку  $Y_{21} = (190 - 116)/0.5 = 148 \sim 150$  См. Для решения задачи можно воспользоваться сканирующим курсором программы PROBE.

#### 2.4.2 Определение малосигнальных $Y$ -параметров транзистора

1) На основе результатов расчета по переменному току (пример - в файле AC4.CIR), В среде программы PROBE постройте семейство кривых  $I_r(V1)$   $I_i(V1)$ ,  $I_r(V2)$   $I_i(V2)$ . Второй символ после первого символа  $I$  означает реальную ( $r$ ), или мнимую ( $i$ ) часть указанной величины. Каждой переменной будет соответствовать по 2 графика для случая подключения источника единичного сигнала к выходу при замкнутом входе и для случая подключения источника единичного сигнала к входу при замкнутом выходе (соответственно, CASE = 0 и 1). Всего получится 8 кривых для 4-х комплексных величин, соответствующих  $Y$ - параметрам.

2) Осуществите выход из программы PROBE. При помощи какого-либо внешнего редактора (в частности, при помощи редактора, подключенного к оболочке PSPICE) откройте файл AC4.OUT, являющийся протоколом расчета для данного файла задания AC4.CIR и подготовьте его к экспорту в среду MathCAD. Суть такой подготовки заключается в удалении сопутствующей текстовой информации, за исключением таблиц частотных зависимостей величин, указанных в строке с директивой .PRINT данного файла. Обе таблицы можно оставить разделенными пустыми строками (все равно, они будут прочитаны как единая таблица и переданы в матричную переменную среды MathCAD). Отредактированному файлу следует присвоить расширение \*.PRN (например, AC4.PRN).

3) Запустите среду MathCAD и загрузите файл AC4.MCD (имеется пример). Чтение  $Y$  - параметров в этом файле из файла AC4.PRN организовано в соответствии с последовательностью вывода переменных в \*.OUT-файл (см. директиву .PRINT). В документе, в блоке READPRN следует указать полный путь и имя отредактированного файла данных AC.PRN. Кроме того, при необходимости, следует изменить размер J цикла считывания

таблицы. Значение  $J$  должно быть равно общему количеству точек таблицы. Например, если в данном \*.CIR-файле после директивы .AC указано DEC 20 1E8 1E11, то это означает, что на каждую декаду изменения частоты (а их, как видно в данном случае, три) в PRN-файле данных будет приходиться по 20 точек. Следовательно, переменной  $J$  следует присвоить значение 60.

4) Для указанного диапазона частот постройте графики, отражающие оптимальные режимы эксплуатации ПТШ для каждого значения частоты в соответствии со следующими вариантами.

### **Вариант 1**

а) Рассчитайте входное сопротивление каскада, построенного на основе анализируемого ПТШ в схеме с общим истоком, если нагрузка на выходе является чисто резистивной с сопротивлением 50 Ом.

б) Каков характер входного сопротивления (резистивно-емкостной, или резистивно-индуктивный)?

в) Рассчитайте оптимальные (по максимуму передачи мощности) параметры параллельной и последовательной эквивалентных схем входного генератора для частоты 10 ГГц.

### **Вариант 2**

а) Рассчитайте входное сопротивление каскада, построенного на основе анализируемого ПТШ в схеме с общим затвором, если нагрузка на выходе является чисто резистивной с сопротивлением 50 Ом.

б) Каков характер входного сопротивления (резистивно-емкостной, или резистивно-индуктивный)?

в) Рассчитайте оптимальные (по максимуму передачи мощности) параметры параллельной и последовательной эквивалентных схем входного генератора для частоты 10 ГГц.

### **Вариант 3**

а) Рассчитайте оптимальную (по максимуму передачи мощности) нагрузку на выходе усилителя, построенного на основе анализируемого ПТШ в схеме с общим истоком, если сигнал на вход подается с устройства,

эквивалентная схема которого задается последовательно соединенными сопротивлением 50 Ом и емкостью 100 пФ.

б) Каков характер выходного сопротивления и сопротивления нагрузки (резистивно-емкостной, или резистивно-индуктивный)?

в) Рассчитайте оптимальные параметры параллельной и последовательной эквивалентных схем нагружаемого устройства для частоты 10 ГГц.

#### **Вариант 4**

а) Рассчитайте оптимальную (по максимуму передачи мощности) нагрузку на выходе усилителя, построенного на основе анализируемого ПТШ в схеме с общим затвором, если сигнал на вход подается с устройства, эквивалентная схема которого задается последовательно соединенными сопротивлением 50 Ом и емкостью 100 пФ.

б) Каков характер выходного сопротивления и сопротивления нагрузки (резистивно-емкостной, или резистивно-индуктивный)?

в) Рассчитайте оптимальные параметры параллельной и последовательной эквивалентных схем нагружаемого устройства для частоты 10 ГГц.

#### **2.4.3 Расчет амплитудо- и шумо-частотной характеристик усилительного каскада**

1) Исходя из данных по активному сопротивлению входного устройства  $R_G$ , рассчитайте (пример - в файле AC3.CIR) и постройте частотные зависимости коэффициента усиления и коэффициента шума. Для ввода длинных выражений в программе PROBE рекомендуется составить соответствующий макрос.

2) Исследуйте влияние параметров ПТШ на коэффициент шума. Определите минимальный коэффициент шума каскада при оптимальных параметрах ПТШ с учетом технологических ограничений.

## 2.5 Контрольные вопросы

1) Как экспериментально определить совокупность малосигнальных  $Y$ -параметров?

2) Какие виды шумов возникают в радиоаппаратуре, и чем они обусловлены?

3) Зависит ли коэффициент шума от уровня шума на входе усилителя? Ответ обоснуйте.

4) Какие из конструктивно-топологических параметров ПТШ наиболее сильно влияют на коэффициент шума и коэффициент усиления?

5) Почему максимуму коэффициента усиления по мощности на частотной характеристике узкополосного усилителя соответствует минимум уровня шума?

6) Почему коэффициент шума ПТШ падает с понижением температуры?

7) Как влияет на коэффициенты шума и усиления ПТШ длина  $n$ -слоя от истока до затвора?

### 3 РАЗРАБОТКА КОНСТРУКЦИИ И ТОПОЛОГИИ ИС

#### 3.1 Цель работы

Изучение этапов конструкторского и топологического проектирования полупроводниковых ИС на примере СВЧ - ИС на арсениде галлия.

#### 3.2 Элементы СВЧ - ИС

**Транзисторы и диоды Шоттки.** Основные активные элементы СВЧ - ИС - полевые транзисторы Шоттки (ПТШ) - подробно рассмотрены в разделе 1. Дальнейшим совершенствованием ПТШ является двухзатворный полевой транзистор (полевой тетрод). Этот прибор имеет дополнительный затвор Шоттки, расположенный между первым затвором и стоком. Наличие второго управляющего затвора значительно расширяет функциональные возможности прибора и позволяет создавать на его основе уникальные устройства СВЧ -диапазона.

Диоды Шоттки (ДШ) обладают такими достоинствами, как высокое быстродействие (из-за отсутствия накопления неосновных носителей), близкая к идеальной ВАХ и малые шумы, что позволяет использовать их во многих устройствах, включая смесители, детекторы и ограничители вплоть до миллиметрового диапазона длин волн. Кроме того, ДШ можно применять для умножения и преобразования частоты за счет нелинейной зависимости сопротивления или барьерной емкости от напряжения. Емкость обратносмещенного барьера Шоттки и ее зависимость от напряжения позволяют создавать конденсаторы (разделительные и блокировочные) и варикапы, которые необходимы для электрической перестройки частоты в генераторах. Еще одна область использования ДШ – быстродействующие ключевые и логические схемы.

**Линии передачи.** Из всех типов цепей с распределенными параметрами для полупроводниковых СВЧ - микросхем наиболее подходят микрополосковые линии (МПЛ) и копланарные волноводы (см. рисунок 3.1) в

диапазоне до 40 ГГц на подложках из арсенида галлия и окиси алюминия: потери в подложке из GaAs незначительно превышают потери в подложке из  $Al_2O_3$ ; потери в копланарном волноводе не намного (примерно на 0,05 – 0,1 дБ/см в диапазоне частот 8 - 12 ГГц для линий с волновым сопротивлением 50 Ом) превышают потери в МПЛ; длина волны в МПЛ незначительно меньше длины волны в копланарном волноводе (соответственно  $\lambda/\lambda_0 = 0,33$  и 0,38 для линий с волновым сопротивлением 50 Ом на подложках из GaAs, где  $\lambda$  – длина волны в линии передачи;  $\lambda_0$  – длина волны в свободном пространстве). Таким образом, возможно применение обоих типов линий передачи по выбору разработчика для конкретного случая. Использование перечисленных линий с распределенными параметрами в цепях согласования полупроводниковых микросхем, особенно на частотах меньше 5 – 6 ГГц, затруднительно. Это объясняется возрастанием их геометрических размеров с уменьшением частоты.

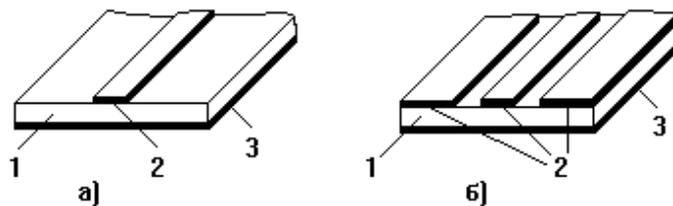


Рисунок 3.1 - Линии передачи СВЧ - ИС:

а – микрополосковая; б – копланарный волновод;

1 – подложка; 2 – проводник; 3 – экран

**Планарные катушки индуктивности** для СВЧ - ИС выполняются в виде металлических полос прямоугольного сечения, изогнутых в форме меандра, рамок со взаимно перпендикулярными сторонами, окружностей и прямоугольных или круглых спиралей. Для исключения влияния эффектов распределенности и выполнения критерия, при котором элемент имеет сосредоточенные параметры, необходимо, чтобы геометрические размеры катушек не превышали 0,03 – 0,05 длины волны.

Спиральные катушки индуктивности используются в тех случаях, когда требуется большая величина индуктивности. Типичные значения индуктивности при внешних диаметрах спирали 1,5 - 3 мм составляют 4 – 50 нГн. Наличие межвитковых емкостей ограничивает применение таких катушек в согласующих цепях на высоких частотах (более 6 ГГц). В этом случае используются одновитковые катушки индуктивности, значение индуктивности которых может достигать 2 нГн при добротности не более 40 - 60 на частоте 10 ГГц.

Наличие заземляющей плоскости на обратной стороне кристалла может оказывать существенное влияние на значение индуктивности, уменьшая ее более чем на 15 – 30 % в зависимости от отношения толщины подложки к ширине полосы катушки по сравнению со случаем, когда это отношение превышает 20.

**Конденсаторы.** В СВЧ - ИС применяются тонкопленочные конденсаторы со структурой металл – диэлектрик – металл (МДМ), емкость которых определяется сильной лицевой электромагнитной связью между двумя параллельными металлическими плоскостями, расположенными одна над другой и отделенными тонким (80 - 600 нм) слоем диэлектрика. Значения емкости на единицу площади обкладок примерно 100 – 600 пФ/см<sup>2</sup> и добротность 30 - 50 на частоте 15 ГГц.

Возможно также использование копланарных встречно-штыревых конденсаторов. Емкость последних образована слабой связью между двумя и более металлическими полосками (штырями), лежащими в одной плоскости на диэлектрической подложке и отделенными узким зазором, и поэтому значительно меньше емкости на единицу занимаемой площади МДМ конденсаторов. Отсутствие дополнительных слоев диэлектрика и вторичной металлизации значительно облегчает изготовление встречно-штыревых конденсаторов. Значение их емкости обычно не превышает 0,5 пФ, а добротность зависит от соотношения ширины штырей и зазора между ними, длины штырей и способа включения конденсатора.

**Резисторы.** В цепях смещения по постоянному току и в качестве согласованных нагрузок в цепи высокочастотного сигнала полупроводниковых ИС возможно применение двух типов резисторов: тонкопленочных и полупроводниковых. Для изготовления полупроводниковых резисторов применяются те же p-слои, что и для активных приборов. При использовании имплантированных слоев с поверхностным сопротивлением  $1000 \text{ Ом}/\square$  значения сопротивления резисторов могут лежать в пределах  $10 \text{ Ом} - 10 \text{ кОм}$ . Размеры резисторов выбираются исходя из рассеиваемой мощности, при этом необходимо учитывать паразитную индуктивность и емкость резисторов.

### 3.3 Разработка топологии

Наиболее важной стадией проектирования полупроводниковых ИС является трансформация их электрической схемы в топологическую. При этом определяются взаимное расположение элементов и их коммутация.

Главное требование при разработке топологии – максимальная плотность упаковки элементов при минимальном количестве пересечений межэлементных соединений. При этом обеспечивается оптимальное использование площади кристалла при выполнении всех конструктивных и технологических требований и ограничений. Разработка топологии носит индивидуальный характер и ее успешное выполнение во многом зависит от квалификации исполнителя. Следует отметить необходимость тесного контакта топологов с разработчиками электрической схемы. Исходными данными при разработке топологии являются принципиальная электрическая схема, технологические и конструктивные требования и ограничения.

Разработку топологии можно разделить на ряд этапов [10]: получение исходных данных; расчет геометрических размеров активных и пассивных элементов; разработка эскиза топологии; разработка предварительных вариантов топологии; выбор окончательного варианта топологии и его оптимизация. Рассмотрим каждый из этих этапов.

**Получение исходных данных.** Исходные данные можно разделить на два класса: электрические; конструктивные и технологические (для базового технологического процесса). К электрическим данным относятся: принципиальная электрическая схема; требования к электрическим параметрам (напряжение питания и его разброс, параметры входных и выходных сигналов, рабочий диапазон температур и др.); перечень активных и пассивных элементов и требования к ним (номинал, допуск, рассеиваемая мощность, максимальный рабочий ток и др.); допустимые значения и допустимые места расположения паразитных емкостей и сопротивлений. К конструктивным и технологическим данным относятся: порядок расположения на кристалле внешних контактных площадок (вынесенных на края кристалла), соответствующий разводке выводов в корпусе (если такое ограничение накладывается); тип корпуса; минимальные геометрические размеры элементов и разброс номиналов элементов; параметры технологических режимов (толщины эпитаксиальных и диэлектрических пленок) и их разброс.

**Расчет геометрических размеров активных и пассивных элементов.**

На этом этапе руководствуются электрическими, конструктивными и технологическими данными. Допускается использование ранее разработанных элементов для других микросхем, если элементы имеют параметры, соответствующие электрическим требованиям и предполагают использование того же технологического процесса, что и в проектируемой полупроводниковой микросхеме.

Если базовый технологический процесс не обеспечивает технических требований к активным и пассивным элементам, то его корректируют.

Фотолитография с применением жидкостного химического травления характеризуется погрешностью изготовления линейных размеров элементов  $0,3 \div 0,5$  мкм и систематическим увеличением линейных размеров (растравлением)  $0,6 \div 0,9$  мкм. В этом случае минимальный

(ориентировочный) размер контактных площадок составляет  $75 \times 75$  мкм<sup>2</sup>, ширины металлизированных дорожек и расстояния между ними -  $5 \div 10$  мкм, расстояния от границы кристалла до металлизации -  $100 \div 200$  мкм. Современные методы литографии обеспечивают разрешение около 0,06 мкм.

Расчет геометрических размеров активных элементов производится на основании математических моделей, устанавливающих взаимосвязь их электрических и физико-топологических параметров (см. раздел 1).

Геометрические размеры конденсатора рассчитываются исходя из допуска на номинал конденсатора, рабочего диапазона температур и напряжения  $U_p$ .

Емкость пленочного конденсатора определяется по формуле:

$$C = \varepsilon_{\partial} \varepsilon_0 A_{B.O} k_{кр} / h, \quad (3.1)$$

где  $\varepsilon_{\partial}$  – диэлектрическая проницаемость диэлектрика;  $\varepsilon_0$  – диэлектрическая постоянная;  $A_{B.O}$  – площадь верхней обкладки;  $k_{кр}$  – коэффициент, учитывающий краевой эффект (увеличение напряженности электрического поля на краях обкладок);  $h$  – толщина диэлектрика. Значение  $k_{кр}$  можно представить как

$$k_{кр} = \begin{cases} 1 \text{ при } A_{B.O} \geq 0,05 \text{ см}^2, \\ 1,3 - 6 A_{B.O} \text{ при } 0,01 \leq A_{B.O} \leq 0,05 \text{ см}^2, \end{cases} \quad (3.2)$$

где  $A_{B.O}$  в см<sup>2</sup>.

Для обеспечения заданного напряжения  $U_p$  минимальная толщина диэлектрика должна удовлетворять условию

$$h_{min} \geq k_3 U_p / E_{проб}, \quad (3.3)$$

где  $k_3 = 2 - 3$  – коэффициент запаса по напряжению;  $E_{проб}$  – электрическая прочность диэлектрика. Величина  $h_{min}$  определяет максимальную удельную емкость  $C_{0max1}$ , обеспечивающую необходимое напряжение  $U_p$ .

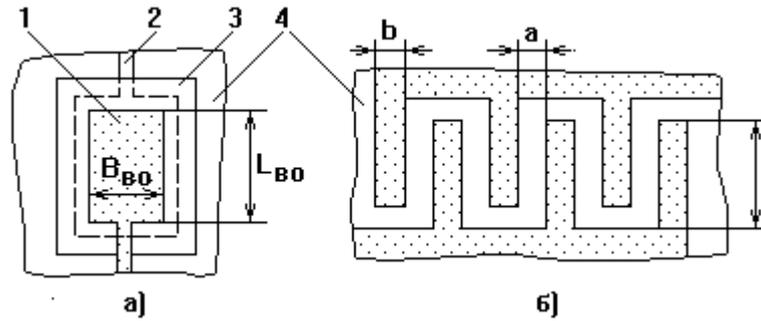


Рисунок 3.2 - Топология МДМ (а) и встречно-штыревого (б) конденсаторов:

1 – верхняя обкладка; 2 – нижняя обкладка; 3 – слой диэлектрика;  
4 - подложка

Допуск на номинал конденсатора<sup>12</sup> складывается из погрешностей в геометрических размерах верхней обкладки конденсатора, толщины диэлектрика и температурной нестабильности:

$$\Delta C / C = \delta_A + \delta_h + \delta_T, \quad (3.4)$$

где  $\delta_A = \Delta A_{B.O} / A_{B.O}$ ;  $\delta_h = \Delta h / h$ ;  $\delta_T = \Delta T \cdot TKE$ . Введя коэффициент формы  $k_\phi = L/B$  (см. рисунок 3.2) и считая  $\Delta L_{B.O} = \Delta B_{B.O}$ , получим

$$\delta_A = \Delta L_{B.O} (1 + k_\phi) \sqrt{k_\phi A_{B.O}}. \quad (3.5)$$

Для обеспечения допустимой точности  $\delta_A$  необходимо, чтобы

$$A_{B.O} \geq \frac{(\Delta L_{B.O} / \delta_A)^2 (1 + k_\phi)^2}{k_\phi}. \quad (3.6)$$

Последнее неравенство фактически определяет максимальную удельную емкость ( $C_{0max2}$ ), которая обеспечивает требуемую величину  $\delta_A$ :

$$C_{0max2} = \frac{C(\delta_A / \Delta L_{B.O})^2 k_\phi}{(1 + k_\phi)^2}. \quad (3.7)$$

Значение

$$C_0 = \min\{C_{0max1}; C_{0max2}\} \quad (3.8)$$

<sup>12</sup>Оценивается из анализа чувствительностей (см., например, [8]).

обеспечивает заданное  $U_p$  и требуемое значение  $\delta_A$ . Емкость  $C_0$  определяет геометрические размеры конденсатора. Допуск на номинал конденсатора обычно составляет 15 – 20 %.

Емкость встречно-штыревого конденсатора обусловлена краевыми эффектами; для топологии, показанной на рисунке 1.2, б,

$$C = (\varepsilon_n + 1)\varepsilon_0 l [2A_1(N - 1) + A_2], \quad (3.9)$$

где

$$A_1 = 0,61 \left( \frac{h_{II}}{a} \right)^{0,25} \left( \frac{b}{h_{II}} \right)^{0,44};$$

$$A_2 = \frac{0,77b}{[(2N - 1)(a + b)]} + 0,41;$$

$N$  – число секций обкладок (на рисунке 3.2, б число секций  $N = 3$ );  $h_{II}$  – толщина подложки.

Сопротивление резистора с прямолинейной геометрией определяется по формуле

$$R = R_s k_\phi, \quad (3.10)$$

где  $R_s$  – поверхностное сопротивление резистивного слоя (полупроводникового или из др. материала);  $k_\phi$  – коэффициент формы (отношение длины -  $l$  к ширине -  $b$ ). Из соображений экономии площади стараются избегать значений  $k_\phi$  более 50 и менее 0,1.

Важным параметром резистора, во многом определяющим его характеристики, является

$$b_{эфф} = \max\{b_{эфф.0}; b_{эфф.P}; b_{эфф.T}\}, \quad (3.11)$$

где  $b_{эфф.0}$  – минимальная эффективная ширина, определяемая технологическими ограничениями;  $b_{эфф.P}$  – минимальная эффективная ширина, определяемая допустимой удельной рассеиваемой мощностью ( $P_0$ );  $b_{эфф.T}$  – минимальная эффективная ширина, обеспечивающая заданную точность изготовления.

Значение  $b_{эфф.P}$  находится из выражения для допустимой мощности ( $P$ ), рассеиваемая резистором, которая должна удовлетворять неравенству

$$P \leq b_{эфф.P} l P_0, \quad (3.12)$$

где  $P_0 \approx 5 \text{ Вт/мм}^2$  – допустимая удельная мощность. Отсюда следует, что

$$b_{эфф.P} = \sqrt{R_s P / R P_0}. \quad (3.13)$$

Значение  $b_{эфф.T}$  определяется методом наихудшего случая с учетом технологического разброса значений  $b, l, R_s$ :

$$R \pm \Delta R = (R_s \pm \Delta R_s)(l \pm 2\Delta l_T) / (b_{эфф.T} \mp 2\Delta b_T). \quad (3.14)$$

Учитывая, что  $\Delta l_T = \Delta b_T$  (разброс линейных размеров одинаков), имеем

$$\Delta R / R \approx 2\Delta b_T / b_{эфф.T} + 2\Delta b_T / l + \Delta R_s / R_s. \quad (3.15)$$

Последнее соотношение определяет относительный разброс сопротивления резистора. Из него следует, что

$$b_{эфф.T} = \frac{2\Delta b_T}{\Delta R / R - 2\Delta b_T / l - \Delta R_s / R_s}, \quad (3.16)$$

При достаточно большом значении  $b_{эфф.T}$  и при  $l > b_{эфф.T}$  минимальный разброс определяется по формуле

$$(\Delta R / R)_{min} = \Delta R_s / R_s \quad (3.17)$$

и составляет 5 – 10 %.

Учет сопротивления контактов может быть осуществлен аналогично контактам истока и стока ПТШ (см. раздел 1).

**Разработка эскиза топологии.** Исходными данными являются принципиальная электрическая схема с заданным расположением контактных площадок и геометрические размеры элементов. На этом этапе решаются такие вопросы, как определение необходимого числа изолированных областей, минимизация возможного числа пересечений коммутационных шин элементов и длины шин.

В некоторых микросхемах имеется большое количество повторяющихся групп элементов (каскады усилителя). Рекомендуется начинать разработку с отдельной группы, а затем объединять их в один эскиз.

**Разработка предварительных вариантов топологии.** На этом этапе топологический чертеж вычерчивается в соответствии с эскизом на бумаге с координатной сеткой в масштабе  $100 : 1$ ,  $200 : 1$  или другом масштабе, кратном 100. Обычно топология проектируется в прямоугольной системе координат. Отклонение от параллельности допустимо лишь тогда, когда существенно упрощается форма элемента. В первую очередь это относится к шинам металлизации. Координаты всех точек, расположенных в вершинах углов ломаных линий, должны быть кратны шагу координатной сетки.

На данном этапе рассматривается ряд вариантов топологии, отличающихся компоновкой отдельных узлов. В процессе разработки вариантов топологии происходит перемещение элементов, изменение их формы, в частности, многократный изгиб каналов резисторов, изменение формы контактов, формы транзисторов и другие модификации. При этом необходимо осуществлять корректировку геометрических размеров элементов для сохранения значений их электрических параметров. На свободных периферийных участках кристалла располагаются метки совмещения, тестовые элементы и другие вспомогательные элементы. В заключение выбирают оптимальный предварительный вариант топологии.

**Выбор окончательного варианта топологии и его оптимизация.** Цель этого этапа – вскрыть неиспользованные резервы и оценить качество топологии. Если после уплотнения всех элементов на кристалле осталась незанятая площадь, то можно либо уменьшить площадь кристалла, либо внести в топологию изменения, снижающие требования к технологии изготовления микросхемы: увеличить расстояние между контактными площадками; ширину межэлементных соединений и расстояние между ними; спрямить шины металлизации, границы изолирующих областей.

Заключительной стадией являются контрольно-проверочные расчеты топологии микросхемы, включающие выявление топологических ошибок (правильность коммутации элементов, оценку теплового режима, паразитных

элементов и связей). Исходя из окончательного варианта топологии выполняют послойные чертежи для изготовления фотошаблонов.

Спроектированная топология должна: удовлетворять всем предъявляемым электрическим, конструктивным и технологическим требованиям и ограничениям; обеспечивать возможность экспериментальной проверки электрических параметров элементов или отдельных блоков схемы; давать возможность сокращения числа технологических операций и стоимости изготовления (простые методы изоляции элементов; однослойная металлизация и др.); плотность размещения элементов должна быть по возможности максимальной.

Далее проводят оценку надежности и анализ конструкции полупроводниковой микросхемы. При положительных оценках конструкции переходят к разработке документации на микросхему.

### **3.4 Разработка конструкции**

Важное место при разработке ИС занимает выбор размеров кристалла, в котором изготовлена микросхема, способ заземления элементов и конструирование цепей согласования и смещения.

Проблемы заземления возникают в основном при использовании микрополосковой линии, где заземляющая плоскость расположена на обратной стороне кристалла. Все возможные в настоящее время способы заземления активных приборов и элементов делятся на два основных типа. Первый предполагает нанесение заземляющих плоскостей на нижней и на верхней поверхностях кристалла с последующим их соединением ленточными или сетчатыми проводниками, имеющими малую индуктивность, через края кристалла. Во втором типе для снижения паразитной индуктивности элементы микросхемы соединяют с заземляющей плоскостью на обратной стороне кристалла через металлизированные сквозные отверстия в этом кристалле (см. рис. 3.2 [1]). Значение паразитной индуктивности на единицу толщины подложки металлизированного

отверстия диаметром 50 мкм составляет  $(40 - 60) \cdot 10^{-12}$  Гн/мм. Использование заземления через края кристалла облегчает изготовление и увеличивает процент выхода годных микросхем. Применение заземления через отверстия в кристалле улучшает характеристики микросхем на высоких частотах (более 10 ГГц) и в сложных схемах повышенной степени интеграции. С ростом частоты, когда влияние индуктивности металлизированного отверстия становится существенным, целесообразнее использовать планарные линии передачи.

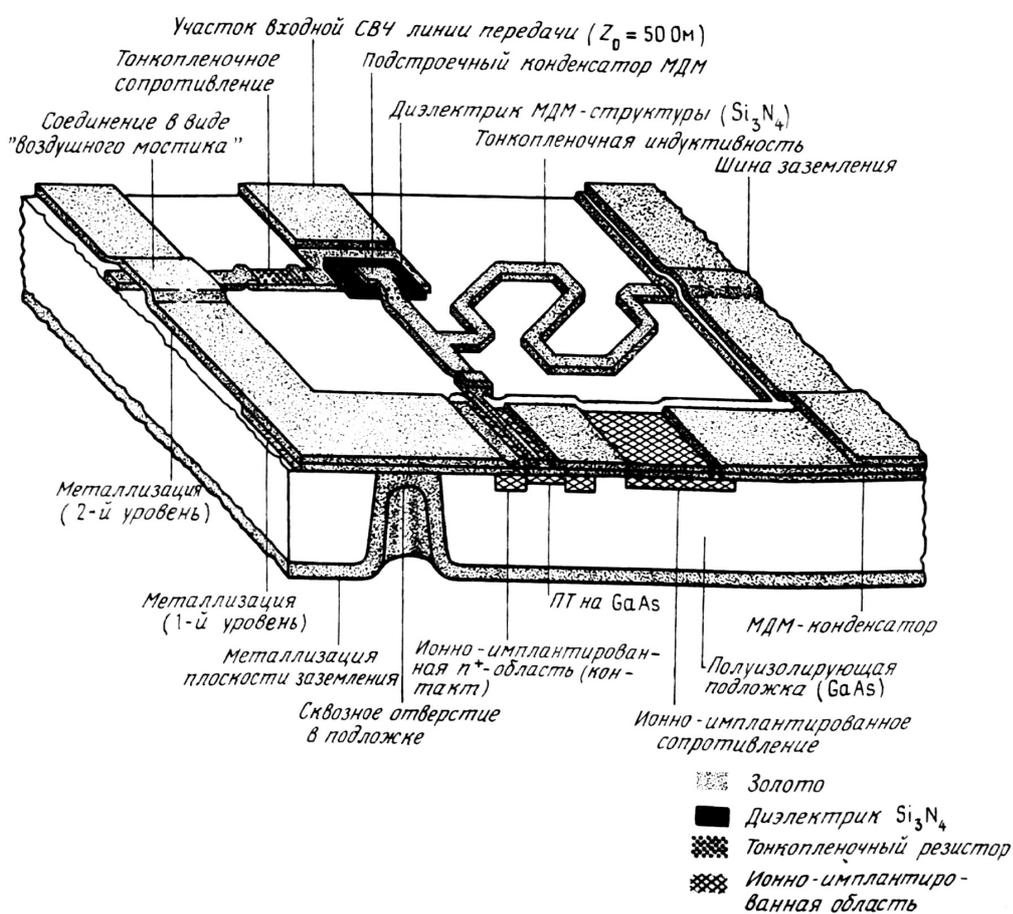


Рисунок 3.2 – Фрагмент СВЧ - ИС на арсенида галлия

При выборе толщины кристалла необходимо учесть ряд противоречивых требований. С одной стороны, для улучшения отвода тепла, облегчения заземления через отверстия в подложке, уменьшения ширины передающих линий и снижения расхода полупроводникового материала толщина пластин

должна быть как можно меньше, но с сохранением механической прочности. С другой стороны, с увеличением толщины подложки уменьшаются потери в МПЛ, увеличиваются добротность и максимальная величина планарных индуктивностей. Кроме того, при толстой подложке достижимы более высокое характеристическое сопротивление МПЛ и улучшенная воспроизводимость ее характеристик с учетом технологических допусков на толщину подложки и размеры проводников.

Таким образом, до частоты 30 ГГц наиболее приемлема толщина кристалла 100 – 150 мкм для мощных и до 600 мкм маломощных микросхем без особых потерь при разделении пластин на кристаллы.

Большую часть (до 80 %) поверхности кристалла занимают пассивные цепи согласования. С уменьшением частоты геометрические размеры цепей согласования увеличиваются. Поэтому перед разработчиками стоит важная задача уменьшения площади, занимаемой согласующими цепями. Одно из возможных решений этой задачи заключается в замене согласующих цепей на пассивных элементах активными приборами.

При необходимости получения двухуровневой электрической разводки производится технологическая операция нанесения межуровневого диэлектрика, например слоя полиимида. Ввиду того, что относительная диэлектрическая проницаемость полиимида невелика (равна 3), паразитная емкостная связь между проводниками по сравнению с воздушными мостиками увеличивается незначительно, а механическая прочность возрастает.

### **3.5 Задание**

3.5.1 Ознакомиться с описанием работы и ответить на контрольные вопросы.

3.5.2 Рассчитать геометрические размеры элементов и разработать предварительный вариант топологии однокаскадного усилителя на ПТШ с самосовмещенным субмикронным затвором, в соответствие с результатами

схемотехнического (функционального) проектирования, полученными в предыдущей работе.

3.5.3 Оформить отчет. Отчет должен содержать ответы на контрольные вопросы, результаты расчета геометрических размеров элементов, сборочный и послойные топологические чертежи ИМС, необходимые пояснения к результатам расчета и топологическим чертежам.

### **3.6 Контрольные вопросы**

- 1) Что называют коэффициентами формы резистора и МДМ конденсатора?
- 2) Как выбрать ширину резистора?
- 3) Чем ограничивается толщина слоя диэлектрика МДМ конденсатора?
- 4) Какие материалы применимы для изготовления резисторов и конденсаторов СВЧ - ИС на арсениде галлия?
- 5) Какие требования и ограничения учитываются при разработке топологии ИС?
- 6) Сколько меток совмещения должны присутствовать на первом, втором и последующих стеклах комплекта фотошаблонов?

## 4 ТЕХНОЛОГИЯ ИЗГОТОВЛЕНИЯ КРИСТАЛЛА И ОФОРМЛЕНИЕ ДОКУМЕНТАЦИИ

### 4.1 Цель работы

Изучение типовых технологических процессов изготовления бескорпусных интегральных схем на арсениде галлия и порядка оформления конструкторско-технологической документации.

### 4.2 Базовые технологические процессы

На рисунке 4.1 показана технологическая схема изготовления активных элементов ИС – ПТШ, полупроводниковых резисторов (в  $n^+$  - слое) и межэлементных соединений на  $n_i$ - $n$ - $n^+$ -GaAs [1].

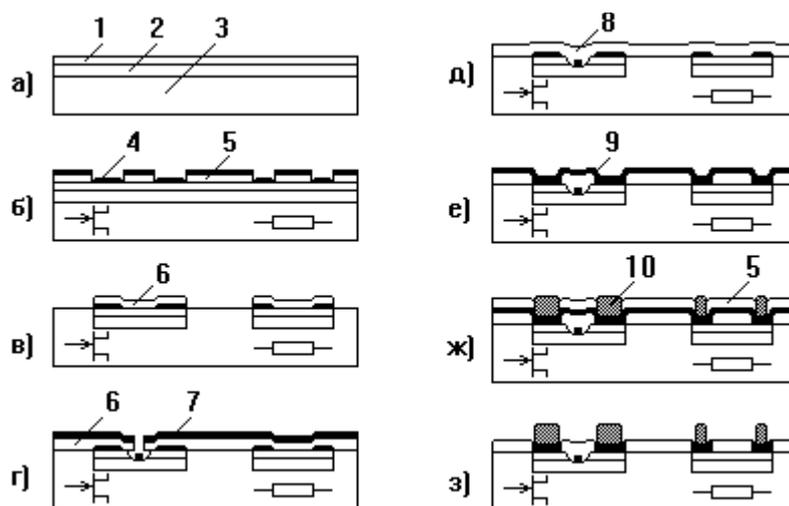


Рисунок 4.1 – Технологическая схема изготовления ИС на  $n_i$ - $n$ - $n^+$ -GaAs:  
 1 -  $n^+$ -GaAs; 2 -  $n$ -GaAs; 3 -  $n_i$ -GaAs; 4 - материал омических контактов (Au-Ge); 5 - фоторезист; 6 – диэлектрик ( $SiO_2$ ); 7 - материал затвора (Ta-Au);  
 8 – межслоевая изоляция (полиимид); 9 - материал межконтактных соединений (V-Au); 10 - электрохимически осажденный металл (Au)

После химической обработки исходной пластины  $n_i$ - $n$ - $n^+$ -GaAs (рисунок 4.1, а), изготавливаются омические контакты (стока, истока, резисторов и др.). Используется метод обратной (взрывной) фотолитографии (рисунок 4.1,

б): на сформированный (с использованием шаблона 1) в фоторезисте защитный рельеф напылением в вакууме наносится материал омических контактов (слой Au-Ge толщиной 0,15 – 0,20 мкм<sup>13</sup>), ненужная часть слоя удаляется при стравливании фоторезиста. Вплавление контактов производится при температуре около 450 °С в течение 2 минут в потоке очищенного водорода или азота.

Для изоляции активных областей (рисунок 4.1, в) используются локальное химическое травление (формирование меза-структур) или локальная ионная имплантация. Защитный рельеф создается в слое SiO<sub>2</sub> (шаблон 2).

Затворы ПТШ формируются методом обратной фотолитографии (рисунок 4.1, г). Поскольку напылению материала затвора (слой Ta-Au толщиной 0,08 – 0,35 мкм) предшествует травление канавок в GaAs (до достижения толщины активной области под затвором, обеспечивающей необходимое напряжение перекрытия канала), защитный рельеф создается также в слое SiO<sub>2</sub> (шаблон 3). Одновременно с напылением в канавки, материал затвора осаждается на контактные площадки и проводники межэлементных соединений (первый слой металлизации). После этого производится отжиг структуры в среде азота при температуре 350 °С в течение 5 минут.

Для создания второго слоя металлизации (соединения истоковых контактов и др.), сначала на всю поверхность пластины наносится полиимид (рисунок 4.1, д). После вскрытия окон над контактами (шаблон 4) напыляется слой V-Au толщиной 0,05 мкм (рисунок 4.1, е). Затем наносится фоторезист, вскрываются окна над контактными площадками и проводниками межсоединений (шаблон 5). В окна осаждается слой золота толщиной 1,2 мкм (рисунок 4.1, ж), и фоторезист удаляется. После этого производится гравировка межсоединений в слое V-Au (шаблон 6, рисунок 4.1, з)).

---

<sup>13</sup>Иногда до нанесения слоя Au-Ge напыляют тонкую пленку никеля.

На рисунке 4.2 представлена технологическая схема изготовления ПТШ, межэлементных соединений, резистора и конденсатора ИС на  $n_i$ -GaAs.

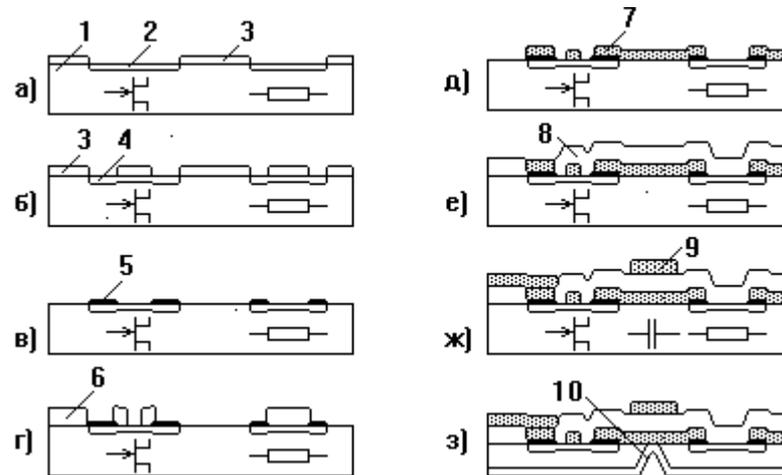


Рисунок 4.2 – Технологическая схема изготовления ИС на  $n_i$ -GaAs:  
 1 -  $n_i$ -GaAs; 2 - p-GaAs; 3 – фоторезист; 4 -  $n^+$ -GaAs; 5 - материал омических контактов (Au-Ge с подслоем Ni); 6 – диэлектрик ( $\text{SiO}_2$ ); 7 - материал затвора (Ti-Pt-Au); 8 – межслоевая изоляция ( $\text{SiO}_2$  или  $\text{Si}_3\text{N}_4$ ); 9 - материал межконтактных соединений (Ti-Au); 10 - металлизированное сквозное отверстие в подложке

Канал полевого транзистора и резистивных слой создаются локальным ионным внедрением (рисунок 4.2, а); защитный рельеф формируется в слое фоторезиста (шаблон 1). Процесс ионного внедрения используется также для создания контактных  $n^+$ -областей (рисунок 4.2, б; шаблон 2). Затем поверхность защищается слоем диэлектрика ( $\text{SiO}_2$  или  $\text{Si}_3\text{N}_4$ ) и производится отжиг радиационных дефектов.

После удаление защитного слоя диэлектрика формируются омические контакты на основе Au-Ge с подслоем Ni (рисунок 4.2, в; шаблон 3). Затем наносятся электроды затворов транзисторов и межсоединения 1-го уровня (рисунок 4.2, г, д; шаблон 4). После этого создается рельеф в слое диэлектрика для конденсаторов и межслоевой изоляции (рисунок 4.2, е;

шаблон 5) и производится формирование второго слоя металлизации (рисунок 4.2, ж; шаблон 6).

На завершающем этапе толщина подложки уменьшается до нужного значения, производится травление сквозных отверстий в подложке и металлизация тыльной стороны кристалла (рисунок 4.2, з; шаблон 7).

ПТШ с субмикронным затвором изготавливаются по самосовмещенной технологии (см. раздел 1).

Показатели качества ИС и выход годных особенно критичны к процессам фотолитографии, определяющим рисунок металлизации для барьеров Шоттки, а также процессам создания омических контактов и диэлектрических слоев.

Диэлектрические слои используются в конденсаторах и для защиты ИС от внешних воздействий. Наиболее часто используемыми диэлектриками в ИС на GaAs являются  $\text{SiO}_2$  и  $\text{Si}_3\text{N}_4$ . Температура подложки в процессе нанесения диэлектрика выбирается обычно в диапазоне  $150 \div 350$  °С. Одно из основных требований к процессу - сохранение свойств уже изготовленных омических контактов и барьеров Шоттки. Удобным диэлектриком для ИМС на GaAs является также полиимид. В местах пересечения межэлементных соединений 1-го и 2-го уровней диэлектрик может быть удален и создан воздушный мостик.

### 4.3 Оформление документации

Для стандартизации параметров электрических схем, их топологического и конструктивного оформления, определения требований к технологии изготовления ИС используется комплект документации.

**Технические условия** (ТУ) на микросхему представляют собой комплекс основных требований к ней и отражают ее параметры, условия эксплуатации и хранения. Технические условия делятся на общие (ОТУ), частные (ЧТУ), временные (ВТУ). Заданные требования ко всем типам ИС опытного или массового производства, изготавливаемых отечественной

промышленностью, устанавливают ОТУ. Назначение каждого типа микросхем определяют ЧТУ. Они так же уточняют нормы на параметры и режимы испытаний, устанавливают специальные и дополнительные требования. Для определения параметров ИС в процессе разработки выпускаются ВТУ. Выполнение требований, сформулированных в ОТУ и ЧТУ, является обязательным. Рассмотрим основные требования и ограничения, накладываемые на разработку и изготовление ИМС.

*Требования к электрическим параметрам и режимам:* электрические параметры микросхемы при изготовлении, хранении и эксплуатации в режимах и условиях, допускаемых в технической эксплуатации на ИМС конкретных типов, должны соответствовать нормам, установленным в ЧТУ; в соответствии с ГОСТ предпочтительными являются следующие значения напряжений питания ИМС, В: 1,2; 2,4; 3; 4; 5; 6; 9; 12; 24; 27; 30; 48.

*Требования к конструкции:* микросхемы должны иметь габаритные размеры, внешний вид и массу, соответствующие нормам, установленным в технической документации; корпусные ИМС должны быть герметичными; их выводы должны выдерживать растягивающие усилия и изгибы, легко паяться и свариваться без повреждений.

*Требования к устойчивости при механических и климатических воздействиях:* в процессе и после воздействия на микросхемы механических нагрузок (вибрационных, многократных ударов и центробежных), климатических воздействиях (диапазон температур, циклические изменения температуры в диапазоне, повышенная влажность и др.), оговоренных в технической документации, они должны сохранять прочность конструкции и электрические параметры в пределах, оговоренных в ЧТУ; ИС должны удовлетворять требованиям к надежности, долговечности, сохраняемости и некоторым другим.

**Конструкторская документация.** В состав конструкторской документации (КД) входят основной комплект документов и вспомогательные комплекты документов на составные части микросхемы

(корпус, инструкции по эксплуатации, паспорт и др.). Основной комплект КД состоит из функциональной и принципиальной схем, топологических сборочного и послойных чертежей, ЧТУ и др. Рассмотрим некоторые аспекты составления КД.

На принципиальной электрической схеме изображаются все элементы и связи между ними. Элементам присваивается буквенно-цифровое позиционное обозначения. Последовательность присвоения порядковых номеров в позиционных обозначениях элементов должна соответствовать последовательности расположения их условных графических изображений. Обычно нумерация производится сверху вниз и слева направо. Для полупроводниковых ИС перечень элементов не составляется. Рассчитанные номиналы, допуски, а также другие данные указываются рядом с условным обозначением элемента или на поле чертежа.

Топологические чертежи носят названия «Кристалл». На первом листе чертежа изображается подложка со всеми слоями (сборочный чертеж), а на остальных – послойные чертежи. На поле сборочного чертежа помещают характеристическую таблицу для полупроводниковой ИС (табл. 4.1).

Таблица 4.1 - Пример оформления характеристической таблицы

Номер слоя	Наименование элементов структуры	Толщина, мкм	Тип электропроводности	Материал слоя		R <sub>s</sub> , Ом/□	Толщина окисных слоев над структурой	Номер листа чертежа
				Наименование	ГОСТ ТУ			
1	2	3	4	5	6	7	8	9
3	Эмиттерный слой	1,5	n <sup>+</sup>	Кремний, легирован фосфором	ГОСТ	2	0,4	4
5	Контактные площадки и проводники	1,5	-	Алюминий	ГОСТ	Не более 0,05	-	6

В колонках табл. 4.1 используются следующие данные: 2 - разделительный слой, базовый слой, эмиттерный слой и т. д.; 3 - толщины соответствующих слоев; 4 – p, n, p<sup>+</sup>, n<sup>+</sup> и т. д.; 5 – материал, используемый для изготовления данного слоя; 6 – обозначение материала 7 – поверхностное сопротивление слоя ( $R_s$ ).

На полях послойных чертежей помещаются таблицы с заданием размеров элементов. Вершины всех элементов, изображенных на каждом листе чертежа, нумеруются и имеют соответствующие координаты (табл. 4.2). В таблице следует разделять координаты, относящиеся к различным элементам. Рекомендуется производить сплошную нумерацию вершин в пределах одного листа, причем нумерацию каждого элемента следует начинать от нижней левой вершины и продолжать по часовой стрелке. Переход при нумерации от элемента к элементу осуществляется от нижнего левого угла по направлению снизу вверх и слева направо. Для БИС такие таблицы обычно не составляются.

Таблица 4.2 - Пример задания размеров элементов

Номер вершины элемента	Координаты, мм	
	X	Y
1	0,5	2,0
2	0,5	2,5
3	10,0	2,5
4	10,0	2,0

На сборочном чертеже ИС показывается столько видов, разрезов, сечений, сколько необходимо для его понимания. Кроме графического изображения конструкции, на сборочном чертеже приводятся данные о сборке, способе герметизации и др. В некоторых случаях на сборочном и послойных чертежах целесообразно предусмотреть тестовые элементы или малые блоки (логические вентили, запоминающие ячейки и др.),

предназначенные для контроля электрических параметров, т. е. качества технологических процессов.

Большое значение при изготовлении ИС имеет точность совмещения фотошаблонов, в связи с этим на топологических чертежах размещаются метки совмещения.

**Технологическая документация.** Технологическая документация отражает методы, средства и порядок осуществления технологического процесса в целом, а также каждой его операции. Технологические документы подразделяются на основные и вспомогательные. К основным документам относятся: маршрутная карта технологического процесса, комплект операционных карт; комплект технологических инструкций. К вспомогательным: маршрутно-контрольная карта; ведомости стандартного и нестандартного оборудования, нормализованного и нестандартного инструмента; пояснительная записка.

#### 4.4 Задание

4.4.1 Ознакомиться с описанием работы и ответить на контрольные вопросы.

4.4.2 Разработать конструкцию и технологию изготовления кристалла ИМС на ПТШ с самосовмещенным субмикронным затвором, в соответствии с результатами топологического проектирования, полученными в предыдущей работе.

4.4.3 Оформить отчет. Отчет должен содержать ответы на контрольные вопросы, сборочный чертеж ИС, схему технологического процесса изготовления ИС с профилями создаваемых структур, необходимые пояснения к схеме технологического процесса.

#### 4.5 Контрольные вопросы

1) В чем суть самосовмещенной технологии изготовления ПТШ на  $n_i$ - и  $n_i$ - $n$ - $n^+$ -GaAs?

2) Что называют базовым технологическим процессом?

- 3) Как можно проконтролировать качество отдельных технологических операций изготовления ИС?
- 4) Какие материалы применяются для защиты поверхности кристалла?
- 5) Каковы назначение и состав комплекта документации?
- 6) Какие требования и ограничения накладываются на разработку и изготовление ИС?

**ЛИТЕРАТУРА**

- 1 Шур М. Современные приборы на основе арсенида галлия. - М.: Мир, 1991. - 632 с.
- 2 Зи С. Физика полупроводниковых приборов: В 2-х книгах. - М.: Мир, 1984. – Кн. 1 - 456 с., кн. 2 – 456 с.
- 3 Гаман В.И. Физика полупроводниковых приборов. - Томск: ТГУ, 1989. - 341 с.
- 4 Разевиг В.Д. Применение программ P-CAD и PSpICE для схемотехнического моделирования на ПЭВМ. Выпуск 2, 3. - М., Радио и связь. - 1992. - Выпуск 2 - 72 с., выпуск 3 - 120 с.
- 5 Терещук Р.М., Терещук К.М. и др. Малогабаритная аппаратура. Справочник радиолюбителя. – Киев: Наукова думка, 1976. - 560 с.
- 6 Иоссель Ю.Я., Кочанов Э.С., Струнский М.Г. Расчет электрической емкости. - Л.: Энергоиздат, 1981. - 288 с.
- 7 Разевиг В.Д. Система проектирования OrCAD 9.2. – М.: Солон-Р, 2001. – 519 с.
- 8 [http://tourclub.ustu.ru/helpinfo/okp\\_mprs/main/index.htm](http://tourclub.ustu.ru/helpinfo/okp_mprs/main/index.htm)
- 9 Зевеке Г.В., Ионкин П.А., Нетушил А.В., Страхов С.В. Основы теории цепей. - М.: Энергоатомиздат, 1989. - 528 с.
- 10 Березин А.С., Мочалкина О.Р. Технология и конструирование интегральных микросхем. - М.: Радио и связь, 1992. - 320 с.

## ПРИЛОЖЕНИЕ А

**Файл-вставка для расчета характеристик ПТШ и параметров его эквивалентной схемы<sup>14</sup>**

```

GaAs_PT
* -----
* КОНСТАНТЫ И ПОЛЬЗОВАТЕЛЬСКИЕ ФУНКЦИИ
.PARAM pi=3.14159265; число  $\pi$ 
* Гиперболический тангенс
.FUNC th(x) (exp(x)-exp(-x))/(exp(x)+exp(-x))
.PARAM a0=1.3862944, a1=0.1119723, a2=0.0725296
.PARAM b0=0.5, b1=0.1213478, b2=0.0288729
* Сопряженные полные эллиптические интегралы K(x) и
* K1(x) для вычисления емкостей
.FUNC E1K1(x) a0+a1*x+a2*x*x+(b0+b1*x+b2*x*x)*log(1/x)
.FUNC E1K(x) E1K1(1-x)
* -----
* ФИЗИЧЕСКИЕ КОНСТАНТЫ (СИ)
.PARAM e0=8.85e-12; электрическая постоянная, Ф/м
.PARAM q=1.602e-19; элементарный заряд, Кл
.PARAM m=9.109E-31; масса свободного электрона, кг
.PARAM k=1.381E-23; постоянная Больцмана, Дж/К
.PARAM h=6.626E-34; постоянная Планка, Дж*с
* -----
* ПАРАМЕТРЫ МАТЕРИАЛА ПОЛУПРОВОДНИКА (СИ)
* Задаваемые
.PARAM e=12.9; диэлектрическая проницаемость
.PARAM mu=0.45
* подвижность носителей в n-слое и p+-слое, м2/(В*с)
.PARAM me=0.068
* эффективная масса электрона (в единицах "m")
.PARAM T=300 ; температура, К
.PARAM N=1e24 ; концентрация носителей N-слоя, м-3
.PARAM Np=1e25 ; концентрация носителей N+-слоя, м-3
.PARAM vs=1.2e5; скорость насыщения, м/с
* Определяемые
.PARAM RO_n={1/(q*N*mu)}
* удельное сопротивление N-слоя, Ом*м
.PARAM RO_np={1/(q*Np*mu)}
* удельное сопротивление N+-слоя, Ом*м
.PARAM AR={1202198.351*me}; постоянная Ричардсона, *А/(м*К)2;
явный вид AR=(4*pi*q*m*k2/h3)*me
.PARAM Es={vs/mu}
* напряженность поля выхода скорости на насыщение, м/с
* -----
* ПАРАМЕТРЫ МЕТАЛЛИЗАЦИИ (СИ)
.PARAM ro_m=5e-8
* удельное сопротивление металлизации, Ом*м

```

<sup>14</sup>Нефедцев Е.В., Романовский М.Н. Использование пакета PSPICE в лабораторном практикуме по проектированию полупроводниковых интегральных схем // НМК «Современное образование: качество и новые технологии»: Тез. докл. – Томск: ТУСУР, 2000.

.PARAM ro\_k=5e-10; специальное удельное сопротивление \*омического контакта, Ом\*М<sup>2</sup>

\* -----

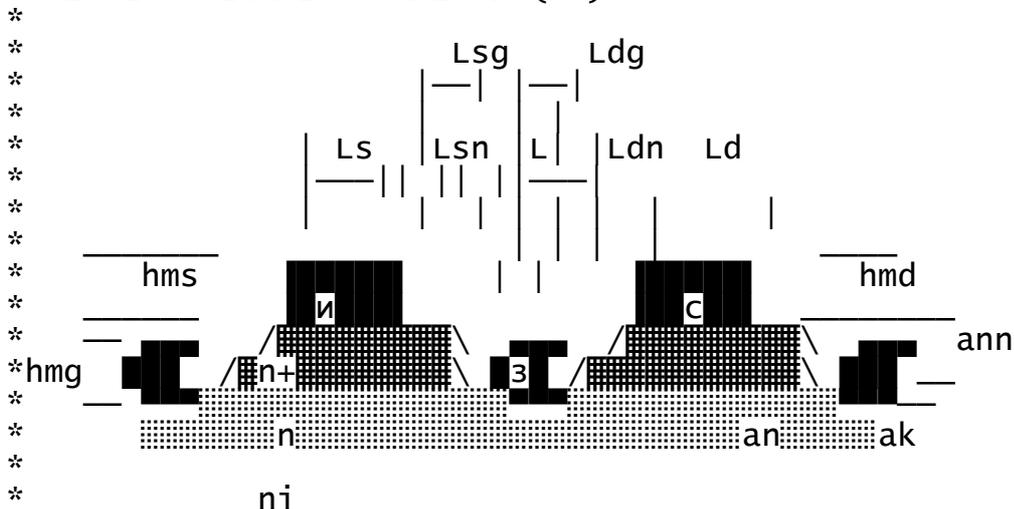
\* ПАРАМЕТРЫ БАРЬЕРА (СИ)

.PARAM Vb=0.8; потенциал барьера, В

.PARAM n\_=1.1; коэффициент неидеальности

\* -----

\* ГЕОМЕТРИЧЕСКИЕ ПАРАМЕТРЫ (СИ)



\* Толщины пленок

.PARAM hmg=1.2e-6; толщина металлизации затвора, М

.PARAM hms=1.4e-6; толщина металлизации истока, М

.PARAM hmd=1.4e-6; толщина металлизации стока, М

\* Полупроводниковая структура

.PARAM an=0.1e-6; толщина эпитаксиального n-слоя, М

.PARAM ak=0.0358e-6; толщина канала под затвором, М

.PARAM ann=0.2e-6; толщина эпитаксиального n+-слоя, М

\* Планарные размеры

.PARAM w=30e-6; ширина (длина пальца) затвора, М

.PARAM L=0.051e-6; длина (ширина пальца) затвора, М

.PARAM Ls=20e-6; ширина пальцев истока, М

.PARAM Ld=20e-6; ширина пальцев стока, М

\* Расстояния

.PARAM Lsg=2e-6 ; от края затвора до края истока, М

.PARAM Ldg=2e-6 ; от края затвора до края стока, М

.PARAM Lsn=1.75e-6; от края истока до лунки затвора, М

.PARAM Ldn=1.75e-6; от края стока до лунки затвора, М

.PARAM Ng=10; количество параллельно включенных \*структур (затворов, истоков, стоков)

\* -----

\* РАСЧЕТ НЕКОТОРЫХ ВСПОМОГАТЕЛЬНЫХ ПАРАМЕТРОВ ПТШ

.PARAM Dh={SQRT((2\*e\*e0\*Vb)/(q\*N))}

\*толщина обедненного слоя при Vg,Vd=0.

.PARAM Cgg={e\*e0\*w\*L/Dh}

\*емкость затвора без внешнего смещения

.PARAM Vp={(q\*N\*ak\*ak)/(2\*e\*e0)}; напряжение отсечки

.PARAM Ip={(w\*mu\*q\*q\*N\*N\*ak\*ak\*ak)/(6\*e\*e0\*L)}

\*ток отсечки

.PARAM Lds={L+Lsg+Ldg}

\*расстояние между краями стока и истока

```

.PARAM RO_s={1/(an/RO_n+ann/RO_nn)}; общее удельное
*поверхностное сопротивление слоев n и n+, Ом
* -----
* РАСЧЕТ ХАРАКТЕРИСТИК ПТШ НА ОСНОВЕ МОДЕЛЕЙ SPISE
*
* Модель Рэйтеона (LEVEL=2)
*
* Id= | 0, Vg<Vto (режим отсечки),
*      | BЕТТА(1+LAMBDA*Vds) (Vg-Vto)*Kt/[1+B(Vgs-Vto)],
* Vds>Vto
*
* где Kt= | 1-(1-Vds*ALPHA/3)  3,  0<Vds<3/ALPHA
*          | 1,  Vds>=3/ALPHA
*
* Модель Куртиса (LEVEL=1)
*
* Id= | 0, Vg<Vto (режим отсечки),
*      | BЕТТА(1+LAMBDA*Vds) (Vg-Vto)*th(ALPHA*Vds), Vds>Vto
*
* где Vto - напряжение перекрытия канала.
*
.PARAM VTO={-(Vp-Vb)}
.PARAM BЕТТА={(2*e*e0*mu*vs*w)/(ak*(mu*Vp+3*vs*L))}
.PARAM ALPHA={3*Ip*(SQRT(Vp)-SQRT(Vb))/
(BЕТТА*SQRT(Vp*Vp*Vp)*VTO*VTO)}
.PARAM Is={AR*T*T/EXP(Vb/(k*T))}
*ток насыщения барьера (не используется)
.PARAM TAU={L/vs}
*время пролета носителей заряда через канал
* Сопротивления
.PARAM Rg={ro_m*w/(L*hmg)}
*полоски затвора(вдоль длины пальца)
.PARAM Rd0={ro_m*w/(Ld*hmd)}
*полоски стока(вдоль длины пальца)
.PARAM Rd1={SQRT(RO_s*ro_k)/(w*th(Ld*SQRT(RO_s/ro_k)))} *контакта
стока
.PARAM Rd2={Ldn/(w*(ann/RO_nn+an/RO_n))}
*сопротивление части сток-лунка
.PARAM Rd3={RO_n*(Ldg-Ldn)/(an*w)}
*сопротивление части n слоя от лунки до канала
.PARAM Rs0={ro_m*w/(Ls*hms)}
*сопротивление полоски истока(вдоль длины пальца)
.PARAM Rs1={SQRT(RO_s*ro_k)/(w*th(Ls*SQRT(RO_s/ro_k)))}
*сопротивление контакта истока
.PARAM Rs2={Lsn/(w*(ann/RO_nn+an/RO_n))}
*сопротивление части исток-лунка
.PARAM Rs3={RO_n*(Lsg-Lsn)/(an*w)}
*сопротивление части n слоя от лунки до канала
.PARAM R4={RO_n*L/(2*ak*w)}
*сопротивление 1/2 части канала
.PARAM Rd={Rd0+Rd1+Rd2+Rd3+R4}
*полное сопротивление стока
.PARAM Rs={Rs0+Rs1+Rs2+Rs3+R4}
*полное сопротивление истока
* ЕМКОСТИ

```

```

.PARAM Cgd={Cgg/2}
*емкость затвор-сток при нулевом смещении
.PARAM Cgs={Cgg/2}
*емкость затвор-исток при нулевом смещении
*-----
* РАСЧЕТ ЕМКОСТИ ПЛАСТИН, РАСПОЛОЖЕННЫХ В ОДНОЙ *ПЛОСКОСТИ
.PARAM ACds={SQRT((1+Ls/Lds+Ld/Lds)/((1+Ls/Lds)*(1+Ld/Lds)))}
*аргумент
.PARAM Cds={e0*(1+e)*E1K1(ACds)/E1K(ACds)*w}
*емкость исток-сток
*-----
* ОПИСАНИЕ МОДЕЛИ GaAs-ПТШ
.MODEL BM GASFET (LEVEL=2 VTO={VTO} VBI={Vb}
+           ALPHA={ALPHA} B=0 BETA={BETTA}
+           LAMBDA=0
+           RG={Rg} RD={Rd} RS={Rs}
+           CGD={Cgd} CGS={Cgs} CDS={Cds}
+           IS={IS} TAU={TAU}
+           N={n_} )
*

```

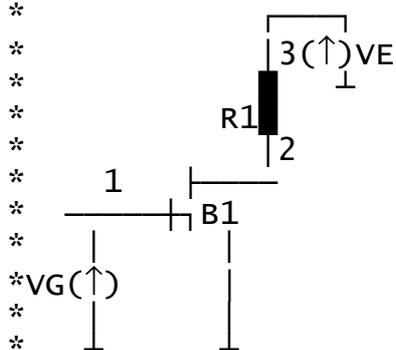
## ПРИЛОЖЕНИЕ Б

## Примеры \*.cir - файлов

```

DC1
* РАСЧЕТ СТАТИЧЕСКОЙ ХАРАКТЕРИСТИКИ КАСКАДА С ОБЩИМ *ИСТОКОМ С
ВАРИАЦИЕЙ НАПРЯЖЕНИЯ НА ЗАТВОРЕ
* -----
* ВКЛЮЧЕНИЕ ТЕКСТА С ВЫЧИСЛЕНИЕМ ПАРАМЕТРОВ ПТШ
.INC D:\PSPICE\DATA\GaAs_PT.inc
*
* ОПИСАНИЕ СХЕМЫ
*
VG 0 1 DC 5V
R1 2 3 100
VE 3 0 DC 10V
B1 2 1 0 VM {Ng} ; модель VM - в инкюде, последнее *число -
степень кратности
.DC VG 0 5 0.1
.PROBE V(2)
.END

```



DC2

\* СЕМЕЙСТВО ВЫХОДНЫХ ХАРАКТЕРИСТИК ПТШ

\* -----

\* ВКЛЮЧЕНИЕ ФАЙЛА РАСЧЕТА И ДАННЫХ GaAs - ПТШ

.INC D:\PSPICE\DATA\GaAs\_dat.inc

\* -----

\* ОПИСАНИЕ СХЕМЫ

VG 0 1 DC 5V

VD 2 0 DC 10V

B1 2 1 0 VM {Ng} ; модель VM- в инкюде. Последнее \*число - коэффициент кратности

.DC VD 0 10 0.1 VG 0 4 0.5

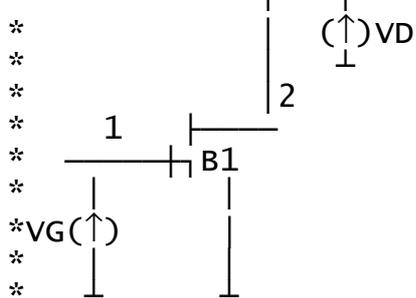
\* 1 цикл 2 цикл (вложенные циклы)

.PROBE Id(B1)

.END

\*

\*



\*

\*

AC1

\* РАСЧЕТ АЧХ УСИЛИТЕЛЬНОГО КАСКАДА С ИСТОЧНИКОМ \*СМЕЩЕНИЯ НА ЗАТВОРЕ

\* -----

\* ВКЛЮЧЕНИЕ ТЕКСТА С ВЫЧИСЛЕНИЕМ ПАРАМЕТРОВ ПТШ

.INC D:\PSPICE\DATA\GaAs\_PT.inc

\* ОПИСАНИЕ СХЕМЫ

VS 0 5 AC 1

VG 0 6 DC 2.5 ; значение выбрано на основе DC-анализа

R1 6 1 10

R2 2 3 100

R3 0 4 1000

C1 1 5 100e-12

C2 2 4 100e-12

VE 3 0 DC 10V

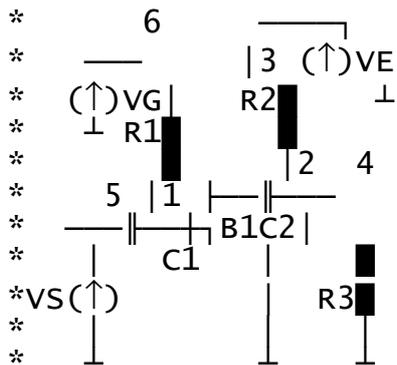
B1 2 1 0 VM {Ng}; модель VM - в инкюде, последнее \*число - степень кратности

.AC DEC 50 1E8 1E11; сетка: количество точек, начальная \*частота, конечная частота

.PROBE V(4)

.END

\* -----





AC3

\* РАСЧЕТ АМПЛИТУДО- И ШУМО-ЧАСТОТНОЙ ХАРАКТЕРИСТИК \*УСИЛИТЕЛЬНОГО КАСКАДА

\* -----

\* ВКЛЮЧЕНИЕ ТЕКСТА С ВЫЧИСЛЕНИЕМ ПАРАМЕТРОВ ТРАНЗИСТОРА

.INC D:\PSPICE\DATA\GaAs\_PT.inc

\* ОПИСАНИЕ СХЕМЫ

VS 0 7 AC 2e-6

RG 7 5 100

R1 0 1 100

R2 2 3 100 ; Выбор номиналов R1 и R4 осуществлен на \*основании анализа при их вариации в файле AC2.cir

R3 0 4 100

R4 0 6 1

C1 1 5 20e-12

C2 2 4 20e-12

C3 0 6 5e-12

VE 3 0 DC 10V

B1 2 1 6 VM {Ng} ; модель VM - в инкюде, последнее \*число - степень кратности

.NOISE V(4) VS

.AC DEC 50 1E8 1E11; сетка, кол-во точек, нач.частота, кон.частота

.PROBE V(4) V(5);

\*следует ввести выражение db(V(4)/V(5)) для анализа \*усиления и выражение db(V(INOISE)\*V(INOISE)/

\*/(1.656E-20\*значение сопротивления RG) для анализа коэффициента шумов (в децибеллах); число

\*1.656E-20=4kT(температура \*комнатная)

.END

\* -----

\*

\*

\*

\*

\*

\*

\*

\*

\*

\*

\*

\*

\*

\*

\*

\*

\*

\*

\*

\*

\*

\*

\*

\*

\*

\*

\*

\*

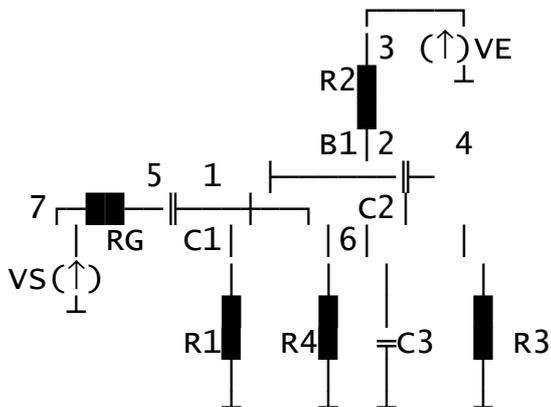
\*

\*

\*

\*

\*



AC4

\* СЕМЕЙСТВО Y-параметров ПТШ

.OPTIONS NOBIAS NOECHO NOMOD; Формат вывода данных - с \*минимумом комментариев

.INC D:\PSPICE\DATA\GaAs\_PT.inc; ВКЛЮЧЕНИЕ ФАЙЛА \*РАСЧЕТА ПАРАМЕТРОВ GaAs ПТШ

.PARAM CASE 1

\* ОПИСАНИЕ СХЕМЫ

.STEP PARAM CASE LIST 0 1

\*Параметр CASE принимает значения 0 и 1

.PARAM VV1={-CASE}

\*Параметр VV1 принимает значения 0 и -1

.PARAM VV2={-(1-CASE)}

\*Параметр VV2 принимает значения -1 и 0

V1 1 0 DC -2.5 AC {VV1}

\*Если напряжение источника V1=0, то V2=1

V2 2 0 DC 10 AC {VV2}

\*Если напряжение источника V1=1, то V2=0

B1 2 1 0 VM {Ng}

\*Модель VM и параметр Ng даны в инкюде GaAs\_PT.inc

.AC DEC 20 1E8 1E11 ; Количество точек в одной декаде,

\*начальное и конечное значения частоты

.PRINT AC Ir(V1) Ii(V1) Ir(V2) Ii(V2)

\*Вывод таблицы в \*.OUT-файл

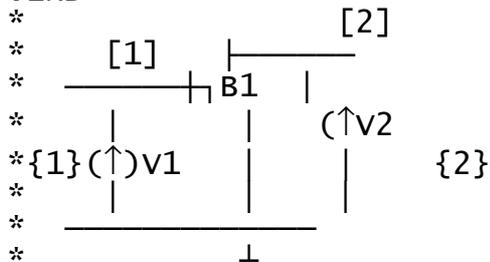
.PROBE I(V1) I(V2)

\*Передача данных для построения графиков

\*Для вывода Y-параметров следует вывести реальные и \*мнимые части указанных токов в виде графиков Ir(V1),

\*Ii(V2) (для U11 и U12) и Ir(V1), Ii(V2) (для U21 и U22) \*(см. ниже)

.END



\* Y-параметры связывают вектора токов и напряжений \*сигнала:

$$\begin{aligned} I1 &= Y11 \cdot U1 + Y12 \cdot U2 \\ I2 &= Y21 \cdot U1 + Y22 \cdot U2 \end{aligned} \quad \begin{pmatrix} I1 \\ I2 \end{pmatrix} = Y \cdot \begin{pmatrix} U1 \\ U2 \end{pmatrix}$$

\* Рассматриваются два случая: CASE = 0 и 1.

\* При CASE = 0 переменный сигнал на входе задан \*равным нулю, на выходе - единице. Из уравнений \*следует, что в этом случае можно определить два Y-параметра:

$$Y12 = -I1/U2 \quad \text{и} \quad Y22 = -I2/U2.$$

\* При CASE = 1 переменный сигнал на входе задан \*равным единице, на выходе - нулю. В этом случае можно \*определить остальные два Y-параметра:

$$Y11 = -I1/U1 \quad \text{и} \quad Y21 = -I2/U1.$$

\* Амплитуда источника велика и не является \*малосигнальной (соизмерима с постоянными уровнями \*смещения), но для АС-анализа приемлемы любые амплитуды \*переменного сигнала, т. к. модель линеаризуется в \*рабочей точке. В данном случае выбраны единичные \*сигналы (точнее, со значением -1), что удобно для \*вывода частотных зависимостей Y-параметров. При этом, \*численно:  $Y_{12} = I_1$ ;  $Y_{22} = I_2$  (CASE = 0) и  $Y_{11} = I_1$ ; \* $Y_{21} = I_2$  (CASE = 1), т.е. можно вывести графики токов, \*приписав им вместо единицы измерения тока единицу \*измерения проводимости.