

Министерство образования и науки Российской Федерации

Федеральное государственное бюджетное образовательное
учреждение высшего профессионального образования

**ТОМСКИЙ ГОСУДАРСТВЕННЫЙ УНИВЕРСИТЕТ СИСТЕМ
УПРАВЛЕНИЯ И РАДИОЭЛЕКТРОНИКИ**

Кафедра промышленной электроники

Н.С. Легостаев, К.В. Четвергов

МИКРОЭЛЕКТРОНИКА

**Методические указания
по изучению дисциплины**

2012

Корректор: Осипова Е.А.

Легостаев Н.С., Четвергов К.В.

Микроэлектроника: методические указания по изучению дисциплины. — Томск: Факультет дистанционного обучения, ТУСУР, 2012. — 86 с.

Представлены рекомендации по самостоятельному изучению теоретического материала, выполнению контрольных и лабораторных работ.

Для студентов, обучающихся по направлению бакалаврской подготовки 210100.62 «Электроника и наноэлектроника» с профилем «Промышленная электроника».

© Легостаев Н.С., Четвергов К.В., 2012

© Факультет дистанционного обучения,
ТУСУР, 2012

ОГЛАВЛЕНИЕ

Введение	4
1 Методические указания к самостоятельной работе	
по изучению теоретического материала	6
1.1 Предмет микроэлектроники	6
1.2 Характеристики и параметры цифровых интегральных микросхем.....	6
1.3 Математический аппарат цифровой микроэлектроники.....	6
1.4 Цифровые микроэлектронные устройства комбинационного типа	6
1.5 Цифровые микроэлектронные устройства последовательностного типа.....	7
1.6 Запоминающие устройства.....	7
1.7 Основные схемотехнические структуры цифровой интегральной микроэлектроники.....	7
1.8 Основные схемотехнические структуры аналоговой интегральной микроэлектроники.....	8
2 Методические указания по подготовке к контрольным работам.....	9
2.1 Общие указания по решению задач	9
2.2 Методические указания к самостоятельной работе по подготовке к компьютерной контрольной работе и экзамену.....	10
2.3 Методические указания к практическим занятиям.....	41
3 Методические указания по выполнению лабораторных работ	54
3.1 Лабораторная работа № 1. Синхронный счетчик с заданной последовательностью смены состояний.....	55
3.2 Лабораторная работа №2. Усилители и преобразователи сигналов на операционных усилителях.....	64
Литература.....	76
Приложение А Варианты заданий для текстовой контрольной работы	77
Приложение Б Варианты лабораторных работ	83

ВВЕДЕНИЕ

Предметом дисциплины «Микроэлектроника» являются исследование, конструирование, производство и применение микроэлектронных изделий.

Цель преподавания дисциплины — ознакомление с основными направлениями развития современной микроэлектроники; приобретение знаний по принципам построения микроэлектронной аппаратуры различного функционального назначения, включая устройства и системы промышленной электроники.

Задачи дисциплины: обеспечить знания по математическому описанию, функциональному назначению и применению интегральных микросхем.

Курс «Микроэлектроника» входит в вариативную часть профессионального цикла дисциплин образовательной программы подготовки бакалавров по направлению 210100.62 «Электроника и наноэлектроника» с профилем «Промышленная электроника».

В результате изучения дисциплины студент должен

знать:

- основные направления в микроэлектронике; классификационные признаки, характеристики и параметры микроэлектронных изделий; конструктивно-технологические особенности различных типов интегральных микросхем;

- основные разновидности аналоговых и цифровых интегральных схем и особенности их использования в устройствах различного функционального назначения;

- основные особенности и принципы проектирования микроэлектронных изделий;

уметь:

- выполнять математическое моделирование функциональных узлов интегральных микросхем с целью оптимизации их параметров;

- проводить экспериментальные исследования микроэлектронных устройств;

владеть:

- принципами проектирования микроэлектронных устройств различного функционального назначения в соответствии с

техническим заданием с использованием средств автоматизированного проектирования;

– методиками проведения эксперимента по исследованию характеристик микроэлектронных устройств.

Дисциплина является предшествующей для следующих дисциплин профессионального цикла: «Аналоговая электроника», «Схемотехника», «Основы преобразовательной техники», «Энергетическая электроника», «Электронные промышленные устройства», «Наноэлектроника», «Основы проектирования электронной компонентной базы», «Цифровая и микропроцессорная техника».

Изучению дисциплины предшествуют дисциплины математического, естественнонаучного и профессионального циклов: «Математика», «Физика», «Материалы электронной техники».

1 МЕТОДИЧЕСКИЕ УКАЗАНИЯ К САМОСТОЯТЕЛЬНОЙ РАБОТЕ ПО ИЗУЧЕНИЮ ТЕОРЕТИЧЕСКОГО МАТЕРИАЛА

1.1 Предмет микроэлектроники

Необходимо знать основные термины и определения микроэлектроники, принцип согласования цепей и принцип схемотехнической избыточности, этапы проектирования интегральных микросхем, классификацию интегральных микросхем.

1.2 Характеристики и параметры цифровых интегральных микросхем

Следует знать физический смысл коэффициента объединения по входу логического элемента и коэффициента разветвления по выходу логического элемента, назначение передаточной, входной и выходной характеристик и способы определения этих характеристик, основные параметры цифровых микросхем при работе в динамическом режиме, а также энергетические характеристики и параметры.

1.3 Математический аппарат цифровой микроэлектроники

Необходимо знать функции алгебры логики, основные законы алгебры логики, формы представления функций алгебры логики. Особое внимание следует обратить на минимизацию функций алгебры логики, а правила минимизации булевых функций знать наизусть.

1.4 Цифровые микроэлектронные устройства комбинационного типа

Изучение необходимо начать с логических элементов И, ИЛИ, НЕ, которые составляют булевый базис, а также с элемен-

тов И-НЕ, ИЛИ-НЕ, каждый из которых обладает функциональной полнотой. Методику синтеза комбинационных устройств необходимо усвоить твердо и только после этого переходить к изучению мультиплексоров, шифраторов, дешифраторов, сумматоров и цифровых компараторов. Обратите внимание на матричную реализацию булевых функций.

1.5 Цифровые микроэлектронные устройства последовательностного типа

Изучение цифровых микроэлектронных устройств последовательностного типа необходимо начать с триггеров, поскольку они находят широкое применение и являются функциональными узлами других последовательностных цифровых устройств (ПЦУ) — регистров, счетчиков и делителей частоты. При изучении ПЦУ особое внимание обратите на классификацию, функциональные схемы и их условное графическое обозначение.

1.6 Запоминающие устройства

Следует знать основные характеристики, обозначение функций микросхем памяти. Необходимо твердо усвоить принципы построения ЗУ с произвольным доступом и особенности построения постоянных ЗУ.

1.7 Основные схемотехнические структуры цифровой интегральной микроэлектроники

Необходимо знать электрические схемы, принцип действия и основные статические параметры базовых логических элементов транзисторно-транзисторной логики (ТТЛ), логических элементов ТТЛ с диодами и транзисторами Шоттки и логических элементов на комплементарных МДП-транзисторах, поскольку среди современных потенциальных цифровых интегральных микросхем доминируют именно эти три схемно-технологических направления построения интегральных микросхем.

1.8 Основные схемотехнические структуры аналоговой интегральной микроэлектроники

Необходимо знать схему интегрального источника тока, управляемого током и модификации этой схемы, а также схемы источников постоянного напряжения, схемы дифференциальных усилителей на биполярных и полевых транзисторах. Необходимо изучить принцип действия этих схем и уметь определять электрические величины и параметры. Следует твердо уяснить условия реализации отрицательной обратной связи для операционных усилителей (ОУ), знать характеристики и параметры (ОУ), предназначенные для использования в качестве исходных данных при проектировании.

2 МЕТОДИЧЕСКИЕ УКАЗАНИЯ ПО ПОДГОТОВКЕ К КОНТРОЛЬНЫМ РАБОТАМ

Рабочая программа по дисциплине предполагает выполнение одной компьютерной и одной текстовой контрольных работ.

Компьютерная контрольная работа включает 10 задач по всем разделам курса.

Текстовая контрольная работа посвящена проектированию цифровых устройств комбинационного типа либо последовательного типа.

В ходе выполнения контрольной работы необходимо выполнить одно задание в соответствии с выбранным вариантом.

Номер варианта выбирается по общим правилам с использованием следующей формулы:

$$V = (N * k) \operatorname{div} 100,$$

где V — искомый номер варианта (при $V = 0$ выбирается максимальный вариант),

N — общее количество вариантов по контрольной работе,

k — значение двух последних цифр пароля (число в диапазоне 0...99),

div — целочисленное деление (дробная часть отбрасывается).

Перечень вариантов для выполнения контрольной работы представлен в Приложении А.

Отчет по работе должен содержать структурный синтез устройства с применением математического аппарата булевой алгебры, выбор элементной базы и схему электрическую принципиальную. Примеры оформления отчетов по типовым вариантам контрольной работы приведены в разделе 2.3 «Методические указания к практическим занятиям».

2.1 Общие указания по решению задач

На первом этапе необходимо установить, какие закономерности лежат в основе решаемой задачи. С помощью соотношений, формул, таблиц, выражающих эти закономерности, следует найти решение задачи. Следует стремиться к получению решения в аналитическом виде: сначала необходимо записать исходные формулы, сделать соответствующие преобразования, получить

конечные формулы, а затем подставлять в эти формулы числовые значения. Конечные формулы должны выражать искомые величины через величины, заданные в условии задачи. Если решение задачи в общем виде связано с громоздкими преобразованиями, то его целесообразно проводить, применяя числовые вычисления на промежуточных этапах. С целью исключения ошибок рекомендуется все промежуточные вычисления проводить в системе СИ.

При получении числового ответа следует обращать внимание на точность окончательного результата, которая должна соответствовать требованиям задания.

Некоторые задачи можно решить несколькими методами. Очень полезно проверить различные методы решения. Помимо того, что это дает дополнительную тренировку, сопоставив решения, можно сделать вывод о том, какие методы решения являются наиболее рациональными. Всегда следует считать лучшим тот метод решения, который проще, то есть требует меньшего числа действий.

При возникновении затруднений в ходе решения задач следует ознакомиться с примерами выполнения типовых заданий по соответствующему разделу дисциплины.

2.2 Методические указания к самостоятельной работе по подготовке к компьютерной контрольной работе и экзамену

Задание 1. Представить десятичные числа 85 и (-46) в прямом, обратном и дополнительном кодах при 8-разрядной сетке.

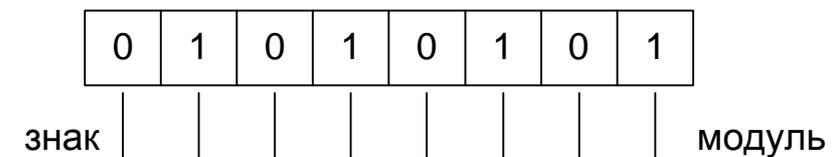
Решение. В 8-разрядной сетке семь младших разрядов служат для представления модуля числа в виде семиразрядного двоичного кода, а старший разряд является знаковым. Значение знакового разряда принимается равным «0» для положительных и «1» для отрицательных чисел.

Прямой, обратный и дополнительный коды положительных чисел совпадают.

Переводим десятичное число 85 в двоичную систему счисления: $85_{10}=1010101_2$.

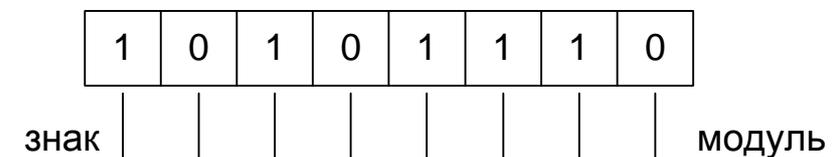
Так как число положительное, знаковый разряд принимает значение 0.

В результате, прямой, обратный и дополнительный коды десятичного числа 85 имеют вид:

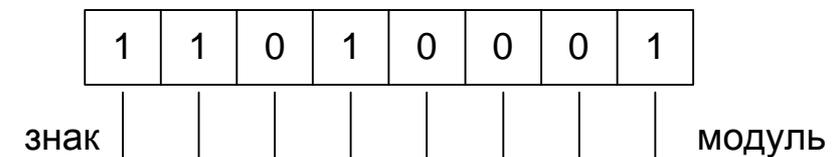


Представляем модуль десятичного числа (-46) в виде семи-разрядного двоичного кода: $|-46_{10}| = 0101110_2$.

Так как число отрицательное, знаковый разряд принимает значение 1. В результате прямой код десятичного числа (-46) имеет вид:



Обратный код отрицательного числа формируется путем инвертирования всех разрядов прямого кода, кроме знакового разряда:



Для получения дополнительного кода отрицательного числа необходимо к его обратному коду прибавить единицу по правилам двоичной арифметики:

$$\begin{array}{r}
 1\ 1\ 0\ 1\ 0\ 0\ 0\ 1 \\
 + \\
 \hline
 1\ 1\ 0\ 1\ 0\ 0\ 1\ 0
 \end{array}$$

Задание 2. Перевести числа $4BH$ и $9DH$ из прямого кода в дополнительный код.

Решение. Представим число $4BH$ в двоичном коде: $4BH = 01001011B$.

Так как значение знакового разряда равно 0, число является положительным, а для положительных чисел дополнительный код и прямой код совпадают.

Представим число $9DH$ в двоичном коде: $9DH = 10011101B$.

Поскольку значение знакового разряда равно 1, число является отрицательным. Для перевода отрицательного числа из прямого кода в дополнительный код инвертируем все разряды числа, кроме знакового разряда, и прибавляем единицу:

$$\begin{array}{r} 1\ 0\ 0\ 1\ 1\ 1\ 0\ 1 \longrightarrow 1\ 1\ 1\ 0\ 0\ 0\ 1\ 0 \\ + 1 \\ \hline 1\ 1\ 1\ 0\ 0\ 0\ 1\ 1 \end{array} .$$

Задание 3. Перевести числа 27Н и АСН из дополнительного кода в прямой.

Решение. Представим число 27Н в двоичном коде: 27Н = = 00100111В.

Так как значение знакового разряда равно 0, число является положительным, а для положительных чисел дополнительный код и прямой код совпадают.

Представим число АСН в двоичном коде: АСН = = 10101100В.

Поскольку значение знакового разряда равно 1, число является отрицательным. **Перевод отрицательных чисел из дополнительного кода в прямой выполняется по тем же правилам, что и из прямого кода в дополнительный, то есть инвертируются все разряды числа, кроме знакового, и прибавляется единица:**

$$\begin{array}{r} 1\ 0\ 1\ 0\ 1\ 1\ 0\ 0 \longrightarrow 1\ 1\ 0\ 1\ 0\ 0\ 1\ 1 \\ + 1 \\ \hline 1\ 1\ 0\ 1\ 0\ 1\ 0\ 0 \end{array} .$$

Задание 4. Представить десятичное число 48 в двоично-десятичном коде.

Решение. В двоично-десятичном коде каждая цифра десятичного числа представляется соответствующей двоичной тетрадой:

$$\begin{array}{cc} \begin{array}{c} 4 \\ \hline \downarrow \\ 0100 \end{array} & \begin{array}{c} 8 \\ \hline \downarrow \\ 1000 \end{array} \end{array} .$$

Задание 5. Указать соотношения, в которых допущена ошибка:

1. $A + BC = (A + B)(A + C)$ 2. $A \oplus B = AB + \bar{A}\bar{B}$ 3. $\bar{A}\bar{B} + \bar{A}C = \bar{A}\bar{B}(A + C)$

4. $A \oplus B = \overline{AB + \bar{A}\bar{B}}$ 5. $A + AB = A$ 6. $A + AB = B$

7. $A(A + B) = A$ 8. $AB + \bar{A}\bar{B} = A$

Решение.

1. Соотношение $A + BC = (A + B)(A + C)$ выражает закон дистрибутивности дизъюнкции относительно конъюнкции, поэтому является верным. Доказательство правильности этого соотношения можно выполнить путем преобразования правой части тождества:

$$\begin{aligned}(A + B)(A + C) &= AA + BA + AC + BC = \\ &= A + AB + AC + BC = A(1 + B + C) + BC = A + BC.\end{aligned}$$

2. Выражение логической функции «исключающее ИЛИ» для двух переменных в совершенной дизъюнктивной нормальной форме имеет вид: $A \oplus B = A\bar{B} + \bar{A}B$, следовательно, соотношение $A \oplus B = AB + \bar{A}\bar{B}$ ошибочно.

3. Для проверки правильности тождества $\bar{A}\bar{B} + \bar{A}C = \bar{A}\bar{B}(A + C)$ преобразуем его правую часть:

$$\begin{aligned}\bar{A}\bar{B}(A + C) &= (\bar{A} + \bar{B})(A + C) = \bar{A}A + \bar{B}A + \bar{A}C + \bar{B}C = \\ &= \bar{A}\bar{B} + \bar{A}C + \bar{B}C = \bar{A}\bar{B} + \bar{A}C + (A + \bar{A})\bar{B}C = \\ &= \bar{A}\bar{B} + \bar{A}C + A\bar{B}C + \bar{A}\bar{B}C = \bar{A}\bar{B}(1 + C) + \bar{A}C(1 + \bar{B}) = \bar{A}\bar{B} + \bar{A}C.\end{aligned}$$

4. Выражение для логической функции «исключающее ИЛИ с инверсией» в совершенной дизъюнктивной нормальной форме имеет вид: $\overline{A \oplus B} = \overline{A\bar{B} + \bar{A}B}$. Следовательно, правую часть соотношения $A \oplus B = \overline{AB + \bar{A}\bar{B}}$ можно представить в виде: $\overline{AB + \bar{A}\bar{B}} = \overline{\overline{\overline{AB + \bar{A}\bar{B}}}} = \overline{\overline{A \oplus B}} = A \oplus B$, что доказывает его правильность.

5. Соотношение $A + AB = A$ соответствует дизъюнктивной форме теоремы поглощения, то есть является верным. Доказательство тождества можно выполнить на основе преобразования его левой части: $A + AB = A(1 + B) = A$.

6. На основании проверки предыдущего соотношения можно сделать вывод о том, что соотношение $A + AB = B$ является ошибочным.

7. Соотношение $A(A+B)=A$ соответствует конъюнктивной форме теоремы поглощения, то есть является верным, что можно показать путем преобразования его левой части: $A(A+B)=AA+AB=A+AB=A(1+B)=A$.

8. Соотношение $AB+A\bar{B}=A$ соответствует дизъюнктивной форме теоремы склеивания, поэтому является правильным. Это можно показать путем преобразования левой части тождества: $AB+A\bar{B}=A(B+\bar{B})=A$.

Задание 6. Указать логические элементы, реализующие булеву функцию, заданную таблицей истинности:

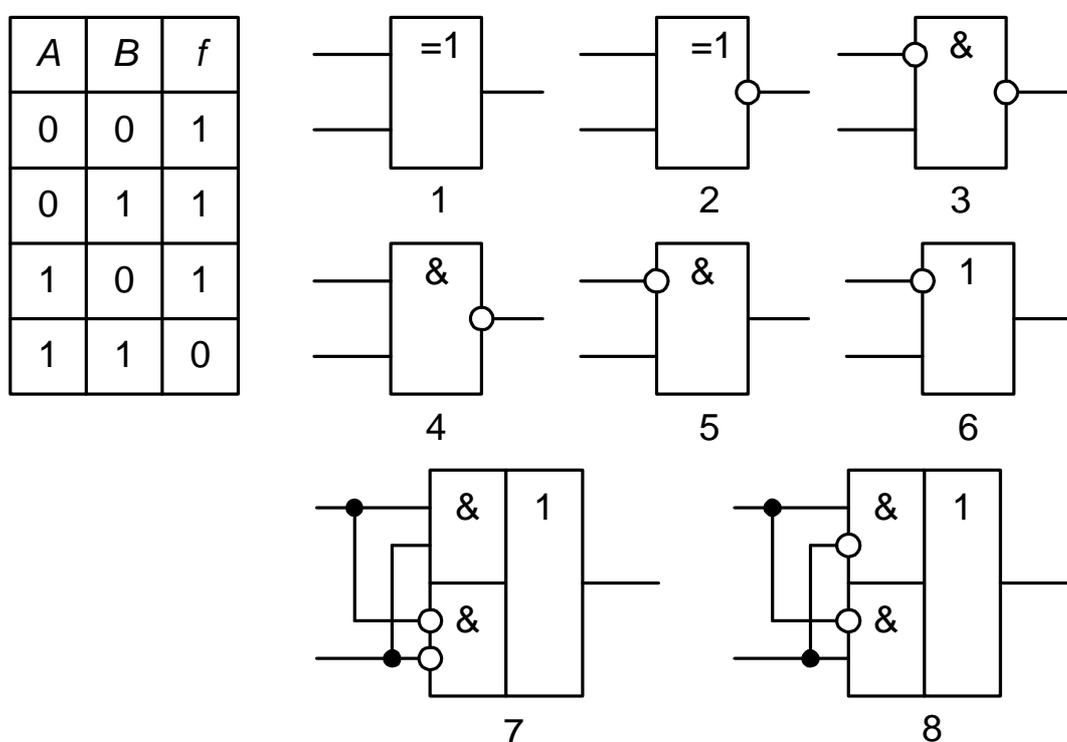


Рис. 2.1 — Логические элементы

Решение. Проверку соответствия между логическими элементами и таблицей истинности можно осуществить на основе сравнения выражений соответствующих булевых функций в совершенной дизъюнктивной нормальной форме и в совершенной конъюнктивной нормальной форме.

Выражение булевой функции, заданной таблицей истинности, в совершенной дизъюнктивной нормальной форме имеет вид: $f = \bar{A}\bar{B} + \bar{A}B + A\bar{B}$.

Выражение булевой функции, заданной таблицей истинности, в совершенной конъюнктивной нормальной форме имеет вид: $f = \overline{A} + \overline{B}$.

Логический элемент № 1 реализует булеву функцию «исключающее ИЛИ», выражение которой в совершенной дизъюнктивной нормальной форме имеет вид: $f = A \oplus B = A\overline{B} + \overline{A}B$. Сравнивая выражения, делаем вывод, что логический элемент № 1 не соответствует заданной таблице истинности.

Логический элемент № 2 реализует булеву функцию «исключающее ИЛИ с инверсией», выражение которой в совершенной дизъюнктивной нормальной форме имеет вид: $f = \overline{A \oplus B} = A\overline{B} + \overline{A}B$. Сравнивая выражения, делаем вывод, что логический элемент № 2 не соответствует заданной таблице истинности.

В зависимости от порядка подачи входных сигналов логического элемента № 3 реализуются функции $f = \overline{\overline{A}B} = A + \overline{B}$ либо $f = \overline{A\overline{B}} = \overline{A} + B$ (логический элемент № 3 не соответствует заданной таблице истинности ни при каком порядке подачи входных сигналов).

Логический элемент № 4 реализует булеву функцию «штрих Шеффера» (И-НЕ), выражение которой имеет вид: $f = \overline{AB} = \overline{A} + \overline{B}$.

В зависимости от порядка подачи сигналов на входы логического элемента № 5 реализуются булевы функции $f = \overline{A}B$ либо $f = A\overline{B}$ (логический элемент № 5 не соответствует заданной таблице истинности ни при каком порядке подачи входных сигналов).

В зависимости от порядка подачи сигналов на входы логического элемента № 6 реализуются булевы функции $f = \overline{A} + B$ либо $f = A + \overline{B}$ (логический элемент № 6 не соответствует заданной таблице истинности ни при каком порядке подачи входных сигналов).

Логический элемент № 7 является элементом многоступенчатой логики. Независимо от порядка подачи входных сигналов элемент реализует булеву функцию вида: $f = AB + \overline{A}\overline{B}$ (логический элемент № 7 не соответствует заданной таблице истинности).

Логический элемент № 8 является элементом многоступенчатой логики. Независимо от порядка подачи входных сигналов элемент реализует булеву функцию вида: $f = A\bar{B} + \bar{A}B$ (логический элемент № 8 не соответствует заданной таблице истинности).

Задание 7. Указать минтермы, соответствующие единичным наборам булевой функции, заданной картой Карно (рис. 2.2):

				A	
1	0	1	1	B	
0	1	1	0		
				C	

Рис. 2.2 — Карта Карно

Решение. Каждая клетка карты Карно соответствует минтерму, в котором прямыми являются переменные, содержащие данную клетку в областях своих прямых значений, а инверсными — переменные, содержащие клетку в областях своих инверсных значений.

Соответствие клеток заданной карты Карно минтермам булевой функции имеет вид (рис. 2.3):

				A	
$\bar{A}\bar{B}\bar{C}$	$\bar{A}B\bar{C}$	$AB\bar{C}$	$A\bar{B}\bar{C}$	B	
$\bar{A}\bar{B}C$	$\bar{A}BC$	$AB\bar{C}$	$A\bar{B}C$		
				C	

Рис. 2.3 — Минтермы карты Карно

Из сопоставления исходной карты Карно с картой минтермов трех переменных видно, что единичным наборам булевой функции соответствуют минтермы $\bar{A}\bar{B}\bar{C}$, $\bar{A}B\bar{C}$, $AB\bar{C}$, $A\bar{B}\bar{C}$, $\bar{A}\bar{B}C$, $\bar{A}BC$.

Задание 8. Минимизировать булеву функцию по карте Карно (рис. 2.4):

		A			
		1	0	0	X
		0	0	X	0
D		0	X	1	0
		1	1	X	1
		C			

Рис. 2.4 — Карта Карно

Решение. Для минимизации булевой функции выделим блоки, заполненные единицами, доопределяя значения функции на неопределенных наборах до единиц или нулей для получения наиболее крупных блоков (рис. 2.5):

		A			
$\overline{B\overline{C}}$		1	0	0	X
		0	0	X	0
D		0	X	1	0
		1	1	X	1
		C			

Рис. 2.5 — Минимизация прямого значения булевой функции по карте Карно

Минимизированное выражение булевой функции:
 $f = \overline{B\overline{C}} + \overline{B}D + CD.$

Количество выделяемых блоков можно уменьшить, рассматривая блоки, заполненные нулями (рис. 2.6). В этом случае получается инверсное значение булевой функции:

		A			
		1	0	0	X
$C\bar{D}$		0	0	X	0
		0	X	1	0
		1	1	X	1
	D				$B\bar{C}$
		C			

Рис. 2.6 — Минимизация инверсного значения булевой функции по карте Карно

Минимизированное выражение булевой функции: $f = \overline{B\bar{C} + C\bar{D}}$.

По карте Карно с блоками, заполненными нулями, выражение функции может быть записано и в минимизированной конъюнктивной нормальной форме: $f = (\bar{B} + C)(\bar{C} + D)$.

Следовательно, $f = \bar{B}\bar{C} + \bar{B}D + CD = \overline{B\bar{C} + C\bar{D}} = (\bar{B} + C)(\bar{C} + D)$.

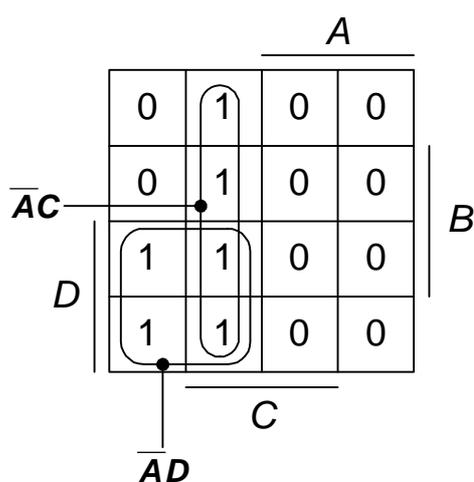
Задание 9. Указать выражения, соответствующие булевой функции, заданной картой Карно:

		A			
		0	1	0	X
		0	X	X	0
		1	1	0	0
D		1	X	0	0
		C			

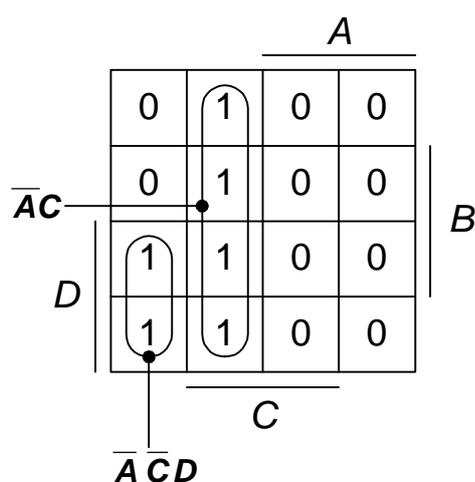
1. $\bar{A}C + \bar{A}D$
2. $\bar{A}C + \bar{A}\bar{C}D$
3. $\bar{A}D + \bar{A}\bar{B}C\bar{D}$
4. $A + \bar{C}\bar{D}$
5. $\bar{A}\bar{B} + \bar{A}D$
6. $\bar{A}C + \bar{C}D$
7. $\bar{A}D + \bar{A}\bar{B}C + BCD$
8. $\bar{A} + D$

Решение. Для установления соответствия заданной карты Карно и приведенных выражений необходимо каждое выражение нанести на карту Карно и сравнить полученную карту с заданной картой. Идентичность сравниваемых карт Карно свидетельствует о требуемом соответствии. При сравнении неопределенные наборы исходной карты Карно доопределяются произвольно.

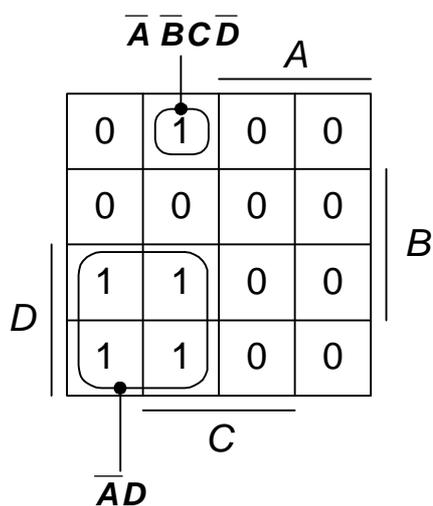
Карты Карно, соответствующие приведенным выражениям булевых функций, имеют вид:



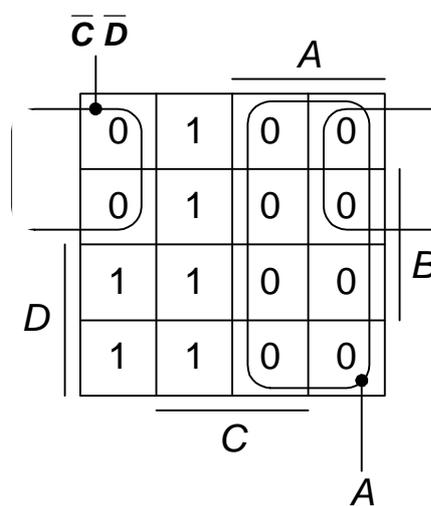
$$f = \overline{AC} + \overline{AD}$$



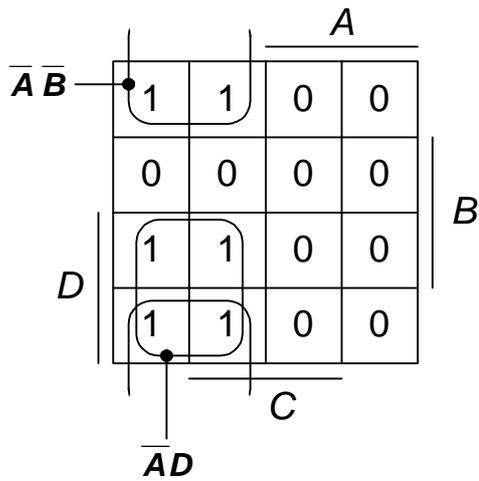
$$f = \overline{AC} + \overline{ACD}$$



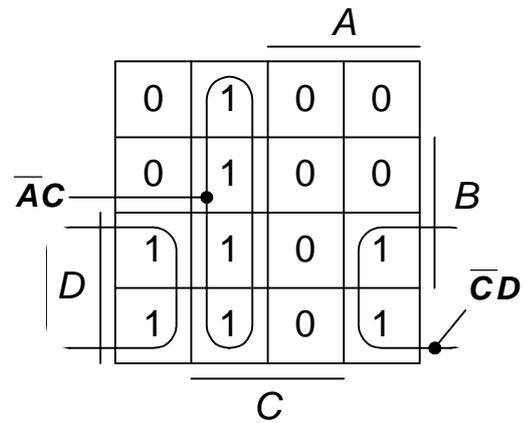
$$f = \overline{AD} + \overline{ABCD}$$



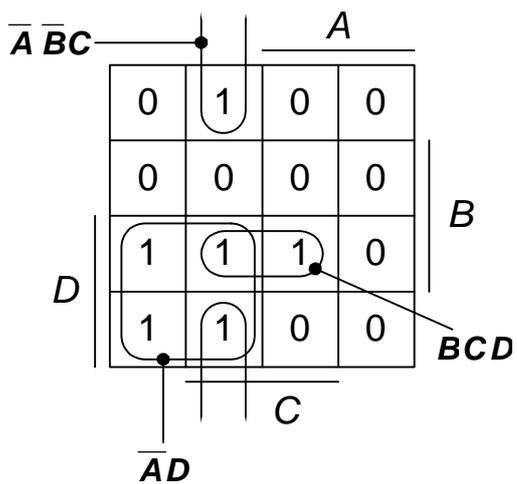
$$f = A + \overline{CD}$$



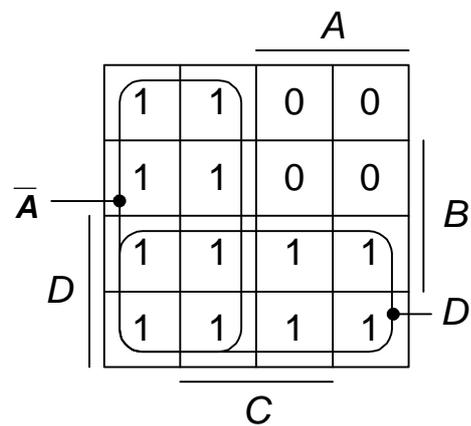
$$f = \overline{A}B + \overline{A}D$$



$$f = \overline{A}C + \overline{C}D$$



$$f = \overline{A}D + \overline{A}\overline{B}C + BCD$$



$$f = \overline{A} + D$$

Сравнение показывает, что исходной карте Карно соответствуют выражения $\overline{A}C + \overline{A}D$, $\overline{A}C + \overline{A}\overline{C}D$, $\overline{A}D + \overline{A}\overline{B}C\overline{D}$, $A + \overline{C}\overline{D}$.

Задание 10. Указать верные выражения для булевой функции f , соответствующей временной диаграмме:

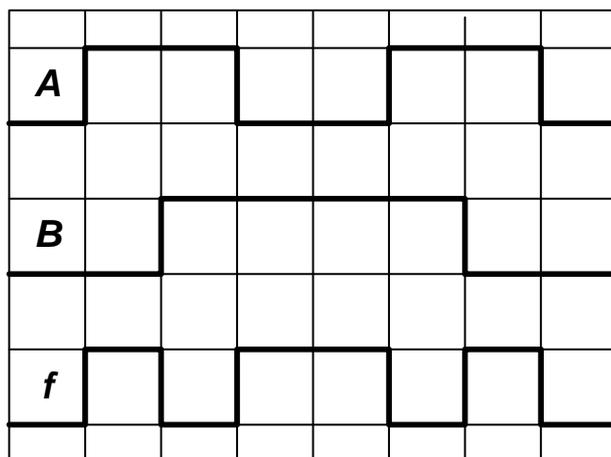


Рис. 2.7 — Временные диаграммы
булевой функции

1. $f = AB$ 2. $f = A+B$ 3. $f = A\bar{B}$ 4. $f = \bar{A}B$ 5. $f = A \oplus B$

Решение. По временной диаграмме составим таблицу истинности, полагая, что логика положительная:



Рис. 2.8 — Временные диаграммы и таблица истинности булевой функции

По таблице истинности формируем выражения булевой функции в совершенной дизъюнктивной форме и совершенной конъюнктивной нормальной форме:

$$f_{\text{СДНФ}} = \bar{A}B + A\bar{B}, \quad f_{\text{СКНФ}} = (A+B)(\bar{A}+\bar{B}).$$

На основе сравнения выражения $f_{\text{СДНФ}}$ с выражениями заданных булевых функций $f = AB$, $f = A\bar{B}$, $f = \bar{A}B$, $f = A \oplus B = \bar{A}B + A\bar{B}$, а выражения $f_{\text{СКНФ}}$ с выражением заданной булевой функции $f = A+B$, делаем вывод, что временной диаграмме соответствует функция $f = A \oplus B$.

Задание 11. Указать булеву функцию, реализуемую комбинационной схемой:

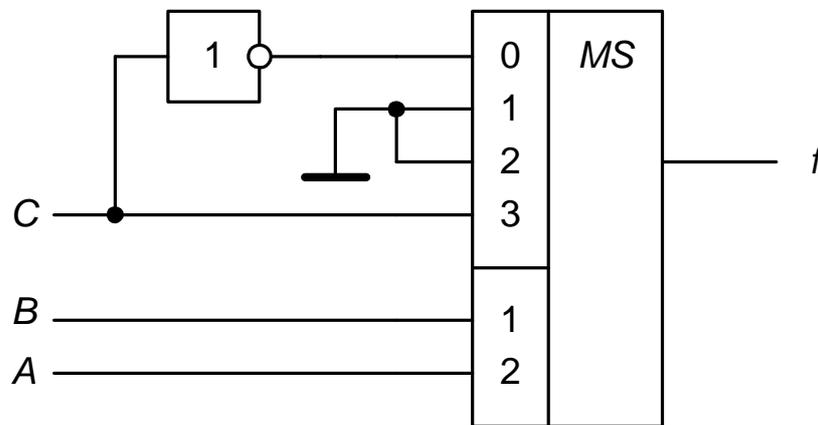


Рис. 2.9 — Комбинационная схема

Решение. Выражение булевой функции, реализуемой мультиплексором с четырьмя информационными входами и прямым входом разрешения, имеет вид:

$$f = E(x_0 \bar{A} \bar{B} + x_1 \bar{A} B + x_2 A \bar{B} + x_3 AB).$$

Для заданной схемы $x_0 = \bar{C}$, $x_1 = x_2 = 0$, $x_3 = C$. Отсутствие на условном графическом изображении мультиплексора входа разрешения предполагает, что на вход разрешения подан сигнал, разрешающий работу мультиплексора ($E = 1$).

С учетом информационных значений входных сигналов схемы выражение булевой функции принимает вид:

$$f = 1(\bar{C} \bar{A} \bar{B} + 0 \cdot \bar{A} B + 0 \cdot A \bar{B} + CAB) = \bar{A} \bar{B} \bar{C} + ABC.$$

Задание 12. Указать восьмиразрядное слово, которое необходимо подать на информационные входы мультиплексора для реализации булевой функции $f = A B \bar{C} + \bar{A} \bar{C}$:

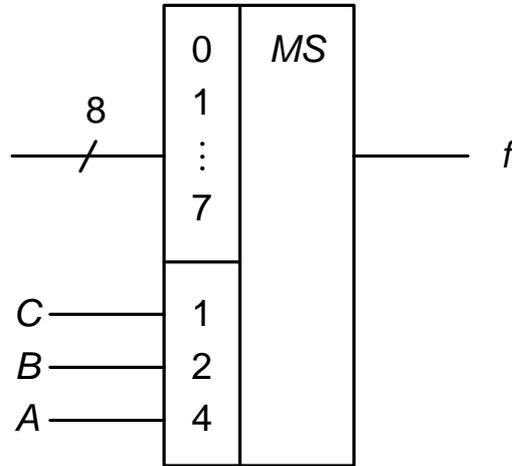


Рис. 2.10 — Восьмиканальный мультиплексор

Решение. Выражение булевой функции, реализуемой мультиплексором с восемью информационными входами и прямым входом разрешения, имеет вид:

$$f = E(x_0 \bar{A} \bar{B} \bar{C} + x_1 \bar{A} \bar{B} C + x_2 \bar{A} B \bar{C} + x_3 \bar{A} B C + x_4 A \bar{B} \bar{C} + x_5 A \bar{B} C + x_6 A B \bar{C} + x_7 A B C).$$

Заданную булеву функцию представим в совершенной дизъюнктивной нормальной форме:

$$f = A B \bar{C} + \bar{A} \bar{C} = A B \bar{C} + \bar{A} \bar{C} (B + \bar{B}) = \bar{A} \bar{B} \bar{C} + \bar{A} B \bar{C} + A B \bar{C}.$$

Сравнивая выражения, делаем вывод, что сигналы на информационных входах должны иметь значения:

$$x_0 = 1, x_1 = 0, x_2 = 1, x_3 = 0, x_4 = 0, x_5 = 0, x_6 = 1, x_7 = 0.$$

Восьмиразрядное слово, которое необходимо подать на информационные входы мультиплексора: 01000101.

Задание 13. Определить двоичный код на выходах комбинационной схемы:

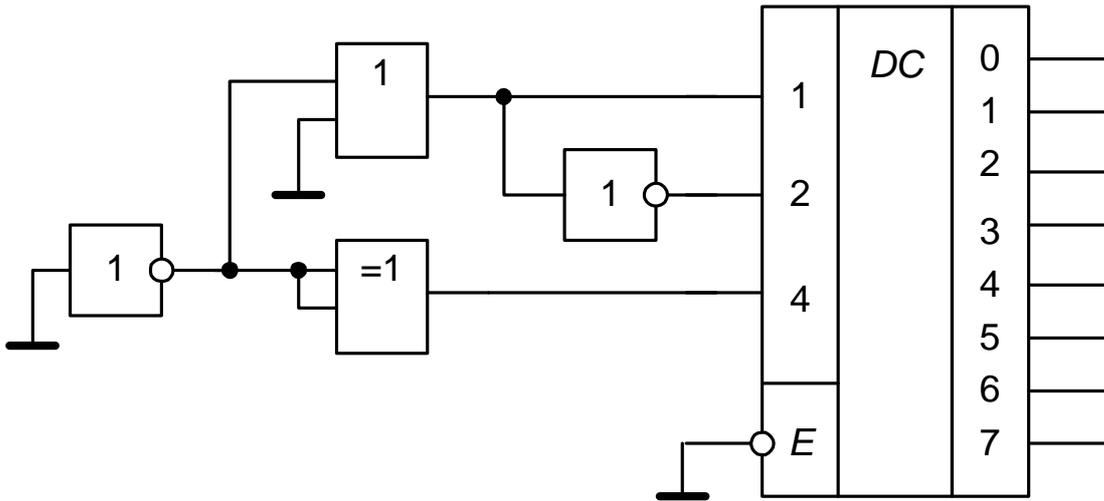


Рис. 2.11 — Комбинационная схема

Решение. Заземление входа микросхемы при использовании положительной логики и положительного напряжения питания обеспечивает подачу на этот вход сигнала логического нуля:

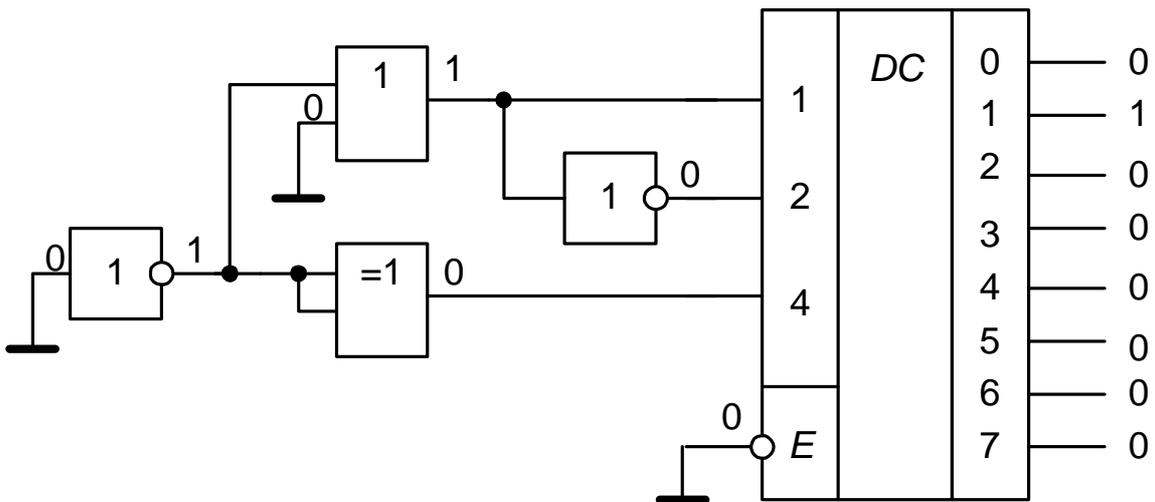


Рис. 2.12 — Комбинационная схема

Так как вход разрешения является инверсным, подача на него логического нуля разрешает работу дешифратора. Логические элементы схемы формируют на адресных входах дешифратора двоичный код 001. Данный код определяет номер выхода, на котором формируется сигнал логической единицы, при этом на остальных выходах формируются сигналы логического нуля. Таким образом, выходной код схемы — 00000010.

Задание 14. Представить в десятичной системе счисления число C , формируемое на выходе схемы:

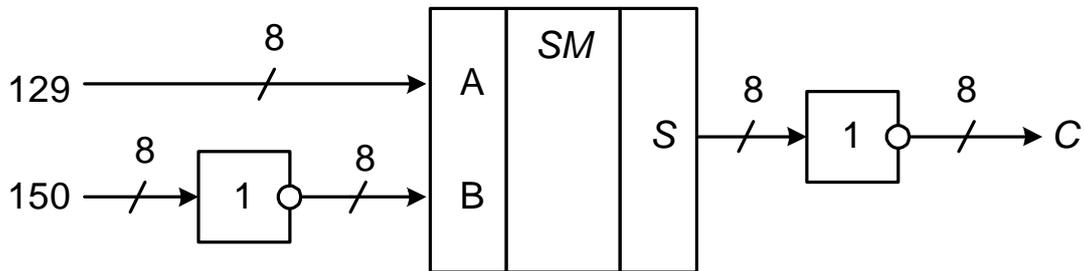


Рис. 2.13 — Комбинационная схема на сумматоре и логических элементах

Решение. Микросхема сумматора формирует на выходе арифметическую сумму S восьмиразрядных двоичных чисел A и B . Переведем числа 150 и 129 из десятичной системы счисления в двоичную: $150 = 10010110B$, $129 = 10000001B$.

Так как двоичный код числа 150 подается на группу входов B через инверторы, необходимо выполнить поразрядное инвертирование двоичного кода этого числа: $\overline{10010110} = 01101001$.

Определим арифметическую сумму двоичных кодов 10000001 и 01101001:

$$\begin{array}{r} 10000001 \\ + 01101001 \\ \hline 11101010 \end{array}$$

Из схемы следует, что число C формируется путем поразрядного инвертирования полученной на выходе сумматора арифметической суммы S :

$$C = \overline{S} = \overline{11101010} = 00010101.$$

Переведем полученное число C из двоичной системы счисления в десятичную:

$$\begin{aligned} C &= \sum_{i=0}^7 c_i \cdot 2^i = 0 \cdot 2^7 + 0 \cdot 2^6 + 0 \cdot 2^5 + 1 \cdot 2^4 + 0 \cdot 2^3 + 1 \cdot 2^2 + 0 \cdot 2^1 + 1 \cdot 2^0 = \\ &= 16 + 4 + 1 = 21. \end{aligned}$$

Задание 15. Определить функцию сравнения цифрового компаратора, выполненного на двоичном сумматоре:

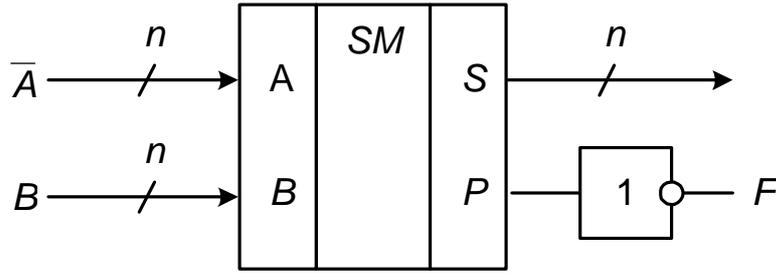


Рис. 2.14 — Цифровой компаратор на сумматоре

Решение. Функция сравнения цифрового компаратора представляет собой совокупность отношений (больше, меньше, равно) между входными кодами, обеспечивающих логическую единицу на выходе F .

Инверсный двоичный код n -разрядного числа A связан с его прямым кодом соотношением: $\bar{A} = 2^n - 1 - A$.

На выходе сумматора формируется арифметическая сумма, определяемая формулой: $\bar{A} + B = 2^n - 1 - (A - B)$.

Определим значение сигнала на выходе F для трех возможных отношений между числами A и B .

1. При отношении « A равно B » ($A = B$) выполняется равенство $\bar{A} + B = 2^n - 1$. Так как вес выхода переноса сумматора равен 2^n , то $S = 2^n - 1$, $P = 0$, $F = \bar{P} = 1$.

2. При отношении « A больше B » ($A > B$) справедливо $\bar{A} + B = 2^n - 1 - |A - B| < 2^n$. С учетом веса выхода переноса сумматора $S = 2^n - 1 - |A - B|$, $P = 0$, $F = \bar{P} = 1$.

3. Если « A меньше B » ($A < B$), то $\bar{A} + B = 2^n - 1 + |A - B| \geq 2^n$. С учетом веса выхода переноса сумматора $S = |A - B| - 1$, $P = 1$, $F = \bar{P} = 0$.

Так как логическая единица на выходе F формируется для отношений « A равно B » и « A больше B », то функцией сравнения цифрового компаратора является « A больше либо равно B » ($A \geq B$).

В правильности полученного ответа можно убедиться на конкретных числовых примерах, задавшись определенной разрядностью сравниваемых чисел.

Задание 16. Определить число, которое высветится на одно-разрядном цифро-буквенном индикаторе при замыкании ключа:

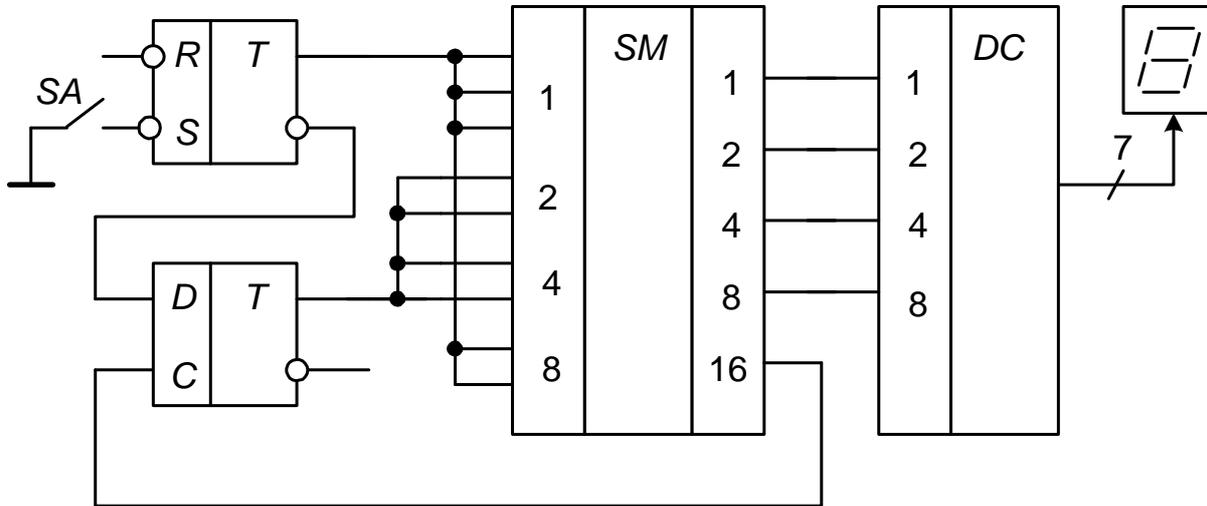


Рис. 2.15 — Микроэлектронная схема

Решение. Предположим, что в заданной схеме использованы интегральные микросхемы транзисторно-транзисторной логики, а логика по полярности положительная. Это значит, что напряжение питания положительное, заземленный вход соответствует подаче логического нуля, а незадействованный вход — логической единице.

При замыкании ключа на входах установки RS -триггера формируются сигналы $S=0$, $R=1$. Так как входы установки инверсные, это приводит к установке RS -триггера в единичное состояние ($Q_{RS}=1$, $\overline{Q}_{RS}=0$). С инверсного выхода RS -триггера на информационный вход D -триггера поступает сигнал логического нуля. Для определения сигнала, поступающего на вход синхронизации D -триггера, необходимо определить сигнал на выходе переноса сумматора (выход с весом 16). Поскольку на оба входа сумматора с весом 8 с прямого выхода RS -триггера поступает сигнал логической единицы, то независимо от уровней сигналов на других входах сумматора происходит перенос логической единицы из старшего разряда (выход с весом 8) в разряд переноса. Следовательно, на вход синхронизации D -триггера однознач-

но подается уровень логической единицы, что приводит к появлению на прямом выходе D -триггера сигнала с информационного входа (в рассматриваемом случае $Q_D = 0$).

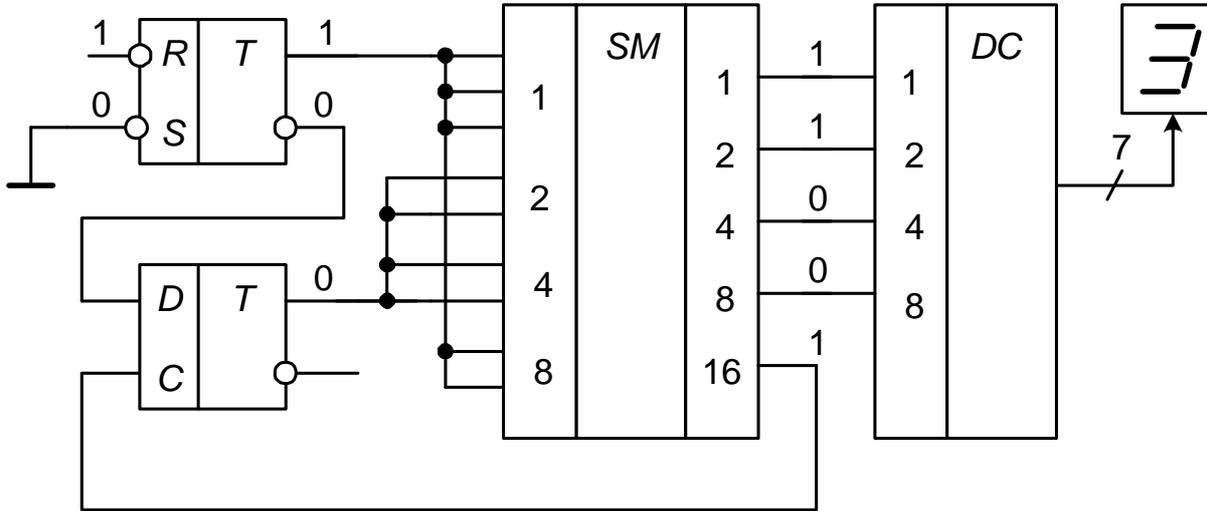


Рис. 2.16 — Микросхема

Таким образом, уровни сигналов на всех входах сумматора определены (см. рис. 2.16), то есть на входы сумматора подаются двоичные коды 1001, 1001 и логическая единица на вход переноса. На выходах сумматора формируется арифметическая сумма:

$$\begin{array}{r}
 1001 \\
 + 1001 \\
 \hline
 1 \\
 10011 \\
 \hline
 \end{array}$$

выход переноса

Арифметическая сумма поступает на входы дешифратора, преобразующего двоичный код в семисегментный код, соответствующий цифре 3.

Задание 17. Определить коэффициент пересчета счетчика:

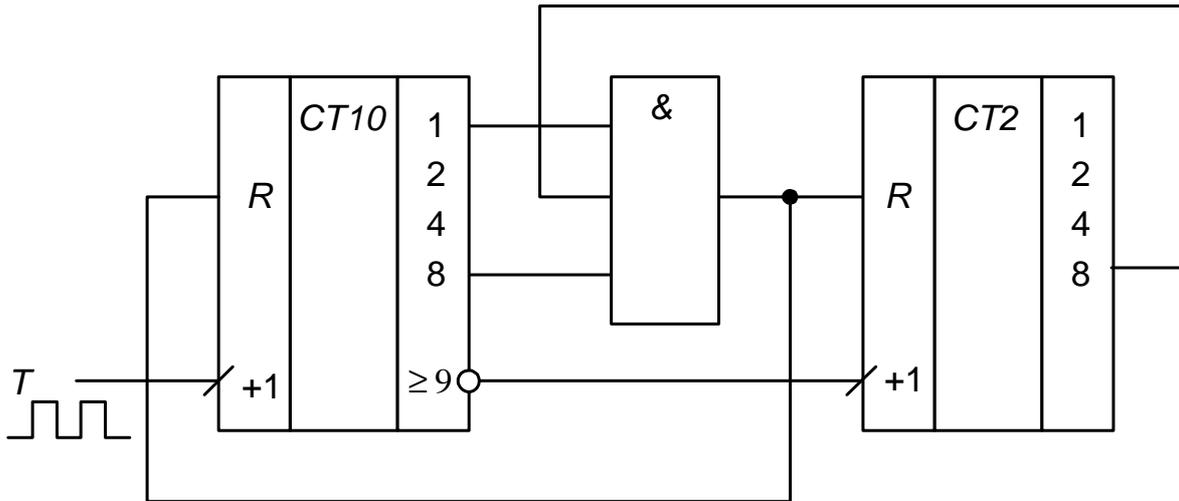


Рис. 2.17 — Счетчик с заданным коэффициентом пересчета

Решение. Рассматриваемая схема представляет собой восьмиразрядный счетчик, построенный на основе каскадного соединения микросхем четырехразрядных десятичного и двоичного счетчиков. Коэффициент пересчета десятичного счетчика равен $k_{сч.10} = 10$, коэффициент пересчета двоичного счетчика равен $k_{сч.2} = 2^4 = 16$. При каскадном соединении счетчиков максимально возможный коэффициент пересчета определяется произведением $k_{сч} = k_{сч.10}k_{сч.2} = 10 \cdot 16 = 160$. Номер состояния счетчика определяется двоичным кодом $Q_7Q_6Q_5Q_4Q_3Q_2Q_1Q_0$. При этом веса разрядов четырехразрядного двоичного счетчика увеличиваются в десять раз (рис. 2.18).

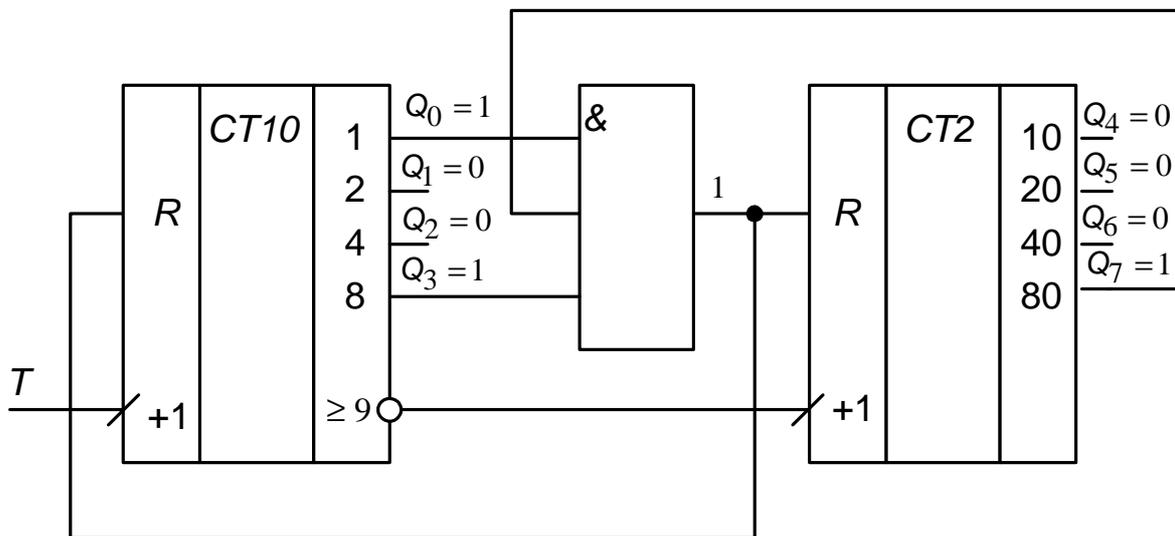


Рис. 2.18 — Счетчик с коэффициентом пересчета 89

Включение в схему счетчика конъюнктора, приводит к тому, что при переходе в 89 состояние счетчик обнуляется. Если принять среднее время задержки распространения сигнала микросхем равным нулю, обнуление счетчика будет происходить мгновенно после 88 состояния. Это значит, что реализуемыми являются состояния с 0-го по 88-ое, то есть коэффициент пересчета равен 89.

Задание 18. Определить восьмиразрядное слово на выходе регистра после замыкания ключа:

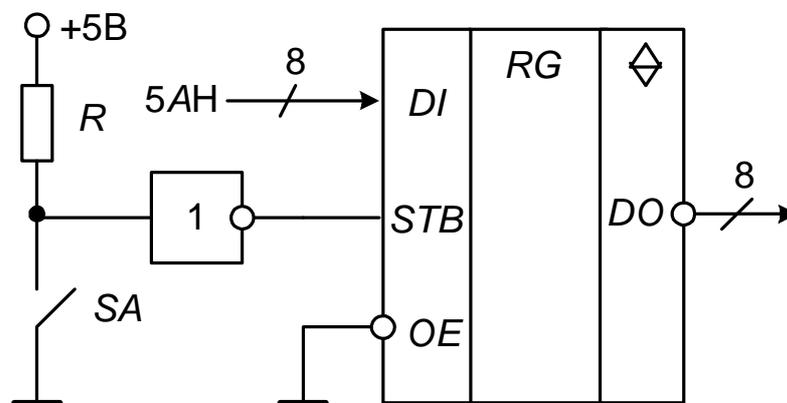


Рис. 2.19 — Восьмиразрядный регистр сдвига с состоянием высокого импеданса на выходе и схемой обрaмления

Решение. Предположим, что используется положительная логика, а из схемы видно, что напряжение питания также положительное.

Замыкание ключа *SA* обеспечивает заземление входа инвертора, что равносильно подаче на него сигнала логического нуля. При этом на входе регистра «разрешения записи» (вход *STB*) формируется сигнал логической единицы. Так как вход *STB* прямой, то подача на него логической единицы приводит к записи в регистр восьмиразрядного двоичного кода с группы информационных входов *DI*. В рассматриваемом случае в регистр запишется двоичный код шестнадцатеричного числа $5AH = 01011010 B$. На инверсном входе «разрешение выхода» (вход *OE*) за счет его заземления постоянно присутствует сигнал логического нуля, поэтому с регистра можно считывать записанную в него

информацию. Поскольку выходы регистра являются инверсными, на выходе формируется восьмиразрядный инверсный двоичный код записанного числа: $DO = \overline{01011010} = 10100101$.

Задание 19. Определить информационную емкость ПЗУ в битах:

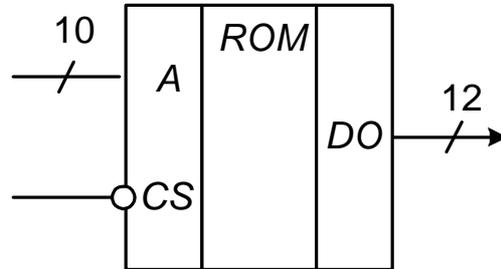


Рис. 2.20 — Устройство запоминающее постоянное

Решение. Информационная емкость Y запоминающего устройства в битах определяется произведением числа $k_{\text{слов}}$ хранимых в памяти слов на их разрядность m : $Y = k_{\text{слов}} \times m$. Число хранимых в памяти слов связано с разрядностью n шины адреса формулой $k_{\text{слов}} = 2^n$. Для рассматриваемой микросхемы ПЗУ $n=10$, $m=12$, $k_{\text{слов}} = 2^{10} = 1024$, $Y = 2^{10} \times 12 = 1024 \times 12 = 12288$ бит.

Задание 20. Определить восьмиразрядное слово $a_7a_6a_5a_4a_3a_2a_1a_0$, которое необходимо подать на входы ОЗУ для записи логической единицы в 16-ю ячейку:

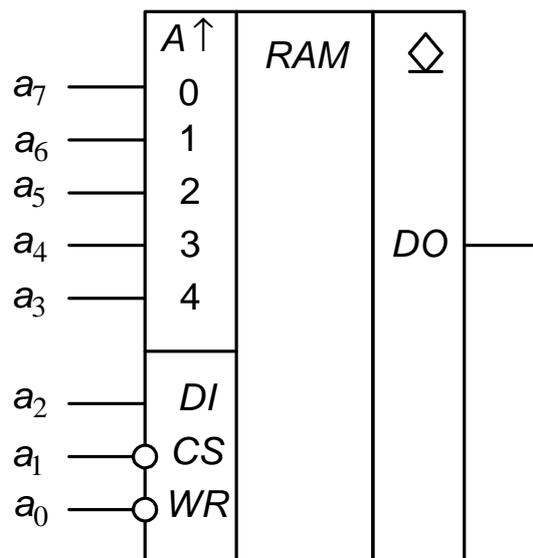


Рис. 2.21 — Устройство запоминающее оперативное с произвольным доступом

Решение. Для записи информации в ОЗУ необходимо на шине адреса выставить двоичный код, определяющий адрес ячейки памяти, на информационном входе DI установить записываемое информационное значение, на входы «выбор корпуса» (\overline{CS}) и «разрешение записи» (\overline{WR}) подать сигналы логического нуля ($a_1 = 0$, $a_0 = 0$).

При использованном на условном графическом обозначении микросхемы ОЗУ способе представления меток, относящихся к адресным входам, вычисление адреса ячейки памяти производится по формуле:

$$A = a_7 2^0 + a_6 2^1 + a_5 2^2 + a_4 2^3 + a_3 2^4 = a_7 \cdot 1 + a_6 \cdot 2 + a_5 \cdot 4 + a_4 \cdot 8 + a_3 \cdot 16.$$

Из формулы следует, что для получения адреса 16-ой ячейки памяти на адресных входах микросхемы необходимо установить следующие уровни сигналов: $a_7 = 0$, $a_6 = 0$, $a_5 = 0$, $a_4 = 0$, $a_3 = 1$.

Для записи в ОЗУ логической единицы на информационный вход DI требуется подать сигнал $a_2 = 1$. Таким образом, для записи в 16-ю ячейку ОЗУ логической единицы на входы микросхемы требуется подать восьмиразрядное слово 00001100.

Задание 21. Определить напряжение логической единицы базового логического элемента ТТЛ с корректирующей цепочкой в режиме холостого хода, если напряжение питания составляет $5\text{ В} \pm 5\%$, а падение напряжения на прямосмещенном p - n -переходе составляет 0,6 В.

Решение. Напряжение логической единицы базового логического элемента ТТЛ с корректирующей цепочкой определяется выражением $U^1 = U_{\text{ип}} - 2U^* - R_{\text{вых}}^1 I_{\text{н}}^1$, где $R_{\text{вых}}^1$ — выходное сопротивление выключенного элемента; $I_{\text{н}}^1$ — выходной ток, отдаваемый выключенным элементом в нагрузку. В режиме холостого хода $I_{\text{н}}^1 = 0$, поэтому $U^1 = U_{\text{ип}} - 2U^*$. Учитывая заданную нестабильность напряжения питания, получаем:

$$U_{\text{min}}^1 = U_{\text{ип, min}} - 2U^* = 0,95 \cdot 5 - 2 \cdot 0,6 = 3,55 \text{ (В)},$$

$$U_{\text{max}}^1 = U_{\text{ип, max}} - 2U^* = 1,05 \cdot 5 - 2 \cdot 0,6 = 4,05 \text{ (В)},$$

$$U_{\text{ном}}^1 = U_{\text{ип, ном}} - 2U^* = 5 - 2 \cdot 0,6 = 3,8 \text{ (В)}.$$

Относительная нестабильность напряжения логической единицы составляет:

$$\delta U_+^1 = \frac{U_{\max}^1 - U_{\text{НОМ}}^1}{U_{\text{НОМ}}^1} = \frac{4,05 - 3,8}{3,8} = \frac{0,25}{3,8} \approx 0,066 \text{ В} = 6,6\%,$$

$$\delta U_-^1 = \frac{U_{\text{НОМ}}^1 - U_{\min}^1}{U_{\text{НОМ}}^1} = \frac{3,8 - 3,55}{3,8} = \frac{0,25}{3,8} \approx 0,066 \text{ В} = 6,6\%.$$

Поскольку $\delta U_+^1 = \delta U_-^1 = \delta U^1$, напряжение логической единицы можно представить в виде: $U^1 = U_{\text{НОМ}}^1 [\text{В}] \pm \delta U^1 [\%] = 3,8 \text{ В} \pm 6,6\%$.

Задание 22. Определить напряжение логического нуля базового логического элемента ТТЛШ с корректирующей цепочкой, если падение напряжения на прямосмещенном p - n -переходе составляет 0,8 В, а падение на переходе Шоттки составляет 0,35 В. Ответ представить в вольтах, округлив до сотых.

Решение. Напряжение логического нуля базового логического элемента ТТЛШ с корректирующей цепочкой определяется выражением $U_{\text{ТТЛШ}}^0 = U^* - U_{\text{Ш}}^*$, где U^* — падение напряжения на прямосмещенном p - n -переходе, $U_{\text{Ш}}^*$ — падение напряжения на прямосмещенном переходе Шоттки. Используя численные значения параметров, получим $U_{\text{ТТЛШ}}^0 = 0,8 - 0,35 = 0,45 \text{ (В)}$.

Для оценочных расчетов можно в первом приближении считать, что $U_{\text{Ш}}^* \approx 0,5U^*$, тогда $U_{\text{ТТЛШ}}^0 \approx U^* - 0,5U^* = 0,5U^*$, то есть $U_{\text{ТТЛШ}}^0 \approx 0,5 \cdot 0,8 = 0,4 \text{ (В)}$.

Задание 23. Определить пороговое напряжение двухвходового базового логического элемента ТТЛ с корректирующей цепочкой при температуре $T = 300 \text{ К}$, если падение напряжения на прямосмещенном p - n -переходе составляет $U^* = 0,8 \text{ В}$, параметр аппроксимации вольт-амперных характеристик транзистора $m = 1,1$, а инверсный коэффициент передачи тока базы $\beta_I = 0,01$. Ответ представить в вольтах, округлив до сотых.

Решение. Пороговое напряжение базового логического элемента ТТЛ с корректирующей цепочкой определяется формулой $U_{\text{пор}} = 2U^* - U_{\text{ост.мэт}}$, где остаточное напряжение многоэмиттерного транзистора выражается соотношением

$$U_{\text{ост.мэт}} = m \varphi_T \ln \frac{1 + k_{\text{об}} \beta_I}{\beta_I} = m \frac{kT}{q_e} \ln \frac{1 + k_{\text{об}} \beta_I}{\beta_I}.$$

Для двухвходового логического элемента коэффициент объединения по входу составляет $k_{\text{об}} = 2$. Используя заданные численные значения параметров, постоянной Больцмана k , заряда электрона q_e и округляя ответ до сотых, найдем:

$$U_{\text{пор}} = 2 \cdot 0,8 - 1,1 \cdot \frac{1,38 \cdot 10^{-23} \cdot 300}{1,6 \cdot 10^{-19}} \cdot \ln \frac{1 + 2 \cdot 0,01}{0,01} \approx 1,47 \text{ (В)}.$$

Задание 24. Определить помехозащищенность базовых логических элементов ТТЛ и ТТЛШ с корректирующей цепочкой по уровню логической единицы, если напряжение питания составляет 5 В, а падение напряжения на прямосмещенном p - n -переходе составляет 0,8 В. Ответ представить в вольтах, округлив до десятых.

Решение. Помехозащищенность базового логического элемента ТТЛ с корректирующей цепочкой по уровню логической единицы определяется выражением $U_{\text{п,ТТЛ}}^1 = U^1 - U_{\text{пор}} \approx U_{\text{ип}} - 4U^*$. Подставляя численные значения параметров, определим $U_{\text{п,ТТЛ}}^1 \approx 5 - 4 \cdot 0,8 = 1,8 \text{ (В)}$.

Для логического элемента ТТЛШ с корректирующей цепочкой пороговое напряжение $U_{\text{пор}} = U^* + U_{\text{ш}}^*$, поэтому:

$$U_{\text{п,ТТЛШ}}^1 = U^1 - U_{\text{пор}} \approx (U_{\text{ип}} - 2U^*) - (U^* + U_{\text{ш}}^*) = U_{\text{ип}} - 3U^* - U_{\text{ш}}^*.$$

Принимая $U_{\text{ш}}^* \approx 0,5U^* = 0,5 \cdot 0,8 = 0,4 \text{ (В)}$, определим:

$$U_{\text{п,ТТЛШ}}^1 = 5 - 3 \cdot 0,8 - 0,4 = 2,2 \text{ (В)}.$$

Задание 25. Определить пороговое напряжение четырехвходового логического элемента ИЛИ-НЕ КМОП, считая все МДП-транзисторы идентичными. Напряжение питания составляет 9 В, а пороговое напряжение транзисторов принять равным 2 В.

Решение. Пороговое напряжение логического элемента ИЛИ-НЕ КМОП определяется выражением:

$$U_{\text{пор}} = \frac{U_{\text{пор.}n} \sqrt{k_{n,\text{ЭКВ}}} + \sqrt{k_{p,\text{ЭКВ}}} (U_{\text{ип}} - U_{\text{пор.}p})}{\sqrt{k_{n,\text{ЭКВ}}} + \sqrt{k_{p,\text{ЭКВ}}}},$$

где $k_{n,\text{ЭКВ}}$ — удельная крутизна эквивалентного управляющего транзистора; $k_{p,\text{ЭКВ}}$ — удельная крутизна эквивалентного нагрузочного транзистора.

Поскольку управляющие транзисторы элемента ИЛИ-НЕ включены параллельно, нагрузочные транзисторы включены последовательно и все МДП-транзисторы идентичны, то

$$k_{n,\text{ЭКВ}} = \sum_{i=1}^{k_{\text{об}}} k_{n,i} = k_{\text{об}} k_n, \quad k_{p,\text{ЭКВ}} = \frac{1}{\sum_{i=1}^{k_{\text{об}}} \frac{1}{k_{p,i}}} = \frac{k_p}{k_{\text{об}}}.$$

Тогда

$$U_{\text{пор}} = \frac{U_{\text{пор.}n} \sqrt{k_{\text{об}} k_n} + \sqrt{\frac{k_p}{k_{\text{об}}}} (U_{\text{ип}} - U_{\text{пор.}p})}{\sqrt{k_{\text{об}} k_n} + \sqrt{\frac{k_p}{k_{\text{об}}}}} =$$

$$= \frac{U_{\text{пор.}n} \sqrt{k_{\text{об}}} + \sqrt{\frac{1}{k_{\text{об}}}} (U_{\text{ип}} - U_{\text{пор.}p})}{\sqrt{k_{\text{об}}} + \sqrt{\frac{1}{k_{\text{об}}}}}.$$

Используя численные значения, определим:

$$U_{\text{пор}} = \frac{2\sqrt{4} + \sqrt{\frac{1}{4}}(9-2)}{\sqrt{4} + \sqrt{\frac{1}{4}}} = 3 \text{ В.}$$

Задание 26. Определить сопротивление резистора, обеспечивающее выходной ток источника тока $I_{\text{ВЫХ}} \approx 2 \text{ мА}$, если коэффициент передачи тока базы транзисторов $\beta = 40$, напряжение источника питания $U_{\text{ип}} = 15 \text{ В}$, а напряжение на прямосмещенном эмиттерном переходе $U_{\text{бэ}} = 0,8 \text{ В}$:

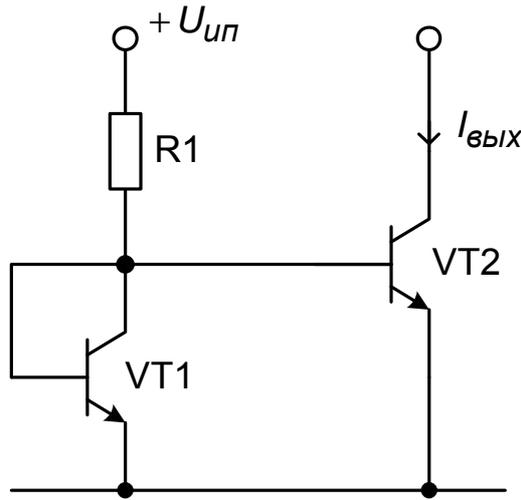


Рис. 2.22 — Интегральный источник постоянного тока на основе простейшего токового зеркала

Решение. Для рассматриваемой схемы токового зеркала справедливо соотношение между токами задающей и выходной цепей: $\frac{I_{\text{ВЫХ}}}{I_{\text{ВХ}}} = \frac{\beta}{\beta + 2}$, где $I_{\text{ВХ}} = I_{R1}$. Используя закон Ома $U_{R1} = R1 I_{R1}$ и второй закон Кирхгофа для контура $U_{\text{ип}} - R1 - U_{\text{бэ}2}$, получим $I_{R1} = \frac{U_{\text{ип}} - U_{\text{бэ}}}{R1}$. Тогда $I_{\text{ВЫХ}} = \frac{U_{\text{ип}} - U_{\text{бэ}}}{R1} \cdot \frac{\beta}{\beta + 2}$, откуда $R1 = \frac{U_{\text{ип}} - U_{\text{бэ}}}{I_{\text{ВЫХ}}} \cdot \frac{\beta}{\beta + 2}$. Используя численные значения параметров, найдем: $R1 = \frac{15 - 0,8}{2 \cdot 10^{-3}} \cdot \frac{40}{40 + 2} \approx 7762(\text{Ом}) \approx 7,76(\text{кОм})$.

Поскольку транзисторы идентичны, то базовые токи транзисторов одинаковы:

$$I_{\text{б}1} = I_{\text{б}2} = \frac{I_{\text{к}2}}{\beta} = \frac{I_{\text{ВЫХ}}}{\beta} = \frac{2 \cdot 10^{-3}}{40} = 5 \cdot 10^{-5}(\text{А}) = 50(\text{мкА}).$$

Задание 27. Определить минимально допустимое значение выходного тока, если коэффициент передачи тока базы транзисторов $\beta = 50$, напряжение источника питания $U_{\text{ип}} = 15 \text{ В}$, напряжение на прямосмещенном эмиттерном переходе $U_{\text{бэ}} = 0,7 \text{ В}$, а максимально допустимое значение сопротивления резистора ограничено величиной $R_{1,\text{max}} = 50 \text{ кОм}$:

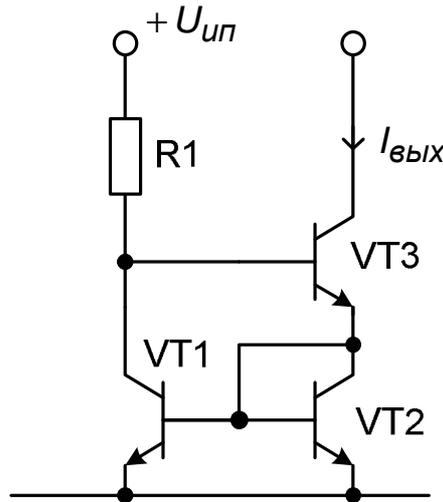


Рис. 2.23 — Интегральный источник постоянного тока на основе токового зеркала Уилсона

Решение. Выходной ток токового зеркала Уилсона определяется выражением: $I_{\text{вых}} = \frac{U_{\text{ип}} - 2U_{\text{бэ}}}{R_1} \left(1 - \frac{2}{\beta^2 + 2\beta + 2} \right)$. Тогда минимальное значение выходного тока, соответствующее максимально допустимому значению сопротивления $R_{1,\text{max}}$, выражается формулой:

$$I_{\text{вых. min}} = \frac{U_{\text{ип}} - 2U_{\text{бэ}}}{R_{1,\text{max}}} \left(1 - \frac{2}{\beta^2 + 2\beta + 2} \right).$$

Подставляя численные значения параметров, найдем:

$$I_{\text{вых. min}} = \frac{15 - 2 \cdot 0,7}{50 \cdot 10^3} \left(1 - \frac{2}{50^2 + 2 \cdot 50 + 2} \right) \approx 2,72 \cdot 10^{-4} (\text{А}) = 272 (\text{мкА}).$$

Задание 28. Определить выходное сопротивление источника постоянного напряжения, если $R_U = 10$ кОм, $k_U = 500$:

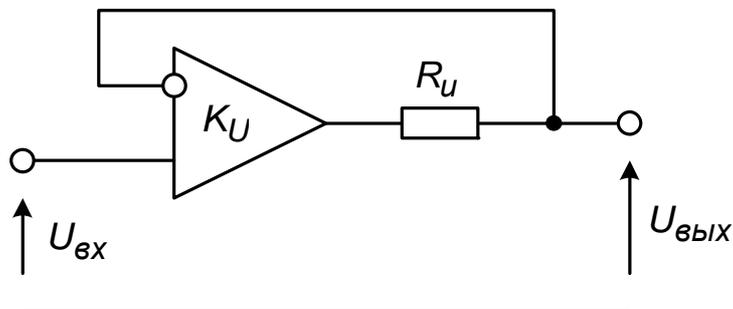


Рис. 2.24 — Источник постоянного напряжения с низким импедансом на выходе

Решение. Выходное сопротивление представленного источника постоянного напряжения определяется выражением:

$$R_{\text{ВЫХ}} = \frac{R_U}{k_U + 1}.$$

Подставляя численные значения, получим:

$$R_{\text{ВЫХ}} = \frac{10 \cdot 10^3}{500 + 1} \approx 19,96 \text{ (Ом)}.$$

Задание 29. Определить выходное напряжение интегрально-го стабилизатора напряжения, если $R_1 = 15 \text{ кОм}$, $R_2 = 5 \text{ кОм}$:

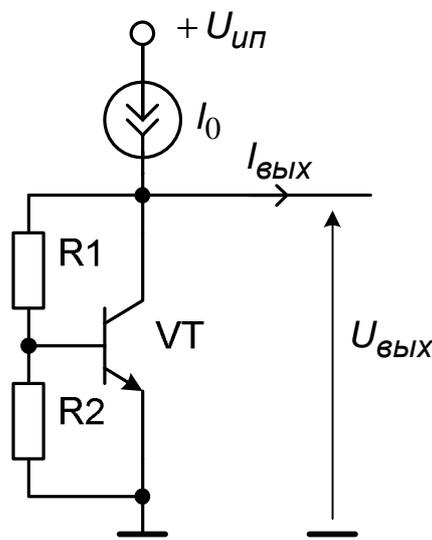


Рис. 2.25 — Источник напряжения с использованием падения напряжения между базой и эмиттером как опорное напряжение

Решение. Выходное напряжение определяется выражением:

$$U_{\text{ВЫХ}} = U_{\text{бэ}} + R_1 I_{R1} = U_{\text{бэ}} + R_1 (I_{R2} + I_{\text{б}}) = U_{\text{бэ}} + R_1 \left(\frac{U_{\text{бэ}}}{R_2} + I_{\text{б}} \right).$$

Пренебрегая током базы, получим: $U_{\text{ВЫХ}} = U_{\text{бэ}} \left(1 + \frac{R_1}{R_2} \right).$

Подставляя числовые значения, найдем:

$$U_{\text{ВЫХ}} = 0,7 \cdot \left(1 + \frac{15 \cdot 10^3}{5 \cdot 10^3} \right) = 2,8 \text{ В}.$$

Задание 30. Определить значения выходного напряжения схемы для случаев включенного и выключенного состояний транзистора при $U_{вх} = 2 \text{ В}$, $R_1 = R_3 = 10 \text{ кОм}$, $R_2 = 30 \text{ кОм}$:

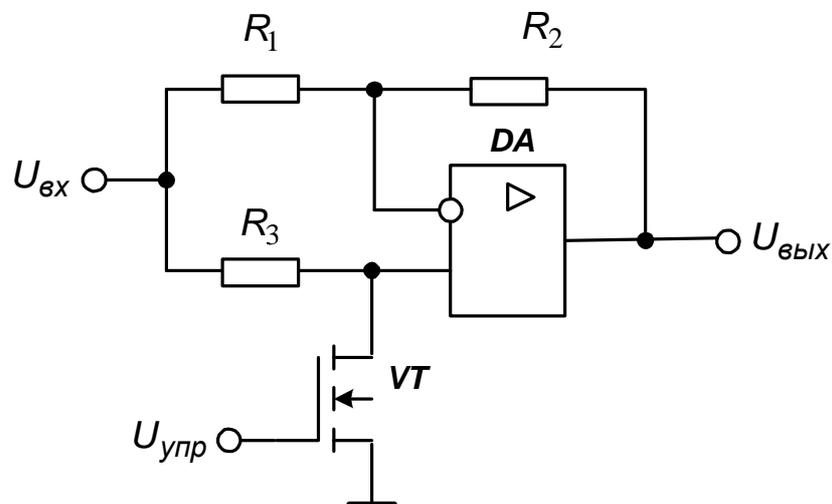


Рис. 2.26 — Усилитель постоянного тока

Решение. Входящие в состав схемы операционный усилитель и полевой транзистор будем считать идеальными. Сопротивление идеального полевого транзистора во включенном состоянии равно нулю, а выключенном — бесконечности.

Для случая, соответствующего включенному состоянию транзистора, справедлива схема замещения, приведенная на рис. 2.27.

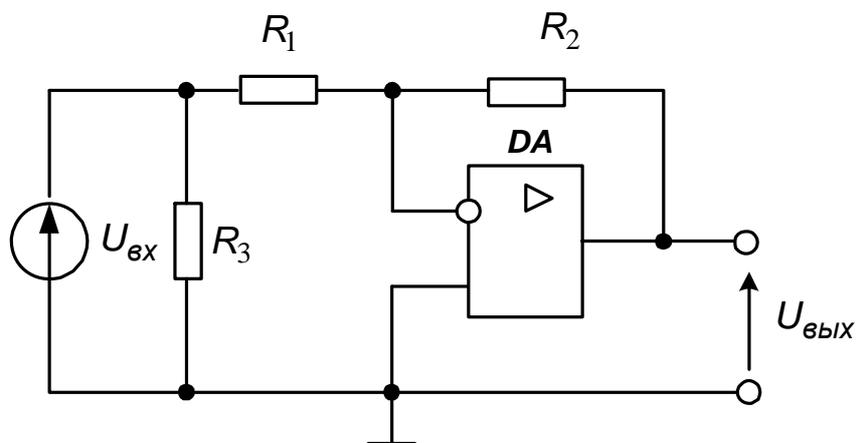


Рис. 2.27 — Эквивалентная схема усилителя постоянного тока

Схема замещения соответствует инвертирующему УПТ на операционном усилителе. Резистор R_3 оказывается включенным параллельно идеальному источнику ЭДС и не влияет на потенциал входного узла схемы. Выходное напряжение определяется соотношением: $U_{\text{ВЫХ}} = -\frac{R_2}{R_1} U_{\text{ВХ}}$.

Подставляя числовые значения, находим:

$$U_{\text{ВЫХ}} = -\frac{30 \cdot 10^3}{10 \cdot 10^3} \cdot 2 = -6 \text{ (В)}.$$

Для случая, соответствующего включенному состоянию транзистора, справедлива схема замещения, представленная на рис. 2.28.

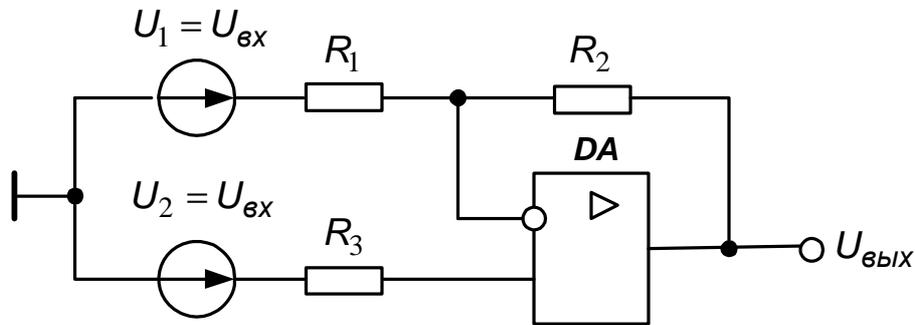


Рис. 2.28 — Схема замещения усилителя постоянного тока

Если операционный усилитель охвачен цепью отрицательной обратной связи и выходное напряжение не превышает напряжения насыщения, то операционный усилитель работает в линейном режиме. В этом случае к расчету схемы применим принцип суперпозиции, а выходное напряжение определяется выражением $U_{\text{ВЫХ}} = U_{\text{ВЫХ.1}} + U_{\text{ВЫХ.2}}$, где $U_{\text{ВЫХ.1}}$ — составляющая выходного напряжения, обусловленная действием ЭДС $U_1 = U_{\text{ВХ}}$ при $U_2 = 0$; $U_{\text{ВЫХ.2}}$ — составляющая выходного напряжения, обусловленная действием ЭДС $U_2 = U_{\text{ВХ}}$ при $U_1 = 0$.

При $U_2 = 0$ схема эквивалентна инвертирующему УПТ, поэтому $U_{\text{ВЫХ.1}} = -\frac{R_2}{R_1} U_1 = -\frac{R_2}{R_1} U_{\text{ВХ}}$. При $U_1 = 0$ схема эквивалентна неинвертирующему УПТ, поэтому

$$U_{\text{ВЫХ.2}} = \left(1 + \frac{R_2}{R_1}\right) U_2 = \left(1 + \frac{R_2}{R_1}\right) U_{\text{ВХ}}.$$

В итоге получаем выражение выходного напряжения в виде:

$$U_{\text{ВЫХ}} = \left(1 + \frac{R_2}{R_1}\right) U_{\text{ВХ}} - \frac{R_2}{R_1} U_{\text{ВХ}} = U_{\text{ВХ}}.$$

Подставляя числовые данные, находим: $U_{\text{ВЫХ}} = 2 \text{ В}$.

2.3 Методические указания к практическим занятиям

Проектирование устройства, зажигающего светодиод, если пять из семи входных двоичных сигналов принимают единичное значение.

Для определения числа входных двоичных сигналов, принимающих единичное значение, необходимо просуммировать все входные сигналы с одинаковым (единичным) весом. Для суммирования семи входных сигналов можно использовать два полных одноразрядных и один двухразрядный двоичные сумматоры (рис. 2.29).

Для включения светодиода при пяти единичных входных сигналах необходимо использовать комбинационную логическую схему, формирующую уровень логического нуля только при наличии на выходе сумматора двоичного кода числа $5=101\text{В}$. Такая комбинационная схема должна реализовать булеву функцию $f = \overline{ps_1s_0}$ (рис. 2.29).

Принципиальную схему проектируемого устройства реализуем на интегральных микросхемах ТТЛШ серии К555. В состав серии К555 входит микросхема К555ИМ5, содержащая в одном корпусе два одноразрядных полных двоичных сумматора. С целью сокращения номенклатуры используемых микросхем двухразрядный сумматор выполним на двух одноразрядных полных сумматорах.

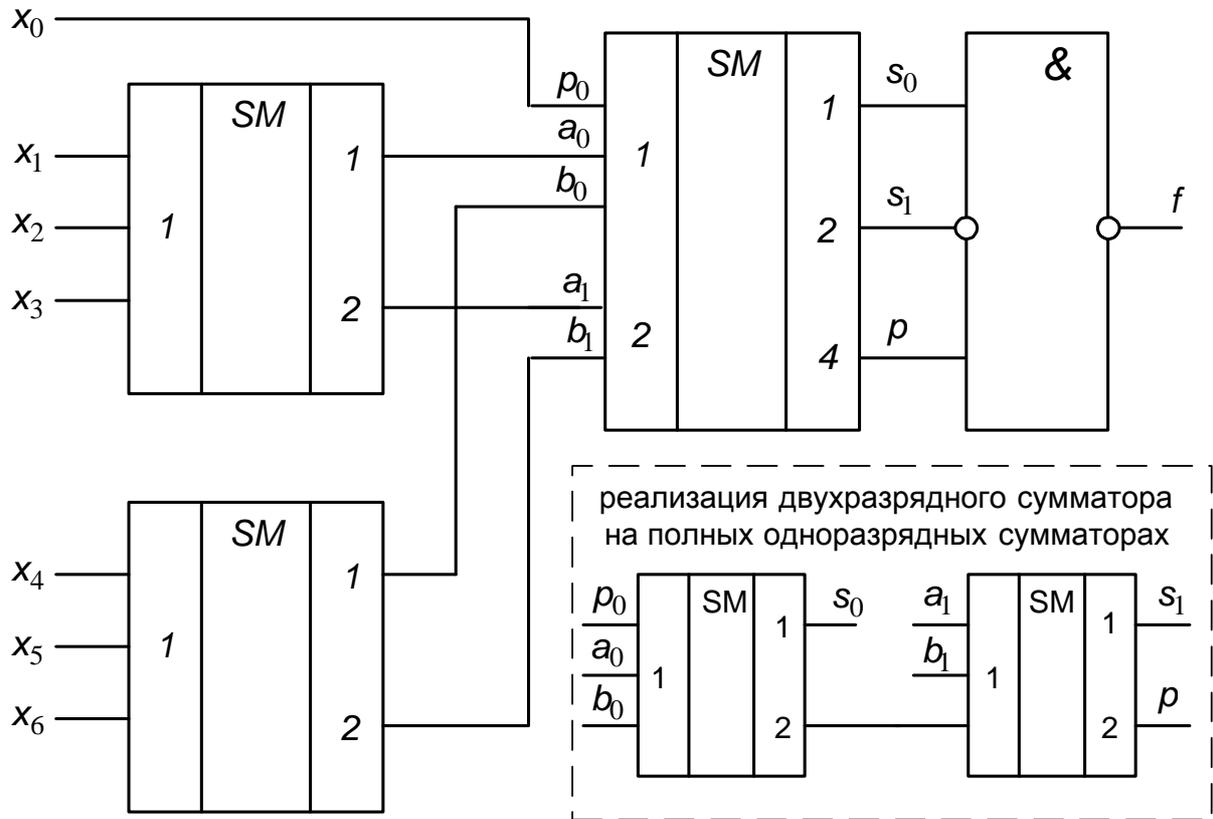


Рис. 2.29 — Комбинационная схема, реализующая булеву функцию

$$f = p s_1 s_0$$

Для реализации логической части устройства необходимы инвертор и логический элемент 3И-НЕ. Подключение светодиода предполагает применение микросхемы с открытым коллекторным выходом. С целью сокращения номенклатуры микросхем логическую часть можно построить на микросхеме К555ЛА10, содержащей 3 логических элемента 3И-НЕ с открытым коллектором. Схема электрическая принципиальная представлена на рис. 2.30.

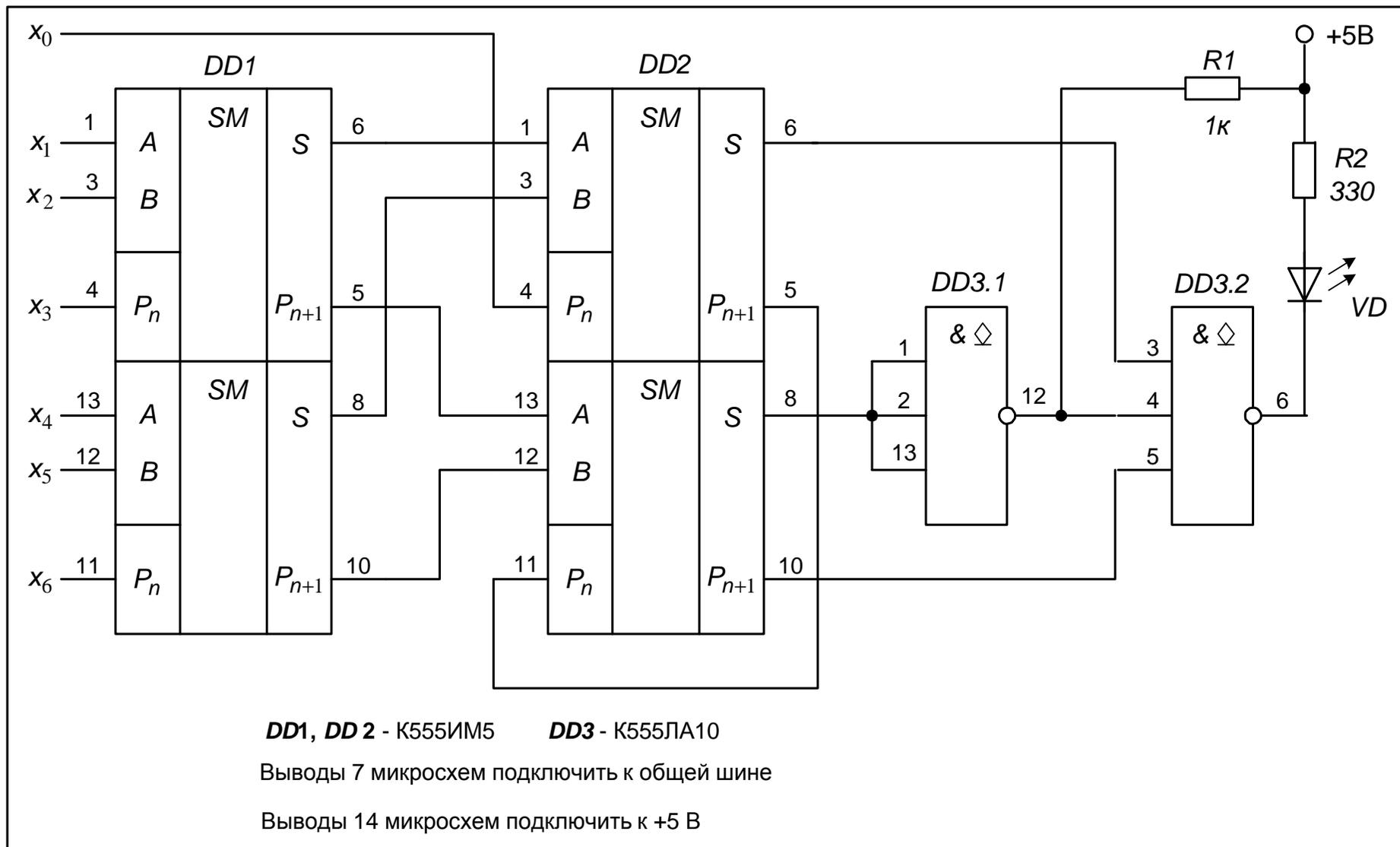


Рис. 2.30 — Схема электрическая принципиальная, устройства реализующего булеву функцию $f = \overline{p}s_1s_0$

Проектирование комбинационной схемы, реализующей булеву функцию $f = A\bar{B} + \bar{A}(C + D) + B\bar{C}\bar{D}$ с использованием мультиплексора.

Любую логическую функцию четырех переменных можно реализовать на восьмиканальном мультиплексоре (рис. 2.31). Выберем восьмиканальный мультиплексор К555КП7. Мультиплексор К555КП7 имеет инверсный вход разрешения, прямой и инверсный выходы. Сигналы A, B, C будем подавать на адресные входы мультиплексора, а сигнал D будем использовать как настроечный.

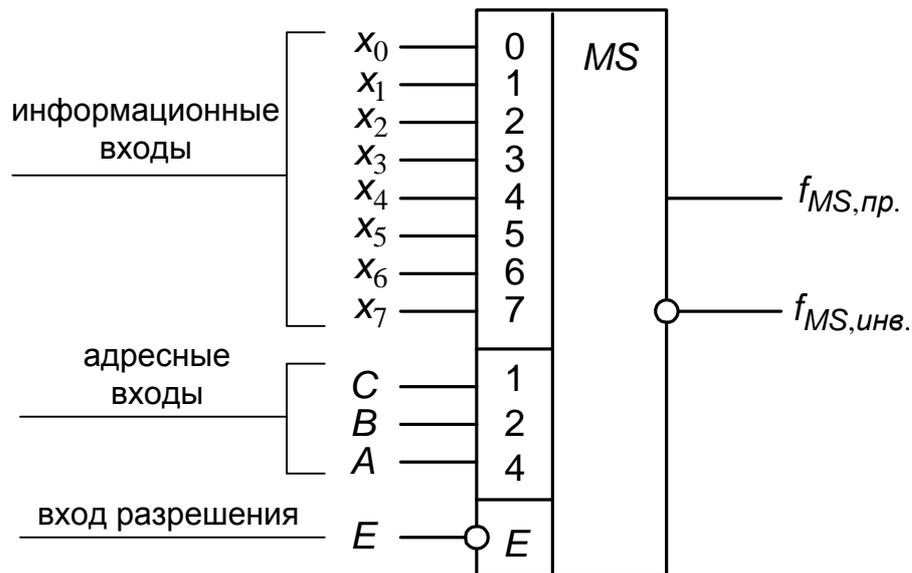


Рис. 2.31 — Восьмиканальный мультиплексор

Выражение булевой функции, реализуемой мультиплексором на прямом выходе, имеет вид:

$$f_{MS,пр} = \bar{E} (\bar{A}\bar{B}\bar{C}x_0 + \bar{A}\bar{B}Cx_1 + \bar{A}B\bar{C}x_2 + \bar{A}BCx_3 + A\bar{B}\bar{C}x_4 + A\bar{B}Cx_5 + AB\bar{C}x_6 + ABCx_7).$$

Выражение булевой функции, реализуемой мультиплексором на инверсном выходе, имеет вид:

$$f_{MS,инв} = \bar{E} (\bar{A}\bar{B}\bar{C}\bar{x}_0 + \bar{A}\bar{B}C\bar{x}_1 + \bar{A}B\bar{C}\bar{x}_2 + \bar{A}BC\bar{x}_3 + A\bar{B}\bar{C}\bar{x}_4 + A\bar{B}C\bar{x}_5 + AB\bar{C}\bar{x}_6 + ABC\bar{x}_7).$$

Используя законы булевой алгебры, преобразуем выражение заданной булевой функции:

$$\begin{aligned} f &= \overline{A}\overline{B} + \overline{A}(C + D) + \overline{B}\overline{C}\overline{D} = \overline{A}\overline{B}(C + \overline{C}) + \overline{A}(B + \overline{B})C + \\ &+ \overline{A}(B + \overline{B})(C + \overline{C})D + (A + \overline{A})\overline{B}\overline{C} + (A + \overline{A})B(C + \overline{C})\overline{D} = \\ &= \overline{A}\overline{B}\overline{C}\overline{D} + \overline{A}\overline{B}C + \overline{A}B\overline{C} + \overline{A}BC + A\overline{B}\overline{C} + A\overline{B}C + AB\overline{C} + ABC\overline{D}. \end{aligned}$$

Сравнивая преобразованное выражение заданной функции с выражением $f_{MS_{пр}}$, определяем, что для реализации булевой функции на прямом выходе мультиплексора необходимо на его информационные входы подать сигналы:

$$x_0 = D, x_1 = x_2 = x_3 = x_4 = x_5 = x_6 = 1, x_7 = \overline{D}.$$

Сравнивая преобразованное выражение заданной функции с выражением $f_{MS_{инв}}$, определяем, что для реализации булевой функции на инверсном выходе мультиплексора необходимо на его информационные входы подать сигналы, удовлетворяющие условиям:

$$\overline{x_0} = D, \overline{x_1} = \overline{x_2} = \overline{x_3} = \overline{x_4} = \overline{x_5} = \overline{x_6} = 1, \overline{x_7} = \overline{D}.$$

Прямые значения этих сигналов получим, применяя логическую операцию «инверсия»:

$$x_0 = \overline{D}, x_1 = x_2 = x_3 = x_4 = x_5 = x_6 = 0, x_7 = D.$$

Комбинационная схема, реализующая булеву функцию $f = \overline{A}\overline{B} + \overline{A}(C + D) + \overline{B}\overline{C}\overline{D}$ с использованием мультиплексора К555КП7, представлена на рис. 2.32.

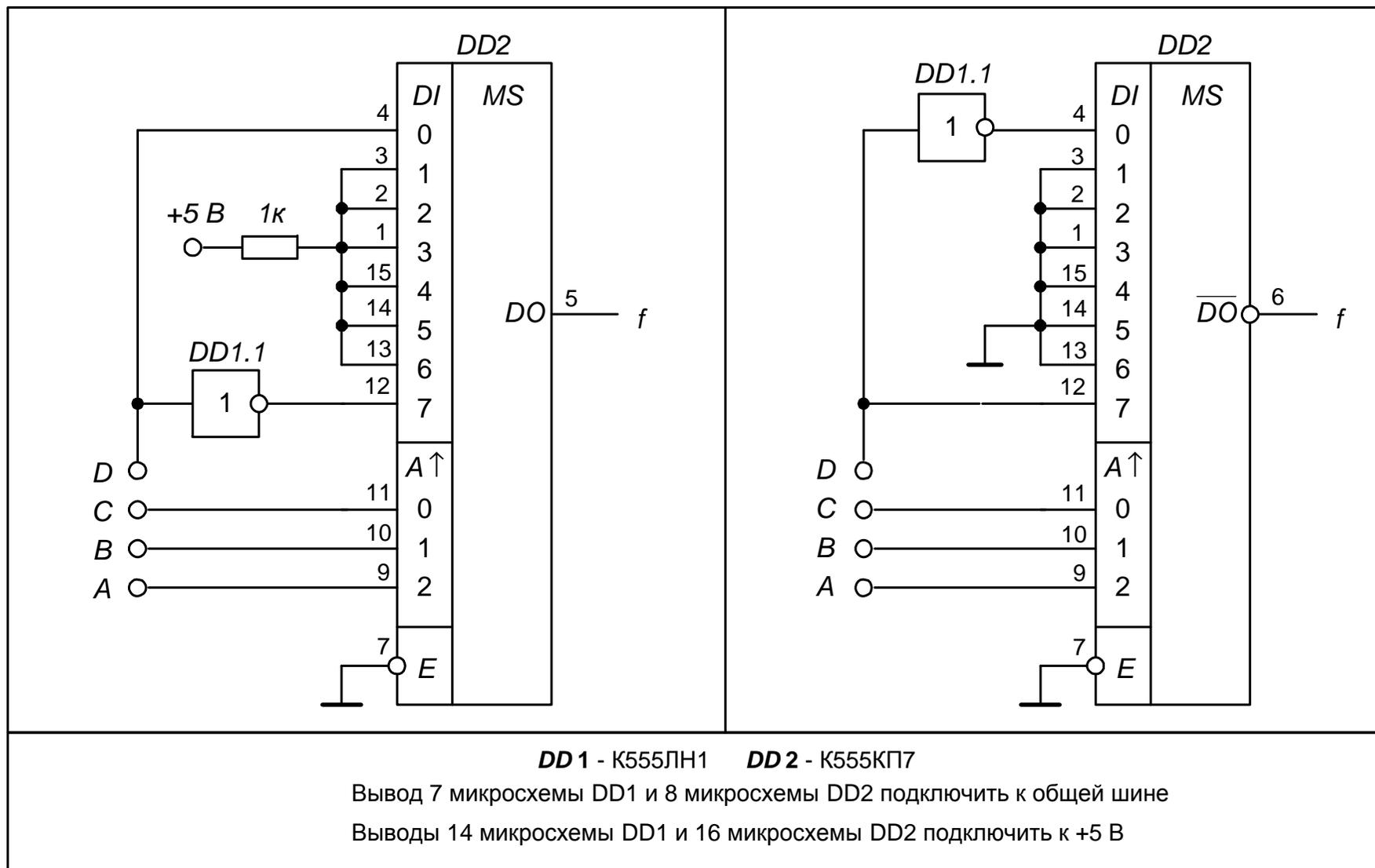


Рис. 2.32 — Комбинационная схема, реализующая булеву функцию $f = AB + \overline{A}(C + D) + B\overline{C}\overline{D}$ с использованием мультиплексора K555КП7

Проектирование комбинационной схемы, реализующей булеву функцию $f = A \oplus B \oplus C$ с использованием дешифратора.

Любую булеву функцию трех переменных можно реализовать с использованием полного дешифратора на три входа. Для этого переменные булевой функции необходимо подать на информационные входы дешифратора. Если выходы дешифратора являются прямыми, на них формируются все возможные минтермы входных переменных. Если выходы дешифратора являются инверсными, на них формируются все возможные инверсии минтермов (макстермы) входных переменных.

Наиболее удобной формой представления булевой функции для ее реализации с использованием дешифратора является выражение в совершенной дизъюнктивной нормальной форме.

Представим выражение заданной булевой функции в совершенной дизъюнктивной нормальной форме:

$$\begin{aligned} f &= A \oplus B \oplus C = (A \oplus B) \bar{C} + \overline{(A \oplus B)} C = \\ &= (\bar{A} \bar{B} + \bar{A} B) \bar{C} + (A \bar{B} + \bar{A} B) C = \\ &= \bar{A} \bar{B} C + \bar{A} B \bar{C} + A \bar{B} C + A B C = m_1 + m_2 + m_4 + m_7. \end{aligned}$$

Заданную булеву функцию реализуем с использованием дешифратора К555ИД7 (трехвходовой полный дешифратор с инверсными выходами, с одним прямым и двумя инверсными выходами разрешения, связанными логической функцией «конъюнкция»).

Для реализации дизъюнкции минтермов заданной булевой функции необходимо сигналы с соответствующих выходов дешифратора подать на комбинационную логическую схему «4ИЛИ». Так как выходы дешифратора К555ИД7 являются инверсными, комбинационную логическую схему синтезируем на основе соотношения:

$$m_1 + m_2 + m_4 + m_7 = \overline{\overline{m_1 + m_2 + m_4 + m_7}} = \overline{\overline{m_1} \cdot \overline{\overline{m_2}} \cdot \overline{\overline{m_4}} \cdot \overline{\overline{m_7}}}.$$

Соотношение показывает необходимость применения четырехвходового логического элемента И-НЕ. Из состава микросхем

серии К555 выберем микросхему К555ЛА1 (два четырехходовых логических элемента И-НЕ).

Комбинационная схема, реализующая булеву функцию $f = A \oplus B \oplus C$ с использованием дешифратора К555ИД7, представлена на рис. 2.33.

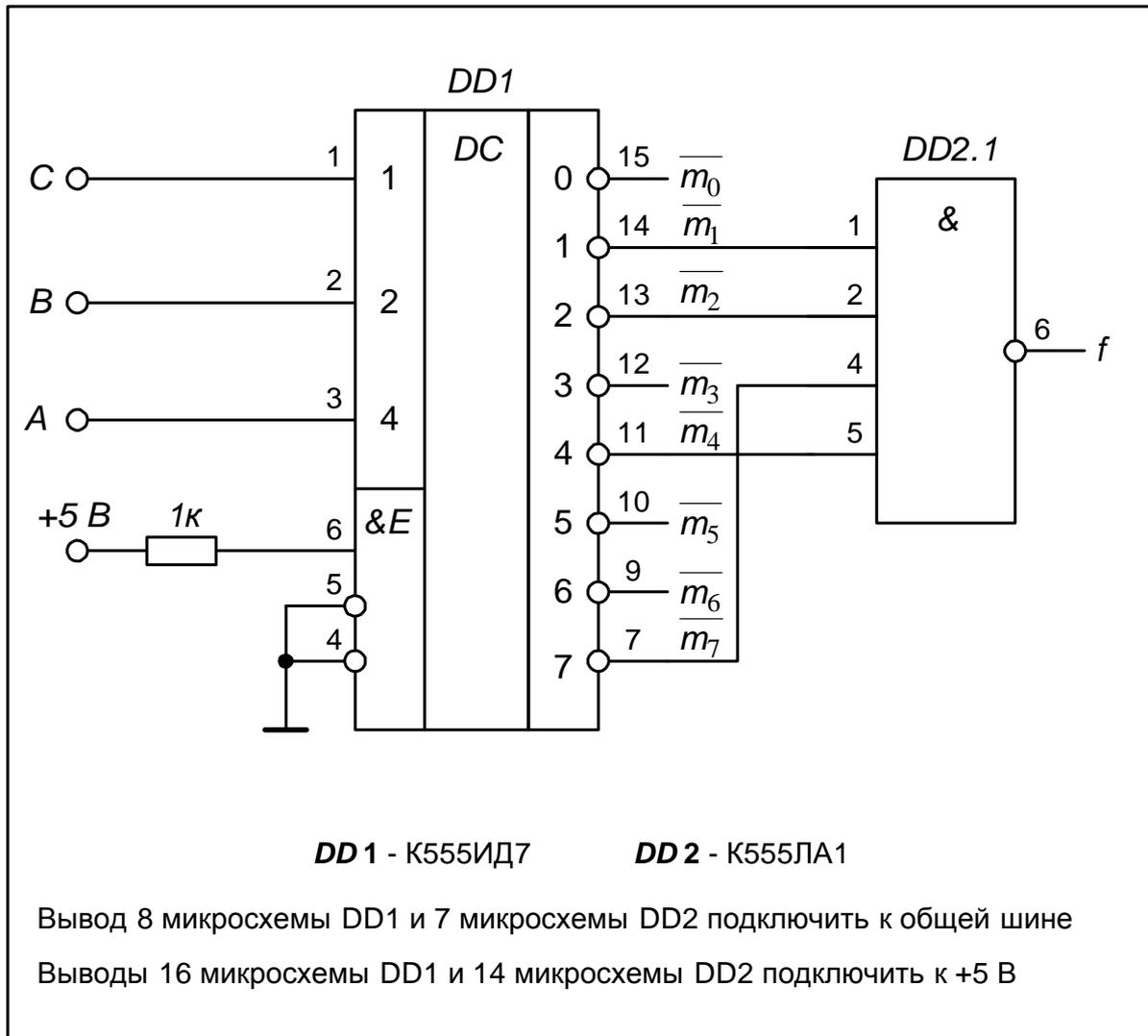


Рис. 2.33 — Комбинационная схема, реализующая булеву функцию $f = A \oplus B \oplus C$ с использованием дешифратора К555ИД7

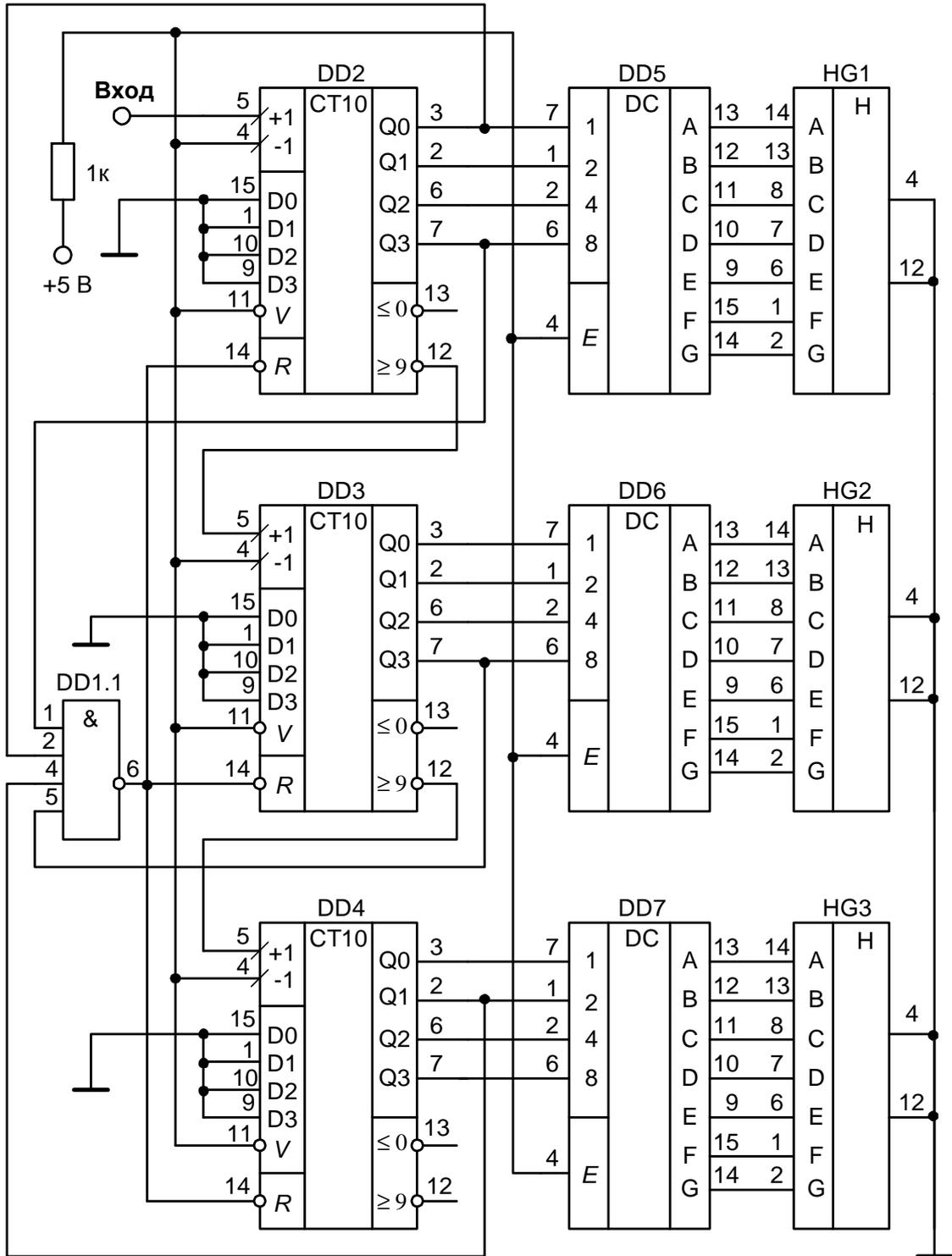
Для разрешения работы дешифратора на его прямой вход разрешения следует подать напряжение уровня логической единицы, а на инверсные входы разрешения — напряжения уровней логического нуля. С этой целью прямой вход дешифратора подключен к источнику напряжения +5 В через резистор сопротивлением 1 кОм, а инверсные входы разрешения заземлены.

Проектирование суммирующего счетчика с коэффициентом пересчета 290 с обеспечением индикации состояния на цифро-буквенных индикаторах.

В связи с тем, что счетчик должен обеспечивать индикацию состояний, его целесообразно строить на микросхемах счетчиков с коэффициентом пересчета 10. Для реализации коэффициента пересчета, задаваемого трехзначным десятичным числом, необходимо использовать три микросхемы десятичных счетчиков, соединенных каскадно. В качестве десятичных счетчиков выберем микросхемы ТТЛШ К555ИЕ6. Для обеспечения суммирующего счета необходимо выход переноса « ≥ 9 » предыдущего счетчика соединить со счетным суммирующим входом «+1» последующего счетчика, на счетные вычитающие входы «-1» всех счетчиков подать уровень логической единицы, а входные тактовые импульсы подавать на счетный суммирующий вход «+1» счетчика младшего разряда. Для блокирования возможности предустановки на входы разрешения записи « \bar{V} » всех счетчиков следует подать уровень логической единицы. Неиспользуемые информационные входы D_0 — D_3 счетчиков целесообразно заземлить. Суммирующий счетчик с коэффициентом пересчета 290 должен обнуляться при попытке перехода из 289-го состояния в 290. Это обеспечивается подачей на входы сброса счетчиков « \bar{R} » сигнала логического нуля с выхода логического элемента «4И-НЕ» (микросхема DD1.1).

Индикацию состояний счетчика организуем на цифро-буквенных индикаторах АЛС324А с использованием специализированных микросхем управления цифро-буквенными индикаторами К514ИД1.

Схема электрическая принципиальная суммирующего счетчика с коэффициентом пересчета 290, обеспечивающего индикацию состояний, представлена на рис. 2.34.



DD1 - К555ЛА1 (вывод 7 заземлить, вывод 14 к источнику +5В)

DD2 - **DD4** - К555ИЕ6 (вывод 8 заземлить, вывод 16 к источнику +5В)

DD5 - **DD7** - К514ИД1 (вывод 8 заземлить, вывод 16 к источнику +5В)

HG1 - **HG3** - АЛС324А

Рис. 2.34 — Схема электрическая принципиальная суммирующего счетчика с коэффициентом пересчета 290

Проектирование генератора импульсов заданной формы.

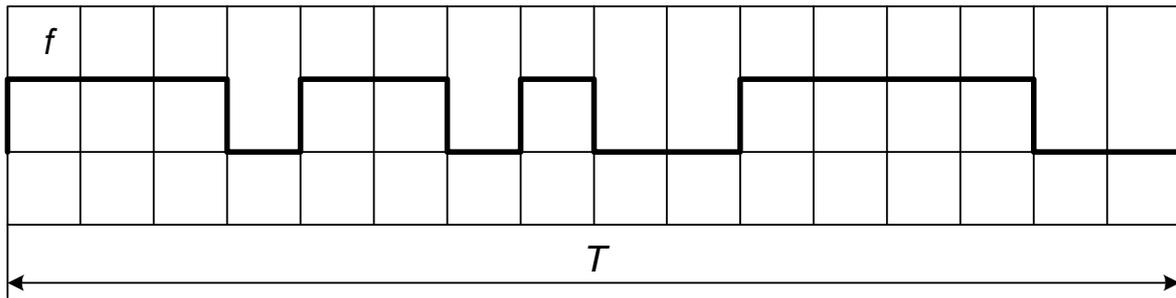


Рис. 2.35 — Временные диаграммы генератора

На периоде заданного сигнала можно выделить 16 тактовых интервалов, поэтому его однозначным математическим описанием является булева функция четырех переменных (рис. 2.36).



Рис. 2.36 — Временные диаграммы булевой функции четырех переменных

Из временных диаграмм рис.2.36 следует, что сигналу заданной формы соответствует булева функция:

$$\begin{aligned} f(ABCD) &= f(0,1,2,4,5,7,10,11,12,13) = \\ &= \overline{A}\overline{B}\overline{C}\overline{D} + \overline{A}\overline{B}C\overline{D} + \overline{A}B\overline{C}\overline{D} + \overline{A}BC\overline{D} + \overline{A}B\overline{C}D + \\ &+ \overline{A}BCD + A\overline{B}\overline{C}\overline{D} + A\overline{B}C\overline{D} + AB\overline{C}\overline{D} + ABC\overline{D}. \end{aligned}$$

Все возможные наборы четырех булевых переменных можно сформировать на выходах четырехразрядного двоичного счетчика, так как его коэффициент пересчета, равный 16, совпадает с числом всех возможных наборов переменных. В качестве четырехразрядного двоичного счетчика будем использовать микросхему К555ИЕ5. В составе микросхемы К555ИЕ5 реализованы счетный триггер и двоичный счетчик с коэффициентом пересчета 8. Объединяя выход триггера «Q0» со счетным входом «С2», получаем счетчик с коэффициентом пересчета 16. Временным диаграммам рис. 2.36 отвечает следующее соответствие булевых переменных и выходов счетчика: Q0=D, Q1=C, Q2=B, Q3=A.

Логическую функцию четырех переменных реализуем на восьмиканальном мультиплексоре К555КП7. Мультиплексор К555КП7 имеет инверсный вход разрешения, прямой и инверсный выходы. Сигналы B, C, D будем подавать на адресные входы мультиплексора, а сигнал A будем использовать как настроечный.

Выражение булевой функции, реализуемой мультиплексором на прямом выходе, имеет вид:

$$\begin{aligned} f_{MS,пр} &= \overline{E}(\overline{B}\overline{C}\overline{D}x_0 + \overline{B}C\overline{D}x_1 + \overline{B}\overline{C}Dx_2 + \overline{B}CDx_3 + B\overline{C}\overline{D}x_4 + \\ &+ B\overline{C}Dx_5 + BC\overline{D}x_6 + BCDx_7). \end{aligned}$$

Сравнивая преобразованное выражение реализуемой булевой функции с выражением $f_{MS,пр}$, определяем, что на информационные входы мультиплексора необходимо подать сигналы:

$$x_0 = x_1 = x_7 = \overline{A}, \quad x_2 = x_4 = x_5 = \overline{A} + A = 1, \quad x_3 = A, \quad x_6 = 0.$$

Инверсное значение переменной A сформируем с помощью микросхемы К555ЛН1 (шесть логических элементов НЕ).

Схема электрическая принципиальная генератора импульсов заданной формы представлена на рис. 2.37.

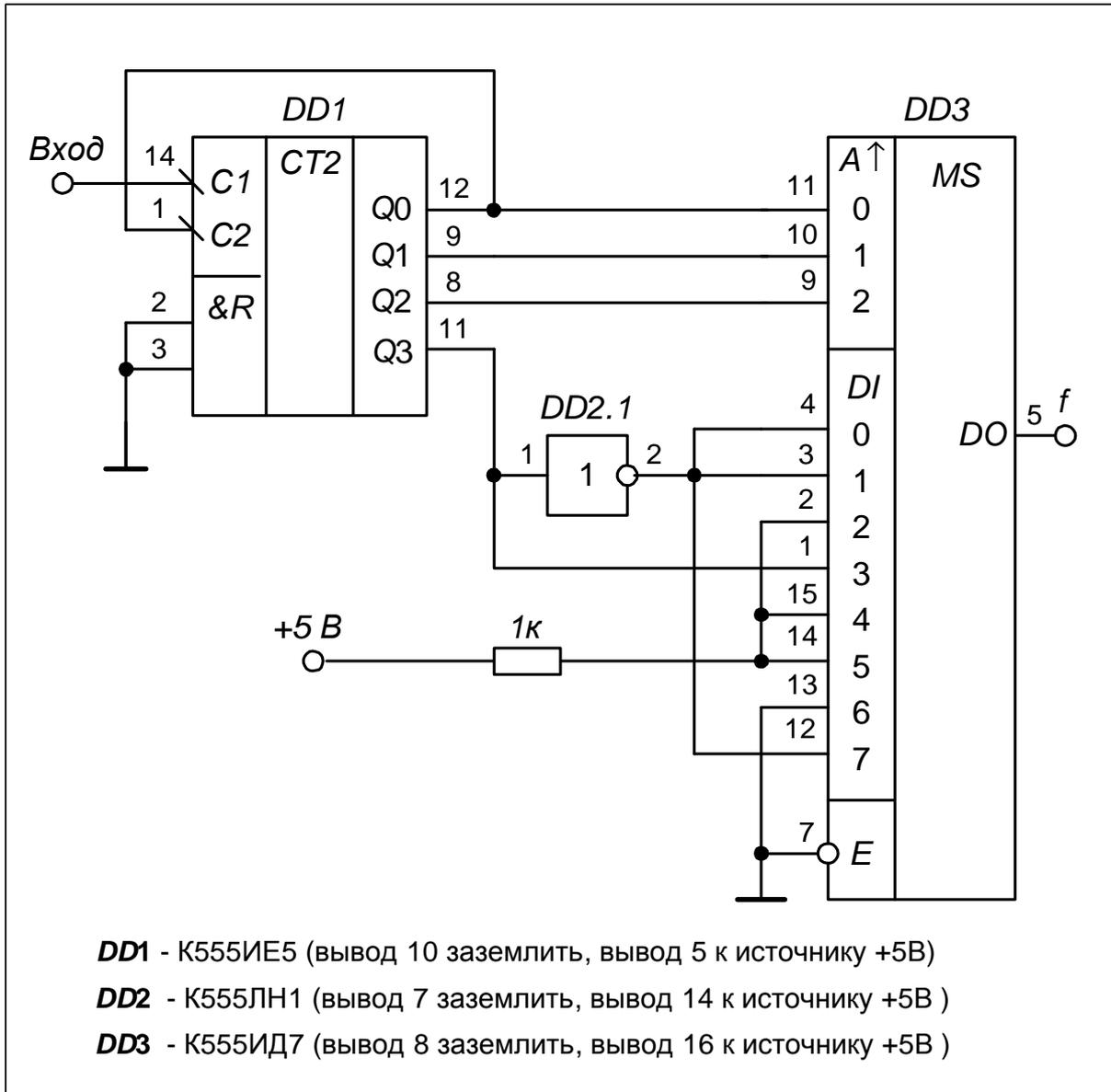


Рис. 2.37 — Схема электрическая принципиальная генератора импульсов заданной формы

3 МЕТОДИЧЕСКИЕ УКАЗАНИЯ ПО ВЫПОЛНЕНИЮ ЛАБОРАТОРНЫХ РАБОТ

Рабочая программа по дисциплине предполагает выполнение двух виртуальных лабораторных работ. Лабораторные работы выполняются с использованием компьютерной системы моделирования электронных схем ASIMEC.

Для выполнения лабораторных работ к конфигурации компьютерной техники предъявляются следующие системные требования:

- минимальные: процессор Pentium 2 — 333MHz, ОЗУ 32 МВ, видеокарта с 8 МВ памяти, 10 МВ свободного места на HDD, операционная система Windows98\2000\XP, монитор диагональю 15 дюймов с разрешением 1024x768 или 800x600;

- рекомендуемые: процессор Pentium 3 — 500 MHz, ОЗУ 128 МВ, видеокарта с 32 МВ памяти, 10 МВ свободного места на HDD, операционная система Windows98\2000\XP, монитор диагональю 17 дюймов с разрешением 1024x768.

Лабораторная работа № 1 предусматривает проектирование и экспериментальную проверку работы синхронного счетчика с заданной последовательностью смены состояний.

Лабораторная работа № 2 предусматривает экспериментальное исследование усилителей и преобразователей сигналов на операционных усилителях.

Выбор варианта лабораторных работ осуществляется по общим правилам с использованием следующей формулы:

$$V = (N * k) \operatorname{div} 100,$$

где V — искомый номер варианта (при $V = 0$ выбирается максимальный вариант),

N — общее количество вариантов по контрольной работе,

k — значение двух последних цифр пароля (число в диапазоне 0...99),

div — целочисленное деление (дробная часть отбрасывается).

Перечень вариантов для выполнения лабораторных работ представлен в Приложении Б.

Описание компьютерной системы моделирования приведено в виртуальной среде ASIMEC.

3.1 Лабораторная работа № 1. Синхронный счетчик с заданной последовательностью смены состояний

Цель лабораторной работы — проектирование и экспериментальная проверка работы синхронного счетчика с произвольной последовательностью смены состояний.

Задание. Спроектировать счетчик, состояния которого изменяются в цикле в следующей последовательности: 0 — 6 — 4 — 14 — 2 — 5 — 3 — 7 — 8.

Синтез счетчика. В структуру счетчика должен входить блок элементов памяти и комбинационная схема переходов. В качестве элементов памяти можно использовать синхронные D -триггеры с динамическими тактовыми входами. Количество триггеров определяется выражением $n = \lceil \log_2 Q_{\max} \rceil + 1$, где Q_{\max} — десятичный код максимального состояния счетчика в цикле. Для проектируемого счетчика $Q_{\max} = 14$, поэтому блок элементов памяти должен содержать $n = \lceil \log_2 14 \rceil + 1 = \lceil 3,8 \rceil + 1 = 3 + 1 = 4$ триггера. Поскольку счетчик синхронный, входы синхронизации всех триггеров объединяются и используются как счетный вход счетчика. Состояние счетчика определяется двоичным кодом, зафиксированным на его триггерах.

Комбинационная схема переходов представляет собой комбинационное цифровое устройство, имеющее $n = \lceil \log_2 Q_{\max} \rceil + 1$ входов и $n = \lceil \log_2 Q_{\max} \rceil + 1$ выходов. На входы схемы подаются сигналы с прямых выходов D -триггеров. Сигналы с выходов схемы переходов воздействуют на информационные входы D -триггеров. Таким образом, на каждом выходе схемы переходов реализуется булева функция от $n = \lceil \log_2 Q_{\max} \rceil + 1$ аргументов: $D_i = f_i(Q_n, \dots, Q_1)$, $i = \overline{1, n}$. Таблицы истинности этих функций определяются таблицей переходов счетчика.

Таблица 3.1 — Таблица переходов счетчика с последовательностью смены состояний 0 — 6 — 4 — 14 — 2 — 5 — 3 — 7 — 8

Текущее состояние счетчика					Последующее состояние счетчика				
Q_t	Q_4	Q_3	Q_2	Q_1	Q_{t+1}	D_4	D_3	D_2	D_1
0	0	0	0	0	6	0	1	1	0
6	0	1	1	0	4	0	1	0	0
4	0	1	0	0	14	1	1	1	0
14	1	1	1	0	2	0	0	1	0
2	0	0	1	0	5	0	1	0	1
5	0	1	0	1	3	0	0	1	1
3	0	0	1	1	7	0	1	1	1
7	0	1	1	1	8	1	0	0	0
8	1	0	0	0	0	0	0	0	0

На основании таблицы переходов формируется совмещенная таблица истинности функций $D_4 = f_4(Q_4, Q_3, Q_2, Q_1)$, $D_3 = f_3(Q_4, Q_3, Q_2, Q_1)$, $D_2 = f_2(Q_4, Q_3, Q_2, Q_1)$, $D_1 = f_1(Q_4, Q_3, Q_2, Q_1)$:

Таблица 3.2 — Совмещенная таблица истинности функций D_4, D_3, D_2, D_1

Номер набора	Q_4	Q_3	Q_2	Q_1	D_4	D_3	D_2	D_1
0	0	0	0	0	0	1	1	0
1	0	0	0	1	x	x	x	x
2	0	0	1	0	0	1	0	1
3	0	0	1	1	0	1	1	1
4	0	1	0	0	1	1	1	0
5	0	1	0	1	0	0	1	1
6	0	1	1	0	0	1	0	0
7	0	1	1	1	1	0	0	0
8	1	0	0	0	0	0	0	0
9	1	0	0	1	x	x	x	x
10	1	0	1	0	x	x	x	x
11	1	0	1	1	x	x	x	x
12	1	1	0	0	x	x	x	x
13	1	1	0	1	x	x	x	x
14	1	1	1	0	0	0	1	0
15	1	1	1	1	x	x	x	x

Для минимизации булевых функций $D_4 = f_4(Q_4, Q_3, Q_2, Q_1)$, $D_3 = f_3(Q_4, Q_3, Q_2, Q_1)$, $D_2 = f_2(Q_4, Q_3, Q_2, Q_1)$, $D_1 = f_1(Q_4, Q_3, Q_2, Q_1)$ сформируем карты Карно следующей структуры:

		Q_4				
		0	2	10	8	
		4	6	14	12	Q_3
		5	7	15	13	
Q_1	1	3	11	9		
		Q_2				

Рис. 3.1 — Карта Карно функции четырех переменных с номерами логических наборов аргументов

Этап минимизации булевых функций по картам Карно отражают рис. 3.2—3.5.

		Q_4				
$Q_3 \bar{Q}_2 \bar{Q}_1$		0	0	x	0	
1		0	0	x		Q_3
Q_1		0	1	x	x	
x		0	x	x	x	
		Q_2 $Q_3 Q_2 Q_1$				

Рис. 3.2 — Карта Карно функции $D_4 = f_4(Q_4, Q_3, Q_2, Q_1)$

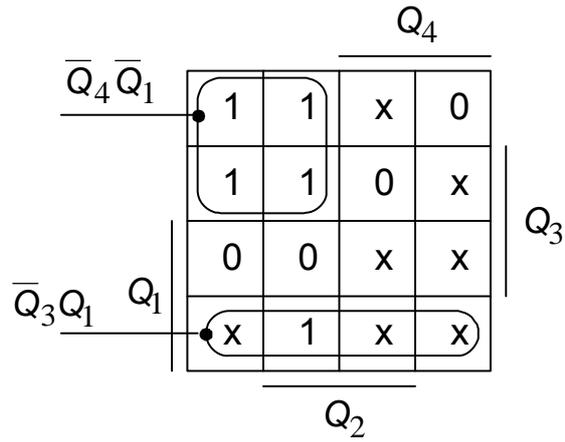


Рис. 3.3 — Карта Карно функции
 $D_3 = f_3(Q_4, Q_3, Q_2, Q_1)$

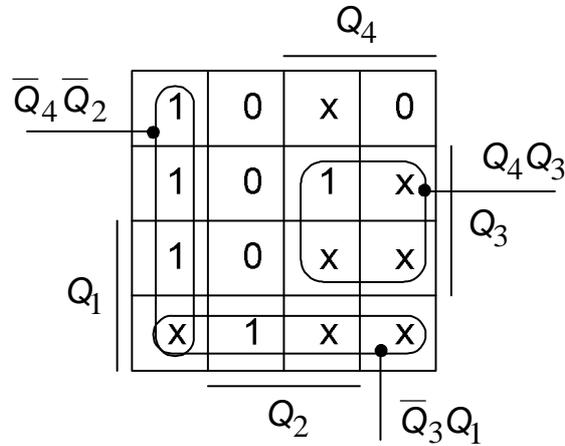


Рис. 3.4 — Карта Карно функции
 $D_2 = f_2(Q_4, Q_3, Q_2, Q_1)$

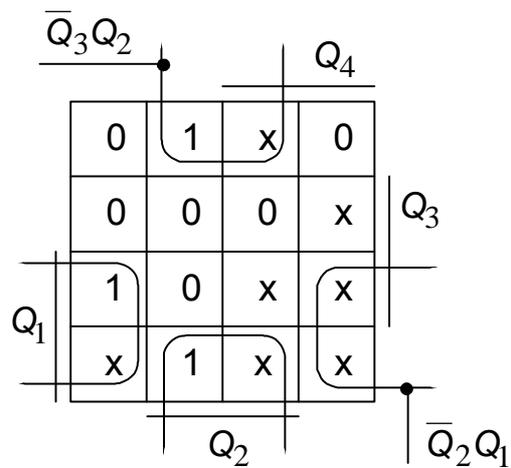


Рис. 3.5 — Карта Карно функции
 $D_1 = f_1(Q_4, Q_3, Q_2, Q_1)$

Минимизированные выражения булевых функций имеют вид:

$$\begin{aligned} D_4 &= Q_3 \bar{Q}_2 \bar{Q}_1 + Q_3 Q_2 Q_1 = Q_3 (\bar{Q}_2 \oplus Q_1), \\ D_3 &= \bar{Q}_4 \bar{Q}_1 + \bar{Q}_3 Q_1, \\ D_2 &= \bar{Q}_4 \bar{Q}_2 + Q_4 Q_3 + \bar{Q}_3 Q_1, \\ D_1 &= \bar{Q}_3 Q_2 + \bar{Q}_2 Q_1. \end{aligned}$$

Для проверки правильности функционирования счетчика необходимо сигналы с прямых выходов D -триггеров подать на семисегментный индикатор, соблюдая соответствие весов разрядов выходов счетчика и входов индикатора. Такая проверка производится в режиме моделирования схемы (режим инициируется кнопкой «Запустить моделирование»).

Кроме того, следует получить осциллограммы выходных сигналов счетчика. Подтверждение правильности работы требует построения четырех синхронизированных временных диаграмм. Однако среда программы ASIMEC допускает использование только одного двухлучевого осциллографа. По этой причине сформируем сигнал, уровень которого в соответствующих тактовых интервалах пропорционален двоичному коду на выходе счетчика. Для формирования такого сигнала дополним схему счетчика цифро-аналоговым преобразователем (ЦАП), выполненном на операционном усилителе (рис. 3.6).

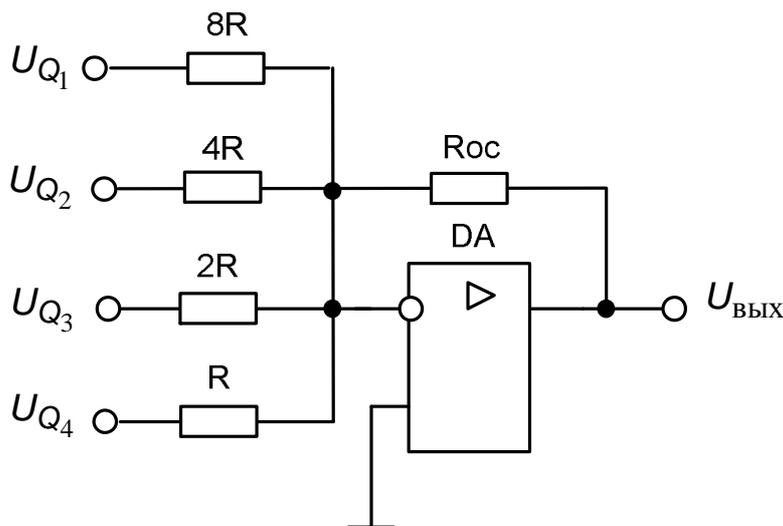


Рис. 3.6 — Цифроаналоговый преобразователь

Выходное напряжение ЦАП определяется выражением:

$$U_{\text{ВЫХ}} = -\frac{R_{\text{ос}}}{8R} \sum_{k=1}^4 2^{k-1} \cdot U_{Q_k} = -\frac{R_{\text{ос}} U_{Q_k}}{8R} \sum_{k=1}^4 2^{k-1} \cdot Q_k = -\frac{R_{\text{ос}} U_Q}{8R} Q,$$

где Q_k — двоичная цифра k -го разряда выходного кода счетчика; $Q = 8 \cdot Q_4 + 4 \cdot Q_3 + 2 \cdot Q_2 + 1 \cdot Q_1$ — десятичный номер состояния счетчика; U_Q — амплитуда сигналов на выходах D -триггеров.

С целью обеспечения равенства $|U_{\text{ВЫХ}}| = Q$ необходимо выполнение условия $\frac{R_{\text{ос}} U_Q}{8R} = 1$, откуда $R_{\text{ос}} = \frac{8}{U_Q} R = \frac{8}{5} R = 1,6R$. Поло-

жим $R = 10$ кОм, тогда $R_{\text{ос}} = 16$ кОм. Для обеспечения положительной полярности напряжения на осциллограмме необходимо выходной сигнал ЦАП подать на общий вход осциллографа, а сигнальный вход осциллографа заземлить.

На счетный вход счетчика подадим сигнал с генератора импульсов. В редакторе свойств (открывается путем двойного клика мыши на графическом обозначении генератора), в разделе «Параметры» рекомендуется установить следующие значения: $\Pi = 0$; $hl = 5$; $ic = 0$; $td = 0$; $tr = 0$; $tf = 0$; $pw = 0,5$; $per = 1$ (рис. 3.7).

General	
Π	0
hl	5
ic	0
td	0
tr	0
tf	0
pw	0.5
per	1

Рис. 3.7 — Параметры генератора импульсов

Виртуальный макет синтезированного счетчика представлен на рис. 3.8.

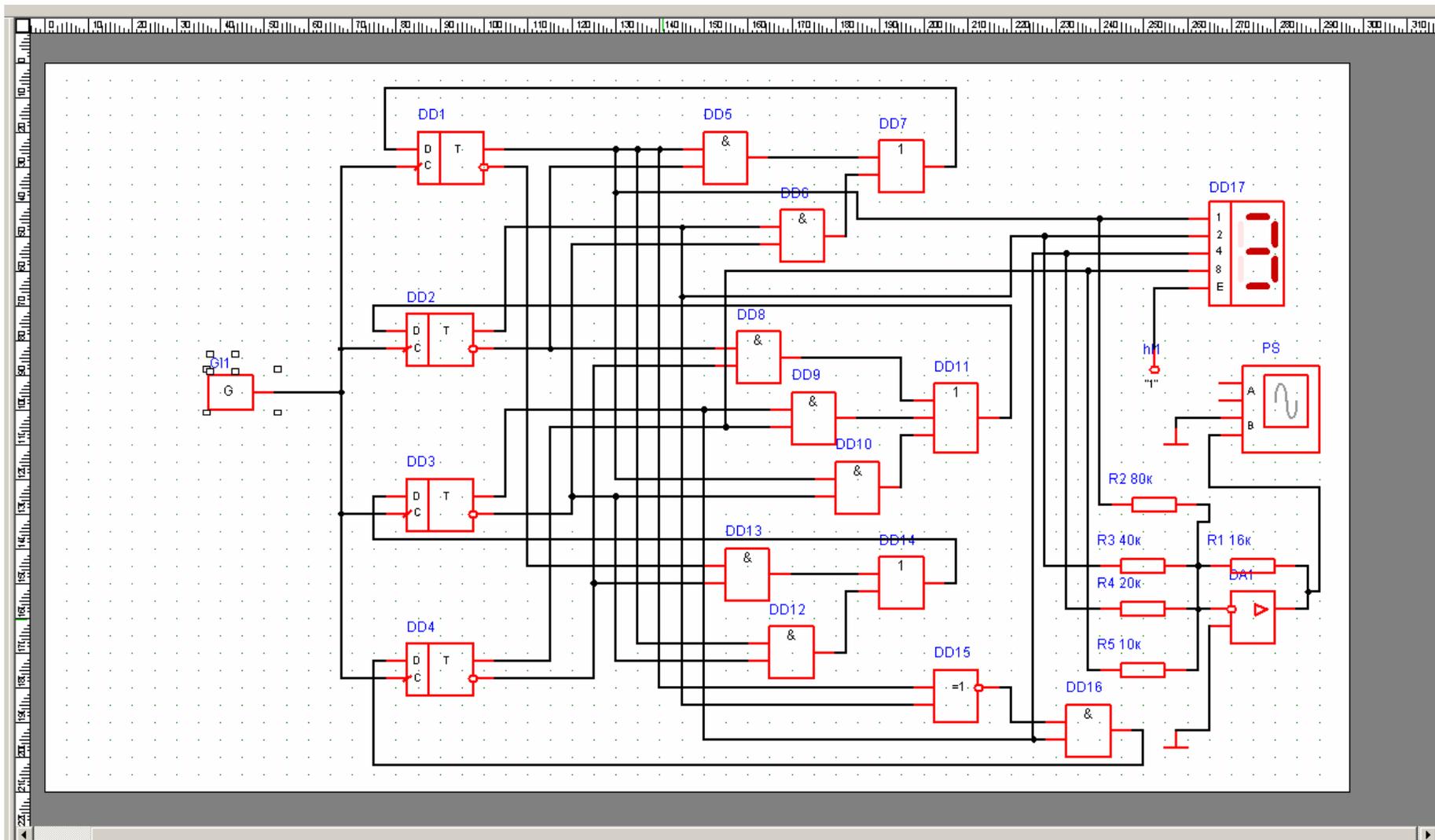
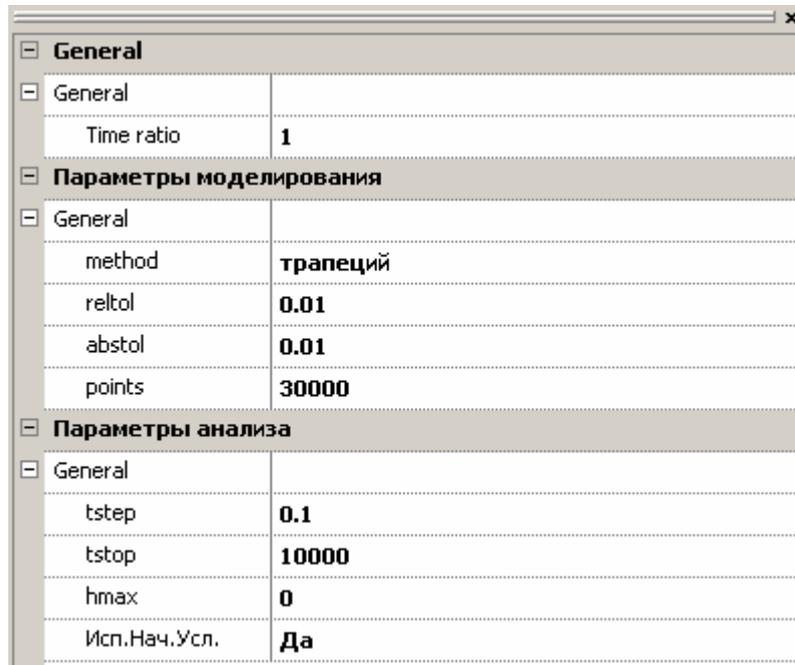


Рис. 3.8 — Виртуальный макет синтезированного счетчика

Экспериментальная проверка функционирования счетчика.
Для выполнения моделирования в инспекторе объектов рекомендуется установить следующие параметры (рис. 3.9).



General	
General	
Time ratio	1
Параметры моделирования	
General	
method	трапеций
reltol	0.01
abstol	0.01
points	30000
Параметры анализа	
General	
tstep	0.1
tstop	10000
hmax	0
Исп.Нач.Усл.	Да

Рис. 3.9 — Параметры моделирования счетчика

Осциллограмма сигнала с выхода ЦАП представлена на рис. 3.10. Осциллограмма подтверждает, что счетчик работает циклически с коэффициентом пересчета $k_{сч} = 9$, а последовательность смены состояний счетчика 0 — 6 — 4 — 14 — 2 — 5 — 3 — 7 — 8.

Содержание отчета. Отчет оформляется в формате *MS Word* и должен отражать последовательность проектирования, схему виртуального макета, осциллограмму выходного напряжения ЦАП, вставленные из виртуальной среды *ASIMEC*, и выводы по работе.

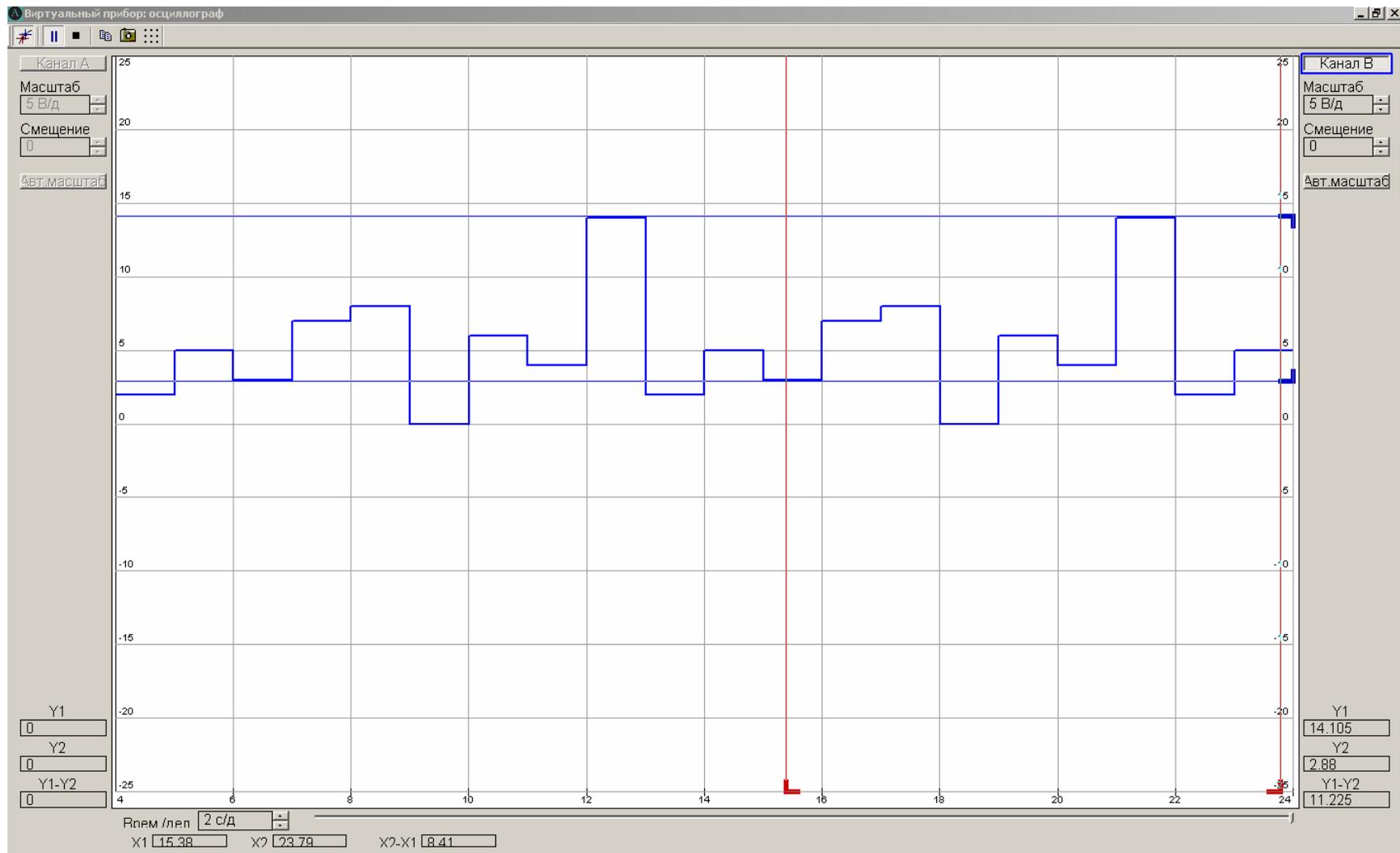


Рис. 3.10 — Осциллограмма сигнала с выхода ЦАП

3.2 Лабораторная работа №2. Усилители и преобразователи сигналов на операционных усилителях

Цель лабораторной работы — экспериментальное исследование аналоговых микроэлектронных устройств, выполненных на операционных усилителях.

Задание.

1. Спроектировать инвертирующий усилитель постоянного тока с коэффициентом усиления $k_U = 12$. Выполнить экспериментальную проверку функционирования.

2. Спроектировать неинвертирующий усилитель постоянного тока с коэффициентом усиления $k_U = 11$. Выполнить экспериментальную проверку функционирования.

3. Определить параметры частотной характеристики активного полосового RC -фильтра. Сравнить результаты экспериментальных исследований с расчетными параметрами.

Проектирование инвертирующего усилителя постоянного тока на операционном усилителе с заданным коэффициентом усиления.

Инвертирующий усилитель постоянного тока можно реализовать на основе инвертирующего включения операционного усилителя (рис. 3.11), используя в качестве элементов с операторными сопротивлениями Z_1 и Z_2 резисторы R_1 и R_2 соответственно. Тогда коэффициент усиления усилителя определяется выражением $k_U = -\frac{R_2}{R_1}$.

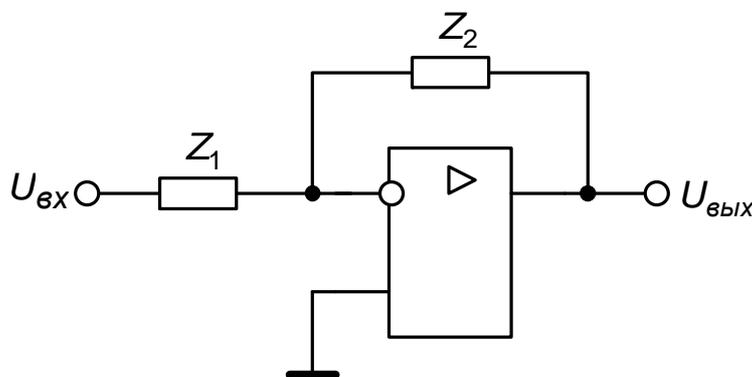


Рис. 3.11 — Инвертирующий усилитель постоянного тока на основе инвертирующего включения операционного усилителя

Резисторы, используемые в схемах с операционными усилителями, имеют типичное сопротивление порядка кОм. Использование резисторов с сопротивлениями менее 1 кОм нежелательно, так как они могут вызвать чрезмерный ток, перегружающий выход операционного усилителя. Резисторы с сопротивлениями более 1 МОм могут внести повышенный тепловой шум и сделать схему чувствительной к случайным ошибкам вследствие токов смещения.

Зададим сопротивление $R_1 = 10$ кОм. Тогда

$$R_2 = k_U R_1 = 12 \cdot 10 = 120 \text{ (кОм)}.$$

С целью проверки функционирования подадим на вход усилителя сигнал синусоидальной формы. Для обеспечения работы операционного усилителя в линейном режиме амплитуда синусоидального напряжения должна быть ограничена величиной

$$U_{\text{вх. max}} = \frac{U_{\text{нас}}}{k_U}, \text{ где } U_{\text{нас}} \text{ — напряжение насыщения операционного}$$

усилителя. Модель идеального операционного усилителя в системе ASIMEC имеет значение параметра $U_{\text{нас}} = 15$ В, поэтому

$U_{\text{вх. max}} = \frac{15}{12} = 1,25$ В. Зададим величину амплитуды входного сигнала $U_{m, \text{вх}} = 1,0$ В. Для контроля выходного напряжения подключим осциллограф к выходу усилителя.

Виртуальный макет инвертирующего усилителя постоянного тока представлен на рис. 3.12.

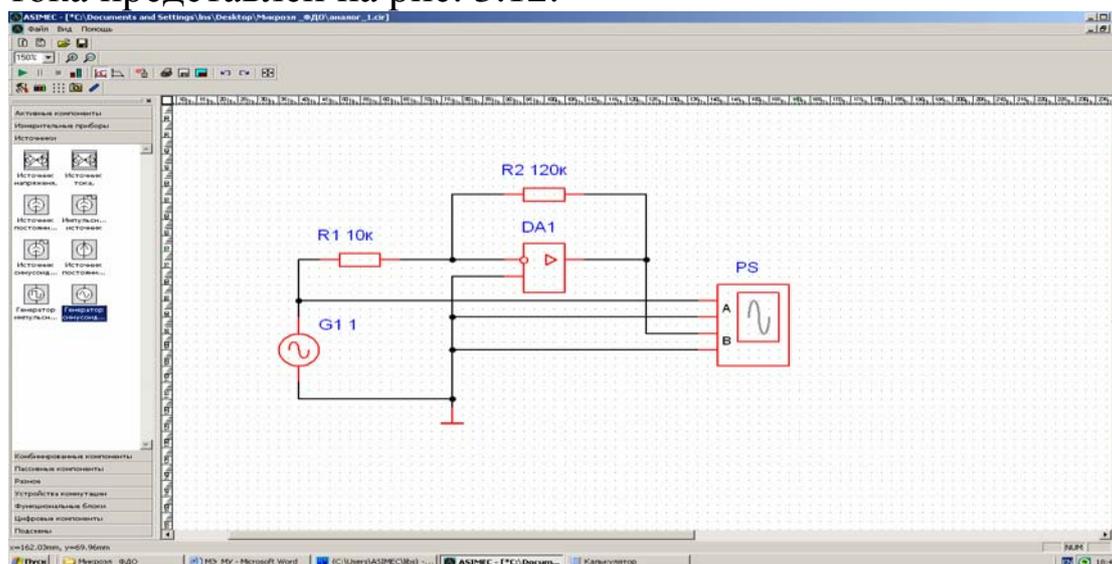


Рис. 3.12 — Виртуальный макет инвертирующего усилителя постоянного тока

Экспериментальная проверка функционирования усилителя.
Для выполнения моделирования в инспекторе объектов установим следующие параметры (рис. 3.13).

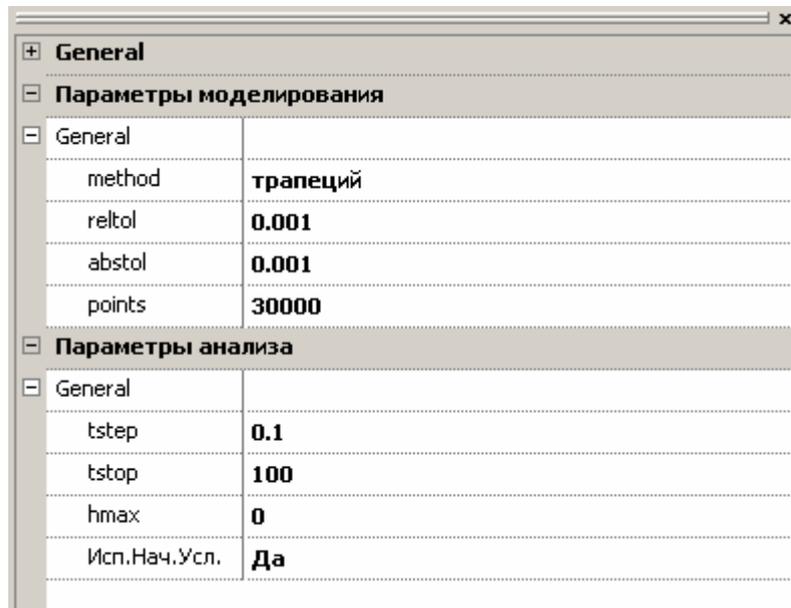


Рис. 3.13 — Параметры моделирования инвертирующего усилителя постоянного тока

Осциллограммы входного и выходного напряжений инвертирующего усилителя представлены на рис. 3.14.

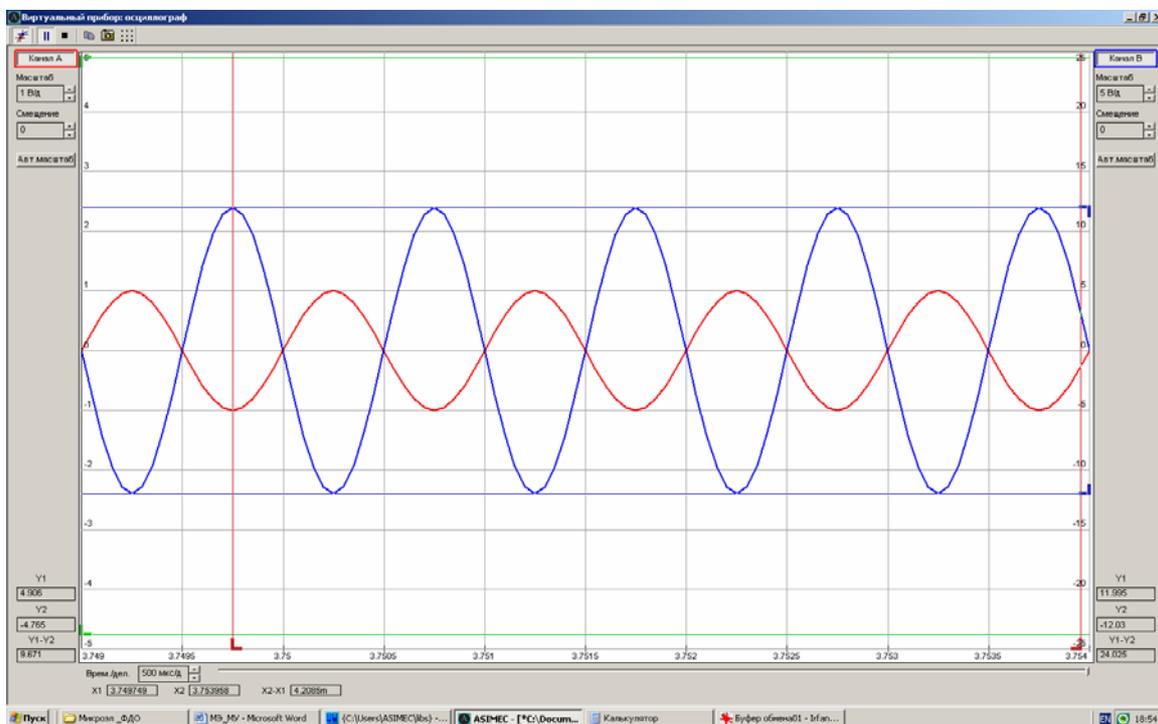


Рис. 3.14 — Осциллограммы входного и выходного напряжений инвертирующего усилителя постоянного тока

Временные диаграммы показывают: усилитель инвертирует входное напряжение; амплитуда входного напряжения $U_{m,вх} = 1,0$ В, амплитуда выходного напряжения $U_{m,вых} = 12,0$ В, то есть $|k_U| = \frac{12}{1} = 12$.

Проектирование неинвертирующего усилителя постоянного тока на операционном усилителе с заданным коэффициентом усиления.

Неинвертирующий усилитель постоянного тока можно реализовать на основе неинвертирующего включения операционного усилителя (рис. 3.15), используя в качестве элементов с операторными сопротивлениями Z_1 и Z_2 резисторы R_1 и R_2 соответственно. Тогда коэффициент усиления усилителя определяется выражением $k_U = 1 + \frac{R_2}{R_1}$.

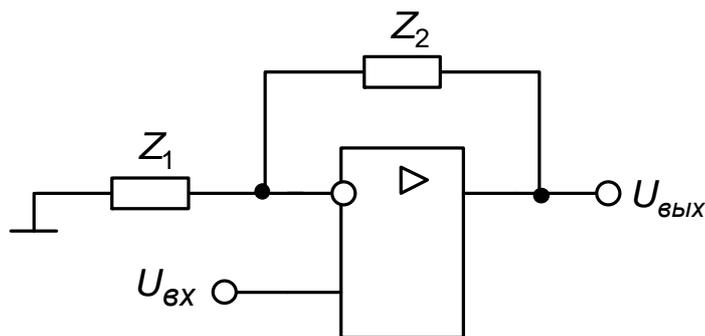


Рис. 3.15 — Неинвертирующий усилитель постоянного тока на основе неинвертирующего включения операционного усилителя

Зададим сопротивление $R_1 = 10$ кОм. Тогда

$$R_2 = (k_U - 1)R_1 = (11 - 1) \cdot 10 = 100 \text{ (кОм)}.$$

С целью проверки функционирования подадим на вход усилителя сигнал синусоидальной формы. Для обеспечения работы операционного усилителя в линейном режиме амплитуду входного сигнала установим равной величине $U_{m,вх} = 1,0$ В. Для контроля выходного напряжения подключим осциллограф к выходу усилителя.

Виртуальный макет неинвертирующего усилителя постоянного тока представлен на рис. 3.16.

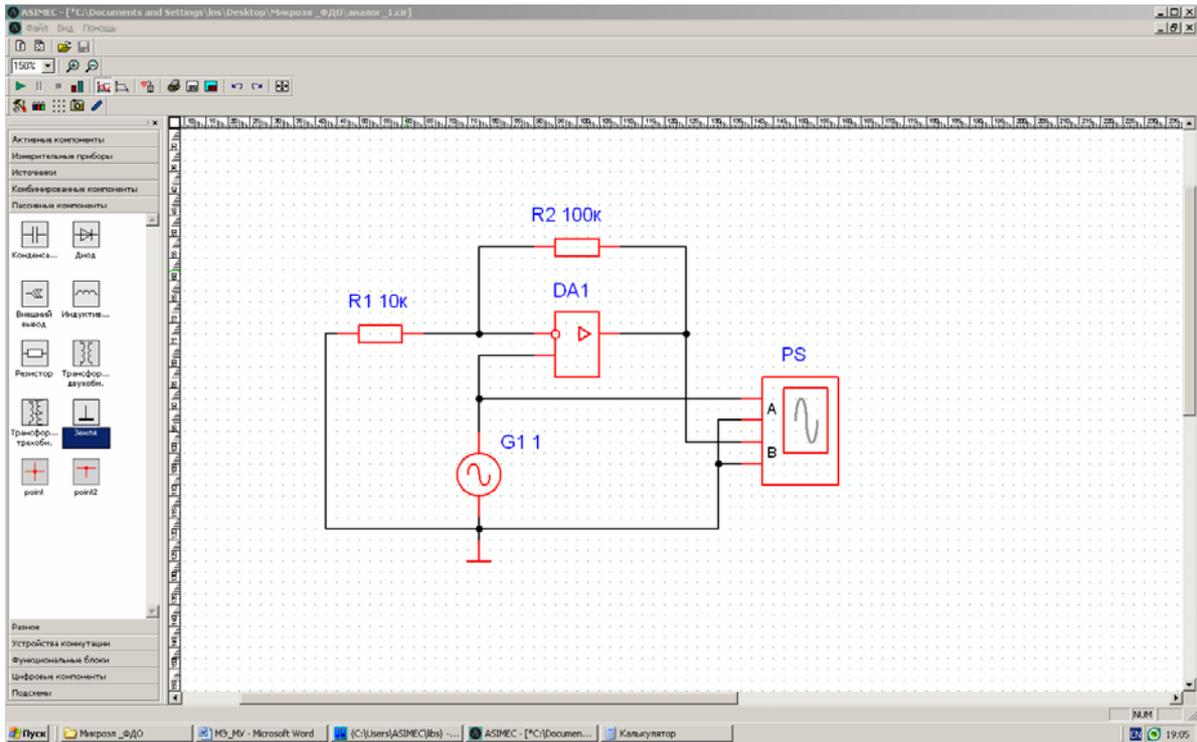


Рис. 3.16 — Виртуальный макет неинвертирующего усилителя постоянного тока

Экспериментальная проверка функционирования усилителя. Для выполнения моделирования в инспекторе объектов установим следующие параметры (рис. 3.17).

+ General	
- Параметры моделирования	
- General	
method	трапеций
reltol	0.001
abstol	0.001
points	30000
- Параметры анализа	
- General	
tstep	0.1
tstop	100
hmax	0
Исп.Нач.Усл.	Да

Рис. 3.17 — Параметры моделирования неинвертирующего усилителя постоянного тока

Осциллограммы входного и выходного напряжений неинвертирующего усилителя представлены на рис. 3.18.

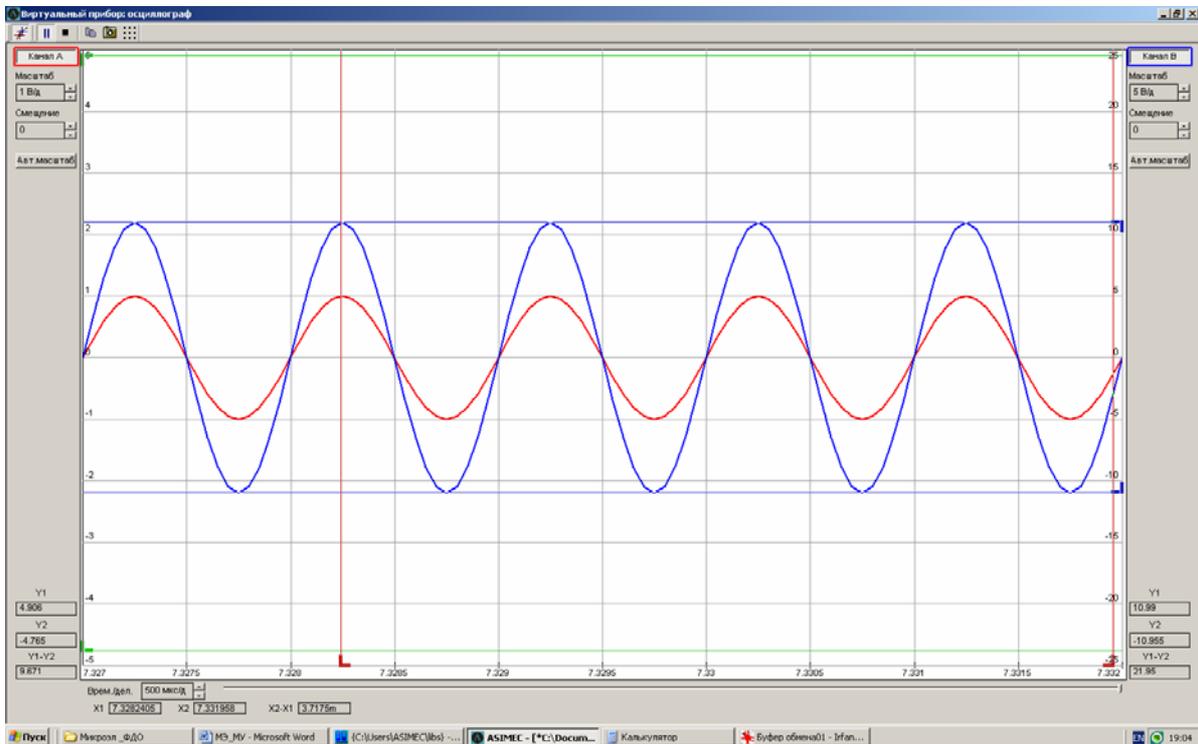


Рис. 3.18 — Осциллограммы входного и выходного напряжений неинвертирующего усилителя постоянного тока

Временные диаграммы показывают: усилитель не инвертирует входное напряжение; амплитуда входного напряжения $U_{m,ВХ} = 1,0$ В, амплитуда выходного напряжения $U_{m,ВЫХ} = 11,0$ В, то есть $|k_U| = \frac{11}{1} = 11$.

Исследование активного полосового RC-фильтра

Активный полосовой фильтр можно реализовать на основе операционного усилителя по схеме, представленной на рис. 3.19.

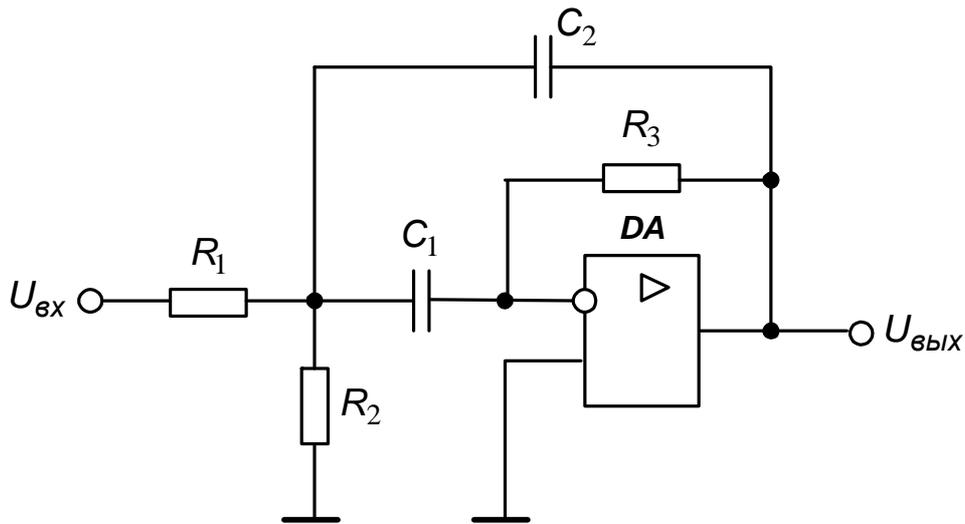


Рис. 3.19 — Активный полосовой фильтр на основе операционного усилителя

Основными параметрами фильтра являются параметры амплитудно-частотной характеристики $A_U(\omega)$ коэффициента передачи по напряжению: резонансная частота, значение коэффициента усиления на резонансной частоте, верхняя и нижняя частоты полосы пропускания, добротность.

Амплитудно-частотная характеристика выражается через операторное изображение $k_U(p)$ коэффициента передачи по напряжению:

$$A_U(\omega) = \left| k_U(p) \Big|_{p=j\omega} \right|.$$

Для определения операторного изображения $k_U(p)$ сформируем операторную схему замещения фильтра (рис. 3.20), в которой пассивные компоненты представлены операторными проводимостями:

$$Y_1 = \frac{1}{R_1}, \quad Y_2 = \frac{1}{R_2}, \quad Y_3 = \frac{1}{R_3}, \quad Y_4 = pC_1, \quad Y_5 = pC_2.$$

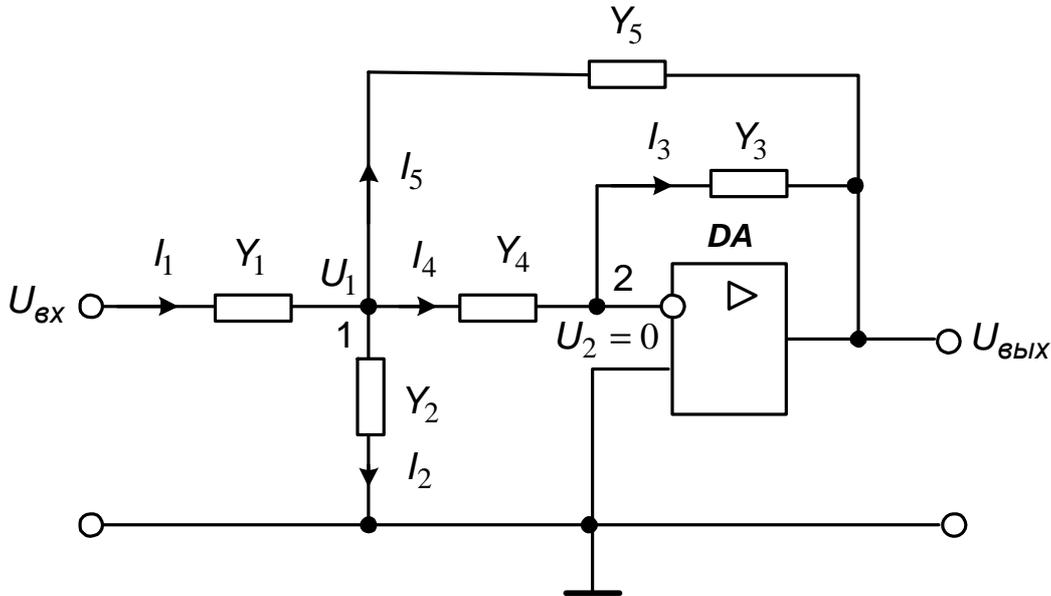


Рис. 3.20 — Операторная схема замещения активного полосового фильтра

В предположении, что операционный усилитель является идеальным, операторной схеме замещения соответствует система уравнений, составленная методом узловых потенциалов:

$$\left. \begin{aligned} (Y_1 + Y_2 + Y_4 + Y_5)U_1 - Y_4U_2 - Y_5 U_{\text{вых}} - Y_1 U_{\text{вх}} &= 0, \\ -Y_4U_1 + (Y_4 + Y_5)U_2 - Y_3 U_{\text{вых}} &= 0, \end{aligned} \right\}$$

причем $U_2 = 0$. Тогда система уравнений приобретает вид:

$$\left. \begin{aligned} (Y_1 + Y_2 + Y_4 + Y_5)U_1 - Y_5 U_{\text{вых}} - Y_1 U_{\text{вх}} &= 0, \\ -Y_4U_1 - Y_3 U_{\text{вых}} &= 0. \end{aligned} \right\}$$

Из системы уравнений следует:

$$U_{\text{вых}} = -\frac{Y_1 Y_4}{Y_3(Y_1 + Y_2 + Y_4 + Y_5) + Y_4 Y_5} U_{\text{вх}},$$

откуда операторное изображение коэффициента передачи напряжения:

$$k_U(p) = \frac{U_{\text{вых}}}{U_{\text{вх}}} = -\frac{Y_1 Y_4}{Y_3(Y_1 + Y_2 + Y_4 + Y_5) + Y_4 Y_5}.$$

Используя выражения для операторных проводимостей пассивных компонентов, найдем:

$$k_U(p) = -\frac{C_1 R_2 R_3 p}{C_1 C_2 R_1 R_2 R_3 p^2 + (C_1 + C_2) R_1 R_2 p + (R_1 + R_2)}.$$

Приведем операторное изображение коэффициента передачи напряжения к канонической форме

$$k_U(\rho) = k \frac{\rho}{\frac{\rho^2}{\omega_0^2} + \frac{\rho}{Q\omega_0} + 1},$$

где Q — добротность, а ω_0 — резонансная круговая частота полосового фильтра:

$$k_U(\rho) = \frac{C_1 R_2 R_3}{R_1 + R_2} \cdot \frac{\rho}{C_1 C_2 \frac{R_1 R_2}{R_1 + R_2} R_3 \rho^2 + (C_1 + C_2) \frac{R_1 R_2}{R_1 + R_2} \rho + 1}.$$

Из последнего выражения следует, что резонансная круговая частота, добротность и коэффициент усиления на резонансной частоте выражаются соотношениями:

$$\omega_0 = \frac{1}{\sqrt{C_1 C_2 (R_1 \parallel R_2) R_3}}, \quad Q = \sqrt{\frac{C_1 C_2 R_3}{(C_1 + C_2)^2 (R_1 \parallel R_2)}},$$

$$A_U(\omega_0) = k \omega_0 Q = \frac{R_3}{R_1} \cdot \frac{C_1}{C_1 + C_2},$$

где $R_1 \parallel R_2 = \frac{R_1 R_2}{R_1 + R_2}$.

Зададим значения параметров пассивных компонентов: $R_1 = 10$ кОм, $R_2 = 10$ кОм, $R_3 = 100$ кОм, $C_1 = 100$ нФ, $C_2 = 100$ нФ.

Расчетные параметры амплитудно-частотной характеристики коэффициента передачи напряжения составляют:

$$\omega_0 = \frac{1}{\sqrt{100 \cdot 10^{-9} \cdot 100 \cdot 10^{-9} \cdot 5 \cdot 10^3 \cdot 100 \cdot 10^3}} = 447,21 \left(\frac{\text{рад}}{\text{с}} \right),$$

$$Q = \sqrt{\frac{100 \cdot 10^{-9} \cdot 100 \cdot 10^{-9} \cdot 100 \cdot 10^3}{\left(100 \cdot 10^{-9} + 100 \cdot 10^{-9}\right)^2 \cdot 5 \cdot 10^3}} = 2,24,$$

$$A_U(\omega_0) = \frac{100 \cdot 10^3}{10 \cdot 10^3} \cdot \frac{100 \cdot 10^{-9}}{100 \cdot 10^{-9} + 100 \cdot 10^{-9}} = 5.$$

Виртуальный макет полосового фильтра представлен на рис. 3.21.

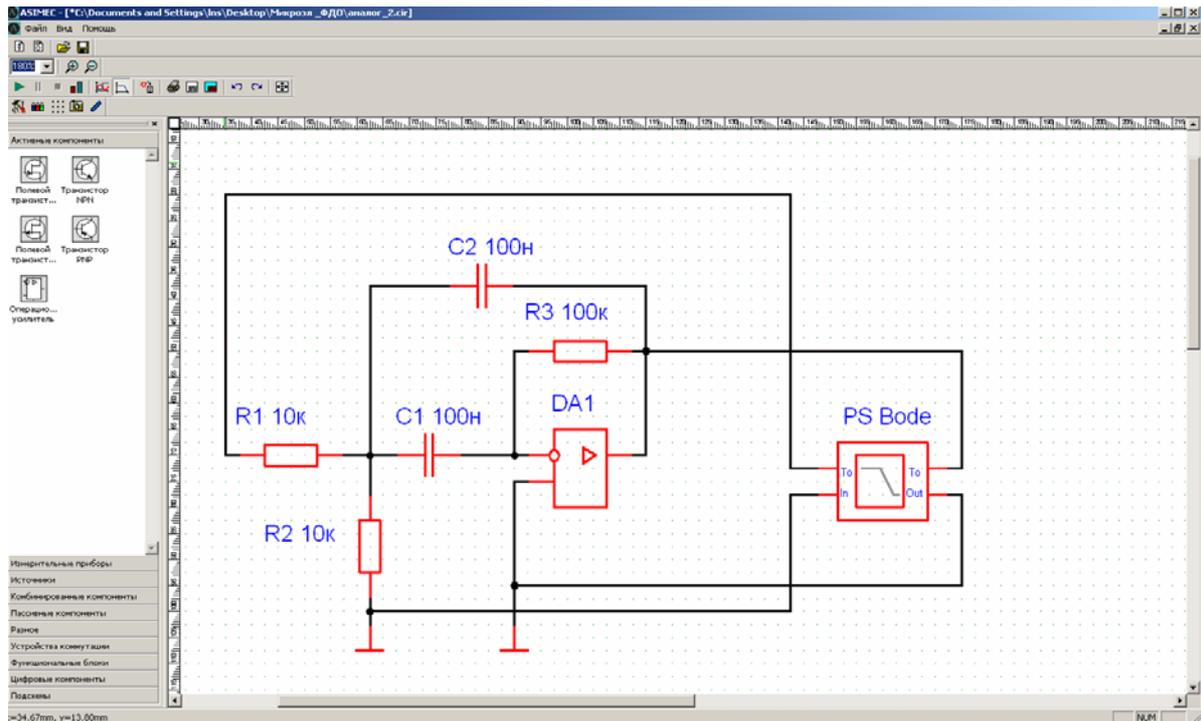


Рис. 3.21 — Виртуальный макет активного полосового фильтра

Экспериментальное определение параметров амплитудно-частотной характеристики полосового фильтра. Для выполнения моделирования в инспекторе объектов установим следующие параметры (рис. 3.22).

+ General	
+ Параметры моделирования	
- Параметры анализа	
- General	
nd	20
fstart	1
fstop	1000

Рис. 3.22 — Параметры моделирования активного полосового фильтра

Частотные характеристики коэффициента передачи напряжения полосового фильтра представлены на рис. 3.23.

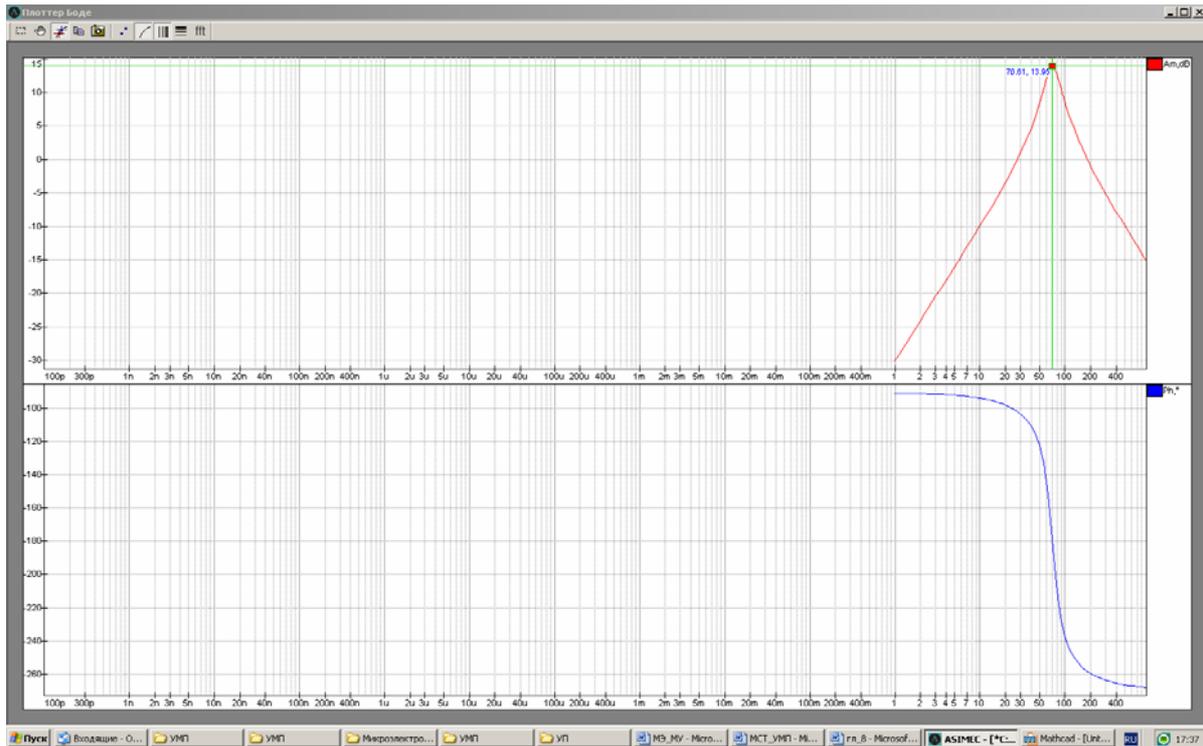


Рис. 3.23 — Частотные характеристики активного полосового фильтра

Участок амплитудно-частотной характеристики в окрестности резонансной частоты представлен на рис. 3.24.

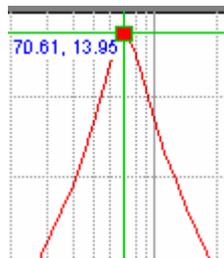


Рис. 3.24 — Участок амплитудно-частотной характеристики в окрестности резонансной частоты

Из амплитудно-частотной характеристики следует, что круговая резонансная частота равна $\omega_0 = 2\pi f_0 = 6,28 \cdot 70,6 = 443,4 \left(\frac{\text{рад}}{\text{с}} \right)$, а коэффициент усиления на резонансной частоте

$$A_U(\omega_0) = 10 \frac{A_U(\omega_0)[\text{дБ}]}{20} = 10 \frac{13,95}{20} = 4,98.$$

На верхней и нижней частотах полосы пропускания коэффициент передачи по напряжению уменьшается на 3 дБ по сравнению с коэффициентом усиления на резонансной частоте. Используя маркеры, определим экспериментальные значения соответствующих частот: $f_H \approx 57,6$ Гц, $f_B \approx 88,5$ Гц. Экспериментальное значение добротности составляет: $Q = \frac{f_0}{f_B - f_H} = \frac{70,6}{88,5 - 57,6} = 2,28$.

Таким образом, расхождения расчетных и экспериментальных значений параметров частотной характеристики полосового фильтра не превышает 2 %.

ЛИТЕРАТУРА

1. **Алексенко А. Г.** Основы микросхемотехники / А. Г. Алексенко. — М. : ЮНИМЕДИАСТАЙЛ, 2009. — 448 с. — ISBN 978-5-94774-002-8.

2. **Гатчин Ю. А.** Введение в микроэлектронику : учеб. пособие / Ю. А. Гатчин [и др.]. — СПб: СПбГУ ИТМО, 2010. — 114 с.

3. **Ефимов И. Е.** Основы микроэлектроники : учеб. пособие для вузов / И. Е. Ефимов, И. Я. Козырь. — М.: Лань, 2008. — 384 с.

4. **Игнатов А. Н.** Микросхемотехника и наноэлектроника : учеб. пособие / А. Н. Игнатов. — СПб. : Лань, 2011. — 528 с. — ISBN 978-5-8114-1161-0.

5. **Легостаев Н. С.** Твердотельная электроника : учеб. пособие / Н. С. Легостаев, П. Е. Троян, К. В. Четвергов. — Томск : Томск. гос. ун-т систем упр. и радиоэлектроники, 2007. — 476 с. — ISBN 978-5-86889-422-0.

6. **Легостаев Н. С.** Микроэлектроника : учеб. пособие / Н. С. Легостаев, К. В. Четвергов. — Томск: Факультет дистанционного обучения, ТУСУР, 2012. — 236 с.

ПРИЛОЖЕНИЕ А

Варианты заданий для текстовой контрольной работы

1. Спроектировать комбинационную схему, реализующую булеву функцию $f = ABC + \overline{BCD} + \overline{ABCD} + \overline{B} \overline{C} D + ABC \overline{D}$ с использованием мультиплексора.

2. Спроектировать устройство, зажигающее светодиод, если не менее пяти из семи входных двоичных сигналов принимают единичное значение.

3. Спроектировать комбинационную схему, реализующую булеву функцию $f = AB + \overline{A(C+D)} + \overline{B} C D$ с использованием мультиплексора.

4. Спроектировать устройство, зажигающее светодиод, если три из шести входных двоичных сигналов принимают единичное значение.

5. Спроектировать устройство, зажигающее светодиод, если четыре из шести входных двоичных сигналов принимают нулевое значение.

6. Спроектировать комбинационную схему, реализующую булеву функцию $f = \overline{AB} + \overline{A}(C+D) + \overline{BCD}$ с использованием мультиплексора.

7. Спроектировать комбинационную схему, реализующую булеву функцию $f = ABC + \overline{AD} + \overline{ABCD}$ с использованием дешифратора.

8. Спроектировать устройство, обеспечивающее отображение на цифро-буквенных индикаторах числа единичных разрядов входного 12-разрядного кода.

9. Спроектировать полный одноразрядный сумматор на мультиплексоре серии К555.

10. Спроектировать комбинационную схему, реализующую булеву функцию $f = \overline{ABC} + AB + \overline{CD} + ACD$ с использованием дешифратора.

11. Спроектировать комбинационную схему, реализующую булеву функцию $f = A + \overline{BC} + \overline{AD}$ с использованием мультиплексора.

12. Спроектировать устройство, зажигающее светодиод, если не менее трех из семи входных двоичных сигналов принимают единичное значение.

13. Спроектировать комбинационную схему, реализующую булеву функцию $f = \overline{ABC} + \overline{AB} + \overline{CD}$ с использованием мультиплексора.

14. Спроектировать устройство, зажигающее светодиод, если два из пяти входных двоичных сигналов принимают единичное значение.

15. Спроектировать устройство, зажигающее светодиод, если пять из восьми входных двоичных сигналов принимают нулевое значение.

16. Спроектировать комбинационную схему, реализующую булеву функцию $f = \overline{A} + \overline{BC} + \overline{AD}$ с использованием мультиплексора.

17. Спроектировать комбинационную схему, реализующую булеву функцию $f = \overline{C} + \overline{AC} + \overline{BD}$ с использованием дешифратора.

18. Спроектировать устройство, обеспечивающее отображение на цифробуквенных индикаторах числа единичных разрядов входного 10-разрядного кода.

19. Спроектировать двухразрядный сумматор на мультиплексорах серии K555.

20. Спроектировать комбинационную схему, реализующую булеву функцию $f = A \oplus B \oplus \overline{C}$ с использованием дешифратора.

21. Спроектировать комбинационную схему, реализующую булеву функцию $f = A \oplus \overline{AB} \oplus \overline{C}$ с использованием мультиплексора.

22. Спроектировать устройство, зажигающее светодиод, если не менее трех из восьми входных двоичных сигналов принимают единичное значение.

23. Спроектировать комбинационную схему, реализующую булеву функцию $f = \overline{BC} + \overline{ABD} + \overline{ACD}$ с использованием мультиплексора.

24. Спроектировать устройство, зажигающее светодиод, если четыре из восьми входных двоичных сигналов принимают единичное значение.

25. Спроектировать устройство, зажигающее светодиод, если два из семи входных двоичных сигналов принимают нулевое значение.

26. Спроектировать комбинационную схему, реализующую булеву функцию $f = \overline{ABC} + \overline{BC} + \overline{A} \overline{AD}$ с использованием мультиплексора.

27. Спроектировать комбинационную схему, реализующую булеву функцию $f = \overline{C} \oplus \overline{ACD} + \overline{BD}$ с использованием дешифратора.

28. Спроектировать устройство, обеспечивающее отображение на цифробуквенных индикаторах числа нулевых разрядов входного 8-разрядного кода.

29. Спроектировать комбинационную схему, реализующую булеву функцию $f = A \oplus B \oplus \overline{ACD}$ с использованием дешифратора.

30. Спроектировать комбинационную схему, реализующую булеву функцию $f = \overline{AB} \oplus \overline{AC} \oplus BCD$ с использованием мультиплексора.

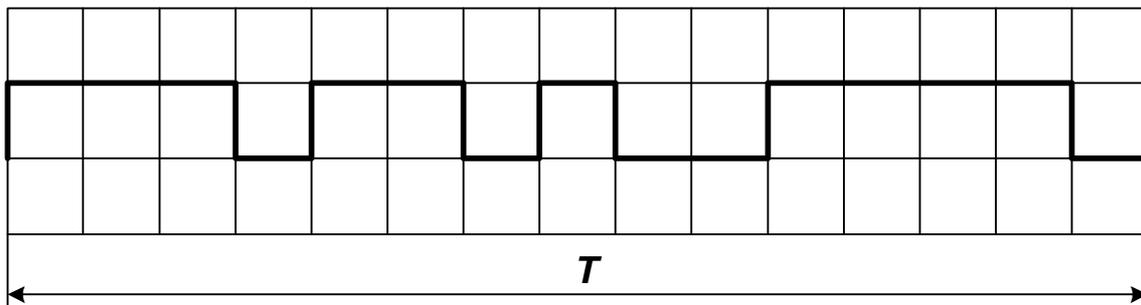
31. Спроектировать суммирующий счетчик с коэффициентом пересчета 325

32. Спроектировать вычитающий счетчик с коэффициентом пересчета 250

33. Спроектировать суммирующий счетчик с коэффициентом пересчета 95 с обеспечением индикации состояния на цифробуквенных индикаторах.

34. Спроектировать вычитающий счетчик с коэффициентом пересчета 54 с обеспечением индикации состояния на цифробуквенных индикаторах.

35. Спроектировать генератор импульсов заданной формы:



36. Спроектировать делитель частоты импульсов в 30 раз.

37. Спроектировать устройство, пропускающее на выход каждый 71-й импульс входной импульсной последовательности.

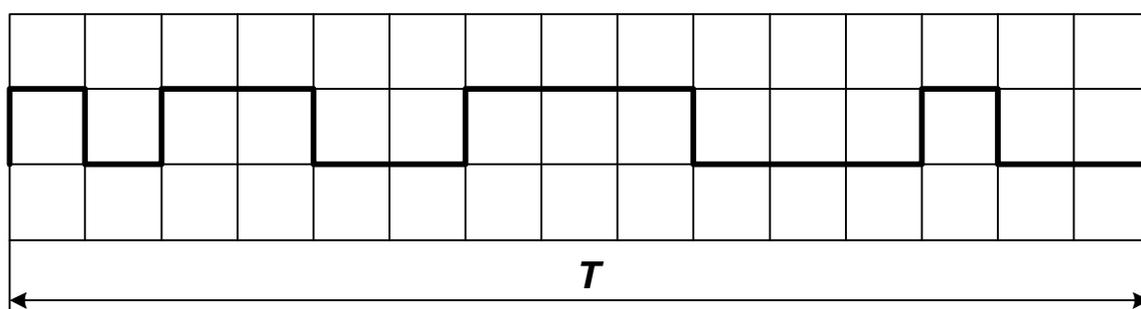
38. Спроектировать суммирующий счетчик с коэффициентом пересчета 105

39. Спроектировать вычитающий счетчик с коэффициентом пересчета 100

40. Спроектировать суммирующий счетчик с коэффициентом пересчета 58 с обеспечением индикации состояния на цифробуквенных индикаторах.

41. Спроектировать вычитающий счетчик с коэффициентом пересчета 94 с обеспечением индикации состояния на цифробуквенных индикаторах.

42. Спроектировать генератор импульсов заданной формы:



43. Спроектировать делитель частоты импульсов в 25 раз.

44. Спроектировать устройство, пропускающее на выход каждый 45-й импульс входной импульсной последовательности.

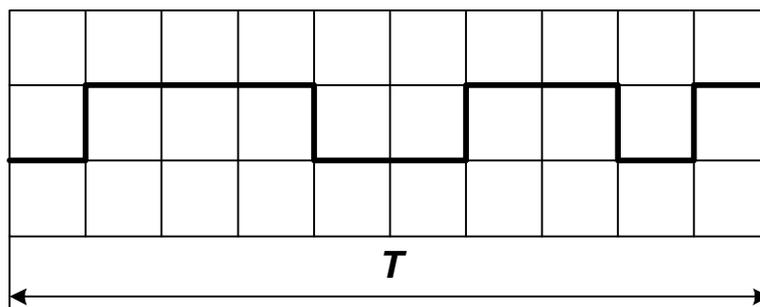
45. Спроектировать суммирующий счетчик с $k_{сч.} = 127$.

46. Спроектировать вычитающий счетчик с $k_{сч.} = 210$.

47. Спроектировать суммирующий счетчик с коэффициентом пересчета 68 с обеспечением индикации состояния на цифробуквенных индикаторах.

48. Спроектировать вычитающий счетчик с коэффициентом пересчета 49 с обеспечением индикации состояния на цифробуквенных индикаторах.

49. Спроектировать генератор импульсов заданной формы:



50. Спроектировать делитель частоты импульсов в 44 раза.

51. Спроектировать устройство, пропускающее на выход каждый 46-й импульс входной импульсной последовательности.

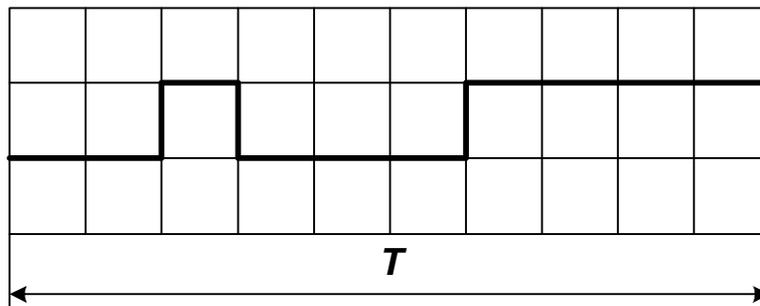
52. Спроектировать суммирующий счетчик с коэффициентом пересчета 111

53. Спроектировать вычитающий счетчик с коэффициентом пересчета 323

54. Спроектировать суммирующий счетчик с коэффициентом пересчета 100 с обеспечением индикации состояния на цифро-буквенных индикаторах.

55. Спроектировать вычитающий счетчик с коэффициентом пересчета 102 с обеспечением индикации состояния на цифро-буквенных индикаторах.

56. Спроектировать генератор импульсов заданной формы:



57. Спроектировать делитель частоты импульсов в 36 раз.

58. Спроектировать устройство, пропускающее на выход каждый 19-й импульс входной импульсной последовательности.

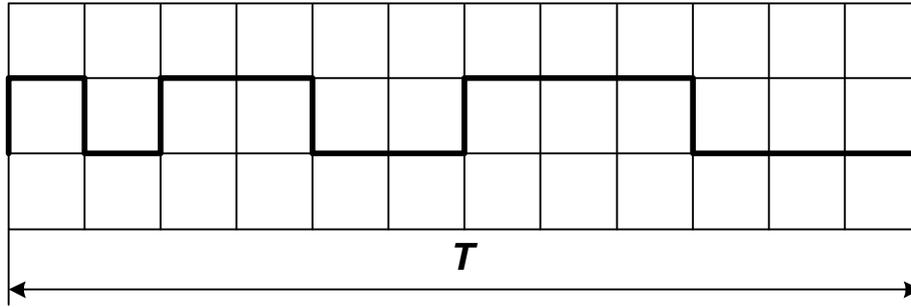
59. Спроектировать суммирующий счетчик с коэффициентом пересчета 393

60. Спроектировать вычитающий счетчик с коэффициентом пересчета 150

61. Спроектировать суммирующий счетчик с коэффициентом пересчета 92 с обеспечением индикации состояния на цифро-буквенных индикаторах.

62. Спроектировать вычитающий счетчик с коэффициентом пересчета 64 с обеспечением индикации состояния на цифро-буквенных индикаторах.

63. Спроектировать генератор импульсов заданной формы:



- 64.** Спроектировать делитель частоты импульсов в 40 раз.
- 65.** Спроектировать устройство, пропускающее на выход каждый 41-й импульс входной импульсной последовательности.
- 66.** Спроектировать суммирующий счетчик с коэффициентом пересчета 132.
- 67.** Спроектировать вычитающий счетчик с коэффициентом пересчета 125.
- 68.** Спроектировать суммирующий счетчик с коэффициентом пересчета 35 с обеспечением индикации состояния на цифробуквенных индикаторах.
- 69.** Спроектировать вычитающий счетчик с коэффициентом пересчета 44 с обеспечением индикации состояния на цифробуквенных индикаторах.
- 70.** Спроектировать вычитающий счетчик с коэффициентом пересчета 28 с обеспечением индикации состояния на цифробуквенных индикаторах.

ПРИЛОЖЕНИЕ Б

Варианты лабораторных работ

Таблица Б.1 — Варианты лабораторной работы № 1

Вариант	Состояния счетчика в цикле								
	0	1	3	5	7	9	11	13	15
1	0	1	3	5	7	9	11	13	15
2	0	2	4	6	8	10	12	14	15
3	0	1	3	5	2	4	6	8	10
4	0	1	3	5	10	8	6	4	2
5	0	2	4	6	1	3	5	7	9
6	0	2	4	6	9	7	5	3	1
7	0	3	1	7	5	11	9	15	13
8	0	3	1	7	5	8	10	12	14
9	0	3	1	7	5	14	12	10	8
10	0	7	5	3	1	11	9	15	13
11	0	7	5	3	1	8	10	12	14
12	0	7	5	3	1	14	12	10	8
13	0	5	7	1	3	13	15	9	11
14	0	5	7	1	3	2	4	6	8
15	0	5	7	1	6	8	10	12	14
16	7	9	11	13	15	0	1	3	5
17	8	10	12	14	15	0	2	4	6
18	10	8	6	4	2	0	1	3	5
19	0	6	4	2	15	8	10	12	14
20	0	6	4	2	10	12	14	15	8
21	0	4	2	8	7	9	11	13	15
22	0	4	2	8	9	7	5	3	1
23	0	8	2	4	3	13	15	9	11
24	0	8	2	4	15	9	13	3	11

Окончание табл. Б.1

Вариант	Состояния счетчика в цикле								
25	8	6	4	2	0	7	5	3	1
26	7	9	11	13	15	0	1	3	5
27	10	12	14	15	0	2	4	6	8
28	3	5	2	4	0	1	6	8	10
29	6	4	2	0	1	3	5	10	8
30	5	7	9	0	2	4	6	1	3
31	3	1	0	2	4	6	9	7	5
32	5	11	9	15	13	0	3	1	7
33	5	8	10	12	14	1	7	0	3
34	11	9	15	13	0	7	5	3	1
35	3	1	8	10	12	14	0	7	5
36	5	3	1	14	12	10	8	0	7
37	15	0	1	3	5	7	9	11	13
38	2	4	6	8	10	12	14	15	0
39	2	0	1	3	5	10	8	6	4
40	2	15	8	10	12	14	0	6	4
41	14	15	8	0	6	4	2	10	12
42	7	9	11	13	15	0	4	2	8
43	4	3	13	15	9	11	0	8	2
44	9	13	3	11	0	8	2	4	15
45	0	7	5	3	1	8	6	4	2
46	3	11	0	9	13	2	4	15	8
47	0	6	4	7	9	11	2	10	12
48	3	5	10	8	6	4	2	0	1
49	7	9	11	15	0	1	3	5	13
50	1	14	12	10	8	0	7	5	3

Таблица Б.2 — Варианты лабораторной работы № 2

Вариант	Коэффициент усиления инвертирующего усилителя	Коэффициент усиления неинвертирующего усилителя	Параметры компонентов полосового фильтра				
			R_1 , кОм	R_2 , кОм	R_3 , кОм	C_1 , нФ	C_2 , нФ
1	5	30	5	5	50	50	50
2	6	31	5	5	60	60	60
3	7	32	5	5	70	70	70
4	8	33	5	5	80	80	80
5	9	34	5	5	90	90	90
6	10	35	5	5	100	100	100
7	12	36	5	5	110	110	110
8	13	37	5	5	120	120	120
9	14	38	5	5	130	130	130
10	15	39	5	5	140	140	140
11	16	40	10	10	50	50	50
12	17	41	10	10	60	60	60
13	18	42	10	10	70	70	70
14	19	43	10	10	80	80	80
15	20	44	10	10	90	90	90
16	21	45	10	10	110	100	100
17	22	46	10	10	120	110	110
18	23	47	10	10	130	120	120
19	24	48	10	10	140	130	130
20	25	49	10	10	150	140	140
21	26	50	15	15	100	50	50
22	27	51	15	15	110	60	60
23	28	52	15	15	120	70	70
24	29	53	15	15	130	80	80
25	30	54	15	15	140	90	90

Окончание табл. Б.2

Вариант	Коэффициент усиления инвертирующего усилителя	Коэффициент усиления неинвертирующего усилителя	Параметры компонентов полосового фильтра				
			R_1 , КОМ	R_2 , КОМ	R_3 , КОМ	C_1 , нФ	C_2 , нФ
26	31	55	15	15	150	100	100
27	32	5	15	15	160	110	110
28	33	6	15	15	170	120	120
29	34	7	15	15	180	130	130
30	35	8	15	15	200	140	140
31	36	9	20	20	100	50	50
32	37	10	20	20	110	60	60
33	38	12	20	20	120	70	70
34	39	13	20	20	130	80	80
35	40	14	20	20	140	90	90
36	41	15	20	20	150	100	100
37	42	16	20	20	160	110	110
38	43	17	20	20	170	120	120
39	44	18	20	20	180	130	130
40	45	19	20	20	200	140	140
41	46	20	5	10	100	50	50
42	47	21	5	10	110	60	60
43	48	22	5	10	120	70	70
44	49	23	5	10	130	80	80
45	50	24	5	10	140	90	90
46	51	25	5	10	50	100	100
47	52	26	5	10	60	110	110
48	53	27	5	10	70	120	120
49	54	28	5	10	80	130	130
50	55	29	5	10	90	140	140