

Министерство образования и науки Российской Федерации

Томский государственный университет
систем управления и радиоэлектроники

Н.С. Легостаев, К.В. Четвергов

МИКРОСХЕМОТЕХНИКА

Аналоговая микросхемотехника

Учебное пособие

Рекомендовано Сибирским региональным отделением учебно-методического объединения высших учебных заведений РФ по образованию в области радиотехники, электроники, биомедицинской техники и автоматизации для межвузовского использования в качестве учебного пособия для студентов, обучающихся по направлению подготовки бакалавров 210100.62 «Электроника и наноэлектроника» с профилем «Промышленная электроника»

Томск
Издательство ТУСУРа
2014

УДК 621.382.049.77.037.33(075.8)
ББК 32.844.15я73
Л387

Рецензенты:

Ярославцев Е.В., зам. заведующего кафедрой промышленной
и медицинской электроники Национального исследовательского
Томского политехнического университета,
канд. техн. наук, доцент;

Целебровский И.В., зам. директора НИИ автоматики
и электромеханики по научной работе, канд. техн. наук

Легостаев, Николай Степанович

Л387 Микросхемотехника. Аналоговая микросхемотехника : учеб.
пособие / Н.С. Легостаев, К.В. Четвергов. – Томск: Изд-во Томск.
гос. ун-та систем упр. и радиоэлектроники, 2014. – 238 с.

ISBN 978-5-86889-677-4

Рассмотрены общие положения аналоговой микросхемотехники,
приведена классификация аналоговых интегральных микросхем, пред-
ставлены основные функциональные узлы интегральных схем, инте-
гральные операционные усилители, стабилизаторы напряжения, анало-
говые компараторы и перемножители, их схемотехническое построение,
характеристики и параметры.

Для студентов, обучающихся по направлению 210100.62 «Электро-
ника и наноэлектроника» с профилем «Промышленная электроника».

УДК 621.382.049.77.037.33(075.8)

ББК 32.844.15я73

ISBN 978-5-86889-677-4

© Легостаев Н.С., Четвергов К.В., 2014

© Томск. гос. ун-т систем упр.
и радиоэлектроники, 2014

Введение

Курс «Микросхемотехника» входит в вариативную часть профессионального цикла дисциплин подготовки бакалавров по направлению 210100.62 «Электроника и наноэлектроника». Целью преподавания дисциплины «Микросхемотехника» является ознакомление с основными направлениями современной микросхемотехники, приобретение знаний в области схмотехнического проектирования микроэлектронной аппаратуры, включая устройства и системы промышленной электроники.

Данное учебное пособие охватывает вопросы аналоговой микросхемотехники. Пособие содержит 6 тематических разделов.

В разделе 1 изложены основы аналоговой микросхемотехники: основные и специальные аналоговые функции, классификация аналоговых интегральных микросхем, принципы схмотехнической реализации аналоговых интегральных схем.

В разделе 2 рассматриваются схмотехнические структуры аналоговых интегральных микросхем: источники постоянного тока и напряжения, дифференциальные каскады на биполярных и полевых транзисторах, каскады сдвига потенциальных уровней, выходные каскады.

Разделы 3–6 посвящены наиболее распространенным типам аналоговых интегральных микросхем. Схмотехническая реализация, характеристики и параметры интегральных операционных усилителей представлены в разделе 3, стабилизаторов постоянного напряжения — в разделе 4, аналоговых компараторов — в разделе 5 и аналоговых перемножителей — в разделе 6.

1. Основы аналоговой микросхемотехники

1.1. Основные и специальные аналоговые функции

Аналоговые интегральные схемы (АИС) предназначены для преобразования аналоговых сигналов — физических величин (напряжение, ток, частота колебаний и т.д.), мера которых отображает (кодирует) информацию. Выполняемые реальными интегральными схемами (ИС) преобразования можно представить в виде аналоговых функций (АФ), описывающих действия, производимые АИС над сигналами.

Аналоговые функции как идеализированные модели преобразования сигналов не учитывают ошибки, присущие реальным АИС и вызываемые такими факторами, как конечное значение сопротивлений схем, частотные и температурные зависимости, дрейф параметров, взаимное рассогласование элементов, шумы, нестабильность при изменении питающих напряжений и т.д. Замена реальных АИС идеализированными аналоговыми функциями упрощает синтез микроэлектронной аппаратуры (МЭА) и является оправданной, поскольку аналоговые схемы обладают большими запасами по усилению, стабильности, точности и другим параметрам и характеристикам, применяются в таких включениях и режимах, в которых ошибки АИС оказываются несущественными с точки зрения задач, решаемых микроэлектронной аппаратурой.

Многообразие задач, возлагаемых на МЭА, предполагает количество разновидностей АФ бесконечно большой величиной. Однако для унификации и удобства проектирования МЭА из всего множества реальных АФ выделяют лишь основные аналоговые функции (ОАФ): усиление, сравнение, ограничение, перемножение, частотную фильтрацию.

Перечисленные функции в совокупности образуют функционально полную систему операций, совершаемых над аналоговыми сигналами, и являются удобными, так как они воплощены в виде АИС.

Например, функцию усиления реализуют ИС операционных усилителей (ОУ); функцию сравнения — ИС ОУ и компараторов напряжения; функцию перемножения — ИС перемножителей и т.д.

При синтезе МЭА используют также специальные аналоговые функции (САФ), которые образуют с помощью структур, состоящих из основных аналоговых функций, эталонов и навесных компонентов.

Специальные аналоговые функции реализуют АИС стабилизаторов напряжения, взаимного преобразования аналоговых и цифровых величин, так как основаны на применении аналоговых эталонов напряжения (в виде стабилизаторов и высокоточных резистивных матриц) в сочетании с ОАФ, реализуемых ОУ или компараторами.

1.2. Классификация аналоговых интегральных схем

Производство аналоговых ИС определяется техническими возможностями изготовления активных и пассивных элементов с требуемыми параметрами, а их применение — мощностью и способностью преобразования сигналов переменного тока.

По мере усовершенствования технологии и методов проектирования номенклатура и выпуск аналоговых ИС увеличиваются. Этому способствует:

- создание транзисторных структур с высокими пробивными напряжениями;
- создание высокочастотных транзисторов в интегральном исполнении;

- высокая степень согласования одинаковых параметров различных элементов, выполняемых в одном кристалле;
- создание биполярных транзисторов типов $n-p-n$ и $p-n-p$ в одном кристалле единым технологическим процессом;
- технологическая реализация RLC -структур с распределенными параметрами в микроэлектронном исполнении;
- совершенствование технологических процессов микроэлектроники в целом.

Перечисленные факторы позволяют реализовать в интегральном исполнении основные и специальные аналоговые функции, что обеспечило создание широкой номенклатуры аналоговых ИС.

В зависимости от выполняемой функции аналоговые ИС подразделяются на следующие классы: операционные усилители, инструментальные ИС, радиочастотные ИС, силовые ИС (рисунок 1.1).

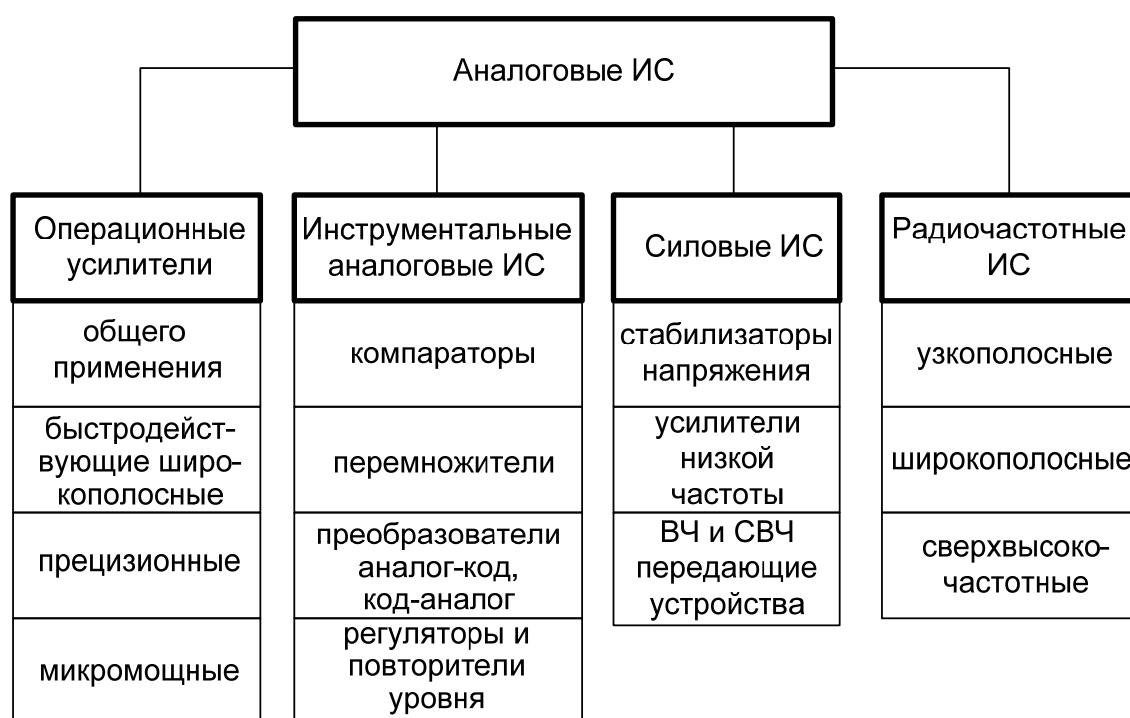


Рисунок 1.1 – Классификация аналоговых интегральных микросхем

Операционный усилитель — это многоцелевая ИС, предназначенная для построения схем с фиксированным коэффициентом передачи и точно синтезированной передаточной функцией.

Инструментальная аналоговая ИС — многоцелевая ИС, осуществляющая прецизионные преобразования аналоговых сигналов и обеспечивающая выполнение комплекса требований по точности, частотным свойствам и электрическим параметрам. От операционных усилителей инструментальные ИС отличаются либо наличием цифровых цепей наряду с аналоговыми, либо внутренними обратными связями, реализующими стабилизацию определенных электрических параметров.

Силовые ИС используются в источниках вторичного электропитания, усилительных и передающих устройствах.

Радиочастотные ИС предназначены для усиления и преобразования сигналов радиотехнического диапазона волн.

Среди аналоговых ИС наибольшее применение получили операционные усилители. ОУ используются как основные функциональные узлы в различных линейных и нелинейных устройствах. Широкому распространению ОУ в значительной мере способствовали успехи микроэлектроники, что позволило снизить стоимость и размеры ОУ до стоимости и размеров транзисторов. Надежность операционных усилителей мало уступает надежности транзисторов, а по своим функциональным возможностям они относятся к самым универсальным элементам микроэлектронной аппаратуры. Высокий коэффициент усиления, стабильность нулевого уровня, высокое входное и низкое выходное сопротивление, высокое быстродействие и возможность работы с разнообразными цепями обратной связи позволяют выполнять различные преобразования входного сигнала — суммирование, вычитание, интегрирование, дифференцирование, сравнение, запоминание, умножение, логарифмирование, возведение в степень и ряд других.

Операционные усилители характеризуются большим числом параметров, значения которых варьируются в широких пределах исходя из предъявляемых к ОУ требований. Учитывая это, представленная классификация операционных усилителей отражает наиболее важные параметры.

- ОУ общего применения для построения МЭА, имеющей суммарную приведенную погрешность на уровне 1 %. Они характеризуются относительно малой стоимостью и средним уровнем параметров.

- Быстродействующие широкополосные ОУ для преобразования быстроменяющихся сигналов. Они характеризуются высокой скоростью нарастания выходного сигнала, малым временем установления, высокой частотой единого усиления, а по остальным параметрам, как правило, уступают ОУ общего применения.

- Прецизионные ОУ для усиления малых электрических сигналов, сопровождаемых высоким уровнем помех. Такие усилители характеризуются малым значением напряжения смещения и его температурным дрейфом, большими коэффициентами усиления и подавления синфазного сигнала, большим входным сопротивлением и низким уровнем шумов, но как, правило, имеют невысокое быстродействие.

- Микромощные ОУ для применения в случаях, когда потребляемая мощность жестко лимитирована.

Однако для разработки ОУ недостаточна классификация по параметрам. Необходима классификация по принципам построения или структурным схемам ОУ.

1.3. Принципы схемотехники аналоговых интегральных микросхем

Принципы схемотехники АИС стали результатом интенсивных исследований, направленных на выявление принципиальных различий между аналоговыми интегральными схемами и схемами на дискретных компонентах. Они отражают специфику технологии производства АИС и тенденцию роста степени интеграции их функциональных узлов. Их два: принцип взаимного согласования цепей и принцип схемотехнической избыточности при ограничении размеров полезной площади подложки или кристалла.

Принцип согласования цепей заключается в такой их конструкторско-технологической реализации, при которой требуемые электрические параметры оказываются пропорциональными друг другу в широком интервале внешних воздействий.

Взаимное согласование схемотехнических структур осуществляется за счет близкого расположения соответствующих элементов их топологии на подложке. Достигаемая при этом идентич-

ность (или строгая пропорциональность) параметров обусловлена тем, что исходные материалы и процессы технологической обработки для таких элементов (или структур) практически одинаковы. Возможность изготовления схемных элементов с идентичными характеристиками и весьма близкими тепловыми режимами позволила создать прецизионные структуры аналоговых функциональных узлов (дифференциальные каскады, эталоны тока и напряжения и т.п.) с параметрами, не реализуемыми схемами на дискретных компонентах.

Принцип схмотехнической избыточности заключается в усложнении схмотехники АИС для улучшения их качества, минимизации площади кристалла и повышения технологичности.

Принципы схмотехники аналоговых интегральных схем обусловлены ограничениями и возможностями технологии их изготовления.

Ограничения. Технология изготовления полупроводниковых интегральных схем преимущественно ориентирована на создание схем, в которых *n-p-n*-транзисторы имеют оптимальные параметры. При этом характеристики других элементов являются производными и значения их параметров в значительной степени predeterminedены и ограничены. С целью получения требуемых характеристик таких наиболее важных элементов, как транзисторы со сверхбольшим коэффициентом усиления или полевые транзисторы, в технологический процесс изготовления *n-p-n*-структур иногда вводят дополнительные стадии. Однако основным методом преодоления ограничений, обусловленных процессом изготовления, заключается в приспособлении схемно-конструктивных решений к требованиям технологии, а не в разработке специальной технологии для конкретной схемы.

Другое ограничение связано с реализацией высокоомных резисторов и конденсаторов с емкостями, превышающими десятки пикофарад, поскольку это сопровождается увеличением необходимой площади кристалла. Поэтому высокоомные резисторы обычно реализуются в виде большого динамического внутреннего сопротивления активных источников тока на транзисторах (для транзисторов не требуется большая площадь), а в усилительных

схемах часто используются сложные элементы, такие как пары Дарлингтона, составные транзисторы и управляемые источники тока.

Большие емкости невозможно реализовать даже посредством увеличения их площади на кристалле. По этой причине недопустимо применение межкаскадных конденсаторов, а проблемы согласования уровней каскадов и стабилизации их режима решают в пределах более технологичной, хотя и усложненной, схемотехники структур с непосредственными связями.

Резисторы с допустимым разбросом сопротивлений менее $\pm(5-10)\%$ не могут быть получены без снижения выхода годных. Однако значения отношений сопротивлений с точностью, на порядок превышающей эти значения, можно достичь без дополнительного усложнения технологических процессов. Поэтому схемотехника АИС направлена на то, чтобы качественные характеристики интегральных схем определялись не абсолютными значениями сопротивлений, а главным образом их отношениями.

Возможности. Интегральная технология открывает пути создания схемных элементов, позволяющих получить качественно новые свойства. Среди них можно назвать многоэмиттерные транзисторы (которые не могут быть реализованы на дискретных компонентах), согласованные транзисторы и т.п.

В отличие от разработчиков электронных схем на дискретных компонентах, разработчики интегральных схем не имеют возможности произвольно выбирать схемные компоненты, оптимальные с точки зрения выполнения конкретной функции, но они могут в допустимых пределах изменять технологические режимы для достижения желаемых результатов.

В немалой степени схемотехнику интегральных схем определяют допустимая мощность рассеяния ИС, необходимость обеспечения стабильности параметров в широком диапазоне изменения внешней температуры, а также защиты транзисторов ИС от перегрузок по току.

В настоящее время в результате интенсивных исследований с применением самых современных методов анализа и расчета разработан набор широко используемых аналоговых функцио-

нальных узлов, а также созданы тщательно отработанные методы объединения этих узлов в полупроводниковые линейные интегральные схемы с требуемыми характеристиками. Знание этих функциональных узлов совершенно необходимо для понимания принципа действия различных схем, сравнения их характеристик, расчета параметров, существенных с точки зрения конкретного применения.

2. Функциональные узлы интегральных микросхем

2.1. Составные транзисторы

Во входных и промежуточных каскадах интегральных усилителей высокие входные сопротивления и большие коэффициенты усиления по току часто достигаются за счет использования составных транзисторов. Составной транзистор представляет собой сочетание двух или нескольких элементов, соединенных таким способом, что образуется активный трехполюсник с новыми параметрами и характеристиками.

В интегральных микросхемах (ИМС) формируются составные транзисторы, состоящие в основном из двух транзисторов. По современным технологическим методам можно изготавливать в одной изолированной области два *n-p-n*-транзистора, когда они имеют общий коллектор, два или несколько *n-p-n*-транзисторов, когда общим является эмиттер, *n-p-n*-транзистор с вертикальной инжекцией носителей (горизонтальная транзисторная структура) и *p-n-p*-транзистор с горизонтальной инжекцией носителей (вертикальная транзисторная структура), *n-p-n*- и *p-n-p*-транзисторы (оба с вертикальной инжекцией носителей), когда последний реализуется на подложке. Однако составные интегральные транзисторы не обязательно должны создаваться в одной изолированной области, они могут формироваться в разных изолированных областях, а соединяться в составной транзистор с помощью межэле-

ментных соединений (металлизаций), которые представляют собой алюминиевые дорожки на кристалле.

Сочетание двух биполярных транзисторов одного или разных типов проводимости, а также биполярного и полевого транзисторов, наконец, двух полевых транзисторов с одинаковыми и противоположными проводимостями каналов позволяет получить схемы составных транзисторов (таблица 2.1).

В этих схемах составных транзисторов используются известные схемы нормального включения транзисторов (общий исток, общий сток, общий затвор для полевых и общий эмиттер, общий коллектор, общая база для биполярных). Если учитывать инверсное включение транзисторов, а также противоположные типы проводимости транзисторов, составных транзисторных схем может быть получено гораздо больше.

Среди составных транзисторов наибольшее распространение имеет так называемая *пара Дарлингтона* (рисунок 2.1).

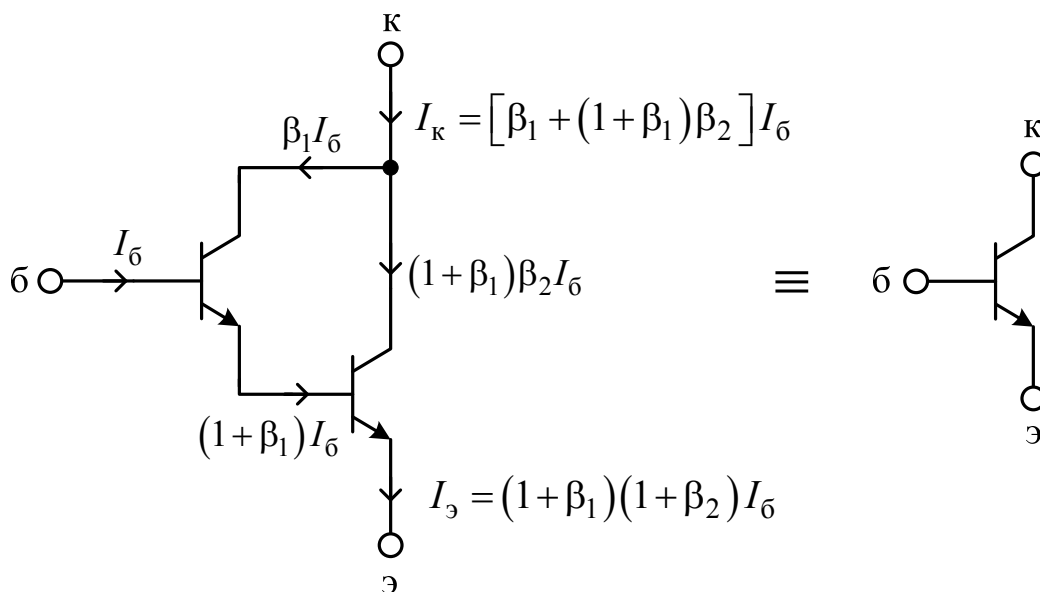


Рисунок 2.1 – Схема пары Дарлингтона

При анализе схемы пару Дарлингтона можно рассматривать как один *n-p-n*-транзистор. Допустив, что коэффициенты усиления по постоянному току равны коэффициентам усиления по переменному току для малого сигнала и обозначив через $I_э$ ток покоя эмиттера эквивалентного транзистора, получим

Таблица 2.1 — Схемы составных транзисторов

$$I_{э1} = \frac{I_э}{1 + \beta_2}, \quad I_{э2} = I_э, \quad (2.1)$$

где $I_{э1}$, $I_{э2}$ — эмиттерные токи покоя транзисторов $VT1$ и $VT2$ соответственно.

Результирующий коэффициент усиления по току пары Дарлингтона в режиме короткого замыкания приблизительно равен произведению коэффициентов усиления отдельных транзисторов:

$$\beta = \beta_1 + (1 + \beta_1)\beta_2 \approx \beta_1\beta_2. \quad (2.2)$$

Результирующее входное сопротивление в режиме короткого замыкания

$$R_{вх} = h_{11} \approx \frac{2\varphi_T}{I_э}(1 + \beta) = 2r_э(1 + \beta) \quad (2.3)$$

примерно равно удвоенному входному сопротивлению транзистора с выходным током $I_э$ и коэффициентом усиления по току β . Таким образом, проводимость прямой передачи эквивалентного транзистора

$$Y_{пер} = y_{21} = \frac{h_{21}}{h_{11}} \approx \frac{\beta I_э}{2\varphi_T(\beta + 1)} = \frac{\alpha}{2r_э} \quad (2.4)$$

составляет только половину полной проводимости прямой передачи в режиме короткого замыкания транзистора при токе эмиттера $I_э$.

Пара Дарлингтона, обладая рядом преимуществ по сравнению с одиночным транзистором, имеет и принципиальные недостатки:

- результирующий коэффициент усиления по току определяется произведением β_1 и β_2 , значение которого изменяется больше, чем коэффициент усиления одного транзистора;
- два перехода база-эмиттер включены последовательно и ток эмиттера транзистора $VT1$ зависит от коэффициента усиления по току транзистора $VT2$, поэтому результирующее напряжение база-эмиттер и его температурная зависимость подвержены значительным изменениям;

- коэффициент шума пары Дарлингтона превышает коэффициент шума одного транзистора даже при оптимальном сопротивлении источника сигнала.

Указанные недостатки можно частично устранить, если к эмиттеру транзистора $VT1$ подключить внешний источник тока. В простейшей модификации схемы Дарлингтона, представленной на рисунке 2.2,*а*, переход база-эмиттер транзистора $VT2$ зашунтирован резистором $R1$.

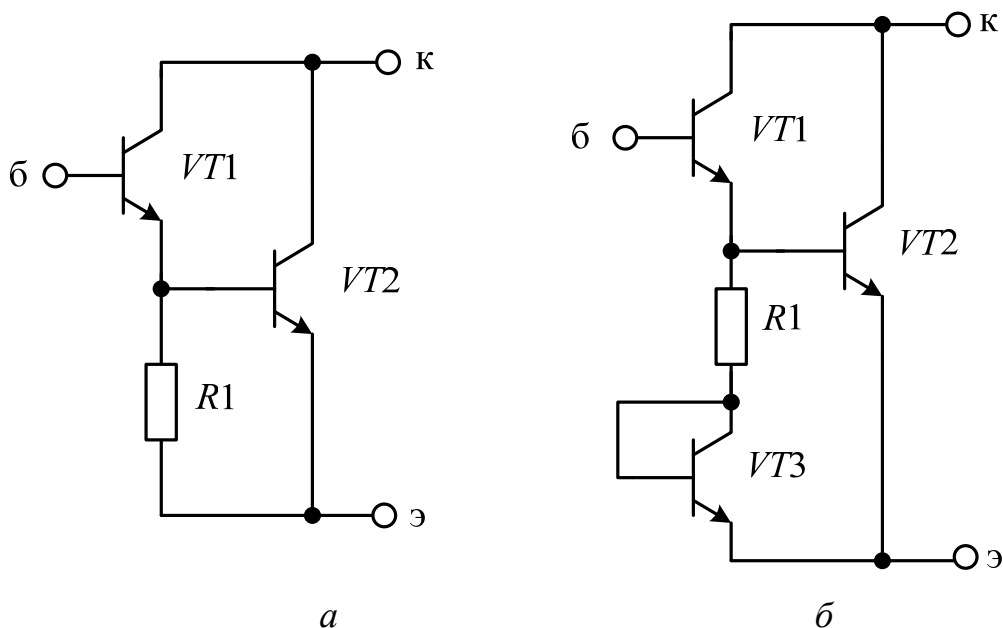


Рисунок 2.2 — Модифицированные схемы пар Дарлингтона

При оптимальном сопротивлении этого резистора протекающий через него ток примерно в $\sqrt{\beta_2}$ раз превышает ток базы транзистора $VT2$ при напряжении на переходе база-эмиттер 0,5–0,7 В. Несмотря на пропорциональное уменьшение результирующего коэффициента усиления по току, общие показатели качества существенно улучшаются, поскольку значительно ослабляется зависимость эмиттерного тока и напряжения база-эмиттер транзистора $VT1$ от коэффициента усиления по току транзистора $VT2$. Кроме того, обеспечивается оптимальное сопротивление источника сигнала для транзистора $VT2$, что позволяет получить минимальное значение коэффициента шума.

Тем не менее, в рассмотренной модификации температурная стабильность остается невысокой. Изменения температуры вызывают дрейф напряжения база-эмиттер транзистора $VT2$, равный $-2,3$ мВ/°С, что в свою очередь приводит к пропорциональным изменениям тока, протекающего через резистор $R1$, а следовательно, и эмиттерного тока транзистора $VT1$. В интегральных схемах на эту температурную зависимость дополнительно влияет положительный температурный коэффициент сопротивления $R1$.

Температурную стабильность можно улучшить путем введения третьего транзистора в диодном включении (рисунок 2.2,б). Транзисторы $VT2$ и $VT3$ имеют одинаковые площади эмиттеров, но различные эмиттерные токи ($I_{э3} < I_{э2}$). Поскольку $I_{э3}$ меньше $I_{э2}$, напряжение база-эмиттер транзистора $VT3$ меньше напряжения база-эмиттер транзистора $VT2$ на величину $\Delta U_{бэ} = \varphi_T \ln \frac{I_{э2}}{I_{э3}}$,

значение сопротивления $R1$ можно выбрать таким, что падение напряжения $I_{э3}R1$ будет равняться разности $\Delta U_{бэ}$. Вследствие этого температурный коэффициент $\Delta U_{бэ}$ будет компенсироваться положительным температурным коэффициентом сопротивления $R1$.

Широко распространенный способ преодоления недостатков, обусловленных принципиально малым коэффициентом усиления по току интегральных $p-n-p$ -транзисторов, заключается в использовании составных транзисторов, которые содержат так называемый дополняющий $p-n-p$ - и обычный $n-p-n$ -транзистор (рисунок 2.3). Такой транзистор можно назвать *составным $p-n-p$ -транзистором*. Общий коэффициент усиления по току β записывается в виде

$$\beta = (1 + \beta_2)\beta_1. \quad (2.5)$$

Если принять, что коэффициенты усиления по постоянному току равны коэффициентам усиления по переменному току для малого сигнала, то можно показать, что полная проводимость прямой передачи в режиме короткого замыкания y_{21} и полная выходная проводимость в режиме холостого хода h_{22} составного

транзистора идентичны соответствующим параметрам транзистора, эмиттерный ток и коэффициент усиления которого равны $I_{э3}$ и $\beta_1(1 + \beta_2)$:

$$y_{21} \approx \frac{\beta_1(1 + \beta_2)I_{э1}}{(1 + \beta_1)\varphi_T} = \frac{\beta I_{э}}{(1 + \beta)\varphi_T} = \frac{\alpha}{r_э},$$

$$h_{22} \approx \left(2 + \frac{1}{\beta_1}\right)\mu_1 \frac{I_{э}}{\varphi_T} \approx 2\frac{\mu_1}{r_э},$$
(2.6)

где μ_1 — коэффициент модуляции ширины базы транзистора $VT1$.

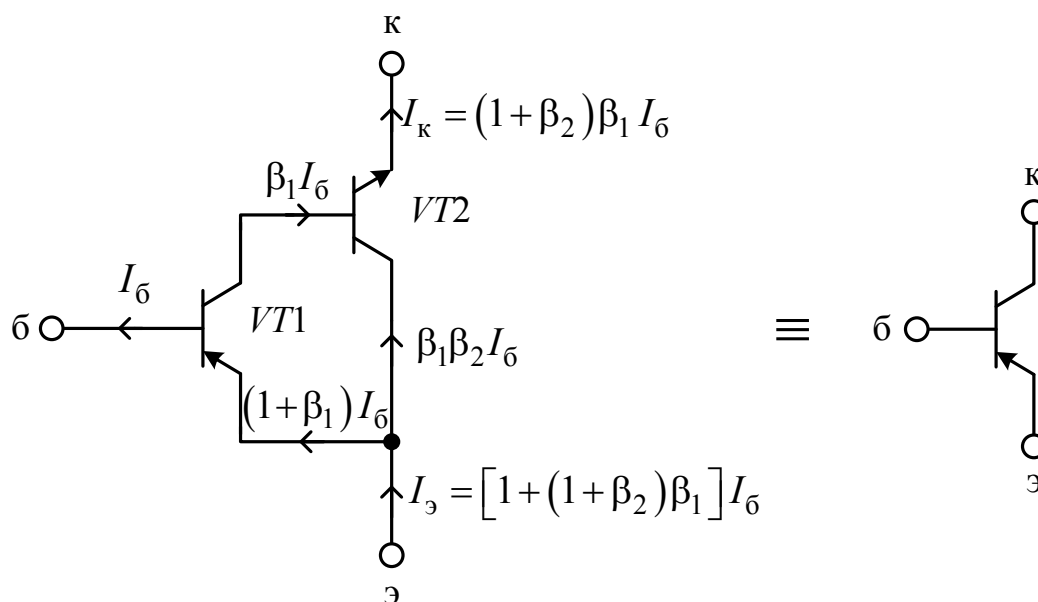


Рисунок 2.3 — Составной $p-n-p$ -транзистор

Интегральные $p-n-p$ -транзисторы уступают $n-p-n$ -транзисторам, в частности, по коэффициенту усиления β . В этом отношении составной $p-n-p$ -транзистор обладает явными преимуществами, так как его коэффициент усиления превышает коэффициент усиления $n-p-n$ -транзистора, входящего в состав схемы. Быстродействие составного транзистора такое же, как у составляющего $p-n-p$ -транзистора, то есть хуже, чем у $n-p-n$ -транзистора.

2.2. Источники постоянного тока

Источники тока на основе активных элементов образуют важный класс функциональных узлов ИМС. Создать идеальный источник тока невозможно, но существуют способы, позволяющие получить очень близкую аппроксимацию идеального источника. В этом случае, например, широко используется тот факт, что для транзистора в активном режиме ток коллектора относительно независим от напряжения на коллекторе. Таким образом, биполярный транзистор можно использовать в качестве управляемого источника тока, однако зависимость его коэффициента усиления от ряда факторов (таких как температура, рабочий ток эмиттера и коллекторное напряжение, технологический разброс параметров) исключает возможность его применения для этих целей при жестких требованиях к допустимым изменениям. Наличие согласованных по характеристикам пар транзисторов, изготавливаемых по одной технологии, позволяет создавать схемы с небольшими, но чрезвычайно стабильными коэффициентами усиления. На рисунке 2.4 показана одна из наиболее распространенных схем такого типа.

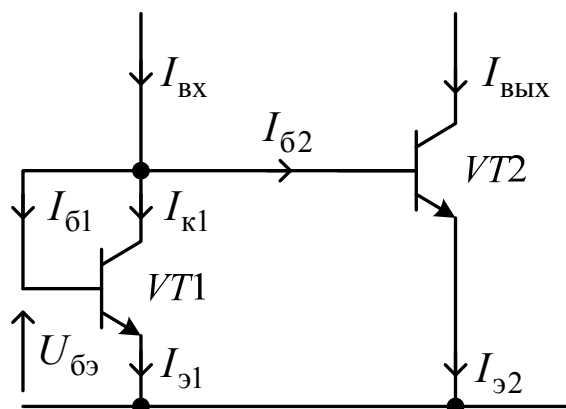


Рисунок 2.4 — Интегральный источник тока, управляемый током (токовое зеркало)

Поскольку транзисторы идентичны, они оба находятся в активной области с одинаковыми напряжениями между базой и эмиттером и их коллекторные токи приблизительно равны: $I_{К1} = I_{К2}$. Так как

$$I_{\text{ВХ}} = I_{\text{к1}} + I_{\text{б1}} + I_{\text{б2}} = I_{\text{к1}} + \frac{2I_{\text{к1}}}{\beta} = I_{\text{к1}} \left(1 + \frac{2}{\beta} \right),$$

имеем $I_{\text{ВЫХ}} = I_{\text{к1}} = \frac{I_{\text{ВХ}}}{1 + \frac{2}{\beta}}$, или $\frac{I_{\text{ВЫХ}}}{I_{\text{ВХ}}} = \frac{\beta}{\beta + 2}$. Усиление по току β для

транзисторов ИМС много больше единицы, поэтому можно утверждать, что $I_{\text{ВЫХ}} \approx I_{\text{к1}} \approx I_{\text{ВХ}}$, а это значит, что отношение $\frac{I_{\text{ВЫХ}}}{I_{\text{ВХ}}} \approx 1$, то есть коэффициент усиления по току приблизительно равен единице.

Источник постоянного тока с единичным коэффициентом усиления иногда называют *токовым зеркалом*, так как ток, текущий через левую часть схемы, является по существу зеркальным отражением тока в правой части. Схема токового зеркала служит основой большинства схем источников тока, а также большинства схем активной нагрузки дифференциального усилителя.

Недостатки этой схемы состоят в том, что общий коэффициент усиления по току сохраняет некоторую зависимость от коэффициентов усиления отдельных транзисторов, а выходное сопротивление относительно невелико. Эти недостатки частично можно скомпенсировать путем введения третьего транзистора, как показано на рисунке 2.5. Для правильной работы этой схемы все три транзистора должны находиться в активной области. Поскольку падение напряжения на $VT2$ равно $U_{\text{бэ}}$, то есть приблизительно 0,6 В, и напряжение, необходимое для того, чтобы предотвратить насыщение транзистора $VT3$, составляет примерно 0,2 В, на транзисторах $VT2$ и $VT3$ суммарное напряжение будет приблизительно 0,8 В.

Можно показать, что если транзисторы имеют одинаковую геометрию и температуру, то общий коэффициент усиления по току определяется выражением

$$\frac{I_{\text{ВЫХ}}}{I_{\text{ВХ}}} = 1 - \frac{2}{\beta^2 + 2\beta + 2} \approx 1. \quad (2.7)$$

Как видно из приведенного выражения, общий коэффициент усиления по току в меньшей степени зависит от коэффициентов усиления транзисторов, чем в схеме на рисунке 2.4.

Наличие обратной связи способствует увеличению выходного сопротивления:

$$R_{\text{ВЫХ}} \approx \frac{(1 + \beta)r_3}{\mu}. \quad (2.8)$$

Схему на рисунке 2.5 еще называют *токовым зеркалом Уилсона*.

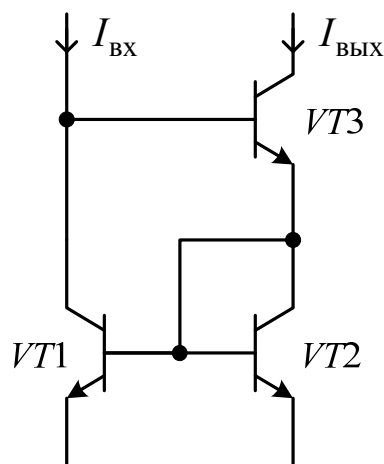


Рисунок 2.5 — Интегральный источник тока с большим выходным сопротивлением (токовое зеркало Уилсона)

Схемы управляемых источников тока, показанные на рисунках 2.4 и 2.5, хорошо зарекомендовали себя при использовании в составе источников постоянного тока, способных поддерживать постоянное значение выходного тока в широком диапазоне температур и, кроме того, обеспечивать высокие значения выходного сопротивления для дифференциальной составляющей даже при малых падениях постоянного напряжения. Такие источники обычно используются в дифференциальных усилителях, в цепях смещения и задания режима, а также в каскадах с высоким коэффициентом усиления.

Простейший и поэтому наиболее распространенный способ реализации такого источника — включение резистора $R1$ в схемы по рисункам 2.4, 2.5, как показано на рисунке 2.6, и использование

возникающего при этом постоянного тока для управления источником тока. Если коэффициент передачи тока очень близок к единице, соединение, выполненное по схеме рисунка 2.6,а, обеспечит выходной ток

$$I_{\text{ВЫХ}} = \frac{U_{\text{ИП}} - U_{\text{бэ}}}{R1} \left(1 - \frac{2}{\beta + 2} \right), \quad (2.9)$$

а выходной ток схемы на рисунке 2.6,б запишется

$$I_{\text{ВЫХ}} = \frac{U_{\text{ИП}} - 2U_{\text{бэ}}}{R1} \left(1 - \frac{2}{\beta^2 + 2\beta + 2} \right). \quad (2.10)$$

Пока напряжение питания существенно превышает напряжение база-эмиттер, температурная стабильность выходного тока сохраняется весьма высокой, поскольку единственным фактором, определяющим зависимость тока от температуры, в этом случае является температурный коэффициент сопротивления $R1$.

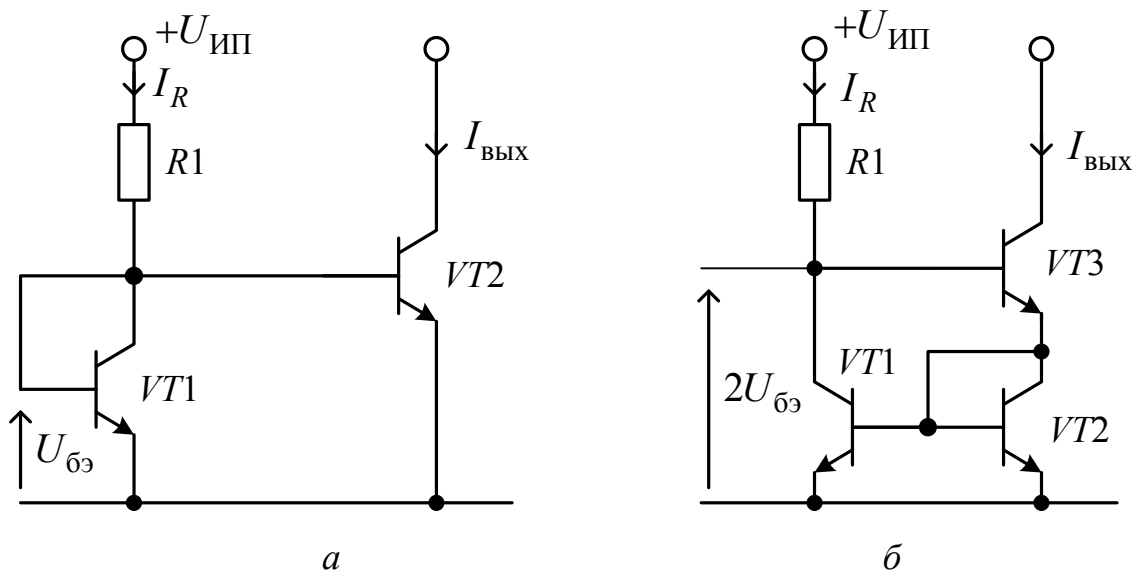


Рисунок 2.6 — Интегральные источники постоянного тока:
 а — на основе простейшего токового зеркала; б — на основе
 токового зеркала Уилсона

Если требуется получить большую или меньшую величину тока источника, то для высоких уровней тока сопротивление резистора $R1$ следует уменьшать, а для низких уровней тока — увели-

чивать. В первом случае увеличение тока, протекающего через резистор $R1$, вызывает повышенную мощность рассеяния, а во втором — рост сопротивления $R1$ требует увеличения площади, занимаемой им на кристалле.

В рассматриваемых схемах источников тока для уровня выходного тока 1 мА требуется сопротивление $R1 = 14,3$ кОм (при $U_{\text{ИП}} = 15$ В), что допустимо. Для многих ИМС требуются токи порядка микроампера или меньше. Если, например, нужно, чтобы источник давал ток $I_{\text{ВЫХ}} = 1$ мкА, ток I_R должен быть равен 1 мкА.

Если $U_{\text{ИП}} = 15$ В, то $R1 = \frac{U_{\text{ИП}} - U_{\text{бэ}}}{I_R} = \frac{15,0 - 0,7}{10^{-6}} = 14,3$ МОм, что

совершенно недопустимо.

Для реализации уровней тока в микроамперном диапазоне используется схема, показанная на рисунке 2.7. Схема содержит транзистор $VT1$ и источник малых токов на транзисторе $VT2$. Эмиттерный ток транзистора $VT2$ вызывает падение напряжения на резисторе R_3 , в результате чего напряжения база-эмиттер транзисторов $VT1$ и $VT2$ становятся разными.

Разница определяется параметрами I_{32} и R_3 в соответствии с выражением $U_{\text{бэ}1} - U_{\text{бэ}2} = I_{32}R_3$. Допуская, что транзисторы имеют одинаковую геометрию и температуру переходов, это выражение можно записать в следующем виде:

$$U_{\text{бэ}1} - U_{\text{бэ}2} = \varphi_T \ln \left(\frac{I_{31}}{I_{32}} \right). \quad (2.11)$$

Если ток эмиттера I_{32} транзистора $VT2$ значительно меньше тока эмиттера I_{31} транзистора $VT1$, то даже при среднем значении коэффициента усиления можно пренебречь током базы I_{62} транзистора $VT2$. При таком условии эмиттерный ток

$$I_{31} = \frac{U_{\text{ИП}} - U_{\text{бэ}1}}{R1} \quad (2.12)$$

транзистора $VT1$ зависит только от напряжения источника питания, если оно достаточно велико. Ток I_{31} транзистора $VT1$ однозначно определяет ток I_{32} , а тем самым и коллекторный ток

$I_{к2} = \alpha I_{э2}$ транзистора $VT2$. Совместное решение уравнений (2.11), (2.12) дает

$$\frac{I_{к2} R_э}{\alpha \varphi_T} = \ln \left[\frac{\alpha (U_{ИП} - U_{бэ1})}{I_{к2} R1} \right]. \quad (2.13)$$

Из этого выражения видно, что если напряжение источника питания значительно больше $U_{бэ1}$, то ток $I_{э2}$ зависит только от напряжения $U_{ИП}$ и сопротивлений резисторов. Также можно видеть, что зависимость тока от напряжения в данном случае менее сильная, чем в ранее рассмотренных схемах источников тока, поскольку при $I_{э2} = \frac{I_{к2}}{\alpha}$, значительно меньшем $I_{э1}$, зависимость $I_{к2}$ от $U_{ИП}$ носит скорее логарифмический, чем линейный характер.

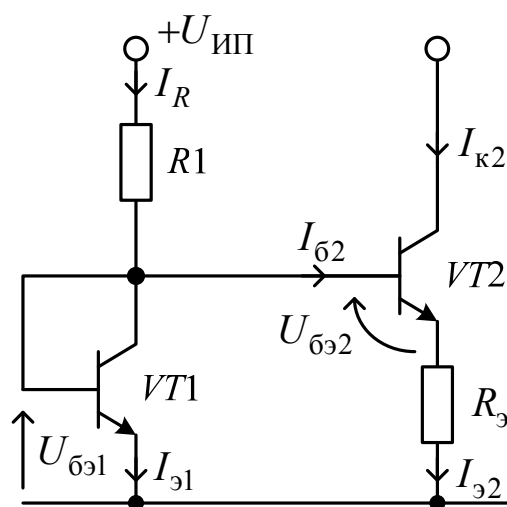


Рисунок 2.7 — Интегральный источник
малого тока

Ток источника $I_{к2}$ практически не зависит от температуры. Незначительная зависимость, которая все же имеет место, определяется температурными зависимостями разностей напряжений $U_{ИП} - U_{бэ1}$ и $U_{бэ1} - U_{бэ2}$, а также температурной нестабильностью сопротивлений.

Их совместное действие может привести к тому, что ток источника будет увеличиваться или уменьшаться с ростом темпера-

туры или практически не будет зависеть от температуры — все определяется значением напряжения $U_{\text{ИП}}$, отношением $I_{\text{э1}}/I_{\text{э2}}$ и температурными коэффициентами сопротивлений. Обычно ток источника не зависит от температуры, если резистор $R_{\text{э}}$ имеет большой положительный температурный коэффициент сопротивления. Этот коэффициент обычно превышает значения, которые получаются при изготовлении резисторов на этапе базовой диффузии. Именно поэтому все резисторы $R_{\text{э}}$ или их часть выполняются преимущественно в эпитаксиальном слое коллектора.

Основные схемы источников постоянного тока (см. рисунки 2.6 и 2.7) являются стандартными функциональными узлами, которые можно использовать во всех аналоговых ИМС. Несмотря на два незначительных недостатка (относительно большая потребляемая мощность и зависимость выходного тока от напряжения питания), принципиально присущих этим схемам, каждая из них способна обеспечить высокие показатели.

В более сложных ИМС применяются источники тока, построенные на несколько ином принципе действия.

На рисунке 2.8 представлен составной источник тока, который можно рассматривать как источник тока отрицательной полярности, где $VT5$ и $VT2$ (вместе с $R1$ и $R2$) работают как обычная схема источника тока. В свою очередь ток коллектора транзистора $VT2$ предназначен для смещения транзистора $VT1$, который работает как источник тока. Полное падение напряжения на транзисторах $VT3$ и $VT4$ в диодном включении ($2U_{\text{бэ}} = 1,3 \text{ В}$) используется, чтобы обеспечить падение напряжения база-эмиттер транзистора $VT1$, необходимое для его работы в активной области, а падение напряжения коллектор-база требуется для работы в активной области транзистора $VT2$. Если бы транзисторов $VT3$ и $VT4$ не было, то $VT1$ и $VT2$ не могли бы одновременно оставаться в активной области. Чтобы источник тока работал в диапазоне линейного изменения напряжения, все транзисторы в схеме должны быть в активном режиме.

На рисунке 2.9 показана схема из нескольких источников тока отрицательной полярности (групповая схема).

Транзистор $VT2$ и резистор $R2$ служат опорными источниками тока для транзисторов $VT3–VT6$. Поскольку базы транзисторов $VT3–VT6$ соединены, все транзисторы имеют одинаковое базовое напряжение.

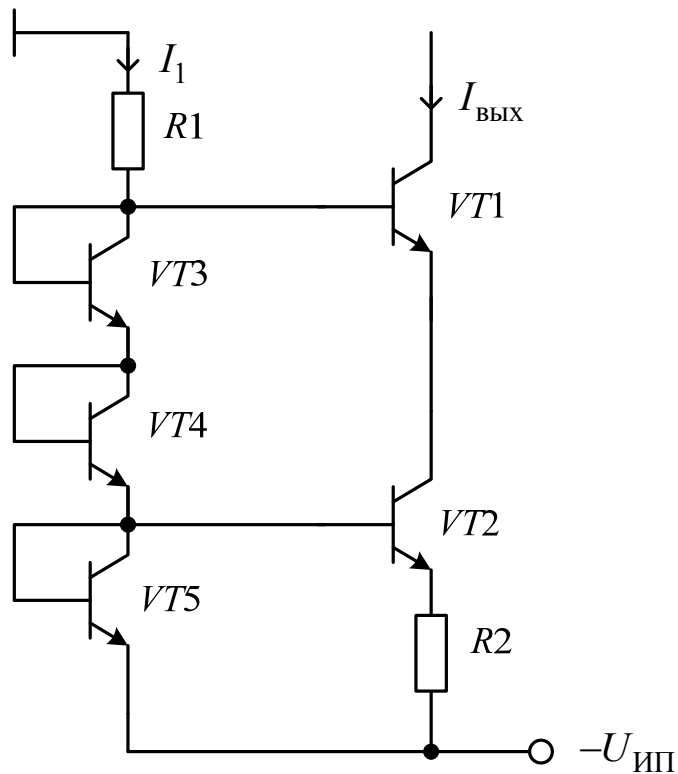


Рисунок 2.8 — Составной источник тока отрицательной полярности (источник тока, смещенный другим источником тока)

Если размеры эмиттеров транзисторов $VT2–VT6$ подобраны так, что плотность тока во всех этих транзисторах одна и та же, то падение напряжения между базой и эмиттером у них будет одинаково. В результате будут одинаковыми падения напряжения на резисторах $R2–R6$. Поскольку коллекторные и эмиттерные токи приблизительно равны и падение напряжения на всех указанных резисторах одинаково, можно утверждать, что $I_3R3 = I_4R4 = I_6R6 = I_1R2$, то есть токи обратно пропорциональны эмиттерным сопротивлениям.

Расчет схемы на рисунке 2.9 сравнительно прост. Если, например, требуется, чтобы источник тока давал $I_3 = 1,0$ мА, $I_4 = 2,0$ мА, $I_5 = 4,0$ мА и $I_6 = 8,0$ мА при $I_1 = 1,0$ мА, то, задавшись

падением напряжения на резисторах, за исключением резистора $R1$, находят сопротивления резисторов $R2$ – $R6$.

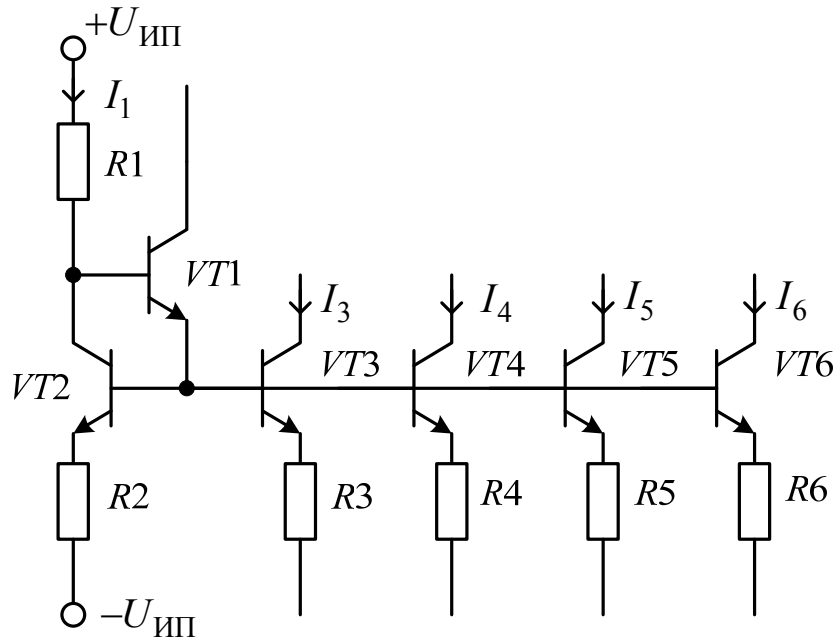


Рисунок 2.9 — Схема из нескольких источников тока отрицательной полярности

Затем, задавшись напряжением питания, находят сопротивление резистора $R1$ из выражения

$$R1 = \frac{U_{ИП} + |-U_{ИП}| - 2U_{бэ}}{I_1} - R2.$$

Например, для $U_{ИП} = \pm 10$ В и $\Delta U_R = 4,0$ В будет $R4 = 2,0$ кОм, $R5 = 1,0$ кОм, $R6 = 500$ Ом и $R1 = 14,6$ кОм.

Чтобы уменьшить площадь, занимаемую транзисторами на кристалле ИМС, желательно не выравнивать размеры эмиттеров. Это особенно важно, когда нужны очень большие отношения токов. Если не подобрать размеры транзисторов так, чтобы плотности тока были равны, то падения напряжения между базой и эмиттером транзисторов не будут равны. Для компенсации расхождения необходимо изменить значения сопротивлений резисторов, особенно если требуется иметь очень точные отношения токов.

Рассмотрим случай, когда размеры эмиттеров предварительно не подобраны. Ток через транзистор $VT4$ вдвое больше, чем через $VT3$ и $VT2$, откуда напряжение $U_{бэ}$ транзистора $VT4$ больше напряжения $U_{бэ}$ транзисторов $VT3$ и $VT2$ на $\varphi_T \ln\left(\frac{I_4}{I_3}\right) = \varphi_T \ln\left(\frac{I_4}{I_2}\right) = 25 \cdot 10^{-3} \cdot \ln 2 = 17$ мВ.

Следовательно, падение напряжения на резисторе $R4$ на 17 мВ меньше, чем на резисторах $R3$ и $R2$, откуда сопротивление $R4$ должно быть уменьшено на $\frac{\varphi_T}{I_4} \ln\left(\frac{I_4}{I_3}\right) = \frac{17 \cdot 10^{-3}}{2 \cdot 10^{-3}} = 8,5$ Ом, то есть с 2000 до 1991 Ом.

Аналогичным образом $U_{бэ}$ транзистора $VT5$ на $\varphi_T \ln\left(\frac{I_5}{I_3}\right) = 35$ мВ меньше, чем транзисторов $VT3$ и $VT2$, откуда сопротивление $R5$ должно быть уменьшено на $\frac{\varphi_T}{I_5} \ln\left(\frac{I_5}{I_3}\right) = 8,7$ Ом, то есть с 1000 до 991 Ом. Наконец, $U_{бэ}$ транзистора $VT6$ на 52 мВ меньше, чем транзисторов $VT3$ и $VT2$, откуда сопротивление $R6$ следует уменьшить на 6,5 Ом, то есть с 500 до 493,5 Ом. Эти небольшие поправки сопротивлений компенсируют различия в значениях напряжений $U_{бэ}$, когда размеры транзисторов не подбираются. Поскольку различия в значениях $U_{бэ}$ меняются с температурой, отношения токов имеют слабую температурную зависимость.

Иногда необходимо иметь источник, ток которого не зависит от напряжения питания. Пример такой схемы показан на рисунке 2.10.

Если все однотипные транзисторы идентичны и $R1 = R3$, то $I_1 = I_3$. Токи I_3 и I_2 связаны соотношением $\frac{I_2}{I_3} = \exp\left(\frac{I_3 R3}{\varphi_T}\right)$.

Кроме того, $\frac{I_5}{I_6} = \frac{R6}{R5}$. Поскольку базовые токи малы по сравнению с коллекторными и эмиттерными, имеем $I_2 = I_5$ и $I_3 = I_6$, откуда

$$\frac{I_2}{I_3} = \exp\left(\frac{I_3 R_3}{\Phi_T}\right) = \frac{I_5}{I_6} = \frac{R_6}{R_5}. \quad (2.14)$$

Решение этого уравнения относительно тока I_3 имеет вид

$$I_3 = \frac{\Phi_T}{R_3} \ln\left(\frac{R_6}{R_5}\right) = I_1. \quad (2.15)$$

Из выражения (2.15) следует, что выходной ток I_1 источника тока не зависит от напряжения питания.

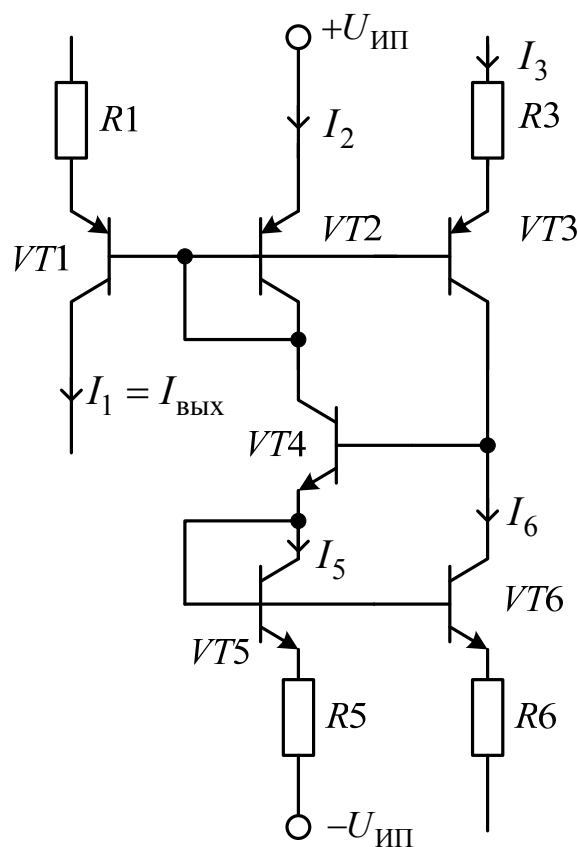


Рисунок 2.10 — Источник постоянного тока в широком диапазоне напряжений питания

Чтобы получить отношение токов $\frac{I_5}{I_6}$ с большой точностью, размеры эмиттеров транзисторов $VT5$ и $VT6$ следует подобрать таким образом, чтобы оба транзистора имели равные плотности тока и, следовательно, равные напряжения $U_{бэ}$. Кроме того, если надлежащим образом подобрать активные площади транзисторов $VT5$

и $VT6$, то можно совсем исключить из схемы резисторы $R5$ и $R6$.
 Отношение токов $\frac{I_5}{I_6}$ в этом случае будет полностью определяться

отношением активных площадей, так что $\frac{I_5}{I_6} = \frac{S_5}{S_6}$ и

$$I_{\text{ВЫХ}} = I_1 = I_3 = \frac{\Phi_T}{R1} \ln \left(\frac{S_5}{S_6} \right). \quad (2.16)$$

Для данного источника тока характерны постоянный ток на выходе в очень широком диапазоне напряжений питания, способность работать при низких значениях напряжения питания (1,6 В), микроамперные токи при небольших величинах сопротивлений резисторов. Благодаря этому такой тип источника тока особенно удобен для маломощных ИМС операционных усилителей.

Дополняющие структуры открывают возможности для построения специальных источников тока. Интересным представителем этой группы функциональных узлов является многоканальный источник тока, схема которого показана на рисунке 2.11,а. Напряжение база-эмиттер, эмиттерный ток и ток подложки транзистора $VT1$ равны соответствующим токам и напряжению транзистора $VT2$. То же самое относится и к коллекторному току транзистора $VT1$, который равен общему току сегментов коллектора транзистора $VT2$. Для достаточно больших коэффициентов усиления по току суммарный ток, протекающий через сегменты коллектора $VT2$, весьма близок к току, протекающему через резистор $R1$. Отношение токов сегментов определяется только относительными размерами сегментов.

Совсем не обязательно, чтобы транзисторы $VT1$ и $VT2$ были разделены. Если кольцевую область коллектора разбить на три сегмента, то один из них совместно с общими базой и эмиттером будет выполнять функции транзистора $VT1$ (рисунок 2.11,б). Коллекторный ток транзистора $VT1$ определяется током, протекающим через резистор $R1$. В остальном обе рассмотренные модификации полностью идентичны.

При малых токах и достаточно больших коэффициентах усиления по току каждый канал источника имеет выходное сопро-

тивление, примерно равное r_3/μ . Здесь r_3 представляет собой диффузионное сопротивление перехода база-эмиттер, связанного с соответствующим сегментом коллектора.

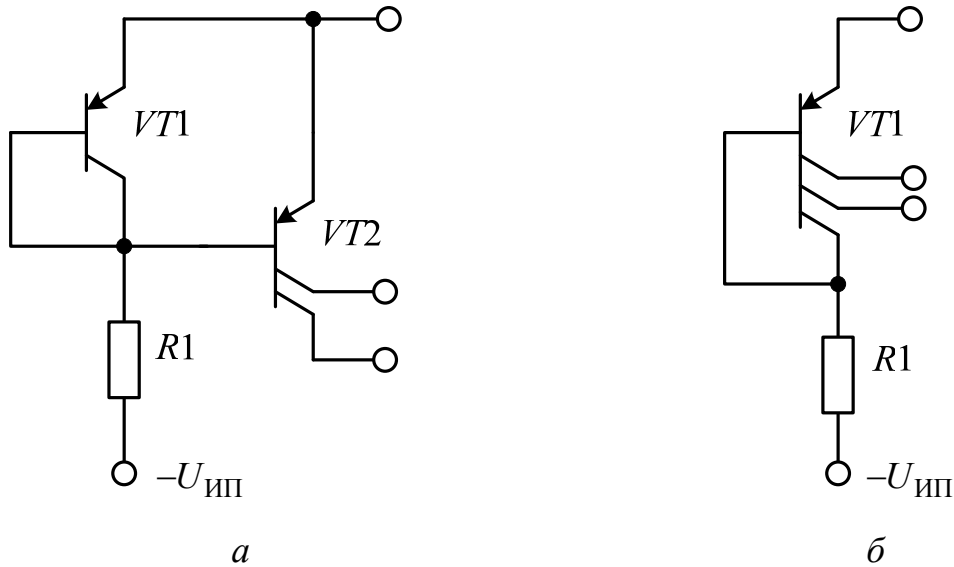


Рисунок 2.11 — Многоканальные источники тока с многоколлекторными дополняющими $p-n-p$ -транзисторами

Многоколлекторные $p-n-p$ -структуры пригодны для построения таких источников, малый выходной ток которых практически не зависит от напряжения питания. Один из возможных вариантов решения такой задачи показан на рисунке 2.12.

Здесь транзисторы $VT1$, $VT2$ и $VT3$ используются в качестве стабилизатора тока с обратной связью, а транзистор $VT4$ — в качестве диода. Практически постоянный ток, протекающий от первого к последнему транзистору, не зависит от напряжения $+U_{ИП}$. Следовательно, коллекторный ток транзистора $VT5$ тоже не зависит от напряжения питания.

Существует много схем источников тока на МОП-транзисторах, похожих на схемы источников на биполярных транзисторах. Простой пример — схема на рисунке 2.13, использующая токовое зеркало на МОП-транзисторе.

$$\text{Здесь имеем } I_{\text{вх}} = \frac{+U_{\text{ИП}} + |-U_{\text{ИП}}| - U_{\text{зи}}}{R1}.$$

Если транзисторы $VT1$ и $VT2$ согласованы, то $I_{\text{ВЫХ}} = I_{\text{ВХ}}$, причем должно выполняться условие, что транзистор $VT2$ работает в области насыщения.

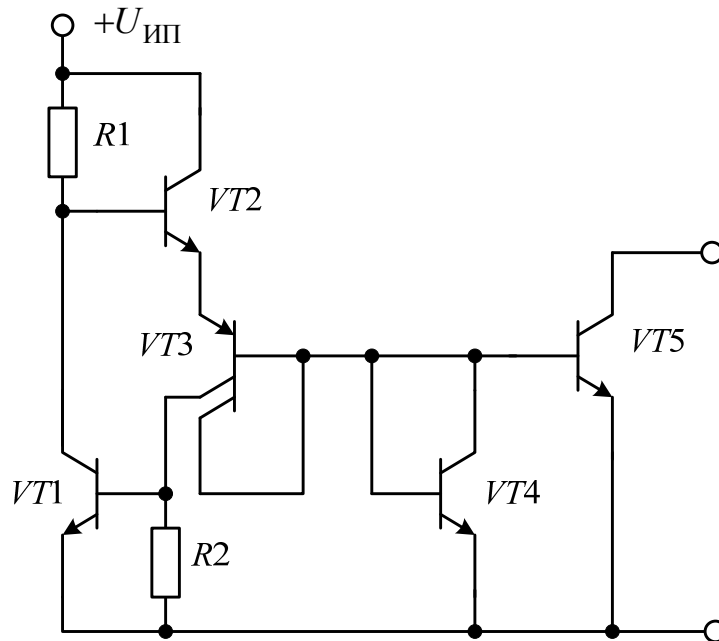


Рисунок 2.12 — Источник тока на основе комплементарных транзисторов

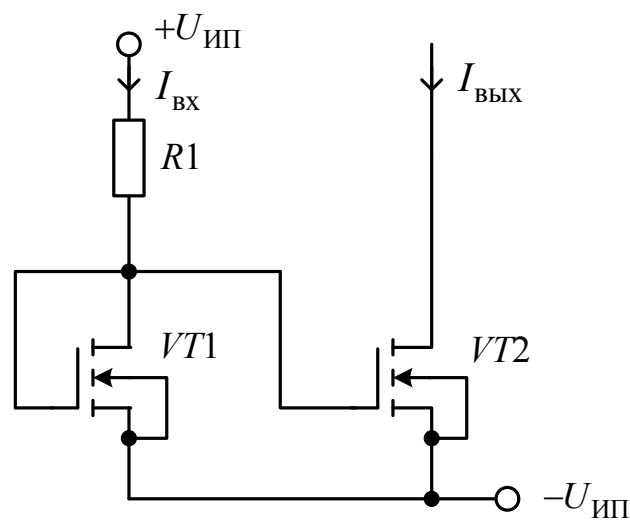


Рисунок 2.13 — Источник тока на МОП-транзисторе

Если транзисторы $VT2$ и $VT1$ идентичны, за исключением ширины каналов, то отношение токов должно подчиняться равен-

ству $\frac{I_{\text{ВЫХ}}}{I_{\text{ВХ}}} = \frac{w_2}{w_1}$, где w_1 и w_2 — ширина каналов транзисторов $VT1$

и $VT2$ соответственно. Это ассоциируется со схемой токового зеркала на биполярном транзисторе, где подбираются активные площади транзисторов S_2 и S_1 , чтобы выполнялось равенство

$$\frac{I_{\text{ВЫХ}}}{I_{\text{ВХ}}} = \frac{S_2}{S_1}.$$

Другой пример источника тока на МОП-транзисторах — составной источник тока, показанный на рисунке 2.14.

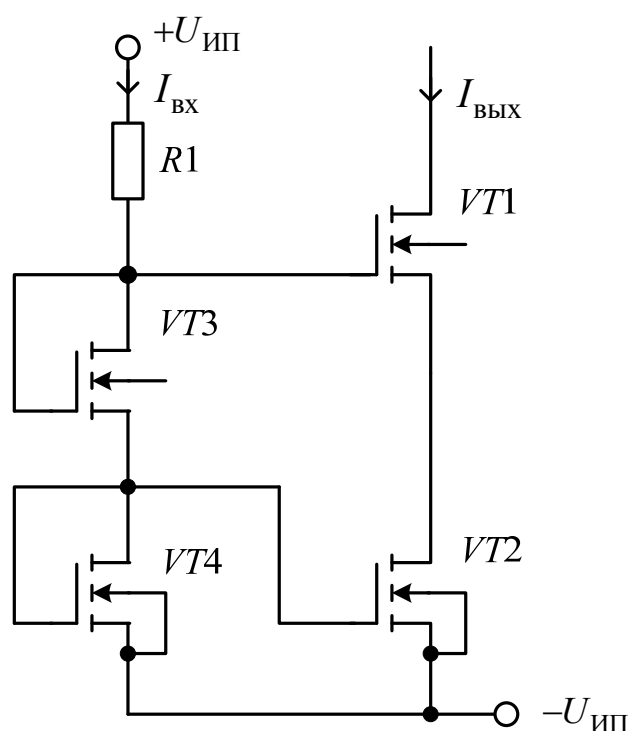


Рисунок 2.14 — Составной источник тока на МОП-транзисторах

Это, по существу, схема рисунка 2.6,б, в которой биполярные транзисторы заменены МОП-транзисторами. Главное преимущество этого источника, по сравнению с предыдущей более простой схемой, заключается в существенно более низкой динамической выходной проводимости и, следовательно, в значительно более качественной стабилизации тока. Это, однако, происходит за счет некоторого уменьшения диапазона линейного изменения напряжения.

2.3. Источники постоянного напряжения

Существует два основных способа реализации источников напряжения, которые позволяют создавать схемы, близко аппроксимирующие характеристики идеальных источников постоянного напряжения.

Один способ базируется на использовании свойства транзистора преобразовывать импеданс, что в свою очередь связано со свойством усиления транзистора по току. Другой способ базируется на свойствах усилителя с отрицательной обратной связью.

Источник напряжения с преобразованием импеданса транзистора представлен на рисунке 2.15.

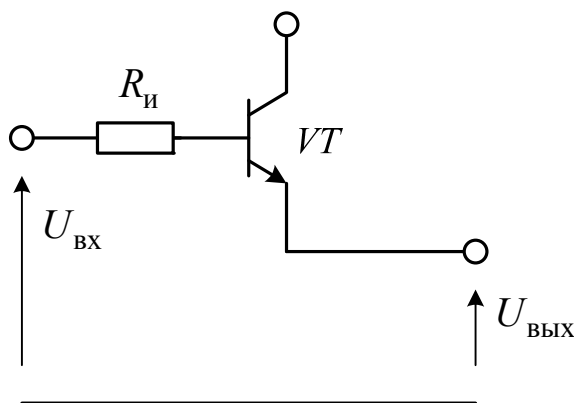


Рисунок 2.15 — Источник напряжения с преобразованием импеданса транзистора

Проведем анализ изменения выходного напряжения $U_{\text{ВЫХ}}$ по мере изменения выходного тока $I_{\text{ВЫХ}}$. Предположим, что $I_{\text{ВЫХ}}$ возрастает на малую величину $dI_{\text{ВЫХ}}$. Это вызовет увеличение базового тока на $dI_{\text{б}} = \frac{dI_{\text{э}}}{\beta + 1}$, что в свою очередь приведет к возрастанию

на сопротивлении источника $R_{\text{И}}$ падения напряжения на величину $dI_{\text{б}} R_{\text{И}} = \frac{dI_{\text{ВЫХ}} R_{\text{И}}}{\beta + 1}$. Возрастет и падение напряжения между базой

и эмиттером транзистора на величину $dU_{\text{бэ}} = \left(\frac{dU_{\text{бэ}}}{dI_{\text{э}}} \right) dI_{\text{э}}$.

Величина $\frac{dU_{\text{бэ}}}{dI_{\text{э}}}$ представляет собой динамическое сопротивление

перехода база-эмиттер. Динамическое сопротивление перехода база-эмиттер можно определить из следующих соотношений.

Для транзистора в активном режиме $I_{\text{э}} \approx I_{\text{к}} = I_{\text{Т}} \exp\left(\frac{U_{\text{бэ}}}{\Phi_{\text{Т}}}\right)$, откуда

$\frac{dI_{\text{э}}}{dU_{\text{бэ}}} \approx \frac{dI_{\text{к}}}{dU_{\text{бэ}}} = \frac{I_{\text{э}}}{\Phi_{\text{Т}}}$ и, следовательно, $\frac{dU_{\text{бэ}}}{dI_{\text{э}}} = r_{\text{э}} = \frac{\Phi_{\text{Т}}}{I_{\text{э}}} = \frac{\Phi_{\text{Т}}}{I_{\text{ВЫХ}}}$. Тогда

полное изменение выходного напряжения будет определяться выражением

$$dU_{\text{ВЫХ}} = -dI_{\text{б}} R_{\text{и}} - dU_{\text{бэ}} = -\frac{dI_{\text{ВЫХ}} R_{\text{и}}}{\beta + 1} - dI_{\text{ВЫХ}} r_{\text{э}}. \quad (2.17)$$

Выходное сопротивление схемы на рисунке 2.15

$$r_{\text{ВЫХ}} = -\frac{dU_{\text{ВЫХ}}}{dI_{\text{ВЫХ}}} = \frac{R_{\text{и}}}{\beta + 1} + r_{\text{э}}. \quad (2.18)$$

Из выражения (2.18) следует, что в связи с наличием усиления транзистора по току значение сопротивления $R_{\text{и}}$ по отношению к выходу уменьшается в $\beta + 1$ раз и становится равным $\frac{R_{\text{и}}}{\beta + 1}$.

Для примера предположим, что $R_{\text{и}} = 10^3$ Ом, $I_{\text{ВЫХ}} = 5$ мА, $U_{\text{ВЫХ}} = 10$ В, $\beta = 100$, $dI_{\text{ВЫХ}} = 1$ мА.

$$\text{Тогда } dU_{\text{ВЫХ}} = -10^{-3} \left(\frac{1 \cdot 10^3}{100 + 1} + \frac{25 \cdot 10^{-3}}{5 \cdot 10^{-3}} \right) = -15 \cdot 10^{-3} \text{ В.}$$

Следовательно, увеличение выходного тока на 1 мА вызовет уменьшение выходного напряжения на 15 мВ, или на $\frac{15 \text{ мВ/мА} \cdot 100 \%}{10 \text{ В}} = 0,15 \frac{\%}{\text{мА}}$.

Данные соотношения верны при малых изменениях выходного тока.

Проведем анализ изменения выходного напряжения при больших изменениях выходного тока. Экспоненциальное соотношение между током и напряжением база-эмиттер для транзистора

имеет вид $I_{\text{э}} \approx I_{\text{к}} = I_{\text{T}} \exp\left(\frac{U_{\text{бэ}}}{\varphi_{\text{T}}}\right)$, откуда $U_{\text{бэ}} = \varphi_{\text{T}} \ln\left(\frac{I_{\text{э}}}{I_{\text{T}}}\right)$. Изменение напряжения $U_{\text{бэ}}$, связанное с изменением выходного, или эмиттерного, тока от значения I_1 до I_2 , определяется соотношением $\Delta U_{\text{бэ}} = \varphi_{\text{T}} \ln\left(\frac{I_{\text{э}2}}{I_{\text{э}1}}\right) = \varphi_{\text{T}} \ln\left(\frac{I_{\text{ВЫХ}2}}{I_{\text{ВЫХ}1}}\right)$. Следовательно, полное изменение выходного напряжения, вызываемое изменением выходного тока от $I_{\text{ВЫХ}1}$ до $I_{\text{ВЫХ}2}$, определяется выражением

$$\Delta U_{\text{ВЫХ}} = -\frac{(I_{\text{ВЫХ}2} - I_{\text{ВЫХ}1})R_{\text{и}}}{\beta + 1} - \varphi_{\text{T}} \ln\left(\frac{I_{\text{ВЫХ}2}}{I_{\text{ВЫХ}1}}\right). \quad (2.19)$$

Предположим, что $I_{\text{ВЫХ}1} = 1 \text{ мА}$, $I_{\text{ВЫХ}2} = 5 \text{ мА}$, тогда

$$\Delta U_{\text{ВЫХ}} = -\frac{(5 \cdot 10^{-3} - 1 \cdot 10^{-3}) \cdot 10^3}{100 + 1} - 25 \cdot 10^{-3} \cdot \ln\left(\frac{5 \cdot 10^{-3}}{1 \cdot 10^{-3}}\right) = -80 \text{ мВ},$$

что соответствует уменьшению напряжения на 0,8 %.

Использование усилителя с отрицательной обратной связью (рисунок 2.16) позволяет получить очень низкий импеданс на выходе и тем самым обеспечить хорошую стабильность по нагрузке источника напряжения.

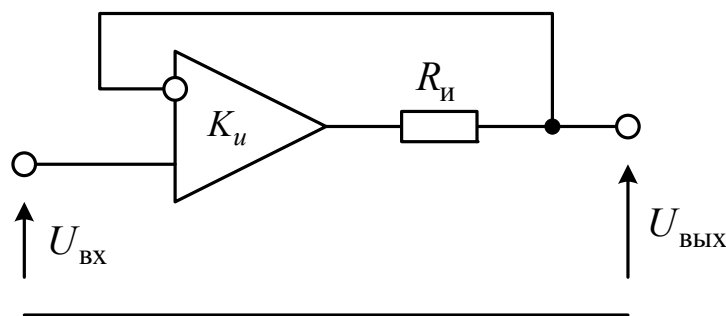


Рисунок 2.16 — Источник постоянного напряжения с низким импедансом на выходе

В этой схеме K_u — коэффициент усиления усилителя без обратной связи, $R_{\text{и}}$ — выходной импеданс усилителя без обратной связи. Выходное напряжение схемы на рисунке 2.16 определяется

выражением $U_{\text{ВЫХ}} = \frac{U_{\text{ВХ}} K_u}{K_u + 1} - \frac{I_{\text{ВЫХ}} R_{\text{И}}}{K_u + 1}$, где $\frac{R_{\text{И}}}{K_u + 1}$ — выходное сопротивление схемы при наличии обратной связи.

Обычно $K_u \gg 1$ и, следовательно, выходное сопротивление при наличии обратной связи много меньше, чем при ее отсутствии.

Источник напряжения должен иметь очень низкий динамический выходной импеданс, чтобы выходное напряжение очень мало изменялось при изменении выходного тока. Кроме того, необходимо, чтобы у источников или стабилизаторов напряжения выходное напряжение как можно меньше зависело от напряжения питания. На рисунке 2.17 приведен простой пример схемы, обладающей такими свойствами.

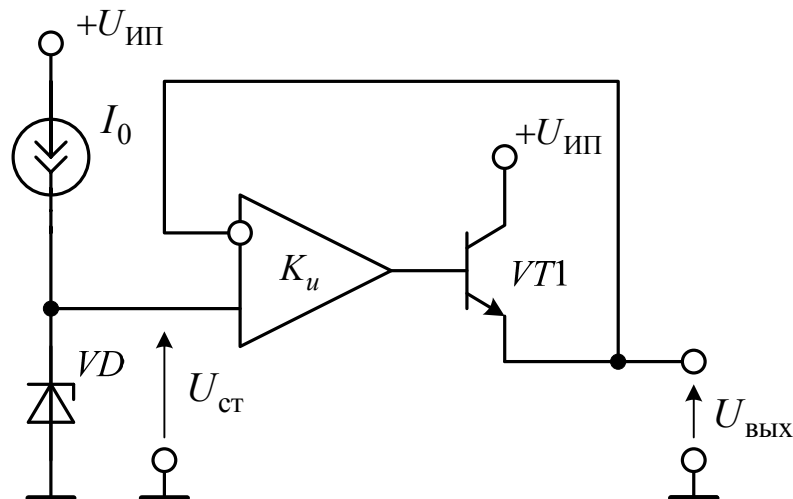


Рисунок 2.17 — Источник напряжения с подачей смещения через источник тока для ослабления влияния напряжения питания

В этой схеме стабилитрон смещен источником тока I_0 . Изменение напряжения питания $dU_{\text{ИП}}$ вызовет небольшое изменение тока $dI_0 = g_0 dU_{\text{ИП}}$, где g_0 — динамическая выходная проводимость источника тока.

Это приведет к изменению тока через стабилитрон $dI_{\text{СТ}} = dI_0$, что в свою очередь изменит падение напряжения на

$$dU_{\text{ст}} = R_{\text{диф}} dI_{\text{ст}} = R_{\text{диф}} dI_0 = g_0 R_{\text{диф}} dU_{\text{ИП}},$$

где $R_{\text{диф}}$ — дифференциальное сопротивление стабилитрона ($R_{\text{диф}} \approx 2-50 \text{ Ом}$).

Отношение изменения напряжения $U_{\text{ВЫХ}}$ к изменению напряжения питания $U_{\text{ИП}}$ имеет вид

$$\frac{dU_{\text{ВЫХ}}}{dU_{\text{ИП}}} = \frac{dU_{\text{ст}}}{dU_{\text{ИП}}} = g_0 R_{\text{диф}}. \quad (2.20)$$

Для примера, если $R_{\text{диф}} = 10 \text{ Ом}$, $g_0 = 100 \text{ нСм}$, то $\frac{dU_{\text{ВЫХ}}}{dU_{\text{ИП}}} = 10^{-6}$,

а это значит, что изменение напряжения питания на 1,0 В изменяет выходное напряжение всего лишь на 1 мкВ.

На рисунке 2.18 показан источник напряжения, в котором падение напряжения между базой и эмиттером используется как опорное.

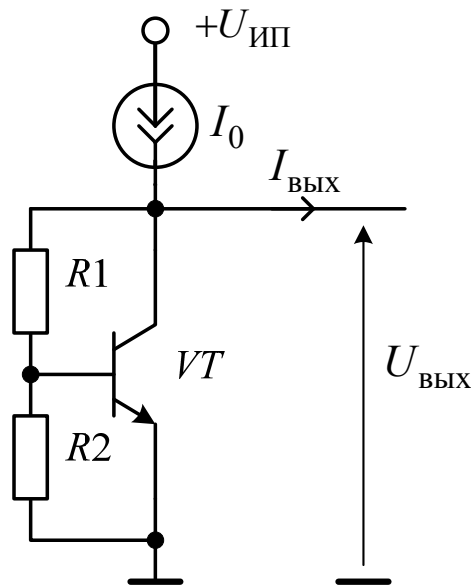


Рисунок 2.18 — Источник напряжения с использованием падения напряжения между базой и эмиттером как опорного напряжения

Если предположить, что базовый ток мал, то выходное напряжение будет связано с напряжением транзистора $U_{\text{бэ}}$ соотношением

$$U_{\text{ВЫХ}} = \frac{U_{\text{бэ}}(R1 + R2)}{R2} = U_{\text{бэ}} \left(1 + \frac{R1}{R2} \right). \quad (2.21)$$

Изменение выходного напряжения $dU_{\text{ВЫХ}}$ изменит ток через делитель напряжения $R1 - R2$ на $\frac{dU_{\text{ВЫХ}}}{R1 + R2}$. Это изменение тока в свою очередь вызовет приращение напряжения $U_{\text{бэ}}$ транзистора на $dU_{\text{бэ}} = \frac{dU_{\text{ВЫХ}} R2}{R1 + R2}$, которое вызовет изменение тока, протекающего через транзистор, на $dI_{\text{к}} = g_m dU_{\text{бэ}} = \frac{g_m R2}{R1 + R2} dU_{\text{ВЫХ}}$, где g_m — динамическая выходная проводимость $\left(g_m = \frac{dI_{\text{э}}}{dU_{\text{бэ}}} \approx \frac{dI_{\text{к}}}{dU_{\text{бэ}}} \right)$.

Полное изменение тока

$$dI_{\text{ВЫХ}} = dU_{\text{ВЫХ}} \left(\frac{1}{R1 + R2} + \frac{g_m R2}{R1 + R2} \right) = dU_{\text{ВЫХ}} \frac{1 + g_m R2}{R1 + R2}. \quad (2.22)$$

Следовательно, динамическое выходное сопротивление

$$r_{\text{ВЫХ}} = \frac{dU_{\text{ВЫХ}}}{dI_{\text{ВЫХ}}} = \frac{R1 + R2}{1 + g_m R2}. \quad (2.23)$$

Поскольку $\frac{dU_{\text{ВЫХ}}}{dU_{\text{бэ}}} = \frac{R1 + R2}{R2}$, то для динамического выходного сопротивления справедливо также выражение

$$r_{\text{ВЫХ}} = \frac{dU_{\text{ВЫХ}} R2}{dU_{\text{бэ}} (1 + g_m R2)}. \quad (2.24)$$

Если $g_m R2 \gg 1$, что обычно имеет место, можно записать

$$r_{\text{ВЫХ}} \approx \frac{dU_{\text{ВЫХ}}}{dU_{\text{бэ}} g_m} = \frac{dU_{\text{ВЫХ}} \varphi_T}{dU_{\text{бэ}} I_{\text{к}}}. \quad (2.25)$$

Выходное напряжение источника на рисунке 2.18 практически не зависит от напряжения питания вследствие небольшой динамической проводимости источника тока.

Изменение напряжения источника питания $dU_{\text{ИП}}$ изменит ток источника постоянного тока на $dI_0 = g_0 dU_{\text{ИП}}$, где g_0 — динамическая выходная проводимость источника тока. Это изменение тока также действует на выходное напряжение $U_{\text{ВЫХ}}$, как равное ему изменение тока I_0 . Следовательно, $dU_{\text{ВЫХ}} = r_0 dI_0 = r_{\text{ВЫХ}} g_0 dU_{\text{ИП}}$, откуда в конечном итоге получаем $\frac{dU_{\text{ВЫХ}}}{dU_{\text{ИП}}} = g_0 r_{\text{ВЫХ}}$.

Если, например, $I_{\text{к}} = 1,0$ мА, $dU_{\text{ВЫХ}} = 1,0$ В, $U_{\text{бэ}} = 0,65$ В, $g_0 = 1,0$ мкСм, то $\frac{dU_{\text{ВЫХ}}}{dU_{\text{ИП}}} = 39 \cdot 10^{-6} = 39$ мкВ/В. Таким образом, изме-

нение напряжения питания на 1,0 В изменит выходное напряжение только на 39 мкВ.

Во многих случаях схему источника опорного напряжения используют для подачи напряжения на источник напряжения. Эту комбинацию схем называют *стабилизатором напряжения*. Стабилизатор напряжения сочетает низкий температурный коэффициент выходного напряжения $\left(\text{ТКН}_{U_{\text{ВЫХ}}} = \frac{dU_{\text{ВЫХ}}}{dT} \right)$, низкий выходной импеданс (то есть хорошую стабильность по нагрузке) и хорошую линейную стабилизацию.

Поскольку все электронные компоненты, используемые в схемах опорного напряжения, имеют некоторый ТКН, основные компоненты подбирают так, чтобы имели место компенсирующие эффекты, приводящие, по крайней мере, к $\text{ТКН} = 0$ при данной температуре. Пример схемы с такими компенсирующими компонентами показан на рисунке 2.19.

Падение напряжения на транзисторе $VT1$ — это напряжение пробоя перехода между эмиттером и базой, которое обычно составляет 6–7 В. Выходное напряжение определяется выражением

$$U_{\text{ВЫХ}} = \frac{U_{\text{э2}} R_2}{R_1 + R_2} + \frac{U_{\text{к3}} R_1}{R_1 + R_2}.$$

Токи транзисторов $VT4$, $VT2$ и $VT3$ фактически одинаковы, поскольку падение напряжения $U_{\text{бэ}}$ и, что более важно, темпера-

турные коэффициенты $\frac{dU_{\text{бэ}}}{dT}$ напряжения $U_{\text{бэ}}$ для этих транзисторов одинаковы.

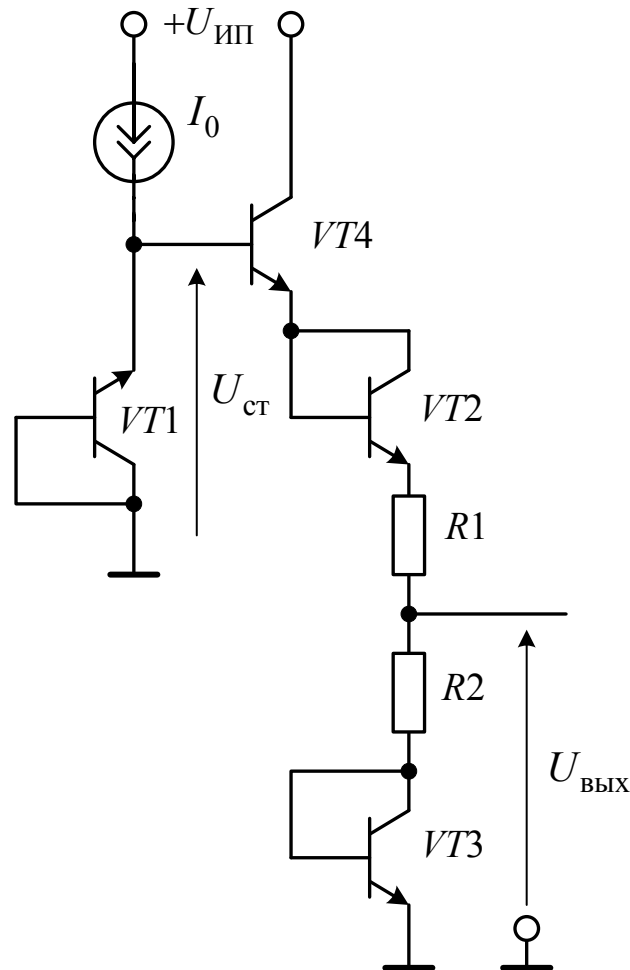


Рисунок 2.19 — Источник опорного напряжения с температурной компенсацией

Следовательно, можно записать выходное напряжение в виде

$$U_{\text{ВЫХ}} = \frac{(U_{\text{ст}} - 2U_{\text{бэ}})R2 + U_{\text{бэ}}R1}{R1 + R2} = \frac{U_{\text{ст}}R2 - U_{\text{бэ}}(2R2 - R1)}{R1 + R2}. \quad (2.26)$$

Температурный коэффициент выходного напряжения будет

$$\text{ТКН}_{U_{\text{ВЫХ}}} = \frac{R2 \left(\frac{dU_{\text{ст}}}{dT} \right) - (2R2 - R1) \left(\frac{dU_{\text{бэ}}}{dT} \right)}{R1 + R2}. \quad (2.27)$$

Следует отметить, что сопротивления резисторов $R1$ и $R2$ также зависят от температуры. Однако резисторы $R1$ и $R2$ — интегральные, так что их температурные коэффициенты одинаковы. Поэтому для любого заданного изменения температуры относительное изменение сопротивления обоих резисторов будет одинаковым, а это значит, что отношение сопротивлений резисторов $R1$ и $R2$ не будет изменяться с температурой, то есть при рассмотрении $TКН_{U_{\text{вых}}}$ не требуется учитывать зависимость сопротивлений $R1$ и $R2$ от температуры.

Из уравнения (2.27) следует, что соответствующим подбором отношения сопротивлений резисторов можно получить нулевой температурный коэффициент выходного напряжения:

$$\frac{2R2 - R1}{R2} = \frac{dU_{\text{ст}}/dT}{dU_{\text{бэ}}/dT}. \quad (2.28)$$

Поскольку отношение $\frac{dU_{\text{бэ}}}{dT}$ отрицательно, равенство (2.28) можно записать в виде

$$\frac{R1}{R2} - 2 = \frac{dU_{\text{ст}}/dT}{-dU_{\text{бэ}}/dT}, \quad \text{или} \quad \frac{R1}{R2} = 2 + \frac{dU_{\text{ст}}/dT}{-dU_{\text{бэ}}/dT}. \quad (2.29)$$

Если, например, $U_{\text{ст}} = 6,3 \text{ В}$; $\frac{dU_{\text{ст}}}{dT} = +3,0 \frac{\text{мВ}}{\text{°С}}$; $U_{\text{бэ}} = 0,7 \text{ В}$; $\frac{dU_{\text{бэ}}}{dT} = -2,3 \frac{\text{мВ}}{\text{°С}}$, то, чтобы температурный коэффициент для $U_{\text{вых}}$ был равен нулю, отношение сопротивлений должно составлять

$$\frac{R1}{R2} = 2 + \frac{+3,0}{-(-2,3)} = 3,30. \quad (2.30)$$

Выражение (2.26) для $U_{\text{вых}}$ можно представить в виде

$$U_{\text{вых}} = U_{\text{ст}} \frac{1}{1 + \frac{R1}{R2}} - U_{\text{бэ}} \frac{2 - \frac{R1}{R2}}{1 + \frac{R1}{R2}}. \quad (2.31)$$

Подстановка в равенство (2.31) численных значений дает $U_{\text{ВЫХ}} = 1,68$ В. Следует отметить, что значение для $U_{\text{ВЫХ}}$ нельзя выбрать произвольно, так как это значение вытекает из условия $\text{ТКН}_{U_{\text{ВЫХ}}} = 0$.

Таким образом, в данной схеме температурный коэффициент выходного напряжения будет равен нулю, если значения всех ее параметров точно соответствуют расчетным. Если какой-нибудь из параметров схемы не соответствует расчетному значению, ТКН будет отличаться от нуля, хотя может при этом оставаться очень малым.

Схема источника опорного напряжения, определяемого шириной запрещенной зоны, представлена на рисунке 2.20. Свойства данной схемы основаны на точно рассчитываемых значениях напряжений прямосмещенных эмиттерных переходов транзисторов. В качестве опорного выбрано напряжение, равное ширине запрещенной зоны полупроводника. Термокомпенсация в этой схеме достигается обеспечением различных плотностей тока эмиттер-базовых переходов в транзисторах $VT1$ и $VT2$.

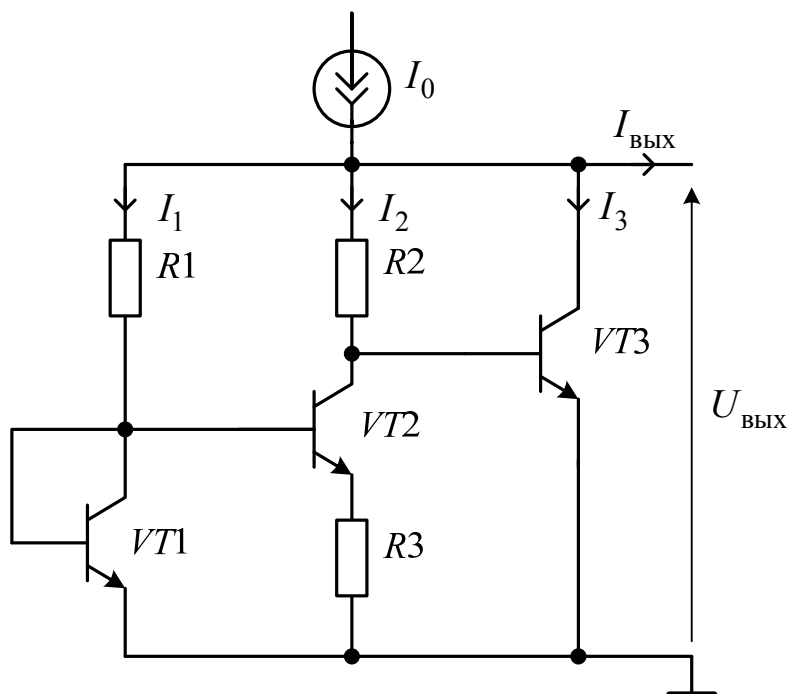


Рисунок 2.20 — Источник опорного напряжения, определяемого шириной запрещенной зоны полупроводника

Для выходного напряжения схемы на рисунке 2.20 справедливо уравнение

$$U_{\text{ВЫХ}} = U_{\text{бэ3}} + I_2 R_2. \quad (2.32)$$

Предположив, что все транзисторы идентичны, а их базовые токи малы, имеем

$$I_1 = I_2 \exp\left(\frac{I_2 R_3}{\varphi_T}\right). \quad (2.33)$$

Из соотношения (2.33) находим

$$I_2 R_3 = \varphi_T \ln\left(\frac{I_1}{I_2}\right), \quad (2.34)$$

откуда

$$I_2 R_2 = \frac{R_2}{R_3} I_2 R_3 = \frac{R_2}{R_3} \varphi_T \ln\left(\frac{I_1}{I_2}\right). \quad (2.35)$$

Подстановка (2.35) в уравнение (2.32) для выходного напряжения дает

$$U_{\text{ВЫХ}} = U_{\text{бэ3}} + \frac{R_2}{R_3} \varphi_T \ln\left(\frac{I_1}{I_2}\right). \quad (2.36)$$

В выражении (2.36) напряжение $U_{\text{бэ}}$ имеет отрицательный температурный коэффициент (то есть уменьшается с увеличением температуры), а слагаемое $\frac{R_2}{R_3} \varphi_T \ln\left(\frac{I_1}{I_2}\right)$ — положительный температурный коэффициент. Следовательно, надлежащим подбором отношений сопротивлений и токов можно компенсировать два температурных коэффициента так, чтобы в конечном итоге получить $\text{ТКН}_{U_{\text{ВЫХ}}} = 0$.

Температурный коэффициент выходного напряжения

$$\text{ТКН}_{U_{\text{ВЫХ}}} = \frac{dU_{\text{ВЫХ}}}{dT} = \frac{dU_{\text{бэ}}}{dT} + \frac{R_2}{R_3} \frac{k}{q_e} \ln\left(\frac{I_1}{I_2}\right). \quad (2.37)$$

Поскольку резисторы являются интегральными и находятся в одинаковом тепловом режиме, относительное изменение сопро-

тивлений у них одинаково и, следовательно, отношение $\frac{R2}{R3}$ не будет зависеть от температуры.

Известно, что температурный коэффициент напряжения база-эмиттер при постоянном токе коллектора определяется выражением

$$\frac{dU_{\text{бэ}}}{dT} = -\frac{\Delta E_g - U_{\text{бэ}0}}{T_0} - \frac{nk}{q_e} \left(1 + \ln \frac{T}{T_0} \right) + \frac{k}{q_e} \ln \frac{I_K}{I_{K0}},$$

почти не зависит от температуры и имеет в опорной точке значение

$$\left. \frac{dU_{\text{бэ}}}{dT} \right|_{T_0} = -\left(\frac{\Delta E_g - U_{\text{бэ}0}}{T_0} + n \frac{k}{q_e} \right), \quad (2.38)$$

где ΔE_g — энергетическая ширина запрещенной зоны при абсолютном нуле, полученная линейной экстраполяцией от комнатной температуры (300 К) к абсолютному нулю (у кремния $\Delta E_g = 1,205$ В); $U_{\text{бэ}0}$ — напряжение база-эмиттер, соответствующее опорной рабочей точке ($T = T_0$; $I_K = I_{K0}$); $\frac{k}{q_e}$ — отношение по-

стоянной Больцмана $k = 1,38 \cdot 10^{-23}$ Дж/К к заряду электрона $q_e = 1,60 \cdot 10^{-19}$ Кл; n — постоянная, которая выражает среди прочего температурную зависимость подвижности неосновных носителей в базе (у кремниевых транзисторов принимает значения от 1,5 до 3,0 в зависимости от технологии; типичное значение технологического разброса этой величины у пары транзисторов, изготовленной по монолитной технологии, составляет 0,002).

Используя аналитическое выражение (2.38) для $\text{ТКН}_{U_{\text{бэ}}}$, можно получить аналитическое выражение для температурного коэффициента выходного напряжения, определяемого соотношением (2.37).

Для $\text{ТКН}_{U_{\text{ВЫХ}}} = 0$ должно выполняться равенство

$$\frac{R2}{R3} \frac{k}{q_e} \ln \left(\frac{I_1}{I_2} \right) = -\frac{dU_{\text{бэ}}}{dT},$$

откуда получаем соответствующее значение выходного напряжения

$$\begin{aligned} U_{\text{ВЫХ}} &= U_{\text{бэ}} + \frac{R_2}{R_3} \varphi_T \ln \left(\frac{I_1}{I_2} \right) = U_{\text{бэ}} - T \frac{dU_{\text{бэ}}}{dT} = \\ &= U_{\text{бэ}} + \left(\Delta E_g - U_{\text{бэ}} \right) + \frac{nk}{q_e} T = \Delta E_g + n\varphi_T. \end{aligned} \quad (2.39)$$

Выражение (2.39) определяет выходное напряжение источника опорного напряжения при $\text{ТКН}_{U_{\text{ВЫХ}}} = 0$, которое при типичном значении $n = 3$ и $\varphi_T = 25,9$ мВ (300 К) составляет 1,283 В.

Полученное выше основное условие равенства нулю температурного коэффициента выходного напряжения запишем в виде

$$\frac{R_2}{R_3} \frac{k}{q_e} \ln \left(\frac{I_1}{I_2} \right) = - \frac{dU_{\text{бэ}}}{dT} = \frac{\Delta E_g - U_{\text{бэ}}}{T} + n \frac{k}{q_e}. \quad (2.40)$$

Умножая обе части равенства (2.40) на T , получим

$$\frac{R_2}{R_3} \varphi_T \ln \left(\frac{I_1}{I_2} \right) = \Delta E_g - U_{\text{бэ}} + n\varphi_T.$$

Деление на φ_T дает

$$\frac{R_2}{R_3} \ln \left(\frac{I_1}{I_2} \right) = \frac{\Delta E_g - U_{\text{бэ}}}{\varphi_T} + n. \quad (2.41)$$

Для типичного значения $U_{\text{бэ}} = 650$ мВ и $\varphi_T = 25,9$ мВ (300 К) имеем

$$\frac{R_2}{R_3} \ln \left(\frac{I_1}{I_2} \right) = \frac{1205 - 650}{25,9} + 3 = 24,4.$$

Например, выбрав произвольные, но реальные значения $I_1 = I_3 = 1,0$ мА, $\frac{I_1}{I_2} = 5$, получим:

$$R_3 = \frac{1}{I_2} \varphi_T \ln \left(\frac{I_1}{I_2} \right) = \frac{5}{I_1} \varphi_T \ln \left(\frac{I_1}{I_2} \right) = \frac{5}{1 \cdot 10^{-3}} \cdot 25,9 \cdot 10^{-3} \cdot \ln 5 = 208 \text{ Ом};$$

$$R2 = 24,4R3 \left[\ln \left(\frac{I_1}{I_2} \right) \right]^{-1} = 24,4 \cdot 208 \cdot (\ln 5)^{-1} = 3166 \text{ Ом};$$

$$R1 = \frac{U_{\text{ВЫХ}} - U_{\text{бэ}}}{I_1} = \frac{1,283 - 0,65}{1 \cdot 10^{-3}} = 633 \text{ Ом}.$$

Сопротивления резисторов удовлетворяют требованиям, предъявляемым к интегральным резисторам.

Следует отметить также, что сила тока должна быть такой, чтобы выполнялось равенство $I_0 = I_1 + I_2 + I_3 + I_{\text{ВЫХ(max)}}$, где $I_{\text{ВЫХ(max)}}$ — максимальный выходной ток, который данный источник опорного напряжения должен обеспечить. Обычно, чтобы свести к минимуму влияние нагрузки на источник опорного напряжения, выходной ток должен быть очень мал.

Можно получить большее опорное напряжение, добавив в схему на рисунке 2.20 несколько транзисторов в диодном включении, как это сделано в схеме на рисунке 2.21. Если в схему добавлено m диодов, то уравнение для выходного напряжения принимает вид

$$U_{\text{ВЫХ}} = (m+1)U_{\text{бэ}} + \frac{R2}{R3} \varphi_T \ln \left(\frac{I_1}{I_2} \right) \quad (2.42)$$

и соответственно

$$\text{ТКН}_{U_{\text{ВЫХ}}} = \frac{dU_{\text{ВЫХ}}}{dT} = (m+1) \frac{dU_{\text{бэ}}}{dT} + \frac{R2}{R3} \frac{k}{q_e} \ln \left(\frac{I_1}{I_2} \right). \quad (2.43)$$

Условие, при котором $\text{ТКН}_{U_{\text{ВЫХ}}} = 0$, имеет вид

$$\frac{R2}{R3} \frac{k}{q_e} \ln \left(\frac{I_1}{I_2} \right) = -(m+1) \frac{dU_{\text{бэ}}}{dT}. \quad (2.44)$$

Когда условие (2.44) выполняется, опорное (выходное) напряжение определяется выражением

$$U_{\text{ВЫХ}} = (m+1)U_{\text{бэ}} - (m+1)T \frac{dU_{\text{бэ}}}{dT} = (m+1) \left(U_{\text{бэ}} - T \frac{dU_{\text{бэ}}}{dT} \right). \quad (2.45)$$

Поскольку $U_{\text{бэ}} - T \frac{dU_{\text{бэ}}}{dT} = \Delta E_g + n\phi_T$, то

$$U_{\text{ВЫХ}} = (m + 1)(\Delta E_g + n\phi_T). \quad (2.46)$$

Таким образом, если применяется один дополнительный диод (транзистор в диодном включении), то $U_{\text{ВЫХ}} = (1+1) \cdot 1,283 = 2,566$ В, а для двух диодов ($m = 2$) имеем $U_{\text{ВЫХ}} = 3,849$ В.

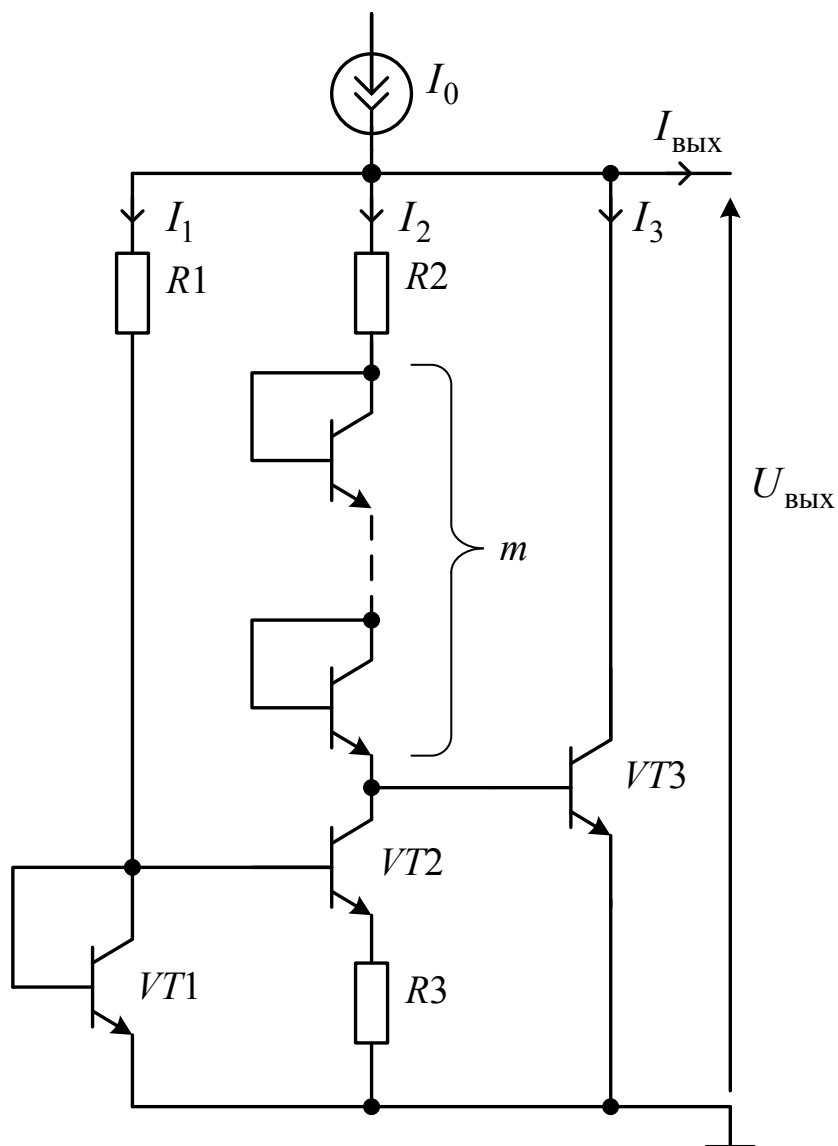


Рисунок 2.21 — Модификация источника опорного напряжения, определяемого шириной запрещенной зоны

Поскольку

$$\frac{dU_{\text{бэ}}}{dT} = -\frac{1}{T} \left(\Delta E_g + n \frac{k}{q_e} - U_{\text{бэ}} \right), \quad (2.47)$$

условие расчета отношения сопротивлений записывается в виде

$$\frac{R2}{R3} \ln \left(\frac{I_1}{I_2} \right) = (m+1) \left(\frac{\Delta E_g - U_{\text{бэ}}}{\Phi_T} + n \right). \quad (2.48)$$

Для $\frac{I_1}{I_2} = 5$ и $m = 2$ отношение сопротивлений будет

$$\begin{aligned} \frac{R2}{R3} &= (m+1) \left(\frac{\Delta E_g - U_{\text{бэ}}}{\Phi_T} + n \right) \left(\ln \frac{I_1}{I_2} \right)^{-1} = \\ &= (2+1) \left(\frac{1,205 - 0,65}{25,9 \cdot 10^{-3}} + 3 \right) (\ln 5)^{-1} = 45,6. \end{aligned}$$

Большое отношение сопротивлений, которое в этом случае требуется, нежелательно для ИС, а допустимое отклонение отношения сопротивлений будет несколько больше, чем в схеме на рисунке 2.20. В результате остаточный температурный коэффициент будет несколько больше, чем в случае без дополнительных диодов.

На рисунке 2.22 представлена схема, в основу которой положена схема источника опорного напряжения, определяемого шириной запрещенной зоны. Схема на рисунке 2.22 по существу выполняет в ИС роль опорного диода с постоянным падением напряжения и очень низким температурным коэффициентом.

Транзисторы $VT1-VT3$ и резисторы $R1-R3$ выполняют те же функции, что и в схеме источника опорного напряжения, определяемого шириной запрещенной зоны (см. рисунок 2.20). Следовательно, напряжение U_{VD} в данной схеме равно 1,283 В.

Основная функция остальной части схемы заключается в том, чтобы обеспечить низкое выходное сопротивление и относительно большой ток диода I_{VD} . Транзистор $VT4$ и резистор $R4$ реализуют источник тока и в свою очередь смещают токовое зеркало,

состоящее из транзисторов $VT5$ и $VT6$. Транзистор $VT6$ функционирует как источник тока и служит активной нагрузкой для транзистора $VT3$.

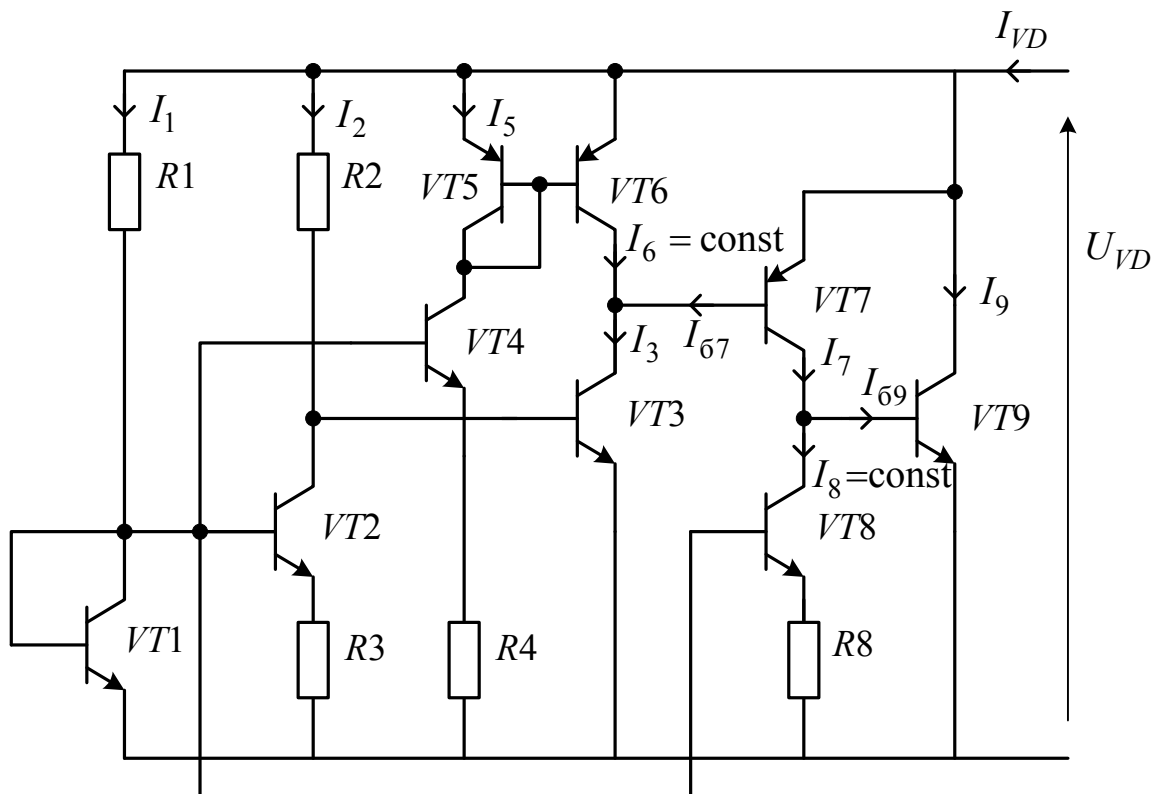


Рисунок 2.22 — Опорный диод интегральной схемы

Транзистор $VT3$ включен в схему с общим эмиттером и является источником сигнала для транзистора $VT7$, который также включен в схему с общим эмиттером. Транзистор $VT8$ и резистор $R8$ реализуют источник тока отрицательной полярности и обеспечивают активную нагрузку для транзистора $VT7$. Транзистор $VT9$ является нагрузкой для транзистора $VT7$ и вырабатывает большую часть тока I_0 диода.

Принцип работы схемы на рисунке 2.22 можно представить следующим образом. Увеличение напряжения U_{VD} вызывает соответствующий рост напряжения между базой и эмиттером транзистора $VT3$, так как падение напряжения на резисторе $R2$ остается относительно постоянным.

Увеличение тока через транзистор $VT3$ равно

$$\Delta I_3 = g_{m3} U_{\beta 3} = g_{m3} \Delta U_{VD}. \quad (2.49)$$

Поскольку транзистор $VT6$ является источником тока, ток I_6 не изменится и, таким образом, изменение тока через транзистор $VT3$ вызовет равное изменение базового тока транзистора $VT7$, то есть $\Delta I_{67} = \Delta I_3$. Изменение базового тока транзистора $VT7$ вызовет изменение его коллекторного тока $\Delta I_7 = \beta_7 \Delta I_{67} = \beta_7 \Delta I_3$. Поскольку транзистор $VT8$ — источник постоянного тока отрицательной полярности, изменение коллекторного тока транзистора $VT7$ вызовет равное изменение базового тока транзистора $VT9$, так что $\Delta I_{69} = \beta_7 \Delta I_{63}$. Это изменение базового тока транзистора $VT9$ вызовет изменение коллекторного тока на $\Delta I_9 = \beta_9 \beta_7 \Delta I_3$.

Ток I_3 связан с ΔU_{VD} равенством $\Delta I_3 = g_{m3} \Delta U_{VD}$, поэтому $\Delta I_9 = \beta_9 \beta_7 g_{m3} \Delta U_{VD}$. В результате усиления по току транзисторами $VT7$ и $VT9$ ток через транзистор $VT9$ будет много больше, чем ток через транзисторы $VT7$ и $VT3$. Поэтому изменение тока I_{VD} в основном будет происходить за счет изменения тока через транзистор $VT9$, то есть $\Delta I_{VD} \approx \Delta I_9 = \beta_9 \beta_7 g_{m3} \Delta U_{VD}$. Таким образом, выходное сопротивление опорного диода

$$r_{VD} = \frac{\Delta U_{VD}}{\Delta I_{VD}} \frac{1}{\beta_9 \beta_7 g_{m3}}. \quad (2.50)$$

Поскольку $g_{m3} = \frac{I_3}{\Phi_T}$, выражение (2.50) можно представить

в виде

$$r_{VD} = \frac{\Phi_T}{I_3} \frac{1}{\beta_9 \beta_7}. \quad (2.51)$$

Из равенства (2.51) следует, что значение динамического сопротивления очень низкое (в знаменатель этого выражения входит произведение коэффициентов усиления по току транзисторов $VT9$ и $VT7$).

Необходимо отметить, что для работы опорного диода в температурно-скомпенсированном режиме должно выполняться условие $I_{VD} \geq (I_1 + I_2 + I_5 + I_6 + I_8)$. Если уровень тока I_{VD} окажется ниже, в схеме будет большое динамическое сопротивление и значительный температурный коэффициент.

2.4. Дифференциальные усилители

Интегральная линейная схемотехника основана на различных вариантах дифференциальных усилителей (ДУ). Широкое применение дифференциальных каскадов в ИМС объясняется тем, что они обладают целым рядом преимуществ, которые делают их практически незаменимыми функциональными узлами аналоговых ИМС.

Как известно, дифференциальные каскады представляют собой схемы с высоким коэффициентом подавления синфазного сигнала. Так как в схеме дифференциального каскада увеличение глубины обратной связи (для подавления синфазных помех) практически не сказывается на значении коэффициента усиления полезного сигнала, то в такой схеме можно обеспечить высокую стабильность режима по постоянному току. Это особенно важно для аналоговых ИМС, представляющих собой каскады с непосредственными связями. В АИС нестабильность является основной причиной дрейфа выходного напряжения или тока.

В дифференциальном каскаде сравнительно просто можно осуществить сдвиг уровня выходного потенциала, что также облегчает решение проблемы каскадирования при непосредственных связях.

Не менее важным преимуществом дифференциальных каскадов является наличие двух входов и двух выходов, позволяющих строить инвертирующие и неинвертирующие усилители, сравнительно просто согласовывать цепи обратных связей, используя для этого соответствующие входы и выходы.

Преимущества дифференциальных каскадов особенно сильно проявляются в ИМС, так как изготовление пары транзисторов на одной подложке в непосредственной близости друг от друга при помощи одного и того же цикла технологических операций позволяет формировать транзисторные структуры с идентичными параметрами, а, как известно, при этом условии дифференциальные каскады обладают почти идеальными характеристиками.

Дифференциальные усилители могут строиться на биполярных и полевых транзисторах по простым или усложненным схемам.

На рисунке 2.23,*а* представлена схема дифференциального усилителя на биполярных транзисторах. Выходом дифференциального каскада являются коллекторы транзисторов $VT1$, $VT2$. Схема относительно выхода симметрична. При этом для всех элементов (симметричных относительно выхода) дрейф будет полностью компенсирован, если элементы абсолютно одинаковы и с одинаковым дрейфом. По этой же причине одинаковое изменение входных сигналов при одинаковой их полярности не будет приводить к изменениям выходного сигнала. Монолитный вариант схемы на рисунке 2.23,*а* является базой для многочисленных разработок усилительных ИС с дифференциальными выходами.

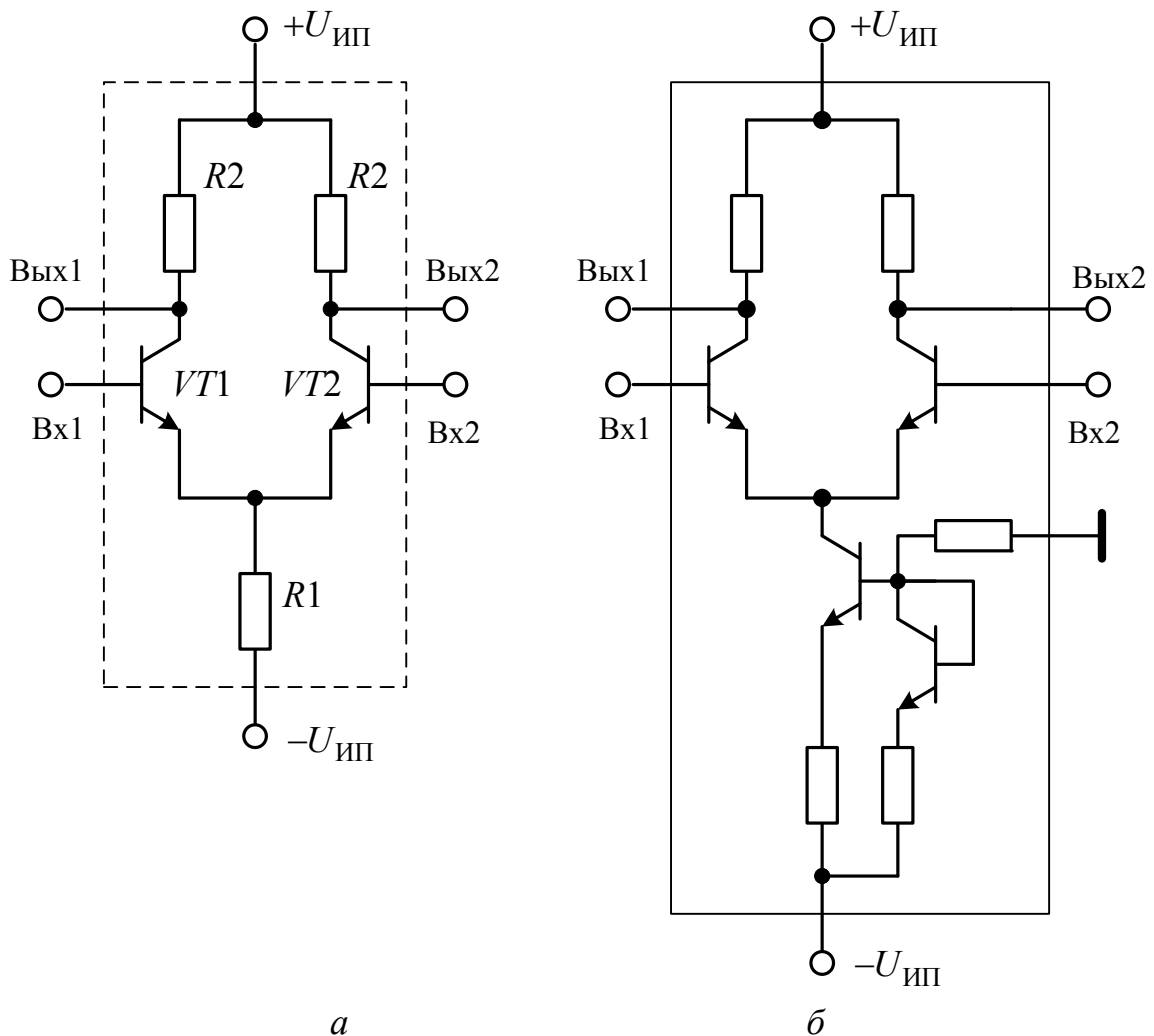


Рисунок 2.23 — Симметричный дифференциальный усилитель (*а*) и дифференциальный усилитель с источником постоянного тока (*б*)

ДУ управляется разностью напряжений, которая приложена между его входами. Напряжение, определяемое формулой $U_{\text{диф}} = U_{\text{вх1}} - U_{\text{вх2}}$, называется *дифференциальным входным напряжением*. *Синфазное входное напряжение* определяется как среднеарифметическое двух входных напряжений, то есть $U_{\text{сн}} = (U_{\text{вх1}} + U_{\text{вх2}})/2$. Важным свойством дифференциального усилителя является его способность подавлять синфазный сигнал. Это означает, что при подаче на входы дифференциального каскада одинаковых (синфазных) сигналов напряжение на выходе меняется весьма мало.

В практике использования дифференциального каскада нередко встречается случай, когда одни из входов (например, Вх.2) заземляется, а на другой вход (например, Вх.1) поступает сигнал. При этом благодаря действию резистора $R1$, включенного в эмиттерную цепь усилителя, разность напряжений на дифференциальном выходе схемы оказывается малой — подавление синфазного сигнала происходит и в этом случае. Подавление тем лучше, чем больше величина сопротивления резистора $R1$.

Изготовление резистора большого сопротивления приводит к значительному расходу площади подложки ИС и существенному увеличению мощности, рассеиваемой на резисторе. Поэтому резистор заменяют источником постоянного тока (рисунок 2.23,б). Источники тока, предназначенные для дифференциальных усилителей, обычно рассчитываются таким образом, чтобы их токи увеличивались с ростом температуры. Проводимость прямой передачи дифференциального усилителя обратно пропорциональна абсолютной температуре. Таким образом, изменения этих параметров имеют противоположные знаки и тем самым компенсируют друг друга, обеспечивая независимость крутизны от температуры.

Дифференциальный усилитель на биполярных транзисторах

Соотношения между токами и напряжениями симметричного дифференциального усилителя можно получить при рассмотрении схемы, представленной на рисунке 2.24.

Предположим, что оба транзистора дифференциальной пары работают в активном режиме и их базовые токи малы по сравнению с токами коллектора. Для тока коллектора транзистора $VT1$ можно записать

$$I_{к1} = I_{T1} \exp\left(\frac{U_{бэ1}}{\Phi_T}\right), \quad (2.52)$$

где $U_{бэ1}, I_{T1}$ — напряжение база-эмиттер и обратный ток коллектора транзистора $VT1$ соответственно.

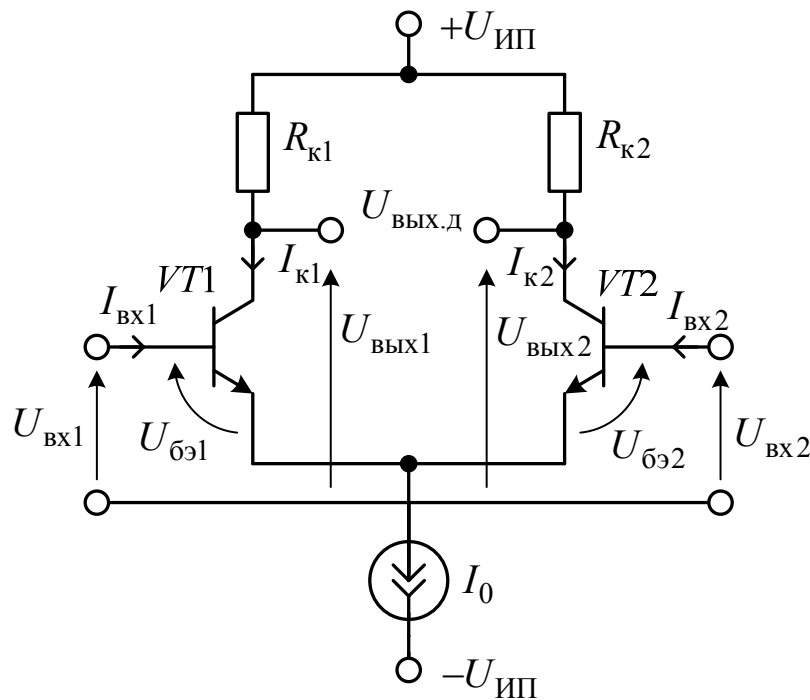


Рисунок 2.24 — Симметричный дифференциальный усилитель с нагрузочными резисторами

Аналогичное соотношение можно записать для тока коллектора транзистора $VT2$:

$$I_{к2} = I_{T2} \exp\left(\frac{U_{бэ2}}{\Phi_T}\right). \quad (2.53)$$

При строго идентичных транзисторах $I_{T1} = I_{T2}$. В реальных схемах транзисторы $VT1$ и $VT2$, даже выполненные на одном кристалле, всегда несколько отличаются друг от друга, что приводит

к появлению э.д.с. смещения $E_{см}$. Для биполярных транзисторов $E_{см}$ определяется разностью напряжений $U_{бэ}$ первого ($VT1$) и второго ($VT2$) транзисторов дифференциальной пары и приближенно рассчитывается по формуле

$$E_{см} \approx \varphi_T \ln \left(\frac{I_{э1} I_{Т2}}{I_{э2} I_{Т1}} \right),$$

где $I_{э1}, I_{э2}$ — эмиттерные токи транзисторов $VT1$ и $VT2$ соответственно.

Обычно в дифференциальном каскаде $I_{э1} = I_{э2}$, поэтому $E_{см}$ определяется разбросом тепловых токов, обусловленных неидентичностью площадей переходов и концентраций примесей при изготовлении транзисторов:

$$E_{см} \approx \varphi_T \ln \left(\frac{I_{Т2}}{I_{Т1}} \right). \quad (2.54)$$

Величина $E_{см}$ для планарных транзисторов составляет $\pm(1-2)$ мВ и менее.

Используя выражение для э.д.с. смещения, соотношение для тока $I_{к2}$ представим в виде

$$I_{к2} = I_{Т2} \exp \left(\frac{U_{бэ2}}{\varphi_T} \right) = I_{Т1} \exp \left(\frac{U_{бэ2} + E_{см}}{\varphi_T} \right).$$

Поскольку $I_{к1} + I_{к2} = I_0$, имеем

$$I_0 = I_{Т1} \left[\exp \left(\frac{U_{бэ1}}{\varphi_T} \right) + \exp \left(\frac{U_{бэ2} + E_{см}}{\varphi_T} \right) \right], \quad (2.55)$$

откуда

$$I_{Т1} = \frac{I_0}{\exp \left(\frac{U_{бэ1}}{\varphi_T} \right) + \exp \left(\frac{U_{бэ2} + E_{см}}{\varphi_T} \right)}. \quad (2.56)$$

Подстановка выражения (2.56) в уравнение (2.52) дает

$$I_{к1} = \frac{I_0 \exp\left(\frac{U_{бэ1}}{\Phi_T}\right)}{\exp\left(\frac{U_{бэ1}}{\Phi_T}\right) + \exp\left(\frac{U_{бэ2} + E_{см}}{\Phi_T}\right)}. \quad (2.57)$$

Разделив числитель и знаменатель на $\exp\left(\frac{U_{бэ1}}{\Phi_T}\right)$, получим

$$I_{к1} = \frac{I_0}{1 + \exp\left(\frac{U_{бэ1} - U_{бэ2} + E_{см}}{\Phi_T}\right)}. \quad (2.58)$$

Для $I_{к2}$ имеем:

$$\begin{aligned} I_{к2} &= I_{Т2} \exp\left(\frac{U_{бэ2}}{\Phi_T}\right) = I_{Т1} \exp\left(\frac{E_{см}}{\Phi_T}\right) \exp\left(\frac{U_{бэ2}}{\Phi_T}\right) = \\ &= \frac{I_0 \exp\left(\frac{U_{бэ2} + E_{см}}{\Phi_T}\right)}{\exp\left(\frac{U_{бэ1}}{\Phi_T}\right) + \exp\left(\frac{U_{бэ2} + E_{см}}{\Phi_T}\right)}. \end{aligned} \quad (2.59)$$

То есть

$$I_{к2} = \frac{I_0}{1 + \exp\left(\frac{U_{бэ1} - U_{бэ2} - E_{см}}{\Phi_T}\right)}. \quad (2.60)$$

Поскольку $U_{вх1} = U_{бэ1} + U_{э}$ и $U_{вх2} = U_{бэ2} + U_{э}$, то $U_{бэ1} - U_{бэ2} = U_{вх1} - U_{вх2}$. Используя формулу для дифференциального входного напряжения ($U_{диф} = U_{вх1} - U_{вх2}$), выразим коллекторные токи транзисторов $VT1$ и $VT2$ через $U_{диф}$:

$$I_{к1} = \frac{I_0}{1 + \exp\left(\frac{-U_{диф} + E_{см}}{\Phi_T}\right)} = \frac{I_0}{1 + \exp\left(-\frac{U_{диф} - E_{см}}{\Phi_T}\right)}; \quad (2.61)$$

$$I_{к2} = \frac{I_0}{1 + \exp\left(\frac{U_{\text{диф}} - E_{\text{см}}}{\varphi_T}\right)}. \quad (2.62)$$

Графическое изображение зависимости токов $I_{к1}$, $I_{к2}$ от $U_{\text{диф}} - E_{\text{см}}$ дает *передаточную характеристику дифференциального усилителя* (рисунок 2.25). Здесь коллекторные токи нормированы по отношению к I_0 . Отметим, что если $U_{\text{диф}} = E_{\text{см}}$, то $I_{к1} = I_{к2} = \frac{I_0}{2}$. Другими словами, при $U_{\text{диф}} = E_{\text{см}}$ дифференциальный усилитель сбалансирован, то есть ток источника тока распределяется между двумя транзисторами дифференциальной пары поровну.

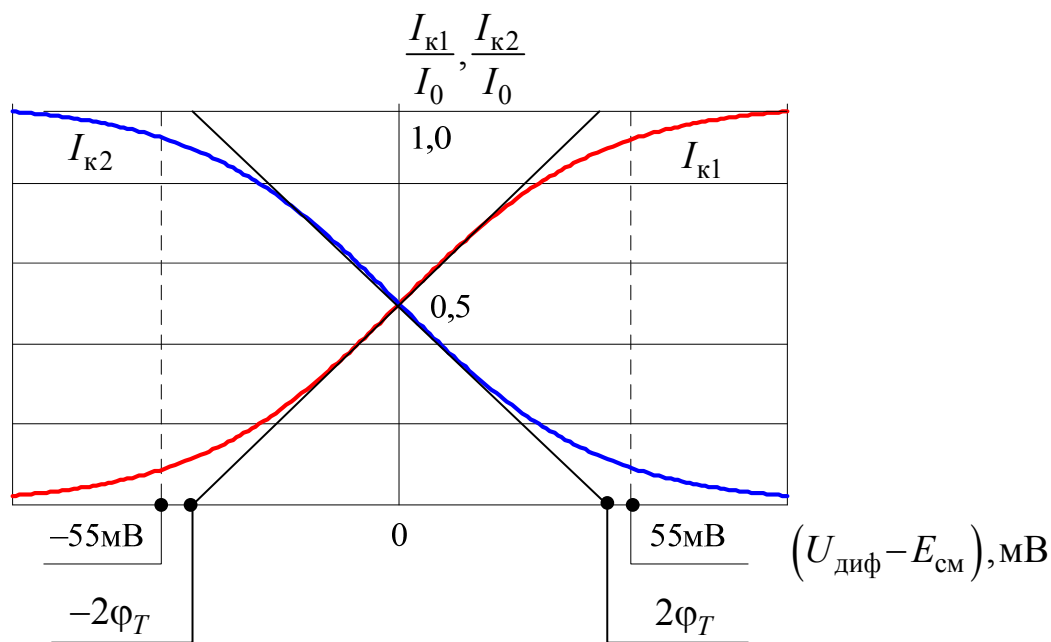


Рисунок 2.25 — Передаточная характеристика дифференциального усилителя

Из выражений (2.61), (2.62) для токов $I_{к1}$ и $I_{к2}$, а также из графиков передаточных характеристик дифференциального усилителя (см. рисунок 2.25) видно, что, по мере того как напряжение $U_{\text{диф}}$ изменяется в ту или другую сторону относительно нулевого

потенциала, все больший ток протекает через один транзистор и все меньший — через другой. Однако нет такой точки, где весь ток протекал бы только через один транзистор, а другой был полностью закрыт.

Общий диапазон дифференциального входного напряжения, необходимый для перераспределения тока дифференциального усилителя от $I_{к1} = 0,9I_0$ и $I_{к2} = 0,1I_0$ до $I_{к2} = 0,1I_0$ и $I_{к1} = 0,9I_0$, называется *переходным напряжением*.

Определим переходное напряжение. Когда $I_{к1} = 0,9I_0$ и $I_{к2} = 0,1I_0$, можно записать

$$0,1I_0 = \frac{I_0}{1 + \exp\left(\frac{U_{\text{диф}} - E_{\text{см}}}{\varphi_T}\right)},$$

то есть

$$\exp\left(\frac{U_{\text{диф}} - E_{\text{см}}}{\varphi_T}\right) = 9,$$

и, следовательно,

$$U_{\text{диф}} - E_{\text{см}} = \varphi_T \ln 9 = 25 \cdot 10^{-3} \cdot 2,1972 \approx 55 \text{ мВ}.$$

Когда $I_{к1} = 0,1I_0$, $U_{\text{диф}} - E_{\text{см}} \approx -55 \text{ мВ}$.

Таким образом, $\Delta U_{\text{диф}} = 110 \text{ мВ}$.

Из соотношений для токов $I_{к1}$ и $I_{к2}$ и из графиков $I_{к1}$ и $I_{к2}$ в зависимости от $U_{\text{диф}}$ видно, что дифференциальный усилитель является нелинейным устройством. Однако в некоторой ограниченной области передаточной характеристики $I_{к1}(U_{\text{диф}})$ или $I_{к2}(U_{\text{диф}})$ зависимость между токами и входным напряжением можно считать примерно линейной. На рисунке 2.25 видно, что входные напряжения, при которых передаточная характеристика примерно линейна, лежат в пределах от $U_{\text{диф}} - E_{\text{см}} = -\varphi_T$ до $U_{\text{диф}} - E_{\text{см}} = +\varphi_T$, следовательно, полный диапазон изменения входного напряжения равен примерно $2\varphi_T$.

Таким образом, с точки зрения зависимости между переменным входным напряжением и переменными выходными токами дифференциальный усилитель при работе с сигналами малой амплитуды можно считать практически линейным устройством.

Если источник тока дифференциального усилителя — идеальный источник постоянного тока, то ток I_0 не зависит от падения напряжения на нем и, следовательно, не будет зависеть от выходных напряжений $U_{\text{вх1}}$ и $U_{\text{вх2}}$. Анализ выражений для $I_{\text{к1}}$ и $I_{\text{к2}}$ показывает, что при $I_0 = \text{const}$ токи $I_{\text{к1}}$ и $I_{\text{к2}}$ являются функциями только дифференциального входного напряжения и абсолютно не зависят от любой синфазной составляющей входного напряжения. Таким образом, усилитель действительно является дифференциальным, или разностным, реагирующим только на разность напряжений, поданных на его входы, и абсолютно не реагирующим на любое напряжение, общее для обоих входов.

Дифференциальные усилители на полевых транзисторах

Дифференциальные усилители, построенные на основе полевых транзисторов, в принципе работают так же, как и дифференциальные усилители на биполярных транзисторах. Достоинствами дифференциального усилителя на полевых транзисторах являются очень высокое входное сопротивление (10^9 – 10^{12} Ом) и очень маленький входной ток смещения (10^{-9} – 10^{-12} А). К его недостаткам можно отнести довольно низкую передаточную проводимость и, как следствие этого, низкий коэффициент усиления по напряжению. Еще один недостаток — довольно большое напряжение смещения пары полевых транзисторов по сравнению с парой биполярных транзисторов.

Схема дифференциального усилителя на полевых транзисторах с *p-n*-переходом приведена на рисунке 2.26.

Для простоты будем полагать, что оба транзистора имеют идентичные характеристики. Для каждого транзистора, работающего в активном режиме, можно записать уравнение передаточной характеристики

$$I_c = I_{c.\text{нач}} \left(1 - \frac{U_{\text{зи}}}{U_{\text{отс}}} \right)^2$$

в виде

$$U_{\text{зи}} = U_{\text{отс}} \left[1 - \left(\frac{I_c}{I_{c.\text{нач}}} \right)^{\frac{1}{2}} \right].$$

В состоянии покоя токи через оба транзистора одинаковы: $I_{c1} = \frac{I_0}{2}$ и $I_{c2} = \frac{I_0}{2}$. Если подать входное дифференциальное напряжение $U_{\text{диф}}$, токи стоков изменятся на величину ΔI от своего начального значения, то есть $I_{c1} = \left(\frac{I_0}{2} + \Delta I \right)$ и $I_{c2} = \left(\frac{I_0}{2} - \Delta I \right)$.

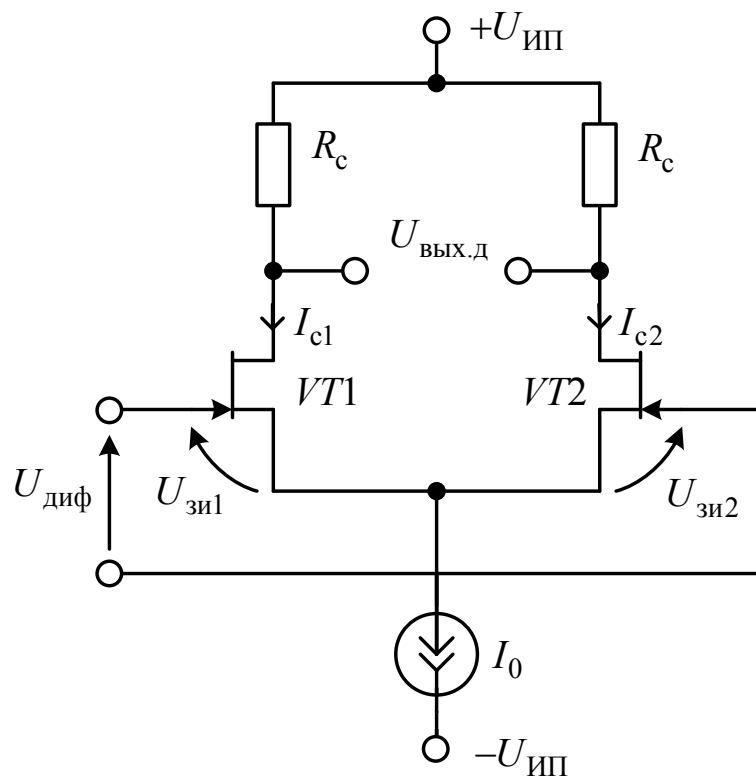


Рисунок 2.26 — Дифференциальный усилитель на полевых транзисторах с *p-n*-переходом

Соответствующие напряжения затвор-исток транзисторов *VT1* и *VT2* будут определяться выражениями

$$U_{\text{зи1}} = U_{\text{отс}} \left[1 - \left(\frac{I_0 + \Delta I}{2 I_{\text{с.нач}}} \right)^{\frac{1}{2}} \right]; \quad U_{\text{зи2}} = U_{\text{отс}} \left[1 - \left(\frac{I_0 - \Delta I}{2 I_{\text{с.нач}}} \right)^{\frac{1}{2}} \right]. \quad (2.63)$$

Получим уравнение, связывающее ΔI и дифференциальное входное напряжение:

$$\begin{aligned} U_{\text{диф}} = U_{\text{зи1}} - U_{\text{зи2}} &= U_{\text{отс}} \left[\left(\frac{I_0 - \Delta I}{2 I_{\text{с.нач}}} \right)^{\frac{1}{2}} - \left(\frac{I_0 + \Delta I}{2 I_{\text{с.нач}}} \right)^{\frac{1}{2}} \right] = \\ &= U_{\text{отс}} \left(\frac{I_0}{I_{\text{с.нач}}} \right)^{\frac{1}{2}} \left[\left(\frac{1 - \frac{\Delta I}{I_0}}{2} \right)^{\frac{1}{2}} - \left(\frac{1 + \frac{\Delta I}{I_0}}{2} \right)^{\frac{1}{2}} \right], \end{aligned} \quad (2.64)$$

где значение тока I_0 должно быть меньше $I_{\text{с.нач}}$.

На рисунке 2.27 представлен нормированный график передаточной характеристики дифференциального усилителя на полевых транзисторах с p - n -переходом.

Для малых значений $U_{\text{диф}}$ и $\frac{\Delta I}{I_0}$ выражение (2.64) можно линейно аппроксимировать, используя приближенное равенство $(1+x)^{\frac{1}{2}} \approx \left(1 + \frac{x}{2}\right)$ для $x \leq 1$. В этом случае зависимость между $U_{\text{диф}}$ и ΔI примет вид

$$U_{\text{диф}} \approx U_{\text{отс}} \left(\frac{I_0}{I_{\text{с.нач}}} \right)^{\frac{1}{2}} \frac{1}{\sqrt{2}} \left[\left(1 - \frac{\Delta I}{I_0} \right) - \left(1 + \frac{\Delta I}{I_0} \right) \right] = - \frac{U_{\text{отс}} (2\Delta I)}{\sqrt{2 I_0 I_{\text{с.нач}}}}.$$

Схема дифференциального усилителя на МОП-транзисторах приведена на рисунке 2.28. В активном режиме передаточная характеристика МОП-транзистора определяется выражением

$$I_c = k(U_{зи} - U_{пор})^2,$$

где $U_{пор}$ — напряжение затвор-исток, соответствующее открытию канала в равновесных условиях.

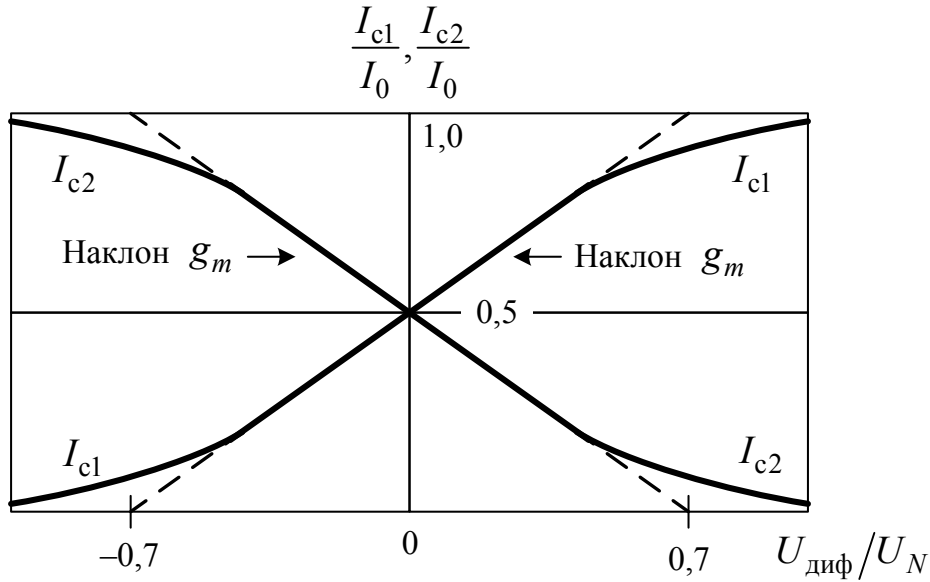


Рисунок 2.27 — Передаточная характеристика дифференциального усилителя на полевых транзисторах: нормирующий множитель $U_N = -U_{отс} \sqrt{I_0 / I_{с.нач}}$ для полевых транзисторов с $p-n$ -переходом и $U_N = \sqrt{I_0 / K}$ для МОП-транзисторов

Решая данное уравнение относительно $U_{зи}$, получим

$$U_{зи} = U_{пор} + \left(\frac{I_c}{k} \right)^{\frac{1}{2}}.$$

При подаче дифференциального входного напряжения $U_{диф}$ токи стоков транзисторов $VT1$ и $VT2$ будут определяться выражениями

$$I_{c1} = \frac{I_0}{2} + \Delta I, \quad I_{c2} = \frac{I_0}{2} - \Delta I.$$

Тогда

$$U_{\text{зи1}} = U_{\text{пор}} + \left(\frac{I_0 + \Delta I}{2k} \right)^{\frac{1}{2}}, \quad U_{\text{зи2}} = U_{\text{пор}} + \left(\frac{I_0 - \Delta I}{2k} \right)^{\frac{1}{2}}, \quad (2.65)$$

и выражение, связывающее ΔI и дифференциальное выходное напряжение $U_{\text{диф}}$, можно записать в виде

$$\begin{aligned} U_{\text{диф}} = U_{\text{зи1}} - U_{\text{зи2}} &= \left(\frac{I_0 + \Delta I}{2k} \right)^{\frac{1}{2}} - \left(\frac{I_0 - \Delta I}{2k} \right)^{\frac{1}{2}} = \\ &= \left(\frac{I_0}{k} \right)^{\frac{1}{2}} \left[\left(\frac{1}{2} + \frac{\Delta I}{I_0} \right)^{\frac{1}{2}} - \left(\frac{1}{2} - \frac{\Delta I}{I_0} \right)^{\frac{1}{2}} \right]. \end{aligned} \quad (2.66)$$

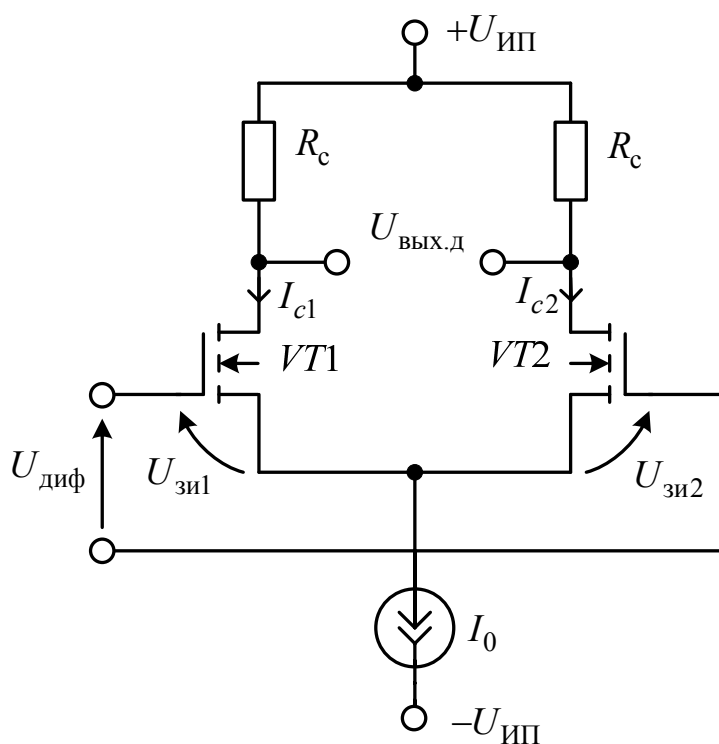


Рисунок 2.28 — Дифференциальный усилитель на МОП-транзисторах

Нетрудно заметить, что выражение (2.66) по форме похоже на выражение (2.64) для передаточной характеристики дифференциального усилителя на полевых транзисторах с p - n -переходом. Поэтому передаточные характеристики для дифференциальных усилителей на полевых транзисторах с p - n -переходом и на МОП-транзисторах будут совпадать, если нормирующий множитель для дифференциального усилителя на полевых транзисторах принять

$$U_N = -U_{\text{отс}} \left(\frac{I_0}{I_{\text{с.нач}}} \right)^{\frac{1}{2}}, \text{ а для дифференциального усилителя на}$$

$$\text{МОП-транзисторах — } U_N = \left(\frac{I_0}{k} \right)^{\frac{1}{2}} = \sqrt{2} (U_{\text{зи}} - U_{\text{пор}}).$$

Использование приближенного равенства $(1+x)^{\frac{1}{2}} \approx 1 + \frac{x}{2}$ позволяет выражение (2.66) представить в виде

$$U_{\text{диф}} \approx \left(\frac{2}{kI_0} \right)^{\frac{1}{2}} \Delta I. \quad (2.67)$$

Из анализа передаточной характеристики дифференциального усилителя на полевых транзисторах (см. рисунок 2.27) следует, что ее можно линейно аппроксимировать в достаточно большом диапазоне нормированного входного напряжения. Этот линейный участок расположен от $U_{\text{диф}} = -0,5U_N$ до $U_{\text{диф}} = +0,5U_N$.

Дифференциальные усилители с активной нагрузкой

Для выделения переменного выходного напряжения из переменной составляющей коллекторных токов транзисторов $VT1$ и $VT2$ необходима нагрузка. Нагрузка может быть *пассивной*, состоящей из двух нагрузочных резисторов R_k (см. рисунок 2.24), либо *активной*. В случае активной нагрузки для преобразования тока в напряжение используются транзисторы.

Известно, что коэффициент усиления по напряжению несимметричного выхода дифференциального усилителя (см. рису-

нок 2.24) $K_u = \frac{I_0 R_k}{4\varphi_T}$. Поскольку величина I_0 в дифференциальных

усилителях обычно очень мала, часто порядка нескольких микроампер, то для получения достаточно большого коэффициента усиления требуется очень большое сопротивление R_k (порядка 1 МОм). Однако такое сопротивление нагрузки приводит к ряду недостатков, особенно в интегральных дифференциальных усилителях:

- в ИМС площадь, необходимая под резистор, примерно пропорциональна его сопротивлению, поэтому резистор с очень большим сопротивлением занимает слишком много места на кристалле ИМС;

- у резистора с большим сопротивлением велика паразитная емкость, что в результате дает очень большую постоянную времени, а это накладывает ограничения на частотную характеристику дифференциального усилителя;

- для нормальной работы дифференциального усилителя транзисторы всегда должны оставаться в активном режиме и никогда не попадать в область насыщения. Это ограничивает максимальное входное напряжение, подаваемое на базы транзисторов $VT1$ и $VT2$. Оно должно быть таким, чтобы переход коллектор-база был смещен в прямом направлении не более чем на 0,5 В. На нагрузочном резисторе при этом создается падение напряжения $\frac{I_0}{2}R_k$, а напряжение на коллекторе $U_k = U_{ИП} - \frac{I_0}{2}R_k$ много меньше, чем напряжение источника питания $+U_{ИП}$. В результате диапазон изменения входного напряжения дифференциального усилителя значительно уменьшается.

Вследствие указанных недостатков в большинстве интегральных дифференциальных усилителей применяют активную нагрузку в виде схемы токового зеркала (рисунок 2.29).

Схема токового зеркала является одной из простых схем активной нагрузки в дифференциальных усилителях.

Падение напряжения на транзисторах $VT3$, $VT4$ активной нагрузки примерно равно $2U_{бэ}$, напряжение на коллекторах транзисторов $VT1$ и $VT2$ равно $U_{ИП} - 2U_{бэ}$. Падение напряжения на пе-

реходе база-эмиттер связано логарифмической зависимостью с током через него и при изменении тока в отношении 10:1 результирующее напряжение $U_{\text{бэ}}$ составляет всего 60 мВ. А это значит, что падение напряжения на активной нагрузке в реальных условиях будет примерно постоянным, равным $(1,2 \pm 0,06)$ В.

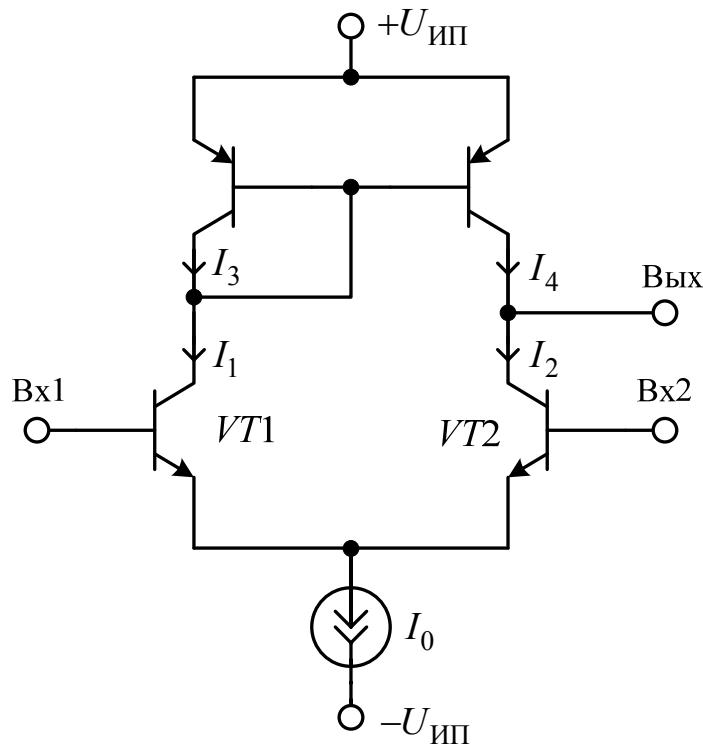


Рисунок 2.29 — Дифференциальный усилитель с активной нагрузкой в виде токового зеркала

Поскольку напряжение на базах транзисторов $VT1$ и $VT2$, не приводящее к их насыщению, не должно превышать напряжение на коллекторах более чем на 0,5 В, то диапазон изменения входного напряжения ограничен сверху величиной $(U_{\text{ИП}} - 1,2 + 0,5)$ В = $(U_{\text{ИП}} - 0,7)$ В, что всего на 0,7 В меньше положительного напряжения питания.

Активная нагрузка содержит два транзистора и поэтому занимает очень мало места на кристалле ИМС. Выходная или коллекторная емкость транзистора $VT4$ определяет паразитную емкость активной нагрузки и приблизительно равна 3–10 пФ, то есть относительно невелика. Активная нагрузка позволяет

получить коэффициент усиления каскада дифференциального усилителя более 10^3 , причем падение напряжения на ней будет не более 1,2 В. Таким образом, активная нагрузка не подвержена недостаткам пассивной нагрузки. Кроме того, немаловажно, что коэффициент усиления дифференциального каскада с активной нагрузкой в виде токового зеркала не зависит от тока I_0 источника постоянного тока. Значение тока I_0 можно выбрать достаточно малым (порядка 20 мкА), причем коэффициент усиления в этом случае останется большим. Желательно, чтобы ток I_0 был мал, так как это приведет к малому входному току, а входное сопротивление станет большим. Выбор слишком малых величин I_0 нежелателен вследствие уменьшения частотного диапазона и ухудшения переходной характеристики усилителя. В большинстве случаев, когда необходимо, чтобы значение входного тока было мало, лучше всего использовать в дифференциальном усилителе полевые транзисторы (МОП или с p - n -переходом), работающие при относительно больших токах I_0 (рисунок 2.30).

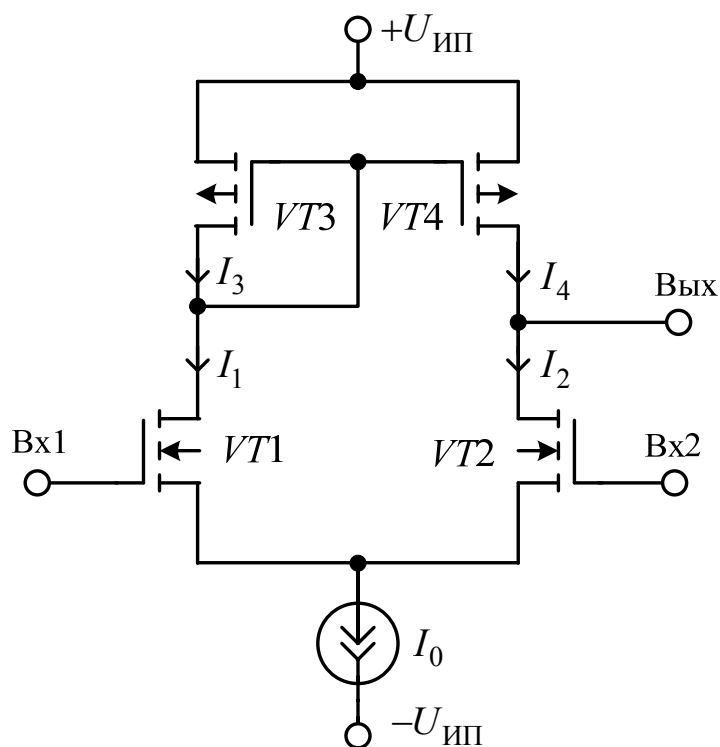


Рисунок 2.30 — Дифференциальный усилитель на МОП- транзисторах с активной нагрузкой в виде токового зеркала

Дифференциальные усилители на составных транзисторах

Во многих схемах дифференциальных усилителей применение составных транзисторов дает ряд существенных преимуществ. В частности, схема дифференциального усилителя с транзисторами Дарлингтона (рисунок 2.31) позволяет получить очень высокое входное сопротивление и низкий входной ток смещения по сравнению со схемой на рисунке 2.24. Один из недостатков дифференциального усилителя с транзисторами Дарлингтона — несколько большее напряжения смещения $U_{см}$, так как он в этом случае содержит четыре транзистора. Статистически напряжение смещения примерно в $\sqrt{2}$ раз больше по сравнению со схемой на рисунке 2.24.

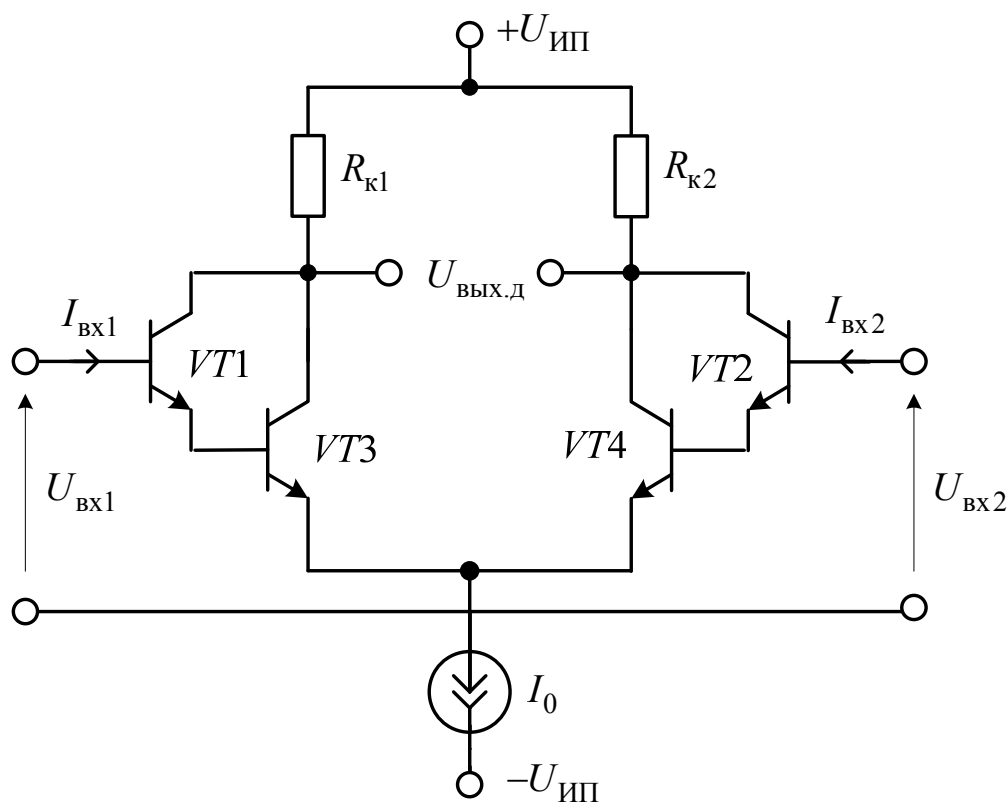


Рисунок 2.31 — Дифференциальный усилитель на составных транзисторах по схеме Дарлингтона

Можно показать, что в схеме составного транзистора Дарлингтона (см. рисунок 2.1) зависимость между выходным током I_k и входным напряжением $U_{бэ} = U_{б1э1} + U_{б2э2}$ экспоненциальная

и определяется выражением $I_k = \exp \frac{U_{бэ}}{2\varphi_T}$. Такая зависимость

справедлива лишь в том случае, если оба транзистора, входящие в схему Дарлингтона, работают в активном режиме. Сравнивая экспоненциальную характеристику схемы Дарлингтона с аналогичной характеристикой для одного транзистора, можно видеть, что характеристика схемы Дарлингтона отличается только множителем $\frac{1}{2\varphi_T}$ под знаком экспоненты. Поэтому все соотношения,

полученные для дифференциального усилителя, представленного на рисунке 2.24, можно распространить на схему дифференциального усилителя с транзисторами Дарлингтона, заменив во всех уравнениях φ_T на $2\varphi_T$.

Последовательное включение двух базовых цепей позволяет, по крайней мере, удвоить предельно допустимое входное дифференциальное напряжение по сравнению с дифференциальным усилителем на рисунке 2.24. Уменьшение коэффициента усиления по напряжению на 50 % можно компенсировать увеличением тока I_0 , который не может быть столь же малым, как в простом дифференциальном усилителе. Напряжение смещения является относительно большим, поскольку эмиттерные токи транзисторов $VT1$ и $VT2$ оказываются различными вследствие неравенства коэффициентов усиления по току транзисторов $VT3$ и $VT4$.

На рисунке 2.32 приведена модификация схемы, показанной на рисунке 2.31, в которой заданные значения токов эмиттеров транзисторов $VT1$ и $VT2$ поддерживаются при помощи двух источников тока. Влияние увеличения тока эмиттера на входное сопротивление и входной ток смещения оказывается не очень значительным, поскольку в микроамперном диапазоне токов по мере увеличения тока эмиттера возрастает также и коэффициент усиления по току.

Специальные схемы дифференциальных каскадов

Требования к дифференциальным усилителям, вытекающие из возможности их использования в качестве входных каскадов

аналоговых ИМС, обусловили разработку специальных разновидностей таких каскадов.

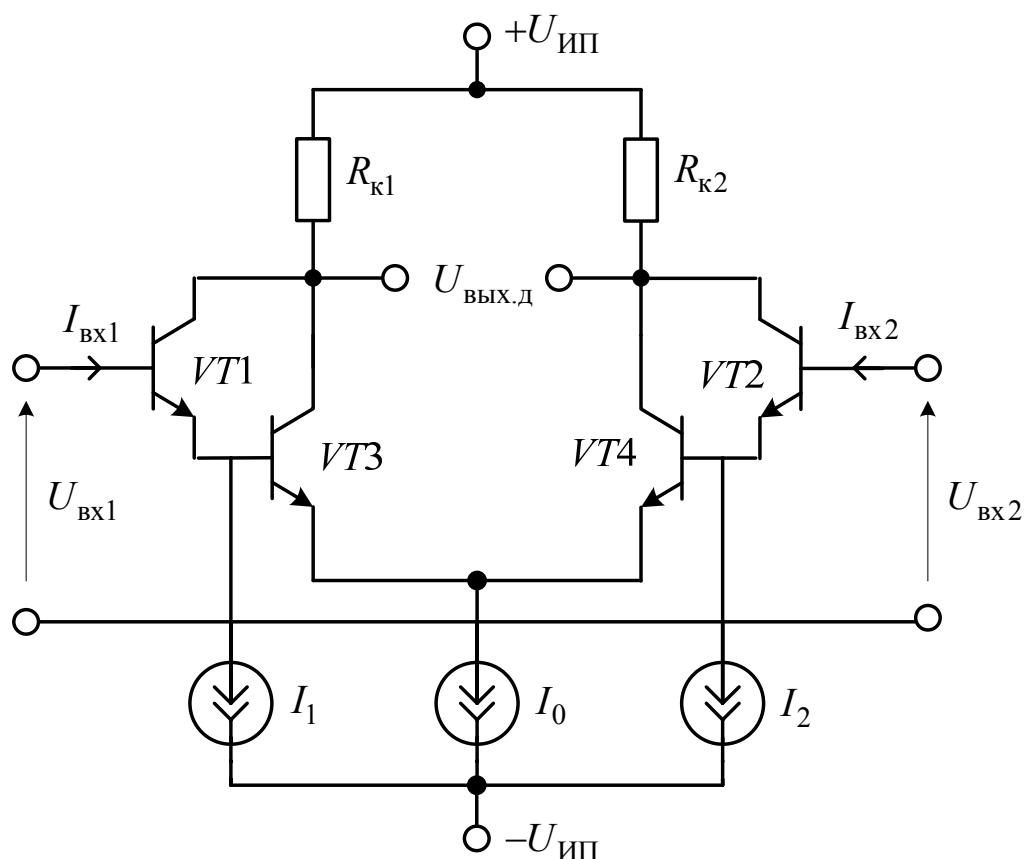


Рисунок 2.32 — Дифференциальный усилитель на составных транзисторах по схеме Дарлингтона и с источниками тока в эмиттерных цепях

Эти разработки вызваны следующими причинами:

- простые дифференциальные усилители на основе *n-p-n*-транзисторов имеют хорошие характеристики смещения и дрейфа напряжения, но уменьшение коэффициента усиления по току с уменьшением тока эмиттера ограничивает возможности снижения токов смещения и дрейфа;
- входное сопротивление простого дифференциального усилителя обратно пропорционально току базы и поэтому его нельзя увеличить более определенного предела;
- низкое напряжение пробоя перехода база-эмиттер *n-p-n*-транзисторов ограничивает допустимые входные дифференциальные составляющие напряжения в пределах 6–7 В;

▪ применение комплементарных структур способствовало бы созданию весьма простых схем, но принципиальные ограничения, связанные с интегральной технологией, затрудняют применение дифференциальных усилителей с дополняющими транзисторами.

Наиболее естественный способ увеличения входного сопротивления и снижения входного тока смещения дифференциального усилителя состоит в использовании составного транзистора по схеме Дарлингтона.

Еще более совершенным способом улучшения характеристик дифференциального усилителя является использование транзисторов со сверхбольшим коэффициентом усиления. Имея чрезвычайно тонкую базу, транзисторы со сверхбольшим коэффициентом усиления могут обеспечивать усиление по току порядка $4 \cdot 10^3$ даже при эмиттерном токе в несколько микроампер. Однако при таком большом коэффициенте усиления напряжение пробоя коллекторного перехода снижается до 4 В, а коэффициент усиления по току начинает сильно зависеть от коллекторного напряжения. На рисунке 2.33 представлена схема каскодного дифференциального усилителя с плавающим выходом, в котором применены транзисторы со сверхбольшим коэффициентом усиления.

Усилитель обладает рядом преимуществ:

- коллекторное напряжение мало и постоянно;
- входной ток покоя очень мал и составляет 1–2 нА;
- ток смещения, равный 50–200 пА, на два порядка меньше, чем в простом дифференциальном усилителе;
- большой коэффициент усиления по току обеспечивает значение дифференциального входного сопротивления 20–50 МОм.

Однако сильно уменьшенная ширина базы приводит к увеличению технологического разброса параметров, что в свою очередь обуславливает довольно большое напряжение смещения. Включение по схеме с плавающим потенциалом защищает входные транзисторы от опасного воздействия синфазной составляющей входного напряжения значительного уровня, но дифференциальная составляющая входного напряжения в этом случае не должна превышать десятых долей вольта.

Для согласования с выходными каскадами в ИМС часто применяются дифференциальные каскады с однофазным выходом.

Схема такого каскада на биполярных транзисторах показана на рисунке 2.34. В этой схеме дифференциальный каскад построен на транзисторах $VT1$ и $VT2$. Токи эмиттеров этих транзисторов задаются источником тока, построенным на транзисторных структурах $VT5$, $VT6$ и резисторах $R5$, $R6$, $R7$.

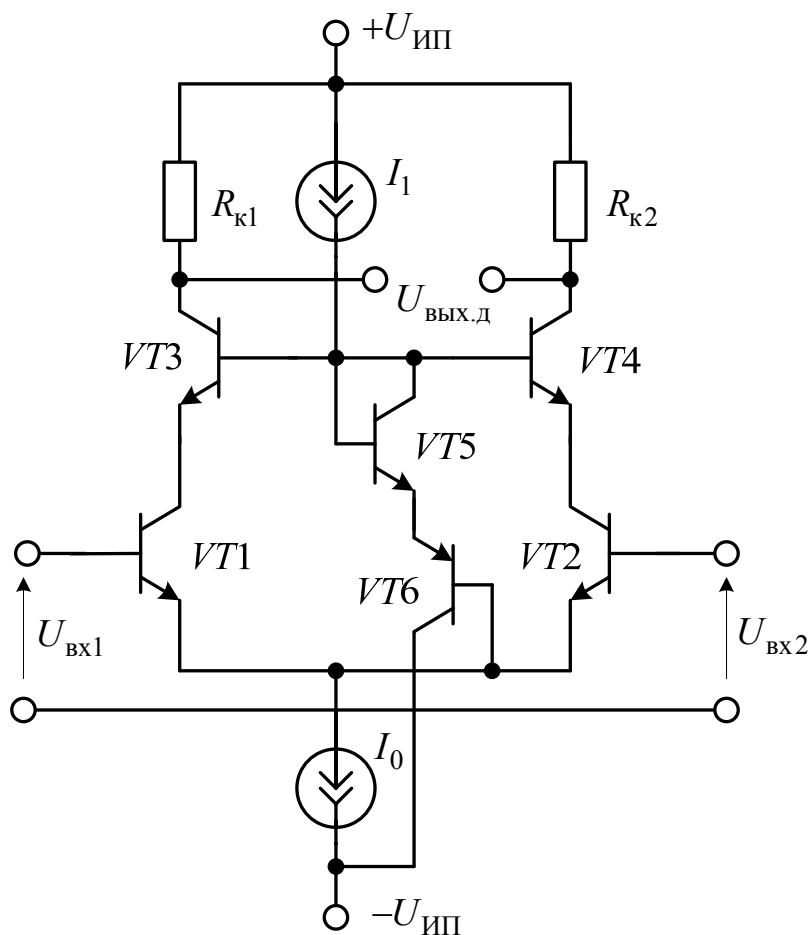


Рисунок 2.33 — Дифференциальный усилитель на транзисторах со сверхбольшим коэффициентом усиления, включенных по каскодной схеме

Источник тока способствует углублению обратной связи, благодаря чему повышается степень подавления синфазных составляющих. Один из выходов дифференциального каскада подключается к базе усилительного каскада на транзисторе $VT4$. Чтобы не нарушать симметрию схемы, такой же каскад на транзисторе $VT3$ подключается к другому выходу дифференциального каскада. Каскад на транзисторе $VT3$ одновременно используется как инвертирующий усилитель для увеличения коэффициента усиления

полезного сигнала и повышения коэффициента подавления синфазных сигналов.

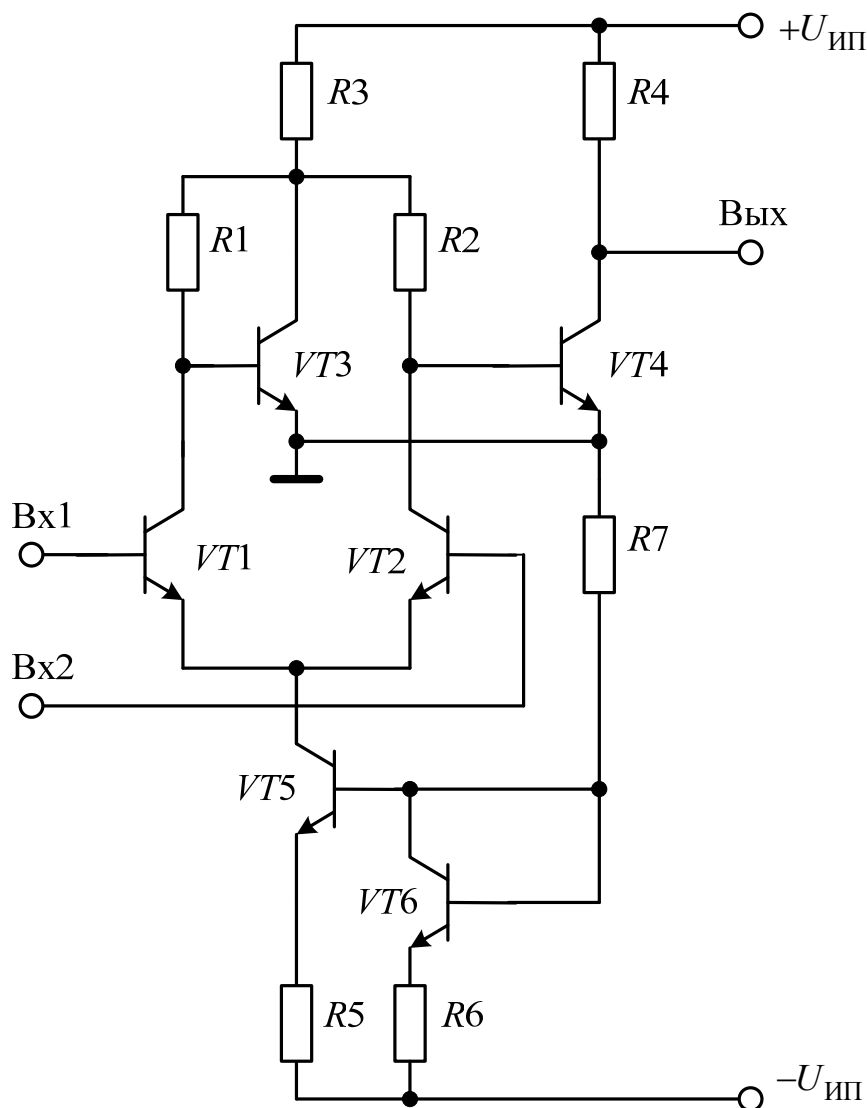


Рисунок 2.34 — Дифференциальный усилитель с каскадом преобразования двухфазного выхода в однофазный

Именно поэтому коллектор транзистора $VT3$ подключается к общей точке. Перепад напряжения на резисторе $R3$ от коллекторного тока транзистора $VT3$ подается на вход транзистора $VT4$ и появляется на выходе усилителя.

В зависимости от сигналов этот перепад складывается или вычитается из перепада напряжения, создаваемого коллекторным током транзистора $VT2$ на резисторе $R2$. При появлении синфаз-

ных составляющих происходит вычитание перепадов на резисторах $R3$ и $R2$, поэтому на выходе $VT4$ эти помехи ослабляются. Дифференциальный сигнал дополнительно усиливается каскадом на транзисторе $VT3$, так как перепады на резисторах $R2$ и $R3$ складываются. Включение каскада на транзисторе $VT3$ наряду с заметным ослаблением синфазных сигналов (примерно в $\beta_3/2$ раз) приводит к увеличению коэффициента усиления дифференциального каскада почти в два раза.

Можно сказать, что для увеличения коэффициента усиления и ослабления синфазных помех необходимо по возможности увеличить сопротивление $R3$ в коллекторе транзистора $VT3$. Однако с увеличением сопротивления резистора $R3$ приходится увеличивать и напряжение источника питания $+U_{ИП}$, чтобы скомпенсировать перепад напряжения на $R3$ от коллекторных токов транзисторов $VT1$ – $VT3$. То, что через резистор $R3$ протекает не только коллекторный ток транзистора $VT3$, но и коллекторные токи транзисторов $VT1$ и $VT2$, препятствует увеличению сопротивления $R3$. Этот недостаток можно исключить путем введения дополнительного эмиттерного повторителя, как это показано на рисунке 2.35 (для упрощения схемы транзисторы, задающие ток эмиттеров, показаны в виде источника тока I_0).

Здесь эмиттерный повторитель на транзисторе $VT5$ развязывает коллекторные цепи транзисторов $VT1$ и $VT2$ от коллекторной цепи $VT3$, благодаря чему уменьшается перепад напряжения на резисторе $R3$. Коллекторные токи транзисторов $VT1$ и $VT2$ поступают через транзистор $VT5$, перепад напряжения на котором практически не зависит от значения тока. Эмиттерный повторитель одновременно служит для передачи сигналов с коллектора транзистора $VT3$ на однофазный выход дифференциального каскада.

Существуют и другие разновидности схем преобразования двухфазного выхода дифференциального каскада в однофазный.

Дифференциальные усилители на полевых транзисторах имеют очень большие входные дифференциальные сопротивления и очень малые входные токи покоя. Однако эти токи останутся малыми только в том случае, если напряжения затвор-исток $U_{зи}$ и исток-сток $U_{ис}$ поддерживаются на низком уровне и приняты

меры к тому, чтобы напряжение $U_{ис}$ всегда превышало напряжение отсечки. Одновременное выполнение указанных условий требует применения вспомогательных устройств, поддерживающих постоянный уровень напряжения $U_{ис}$.

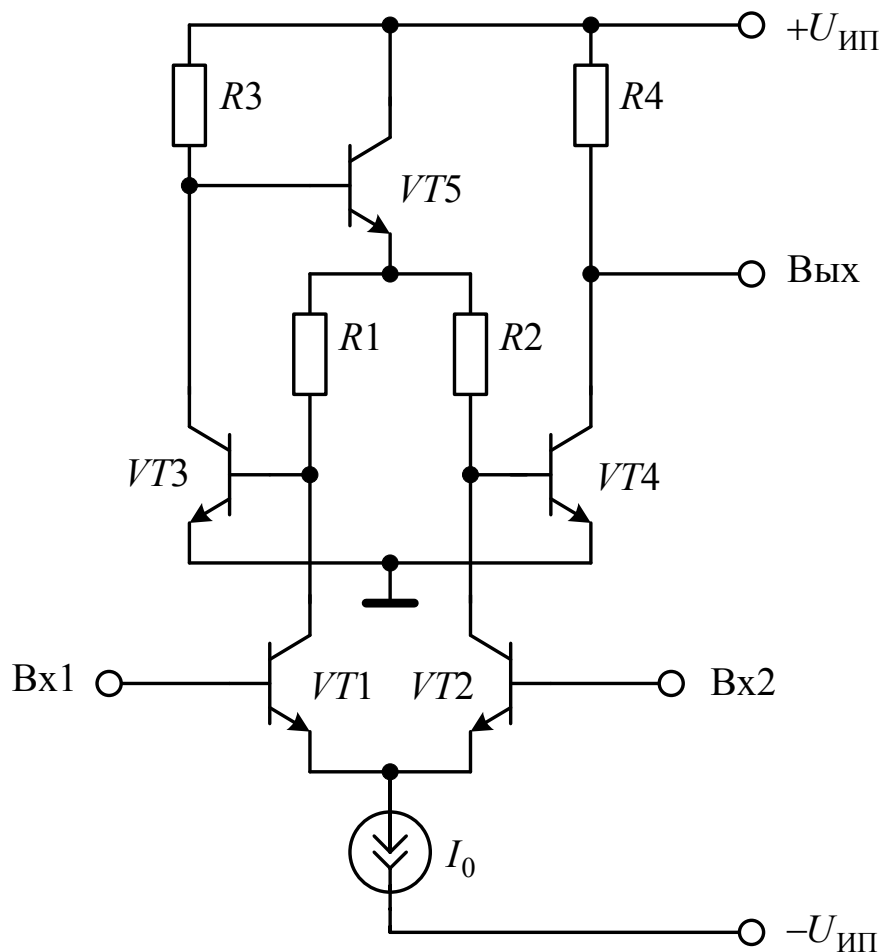


Рисунок 2.35 — Дифференциальный усилитель с однофазным выходом и повторителем напряжения

Такие устройства проще всего реализовать, если в предварительные каскады обычного дифференциального усилителя включить полевые транзисторы по схеме с общим стоком. Поскольку в этом случае снимается ограничение, накладываемое на входной ток, эмиттерные токи транзисторов можно выбрать сравнительно большими (0,2–0,5 мА), что облегчает согласование входных каскадов с дифференциальными усилителями даже на $p-n-p$ -транзисторах с низким коэффициентом усиления.

На рисунке 2.36 приведена схема дифференциального усилителя, в котором стабильность напряжений полевых транзисторов обеспечивается при помощи транзистора $VT5$.

При практической реализации подобных схем возникает ряд трудностей. Изготовление полевых транзисторов в составе полупроводниковых интегральных схем требует включения в технологический процесс дополнительных операций. Кроме того, основные параметры, определяющие их качество, оказываются хуже по сравнению с отдельно изготовленными парами полевых транзисторов. Если к усилителям предъявляются жесткие требования, целесообразно пару полевых транзисторов изготовить на одном кристалле, а остальные элементы усилителя — на другом, разместив оба кристалла в одном корпусе. Другая трудность связана с тем, что входные токи экспоненциально зависят от температуры.

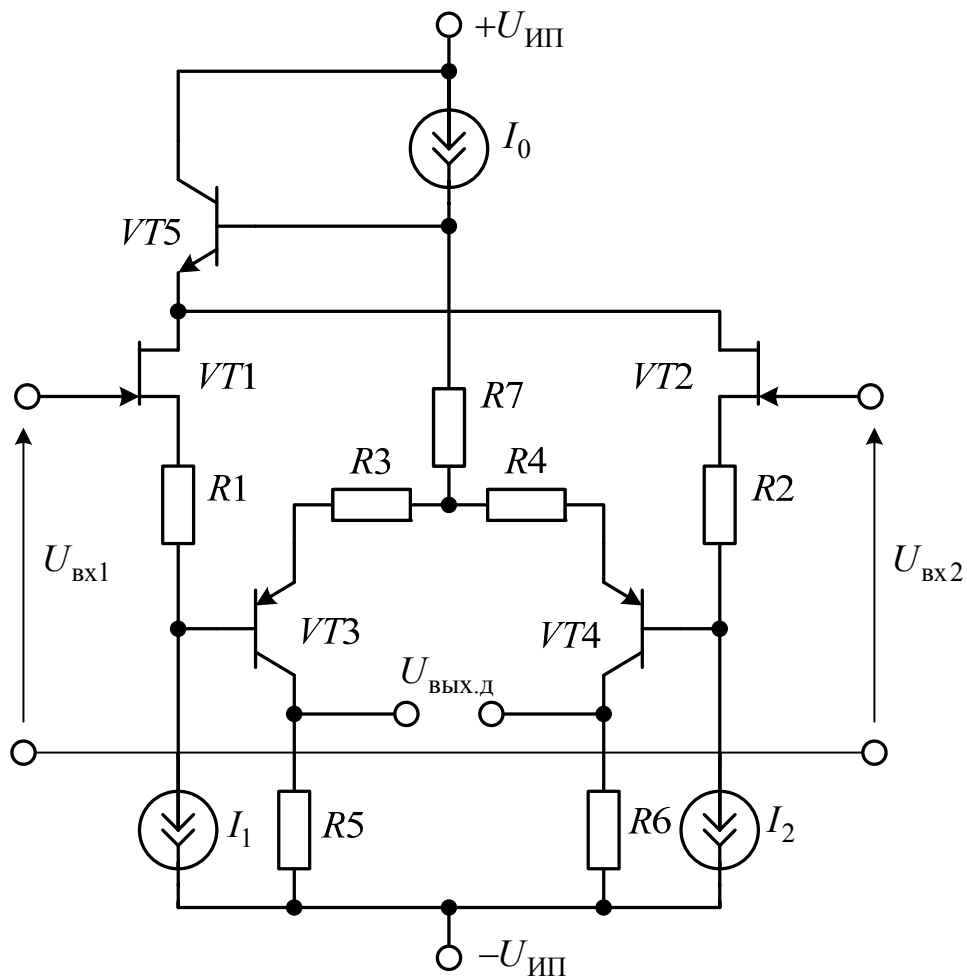


Рисунок 2.36 — Дифференциальный усилитель с полевыми транзисторами на входе

Напряжения смещения и дрейфа, по крайней мере, на порядок выше, чем в дифференциальных усилителях на биполярных транзисторах. Для снижения этих напряжений используются полевые транзисторы, выполненные с помощью метода ионного легирования и совмещенной технологии изготовления биполярных и полевых транзисторов.

Преимущества комплементарных структур можно реализовать путем включения n - p - n -транзистора с большим коэффициентом усиления по току и дополняющего p - n - p -транзистора с регулируемым коэффициентом усиления в комплементарную каскодную схему (рисунок 2.37,а).

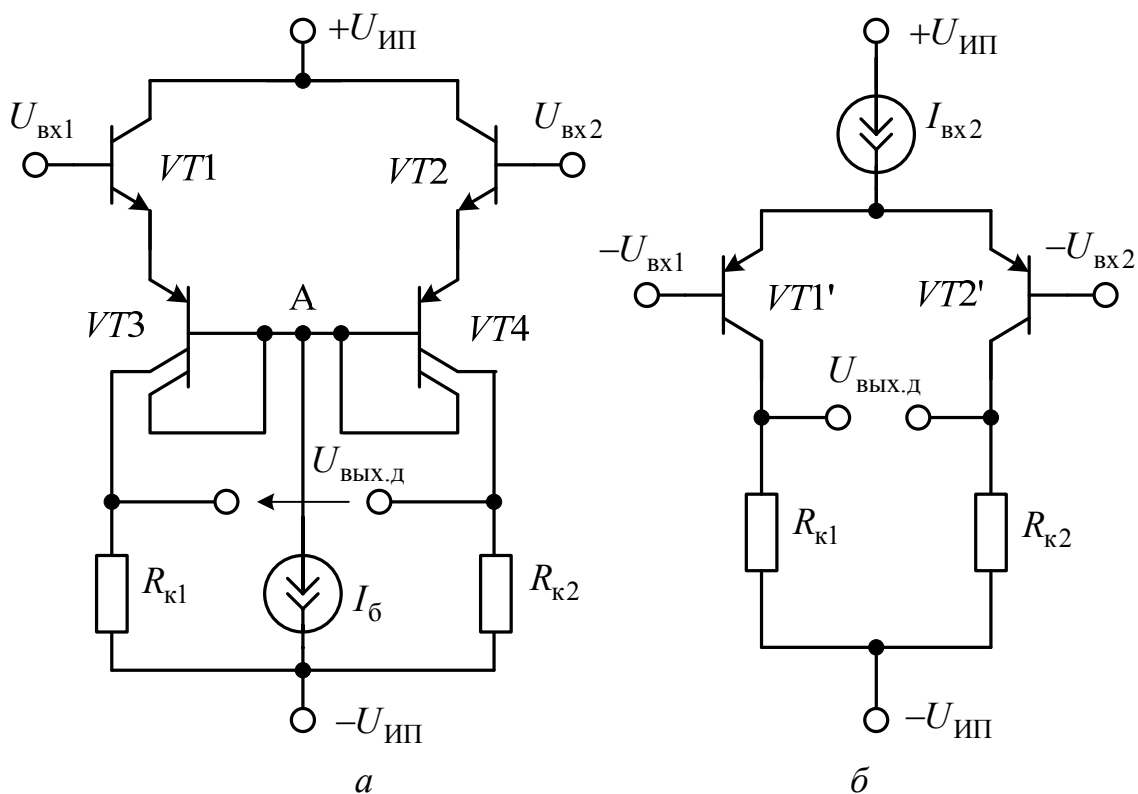


Рисунок 2.37 — Дифференциальный усилитель на комплементарных транзисторах, включенных по каскодной схеме (а), и его эквивалентная схема по постоянному току (б)

Напряжение пробоя переходов база-эмиттер транзисторов $VT1$ и $VT2$ складываются последовательно с напряжениями пробоя переходов база-эмиттер транзисторов $VT3$ и $VT4$, равными 40–60 В.

Поэтому максимально допустимое входное дифференциальное напряжение весьма высоко. Последовательное включение двух схем, каждая из которых имеет по два перехода база-эмиттер, приводит к тому, что напряжения смещения и дрейфа значительно больше, чем в простом дифференциальном усилителе. Шумовые характеристики также оказываются хуже.

На рисунке 2.37,б приведена эквивалентная по постоянному току схема, в которой *p-n-p*-транзисторы имеют такие же коэффициенты усиления, как транзисторы *VT1* и *VT2* на рисунке 2.37,а. Однако в режиме по переменному току эквивалентность этих схем нарушается. Пара транзисторов, включенных по каскодной схеме, имеет лучшие характеристики, чем простая схема на *p-n-p*-транзисторах.

Преимущества объясняются рядом факторов, главный из которых состоит в том, что включенные по схеме с общей базой транзисторы *VT3* и *VT4* отделены от нагрузки транзисторами *VT1* и *VT2*, включенными по схеме с общим коллектором. Вследствие того что токи покоя эмиттеров определяются током источника через базовые токи транзисторов *VT3* и *VT4*, весьма существенно, чтобы транзисторы *VT3* и *VT4* имели одинаковые коэффициенты усиления по току. Это требование легко выполнить, используя дополняющие транзисторы с относительно небольшими регулируемыми коэффициента усиления по току. В этом случае ток источника, необходимый для получения заданного эмиттерного тока, определяется выражением $I_{\text{б}} = \frac{2I_{\text{э}}}{1 + \beta_{\text{ос}}}$, где $I_{\text{э}}$ — суммарный эмиттерный ток транзисторов *VT1* и *VT2*; $\beta_{\text{ос}}$ — регулируемый коэффициент усиления транзисторов *VT3* и *VT4*.

Из рисунка 2.37,а видно, что схема симметрична относительно вертикальной оси, проходящей через точку А, потенциал которой остается постоянным при симметрии входных сигналов. Поэтому каждое плечо работает как независимый усилитель, в котором транзисторы выполнены со связанными эмиттерами.

Свойства каждого плеча можно определить, допустив, что условная общая точка заземлена, как показано на рисунке 2.38,а. Если на вход каскада подается синфазная составляющая сигнала,

то точку А уже нельзя считать общей. Она соединяется с общей шиной через внутреннее сопротивление источника сигнала $R_{ГСМ}$, как показано на рисунке 2.38,б.

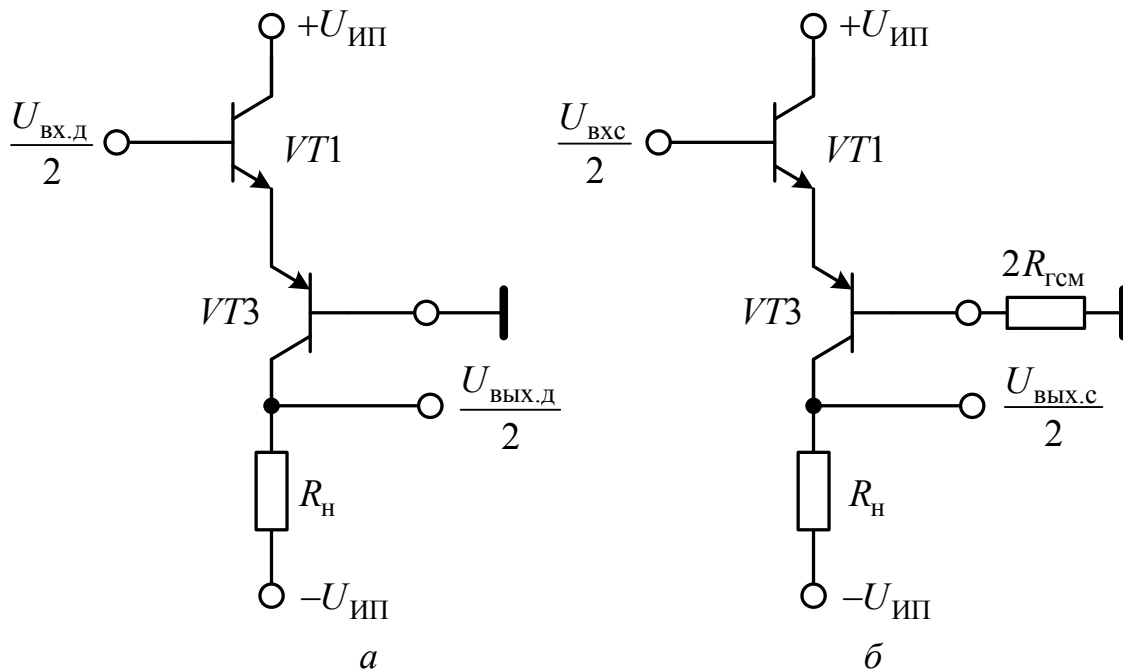


Рисунок 2.38 — Эквивалентные для дифференциального (а) и синфазного (б) сигналов схемы дифференциального усилителя на комплементарных транзисторах, включенных по каскадной схеме

2.5. Каскады сдвига потенциальных уровней

Вынужденный отказ от разделительных конденсаторов при построении усилителей ставит перед разработчиками ИМС дополнительные трудности. Известные из дискретной схемотехники методы каскадирования в микроэлектронике неприемлемы. Даже такой, казалось бы, приемлемый способ согласования каскадов, как использование комплементарных транзисторов, находит в интегральных усилителях очень ограниченное применение. В монолитных ИМС отсутствуют высококачественные $p-n-p$ -транзисторы, которые можно получить в едином цикле технологического процесса. Транзисторы типа $p-n-p$, как правило, имеют низкий коэффициент усиления β (несколько единиц) и плохие частотные свойства. Их применение оправдано только в эмиттер-

ных повторителях, источниках тока и в качестве активной нагрузки, но не в качестве основных усилительных элементов.

Входное напряжение усилителя, как известно, зависит от выбора рабочей точки транзисторов первого каскада, а следовательно, и от коллекторного напряжения транзисторов. Даже при среднем значении напряжения источника в коллекторной цепи и при непосредственной связи между каскадами возникают определенные проблемы, затрудняющие обеспечение нормального рабочего режима транзисторов в последующих каскадах. Включение резистора в цепь эмиттера транзисторов для согласования каскадов по постоянному току настолько сильно снижает коэффициент усиления, что этот метод в ИМС не находит практического применения.

В ИМС проблема согласования решается путем применения специальных каскадов сдвига уровня по постоянному току. Одна из простейших схем такого рода представлена на рисунке 2.39.

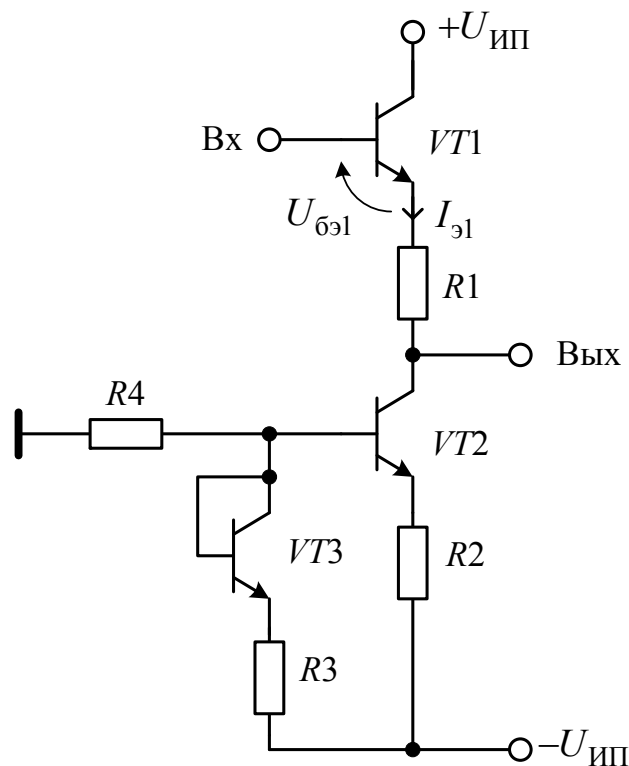


Рисунок 2.39 — Каскад сдвига потенциального уровня на эмиттерном повторителе

Это эмиттерный повторитель на транзисторе $VT1$. Уровень постоянной составляющей сдвинут на величину $I_{э1}R1 + U_{бэ}$ по

сравнению с значением на входе. Благодаря постоянству тока $I_{с1}$ эмиттера транзистора $VT1$ уровень постоянной составляющей на выходе каскада практически не меняется. Ток $I_{с1}$ задается при помощи источника стабилизированного тока на транзисторах $VT2$ и $VT3$, последний из которых применяется в диодном включении. Такой каскад сдвига потенциального уровня незначительно ослабляет переменный сигнал, так как выходное сопротивление источника тока на транзисторе $VT2$ значительно больше сопротивления резистора сдвига $R1$.

В подобном виде каскад в ИМС применяется редко, поскольку его выходное сопротивление оказывается значительным (выходное сопротивление каскада определяется сопротивлением резистора $R1$, которое из условий согласования приходится выбирать достаточно большим).

Исключить ослабление переменного сигнала при работе на низкоомную нагрузку и уменьшить выходное сопротивление каскада удастся введением развязки — дополнительного эмиттерного повторителя. На рисунке 2.40 приведена схема сдвига потенциального уровня с дополнительным эмиттерным повторителем на выходе. Чтобы уменьшить искажения высокочастотных сигналов и импульсов с малым временем фронта и среза, резистор $R1$ шунтируется конденсатором $C1$, емкость которого определяется из условия коррекции по формуле

$$C1 = \frac{\beta_4 (\delta_4 + C_{k4} R4)}{R1},$$

где β_4 — коэффициент передачи тока базы транзистора $VT4$; δ_4 — среднее время пролета носителей через базу; C_{k4} — емкость коллекторного перехода транзистора $VT4$.

Рассмотренные схемы представляют собой повторители напряжения, у которых коэффициент передачи по напряжению не более единицы. Для повышения коэффициента передачи каскада сдвига уровня в него вводится положительная обратная связь (рисунки 2.41,а) при помощи токового повторителя на транзисторе $VT2$. На рисунке 2.41,б приведена упрощенная схема замещения по переменному току.

В схеме на рисунке 2.41,б повторитель напряжения на транзисторе $VT1$ заменен эквивалентным источником напряжения $U_{\text{ВХ}}$ (его выходным сопротивлением по сравнению с сопротивлением резистора $R1$ можно пренебречь). Токковый повторитель на транзисторе $VT2$ в цепи обратной связи представлен в виде двух источников тока i_{k2} и $i_{\text{э}2}$.

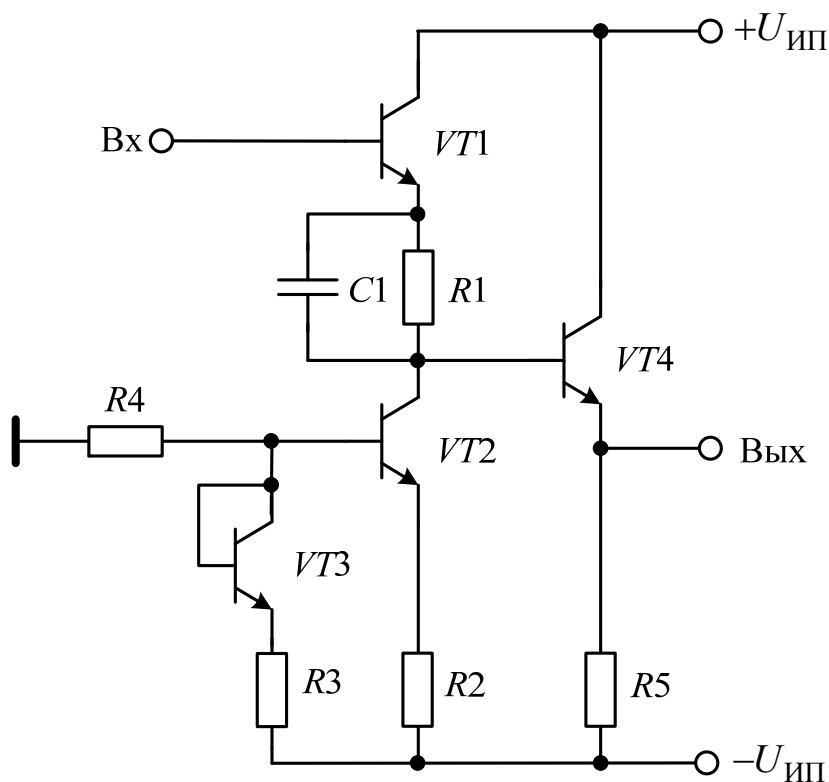


Рисунок 2.40 — Каскад сдвига потенциального уровня с дополнительным эмиттерным повторителем на выходе

Значение выходного напряжения можно определить при помощи схемы на рисунке 2.41,б, из которой следует, что

$$\begin{aligned}
 U_{\text{ВЫХ}} &= (U_{\text{ВХ}} + R1i_{k2})K_{n3} - \frac{R3R_{\text{ВЫХ}3}i_{\text{э}2}}{R3 + R4 + R_{\text{ВЫХ}3}} = \\
 &= K_{n3} \left(U_{\text{ВХ}} + R1i_{k2} - \frac{R3R_{\text{ВЫХ}3}i_{\text{э}2}}{R3 + R4} \right), \quad (2.68)
 \end{aligned}$$

где $K_{n3} \approx \frac{(\beta_3 + 1)(R3 + R4)}{R1 + r_{\text{б}3} + (R3 + R4 + r_{\text{б}3})(\beta_3 + 1)}$; $R_{\text{ВЫХ}3} = r_{\text{э}3} + \frac{R1 + r_{\text{б}3}}{\beta_3 + 1}$ — соответственно коэффициент передачи по напряжению и выходное

сопротивление повторителя на транзисторе $VT3$ без учета влияния положительной обратной связи.

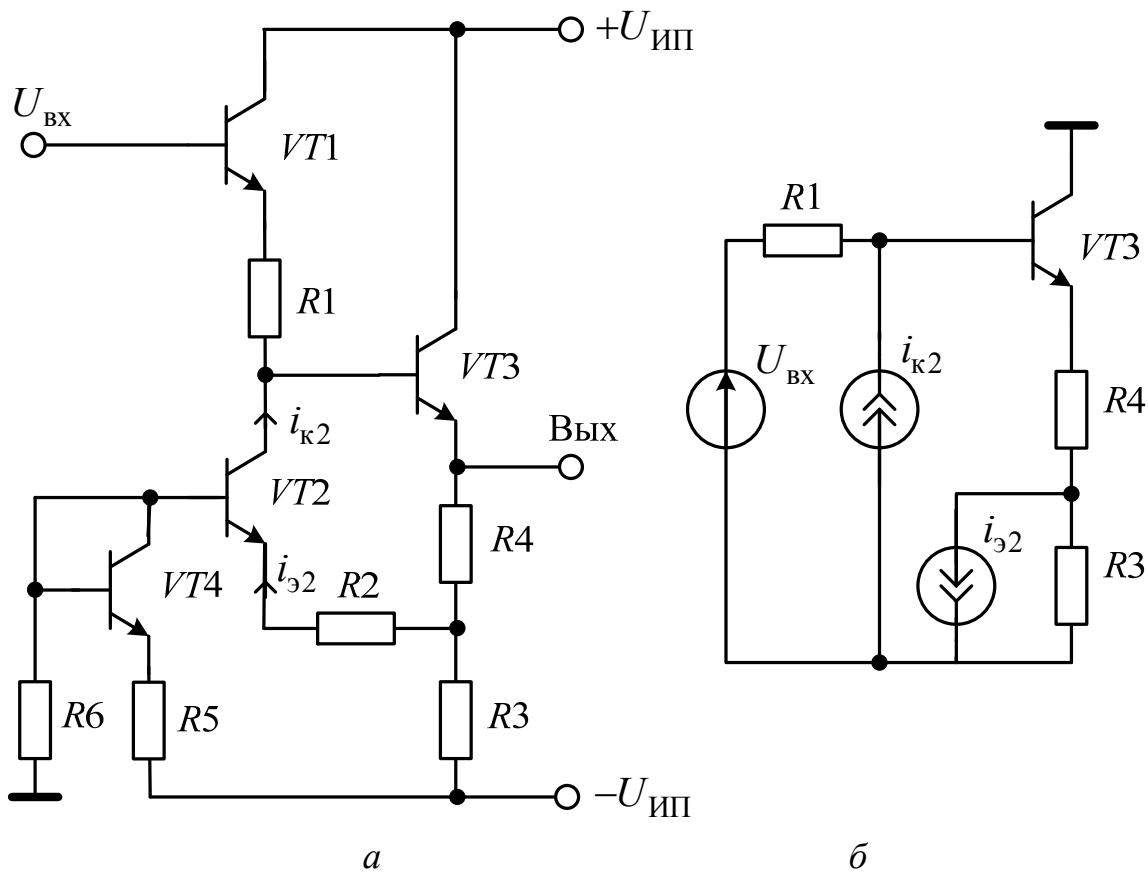


Рисунок 2.41 — Каскад сдвига уровня с положительной обратной связью: a — схема каскада; b — схема замещения

Можно показать, что значения токов i_{k2} и $i_{э2}$ определяются выражениями:

$$i_{э2} = \frac{U_{\text{ВЫХ}} R3}{(R3 + R4) \left(\frac{R3R4}{R3 + R4} + R2 + r_{э2} + \frac{r_{б2}}{\beta + 1} \right)} \approx U_{\text{ВЫХ}} \frac{\varphi_u}{R2 + \varphi_u R4};$$

$$i_{k2} = \alpha_2 i_{э2} \approx U_{\text{ВЫХ}} \frac{\alpha_2 \varphi_u}{R2 + \varphi_u R4},$$

где $\varphi_u = \frac{R3}{R3 + R4}$.

Подставив выражения для токов i_{k2} и i_{o2} в соотношение (2.68), получим

$$U_{\text{ВЫХ}} = \frac{K_{n3}}{F} U_{\text{ВХ}},$$

откуда коэффициент усиления каскада

$$K_u = \frac{U_{\text{ВЫХ}}}{U_{\text{ВХ}}} = \frac{K_{n3}}{F}, \quad (2.69)$$

где
$$F = 1 - \frac{K_{n3}\varphi_u}{R4\varphi_u + R2} \left(\alpha_2 R_1 - \frac{R3R_{\text{ВЫХ}3}}{R3 + R4} \right) \approx 1 - \frac{R1}{R2 + R4 + \frac{R2R4}{R3}}$$

глубина положительной обратной связи.

Из выражения (2.69) следует, что введение обратной связи способствует увеличению коэффициента усиления каскада сдвига уровня. Однако обратная связь приводит к увеличению выходного сопротивления каскада

$$R_{\text{ВЫХ}} = \frac{R_{\text{ВЫХ}3} K_{n3}}{F} \approx \frac{R1}{\beta_3 \left(1 - \frac{R1}{R2 + R4 + \frac{R2R4}{R3}} \right)},$$

что ухудшает его нагрузочную способность.

Недостатком каскада является также сужение полосы пропускания в области верхних частот, и в особенности снижение степени его устойчивости.

2.6. Выходные каскады

Выходной каскад интегрального усилителя должен иметь малое выходное сопротивление, малые нелинейные искажения, способность обеспечивать высокие уровни напряжения, тока или мощности.

Из трех основных схем включения транзистора (с общим эмиттером, общим коллектором и общей базой) схема с общим

коллектором (ОК) обеспечивает наименьшее выходное сопротивление, а также относительно малые нелинейные искажения. Простейшая схема выходного каскада на транзисторе при включении по схеме с ОК показана на рисунке 2.42,а. Если схема предназначена для использования в качестве каскада с непосредственной связью, то напряжение на базе транзистора $VT1$ обычно задается таким, чтобы напряжение на эмиттере было равно нулю. При этом

ток покоя $I_3 = \frac{U_{ИП}^-}{R_3}$. Если выходное напряжение положительное, ток транзистора составит

$$I_3^+ = \frac{-U_{ИП}^- + U_{ВЫХ}^+}{R_3} + \frac{U_{ВЫХ}^+}{R_H} = I_3 + \frac{U_{ВЫХ}^+ (R_3 + R_H)}{R_3 R_H}. \quad (2.70)$$

Из выражения (2.70) видно, что единственным элементом, практически ограничивающим ток транзистора, а следовательно, и допустимый размах напряжения, является сопротивление нагрузки R_H .

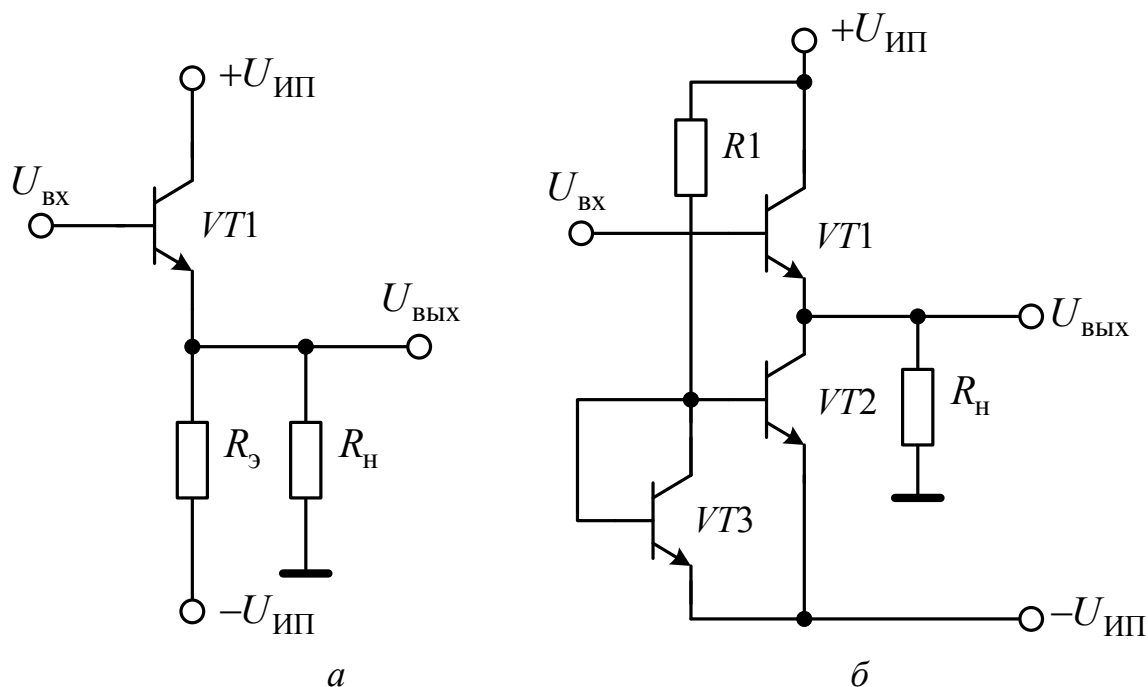


Рисунок 2.42 — Выходные каскады на транзисторах при включении по схеме с общим коллектором

Таким образом, напряжение $U_{\text{ВЫХ.маx}}^+$ может быть очень близким к напряжению питания $U_{\text{ИП}}^+$. Если выходное напряжение отрицательно, ток транзистора уменьшается до

$$I_3^- = I_3 + \frac{U_{\text{ВЫХ}}^- (R_3 + R_H)}{R_3 R_H}$$

и ограничивается током покоя эмиттера. В предельном случае, когда $I_3^- = 0$, ток покоя эмиттера

$$I_3 = \frac{U_{\text{ИП}}^-}{R_3} = \frac{U_{\text{ВЫХ.маx}}^- (R_3 + R_H)}{R_3 R_H},$$

откуда максимальная амплитуда отрицательного напряжения

$$U_{\text{ВЫХ.маx}}^- = \frac{U_{\text{ИП}}^- R_H}{R_3 + R_H} < U_{\text{ВЫХ.маx}}^+. \quad (2.71)$$

В случае синусоидального управляющего сигнала максимально возможная выходная мощность и потребляемая мощность соответственно запишутся

$$P_{\text{ВЫХ.маx}} = \frac{(U_{\text{ВЫХ.маx}}^-)^2}{2R_H} = \frac{(U_{\text{ИП}}^-)^2 R_H}{2(R_3 + R_H)^2}, \quad (2.72)$$

$$P = I_3 (U_{\text{ИП}}^+ - U_{\text{ИП}}^-) = \frac{U_{\text{ИП}}^- (U_{\text{ИП}}^+ - U_{\text{ИП}}^-)}{R_3}, \quad (2.73)$$

откуда коэффициент полезного действия может быть найден как

$$\eta = \frac{P_{\text{ВЫХ.маx}}}{P} = \frac{U_{\text{ИП}}^- R_3 R_H}{2(U_{\text{ИП}}^+ - U_{\text{ИП}}^-) (R_3 + R_H)^2}. \quad (2.74)$$

При $U_{\text{ИП}}^+ = U_{\text{ИП}}^-$

$$\eta = \frac{R_3 R_H}{4(R_3 + R_H)^2}.$$

Вследствие того что с точки зрения допустимых размахов выходных напряжений схема асимметрична, а ее коэффициент полезного действия невелик, использование простой схемы с ОК (см. рисунок 2.42,а) ограничено. Размах напряжений можно симметрировать, а к.п.д. улучшить путем введения резистора $R1 > \frac{U_{ИП}^-}{R_3}$ и замены эмиттерного резистора источником тока, как это показано на рисунке 2.42,б.

В интегральных усилителях обычно используется другой вариант базовой схемы с ОК (рисунок 2.43). Здесь транзисторы $VT1$ и $VT2$ являются усилителями с положительной обратной связью, при этом транзистор $VT1$ управляется от источника постоянного тока, задающего на базу напряжения U_A .

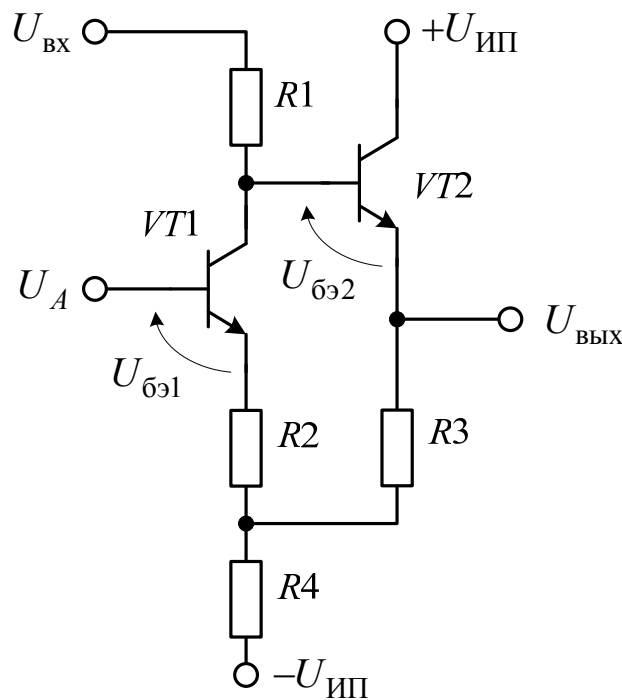


Рисунок 2.43 — Выходной каскад на транзисторе при включении по схеме с общим коллектором с положительной обратной связью

Если $U_{бэ1} \approx U_{бэ2} \approx U_{бэ}$, то входное и выходное напряжения связаны соотношением

$$U_{\text{ВЫХ}} = \frac{U_{\text{ВХ}}}{1 - \frac{R1R4}{R3R4 + R2(R3 + R4)}} - \frac{U_A R1(R3+R4) - U_{\text{ИП}}^- R1R3 - U_{\text{бэ}} \left[(R1-R2)(R3+R4) - R3R4 \right]}{R2(R3 + R4) + R4(R3 - R1)}. \quad (2.75)$$

Тогда коэффициент усиления по напряжению можно записать в виде

$$K_u = \frac{dU_{\text{ВЫХ}}}{dU_{\text{ВХ}}} = \frac{1}{1 - \frac{R1R4}{R3R4 + R2(R3 + R4)}} > 1. \quad (2.76)$$

Дополнительное свойство схемы заключается в возможности смещения уровня напряжения на величину

$$U_{\text{ВЫХ}} = \frac{U_A R1(R3+R4) - U_{\text{ИП}}^- R1R3 - U_{\text{бэ}} \left[(R1-R2)(R3+R4) - R3R4 \right]}{R2(R3 + R4) + R4(R3 - R1)}.$$

Вследствие наличия положительной обратной связи входное сопротивление становится отрицательным:

$$R_{\text{ВХ}} = \frac{dU_{\text{ВХ}}}{dI_{\text{ВХ}}} = - \frac{R2(R3 + R4) + R4(R3 - R1)}{R4}. \quad (2.77)$$

Поэтому предоконечный каскад всегда должен быть источником напряжения с малым выходным сопротивлением, в частности эмиттерным повторителем.

Симметричный размах и малые искажения выходного сигнала можно обеспечить в *двухтактных выходных каскадах*. На рисунке 2.44 показана схема выходного каскада класса А, построенного на *n-p-n*-транзисторах.

Транзисторы *VT1* и *VT2* управляются транзистором *VT4*. Транзисторы *VT2* и *VT3* используются в качестве источника тока, коэффициент передачи которого зависит от отношения активных площадей этих транзисторов:

$$B_2 = \frac{S_2}{S_3}.$$

Коллекторный ток транзистора $VT1$ уменьшается, а транзистора $VT2$ возрастает с увеличением входного напряжения. Максимальные токи транзисторов $VT2$ и $VT4$ соответствуют значениям:

$$I_{к4\max} \approx \frac{U_{ИП}^+ - U_{ИП}^-}{R_k},$$

$$I_{к2\max} = B_2 I_{к4\max} \approx \frac{B_2 (U_{ИП}^+ - U_{ИП}^-)}{R_k}.$$

Если выходное напряжение равно нулю, то токи покоя транзисторов $VT1$ и $VT2$ равны:

$$I_{к1} = I_{к2} \approx \frac{B_2 U_{ИП}^+}{R_k}.$$

Поскольку каскад работает в режиме класса А, потребляемая на холостом ходу мощность довольно велика. Если входное напряжение уменьшается, токи транзисторов $VT2$ и $VT4$ также уменьшаются, а ток транзистора $VT1$ увеличивается.

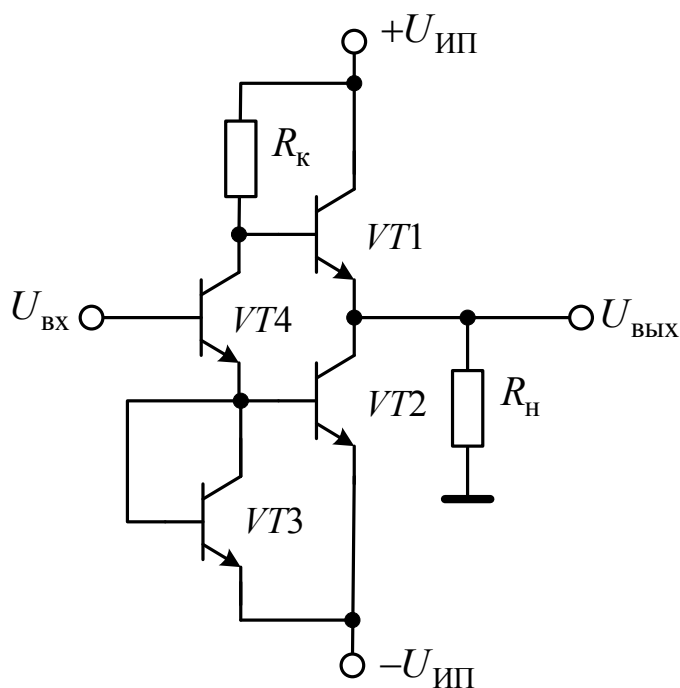


Рисунок 2.44 — Двухтактный выходной каскад на транзисторах, работающих в режиме А

Если транзистор $VT4$ закрывается, выходной ток определяется выражением

$$I_{к1} = \frac{\beta_1 (U_{ИП}^+ - U_{ВЫХ} - U_{бэ})}{R_к}. \quad (2.78)$$

Из выражения (2.78) следует, что при закрытом транзисторе $VT4$ выходной ток ограничивается коэффициентом усиления по току β_1 и коллекторным сопротивлением резистора $R_к$. Высокий к.п.д., симметричность размаха сигнала и малые нелинейные искажения могут быть получены в схеме, в которой используются эмиттерные повторители на комплементарных транзисторах, работающие в режиме АВ (рисунок 2.45).

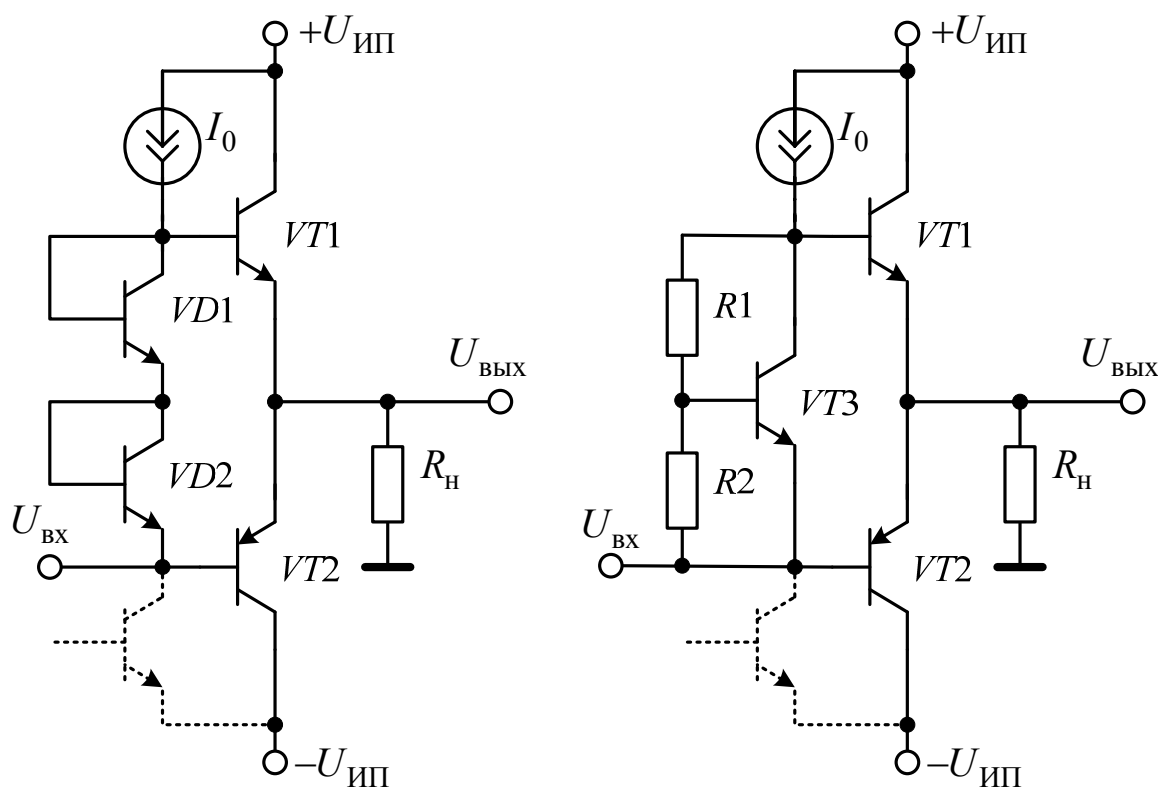


Рисунок 2.45 — Двухтактные выходные каскады на комплементарных парах транзисторов $VT1$ и $VT2$, работающие в режиме АВ, с диодной (а) и транзисторной (б) схемами смещения

Токи покоя транзисторов $VT1$ и $VT2$ можно задавать при помощи диодов (рисунок 2.45,а) или схемы смещения (рисунок 2.45,б). В двухтактных каскадах на комплементарных парах

n-p-n- и *p-n-p*-транзисторов передача на выход сигналов отпирающей полярности обеспечивается *n-p-n*-транзистором *VT1*, а сигналов запирающей полярности — *p-n-p*-транзистором *VT2*. Под действием сигналов соответствующей полярности один из транзисторов открывается и, работая как повторитель напряжения, формирует выходное напряжение.

Чтобы гарантировать отсутствие переходных искажений и одновременно низкий уровень потребления мощности в режиме холостого хода, ток покоя обычно выбирается больше нескольких десятков, но не более нескольких сотен микроампер. Фактическое значение может быть задано путем выбора соотношения активных площадей транзисторов или отношения $R1/R2$.

В случае синусоидального управляющего сигнала выходное напряжение, выходная и потребляемая мощности определяются выражениями

$$U_{\text{ВЫХ}}(t) = U_{m\text{ВЫХ}} \sin(\omega t);$$

$$P_{\text{ВЫХ}} = \frac{U_{m\text{ВЫХ}}^2}{2R_{\text{H}}}; \quad (2.79)$$

$$P \Big|_{U_{\text{ИП}}^+ = U_{\text{ИП}}^-} = \frac{4}{\pi} \frac{U_{\text{ИП}}}{U_{m\text{ВЫХ}}} P_{\text{ВЫХ}}.$$

Коэффициент полезного действия двухтактного выходного каскада на комплементарных парах

$$\eta \Big|_{U_{\text{ИП}}^+ = U_{\text{ИП}}^-} = \frac{P_{\text{ВЫХ}}}{P} = \frac{\pi U_{m\text{ВЫХ}}}{4U_{\text{ИП}}}. \quad (2.80)$$

Из этого выражения видно, что к.п.д. является функцией амплитуды $U_{m\text{ВЫХ}}$ выходного напряжения и имеет теоретический максимум 0,768 при $U_{m\text{ВЫХ}} = U_{\text{ИП}}$.

В транзисторах выделяется мощность

$$P_{\text{VT}} = P - P_{\text{ВЫХ}} = \frac{U_{m\text{ВЫХ}}^2}{2R_{\text{H}}} \left(\frac{4}{\pi} \frac{U_{\text{ИП}}}{U_{m\text{ВЫХ}}} - 1 \right), \quad (2.81)$$

которая максимальна при выходном напряжении $U_{m\text{ВЫХ}} = \frac{2U_{\text{ИП}}}{\pi}$.

Максимальная мощность, выделяемая на транзисторах, определяется выражением

$$P_{VT \max} = P_{ИС \max} - P_0 = \frac{2}{\pi^2} \frac{U_{ИП}^2}{R_H}, \quad (2.82)$$

где $P_{ИС \max}$ — максимально допустимая полная мощность, рассеиваемая ИС; P_0 — мощность, потребляемая в состоянии покоя.

Откуда максимально допустимое сопротивление нагрузки и максимально возможная мощность на выходе могут быть представлены в виде

$$R_{H \min} = \frac{2U_{ИП}^2}{\pi^2 (P_{ИС \max} - P_0)}; \quad (2.83)$$

$$P_{\text{вых} \max} = \frac{U_{m \text{ вых}}^2}{2R_{H \min}} = \left(\frac{\pi U_{m \text{ вых}}}{2U_{ИП}} \right)^2 (P_{ИС \max} - P_0). \quad (2.84)$$

В двухтактных каскадах в качестве *p-n-p*-транзистора используют торцевой транзистор, недостатком которого является низкое значение β , уменьшающее коэффициент усиления выходного каскада для сигналов запирающей полярности. Для увеличения β применяют составной транзистор, образующий одно плечо двухтактного выходного каскада. Составной транзистор строят либо на комплементарных парах (рисунок 2.46), либо на паре торцевых *p-n-p*-транзисторов (рисунок 2.47).

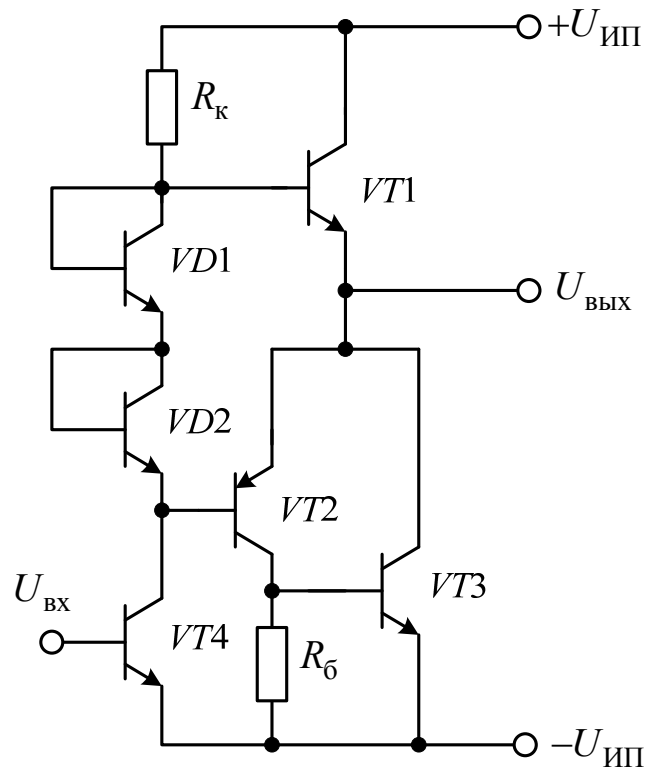


Рисунок 2.46 — Двухтактный выходной каскад, в одном из плеч которого используют составной транзистор на комплементарных парах

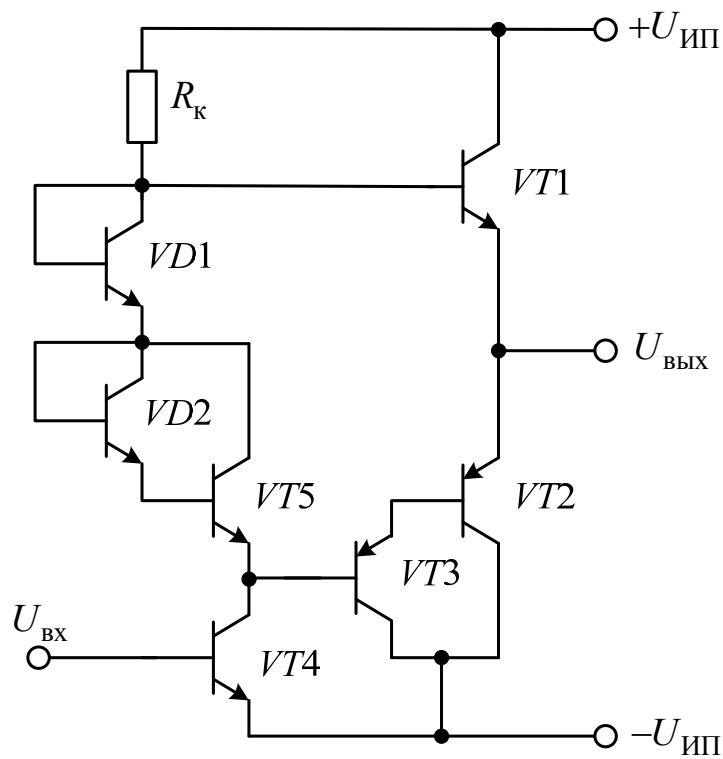


Рисунок 2.47 — Двухтактный выходной каскад, в одном из плеч которого используют составной транзистор на торцевых *p-n-p*-транзисторах

3. Интегральные операционные усилители

3.1. Основные свойства операционных усилителей

Операционный усилитель (ОУ) представляет собой усилитель постоянного тока с высоким входным и низким выходным сопротивлением, обеспечивающий большой коэффициент усиления по напряжению.

Известно, что усилители постоянного тока с малым дрейфом и гальваническими связями могут быть построены только с дифференциальными каскадами на входе. Поэтому операционные усилители всегда имеют два входа (рисунок 3.1).

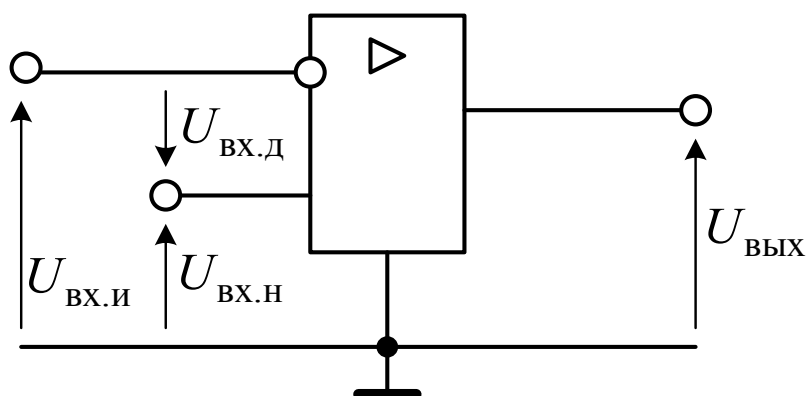


Рисунок 3.1 — Условное графическое обозначение интегрального операционного усилителя

Вследствие использования дифференциального входного каскада ОУ имеет очень большой коэффициент подавления синфазной составляющей сигнала, что позволяет в первом приближении связь между входным и выходным напряжением представить в виде

$$U_{\text{ВЫХ}} = K_u (U_{\text{ВХ.Н}} - U_{\text{ВХ.И}}), \quad (3.1)$$

где K_u — коэффициент усиления ОУ по напряжению.

Выражение (3.1) означает, что в *идеале* выходное напряжение операционного усилителя зависит только от дифференциальной составляющей входного напряжения $U_{\text{ВХ.Д}} = U_{\text{ВХ.Н}} - U_{\text{ВХ.И}}$ и коэффициенты усиления для инвертирующего и неинвертирующего входов равны и противоположны по знаку.

Идеальная передаточная характеристика ОУ показана на рисунке 3.2. На ней можно выделить *линейную область* (область усиления), где $U_{\text{ВЫХ}} = K_u U_{\text{ВХ.Д}}$, ограниченную сверху и снизу *областями насыщения*, где выходное напряжение не реагирует на изменение дифференциальной составляющей входного напряжения $U_{\text{ВХ.Д}}$.

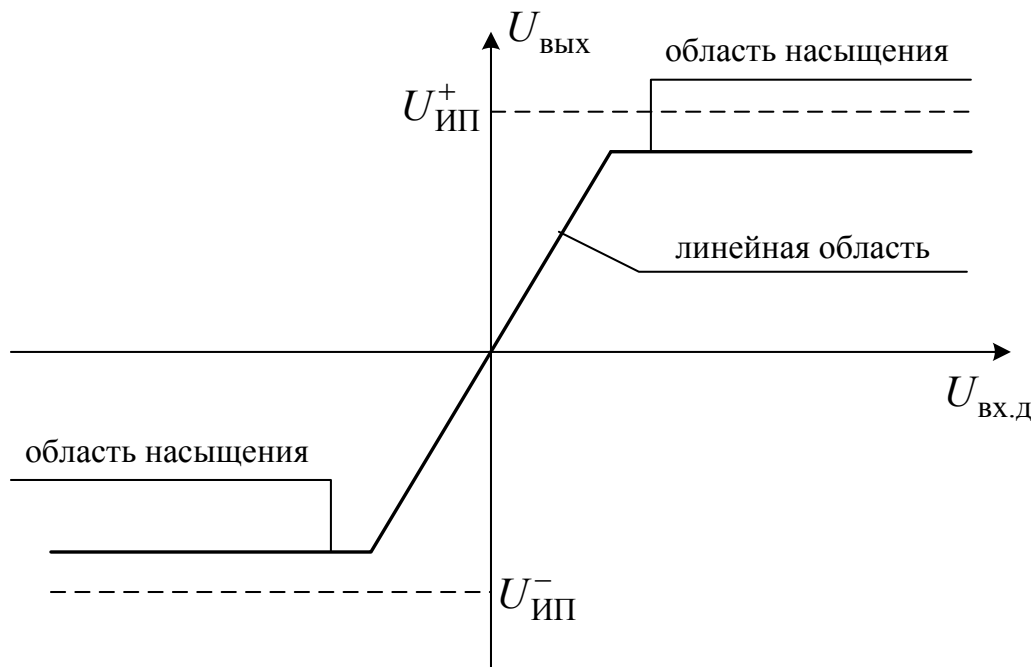


Рисунок 3.2 — Передаточная характеристика операционного усилителя

Поскольку усиление K_u очень велико, особенно на низких частотах, где оно лежит в пределах 10^5 – 10^6 , ширина линейной зоны весьма незначительна и может быть определена из выражения

$$\Delta U_{\text{вх.д}} = \frac{U_{\text{ип}}^+ + |U_{\text{ип}}^-| - 2}{K_u}.$$

Если напряжение питания ОУ равно ± 10 В, то $\Delta U_{\text{вх.д}} \approx 20$ – 200 мкВ. Следовательно, чтобы напряжение на выходе ОУ было равно усиленному значению напряжения на входе, амплитуда входного напряжения должна быть достаточно малой, как правило, менее 1 мВ. В противном случае ОУ попадает в область насыщения и выходное напряжение не повторяет входное, а форма выходного сигнала сильно искажается.

ОУ обычно охватывают петлей обратной связи, так что часть выходного напряжения подается на инвертирующий вход (рисунок 3.3). При этом выполняются условия реализации *отрицательной обратной связи*. Наличие большого коэффициента усиления прямой передачи позволяет применять глубокую отрицательную обратную связь, что открывает возможности для получения характеристик, определяемых только пассивными элементами цепи обратной связи.

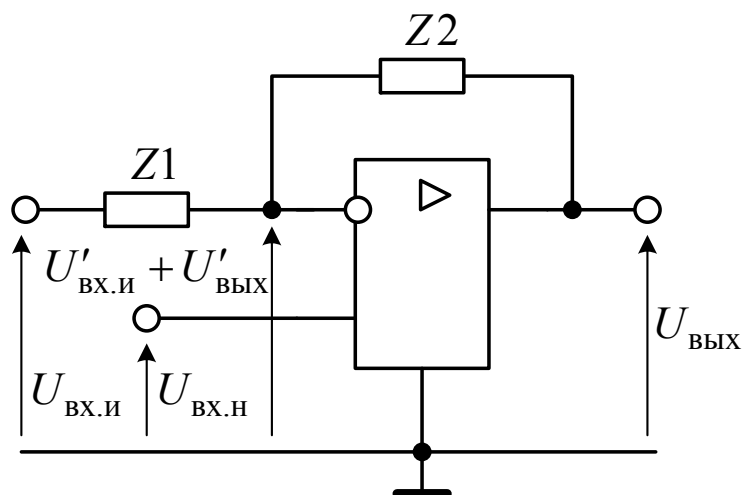


Рисунок 3.3 — Схема включения операционного усилителя с отрицательной обратной связью

Коэффициент, показывающий, какая часть выходного напряжения возвращается на инвертирующий вход, называют *коэффициентом обратной связи* F . Для схемы на рисунке 3.3 коэффициент обратной связи F определяется из соотношения

$$F = \frac{U'_{\text{ВЫХ}}}{U_{\text{ВЫХ}}} = \frac{Z1}{Z1 + Z2}. \quad (3.2)$$

Используя основное уравнение функционирования ОУ $U_{\text{ВЫХ}} = K_u (U_{\text{ВХ.Н}} - U_{\text{ВХ.И}})$ и учитывая, что дифференциальная составляющая входного напряжения больше не равна $U_{\text{ВХ.Д}} = U_{\text{ВХ.Н}} - U_{\text{ВХ.И}}$, а подчиняется равенству

$$U_{\text{ВХ.Д}} = U_{\text{ВХ.Н}} - (U'_{\text{ВХ.И}} + U'_{\text{ВЫХ}}) = U_{\text{ВХ.Н}} - U'_{\text{ВХ.И}} - FU_{\text{ВЫХ}},$$

получим

$$U_{\text{ВЫХ}} = \frac{K_u}{1 + FK_u} (U_{\text{ВХ.Н}} - U'_{\text{ВХ.И}}) = K_{u.\text{ос}} (U_{\text{ВХ.Н}} - U'_{\text{ВХ.И}}), \quad (3.3)$$

где $K_{u.\text{ос}} = \frac{K_u}{1 + FK_u}$ — коэффициент усиления ОУ с обратной связью.

При этом

$$U'_{\text{ВХ.И}} = \frac{Z2}{Z1 + Z2} U_{\text{ВХ.И}}.$$

Из выражения (3.3) следует, что коэффициент усиления ОУ с отрицательной обратной связью

$$K_{u.\text{ос}} = \frac{K_u}{1 + FK_u} \quad (3.4)$$

и меньше коэффициента усиления ОУ без обратной связи. Величину FK_u называют *петлевым усилителем*. При большом петлевом усилении, когда $FK_u \gg 1$, коэффициент усиления ОУ с отрицательной обратной связью практически не зависит от коэффициента усиления ОУ без обратной связи, а определяется главным образом параметрами петли обратной связи. Для схемы

на рисунке 3.3 $F = \frac{Z1}{Z1 + Z2}$, откуда следует, что $K_{u.ос} = \frac{1}{F} = 1 + \frac{Z2}{Z1}$, а значит, $K_{u.ос}$ определяется соотношением сопротивлений $Z1$ и $Z2$.

При этом

$$U_{\text{ВЫХ}} = \frac{K_u}{1 + FK_u} \left(U_{\text{ВХ.Н}} - \frac{Z2U_{\text{ВХ.И}}}{Z1 + Z2} \right) \Big|_{FK_u \gg 1} =$$

$$= \left(1 + \frac{Z2}{Z1} \right) \left(U_{\text{ВХ.Н}} - \frac{Z2U_{\text{ВХ.И}}}{Z1 + Z2} \right) = \left(1 + \frac{Z2}{Z1} \right) U_{\text{ВХ.Н}} - \frac{Z2}{Z1} U_{\text{ВХ.И}}. \quad (3.5)$$

Из выражения (3.5) следует, что входной сигнал $U_{\text{ВХ.Н}}$, который поступает на *неинвертирующий вход* ОУ, передается на выход ОУ с коэффициентом усиления $1 + \frac{Z2}{Z1}$, а коэффициент усиления входного сигнала $U_{\text{ВХ.И}}$, во-первых, имеет отрицательный знак, во-вторых, учитывает преобразование делителем напряжения ($Z1, Z2$):

$$\frac{Z2}{Z1 + Z2} \left[- \left(1 + \frac{Z2}{Z1} \right) \right] = - \frac{Z2}{Z1}.$$

При анализе схем включения ОУ с отрицательной обратной связью чаще всего придерживаются следующей последовательности.

- Проводят анализ методом узловых потенциалов, полагая ОУ идеальным с бесконечно большим коэффициентом усиления. Несмотря на то что такой режим практически не осуществим, он является хорошей аппроксимацией реальных ситуаций и поэтому результаты его анализа имеют большую практическую ценность.

- Проводят анализ, полагая ОУ идеальным с конечным коэффициентом усиления.

- Рассматривают особенности работы ОУ при условии, что его характеристики не являются идеальными.

Проведем анализ схемы на рисунке 3.4.

Предположим, что ОУ — идеальный усилитель напряжения и его входы не потребляют ток от источника входных сигналов.

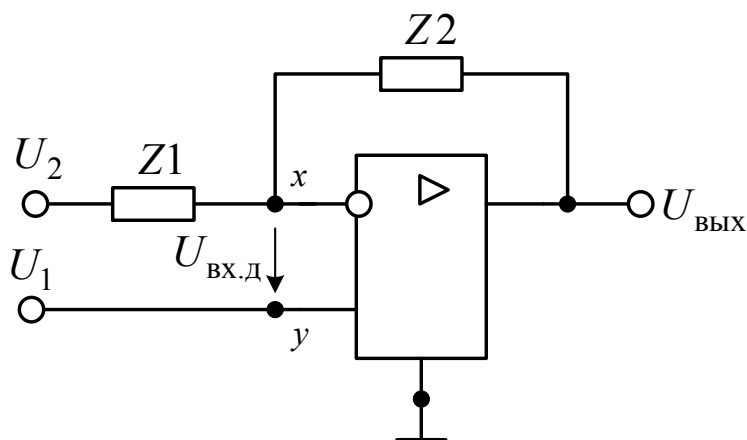


Рисунок.3.4 — Схема включения операционного усилителя для анализа методом узловых потенциалов

Если предположить, что коэффициент усиления ОУ без обратной связи стремится к бесконечности (*аппроксимация с большим коэффициентом усиления*), то входное напряжение $U_{\text{ВХ.Д}}$ будет стремиться к нулю ($U_{\text{ВХ.Д}} = \frac{U_{\text{ВЫХ}}}{K_u} \rightarrow 0$ при $K_u \rightarrow \infty$), так как выходное напряжение $U_{\text{ВЫХ}}$ должно быть конечным. Следовательно, в узлах x и y напряжение будет $U_x = U_y = U_1$.

Для узла x справедливо уравнение

$$(U_2 - U_1) \frac{1}{Z_1} = (U_1 - U_{\text{ВЫХ}}) \frac{1}{Z_2}.$$

Решая это уравнение относительно $U_{\text{ВЫХ}}$, получим

$$U_{\text{ВЫХ}} = \left(1 + \frac{Z_2}{Z_1}\right) U_1 - \left(\frac{Z_2}{Z_1}\right) U_2. \quad (3.6)$$

Если коэффициент усиления ОУ без обратной связи имеет конечное значение, то $U_{\text{ВХ.Д}} = \frac{U_{\text{ВЫХ}}}{K_u}$, $U_x = U_1 - \frac{U_{\text{ВЫХ}}}{K_u}$.

Для узла x справедливо уравнение

$$\left(U_2 - U_1 + \frac{U_{\text{ВЫХ}}}{K_u} \right) Y_1 = \left(U_1 - \frac{U_{\text{ВЫХ}}}{K_u} - U_{\text{ВЫХ}} \right) Y_2,$$

где $Y_1 = \frac{1}{Z_1}$ и $Y_2 = \frac{1}{Z_2}$.

Решая это уравнение относительно $U_{\text{ВЫХ}}$, получим

$$U_{\text{ВЫХ}} = \frac{\left(1 + \frac{Z_2}{Z_1} \right) U_1 - \left(\frac{Z_2}{Z_1} \right) U_2}{1 + \frac{1}{K_u} \left(1 + \frac{Z_2}{Z_1} \right)}. \quad (3.7)$$

Анализ выражения (3.7) показывает, что выходное напряжение, а следовательно, и коэффициент усиления ОУ с обратной связью являются функцией коэффициента усиления ОУ без обратной связи. Очевидно также и то, что при достижении коэффициентом усиления ОУ без обратной связи очень больших значений (по сравнению с $1 + \frac{Z_2}{Z_1}$) коэффициент усиления ОУ с обратной связью будет все меньше зависеть от коэффициента усиления ОУ без обратной связи и все больше будет приближаться к значению, которое определено «аппроксимацией с бесконечно большим коэффициентом усиления».

Например, если в формуле (3.7) $U_2 = 0$, то

$$U_{\text{ВЫХ}} = \frac{1 + \frac{Z_2}{Z_1}}{1 + \frac{1}{K_u} \left(1 + \frac{Z_2}{Z_1} \right)} U_1,$$

откуда коэффициент усиления ОУ с обратной связью

$$K_{u.ос} = \frac{U_{\text{ВЫХ}}}{U_1} = \frac{1 + \frac{Z_2}{Z_1}}{1 + \frac{1}{K_u} \left(1 + \frac{Z_2}{Z_1} \right)}.$$

По мере приближения K_u к бесконечности получим $K_{u.ос}(\infty)$.
 В данном примере $K_{u.ос}(\infty) = 1 + \frac{Z2}{Z1}$ и выражение для $K_{u.ос}$ можно
 представить в виде

$$K_{u.ос} = \frac{K_{u.ос}(\infty)}{1 + \frac{K_{u.ос}(\infty)}{K_u}}$$

Отсюда следует, что при малых значениях K_u , удовлетворяющих условию $K_u \ll K_{u.ос}(\infty)$, $K_{u.ос} \approx K_u$. Если $K_u = K_{u.ос}(\infty)$, то $K_{u.ос} = \frac{1}{2} K_{u.ос}(\infty)$. При больших значениях K_u , когда $K_u \gg K_{u.ос}(\infty)$ (наиболее часто встречающийся на практике случае), $K_{u.ос}$ будет стремиться к $K_{u.ос}(\infty)$ и можно записать

$$\begin{aligned} K_{u.ос} &= \frac{K_{u.ос}(\infty)}{1 + \frac{K_{u.ос}(\infty)}{K_u}} \approx K_{u.ос}(\infty) \left(1 - \frac{K_{u.ос}(\infty)}{K_u} \right) \approx \\ &\approx K_{u.ос}(\infty)(1 + \varepsilon), \end{aligned} \quad (3.8)$$

где ε — *относительная погрешность усиления*, которая определяется как относительное изменение коэффициента усиления с обратной связью при изменении коэффициента усиления ОУ от бесконечно большого до некоторого конечного значения.

Относительная погрешность усиления может быть выражена в виде

$$\varepsilon = \frac{K_{u.ос}(\infty) - K_{u.ос}}{K_u}. \quad (3.9)$$

В то же время из выражения (3.8) вытекает, что $\varepsilon \approx \frac{K_{u.ос}(\infty)}{K_u}$, следовательно, чем больше K_u , тем меньше погрешность усиления ОУ с обратной связью.

Другими словами, коэффициент усиления ОУ с обратной связью практически не зависит от изменения коэффициента усиления

собственно ОУ, так как значительным изменениям коэффициента усиления без обратной связи соответствуют незначительные изменения коэффициента усиления с обратной связью.

На рисунке 3.5 показана схема *неинвертирующего ОУ*, напряжение на выходе которой определяется выражением

$$U_{\text{ВЫХ}} = K_{u.ос} U_1 = \left(1 + \frac{Z2}{Z1}\right) U_1. \quad (3.10)$$

На рисунке 3.6 изображены передаточные характеристики ОУ с обратной связью и без нее. Поскольку коэффициент усиления с обратной связью может быть много меньше коэффициента усиления ОУ без обратной связи, то динамический диапазон входного напряжения для линейного режима ОУ можно значительно расширить по сравнению с ОУ без обратной связи.

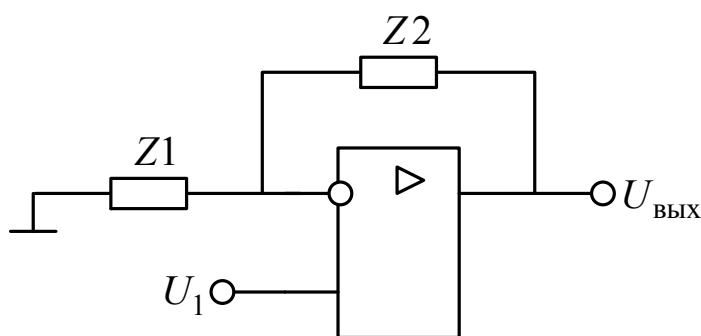


Рисунок 3.5 — Схема неинвертирующего операционного усилителя

Коэффициенты усиления ОУ без обратной связи обычно сильно отличаются друг от друга даже в пределах партии однотипных ОУ. Расхождения в значениях K_u между отдельными образцами могут достигать отношения 3:1 и даже 10:1. Коэффициент усиления ОУ без обратной связи сильно зависит от частоты входного сигнала и может меняться от 10^6 на низких частотах (от 0 до 10 Гц) вплоть до значений менее единицы на частотах в несколько мегагерц. Кроме того, коэффициент усиления зависит от колебаний напряжения питания ОУ и температурных воздействий.

Охват петель отрицательной обратной связи приводит к относительной независимости коэффициента усиления $K_{u.ос}$ от K_u . В этих условиях $K_{u.ос}$ главным образом зависит от параметров петли. В частности, в рассматриваемом случае $K_{u.ос} = 1 + \frac{Z_2}{Z_1}$. Поскольку отношение сопротивлений резисторов можно подобрать равным необходимому значению и обеспечить условия независимости этого отношения от питающих напряжений, температуры и частоты, *использование отрицательной обратной связи позволяет получить не только точно установленное, но и стабильное значение коэффициента усиления.*

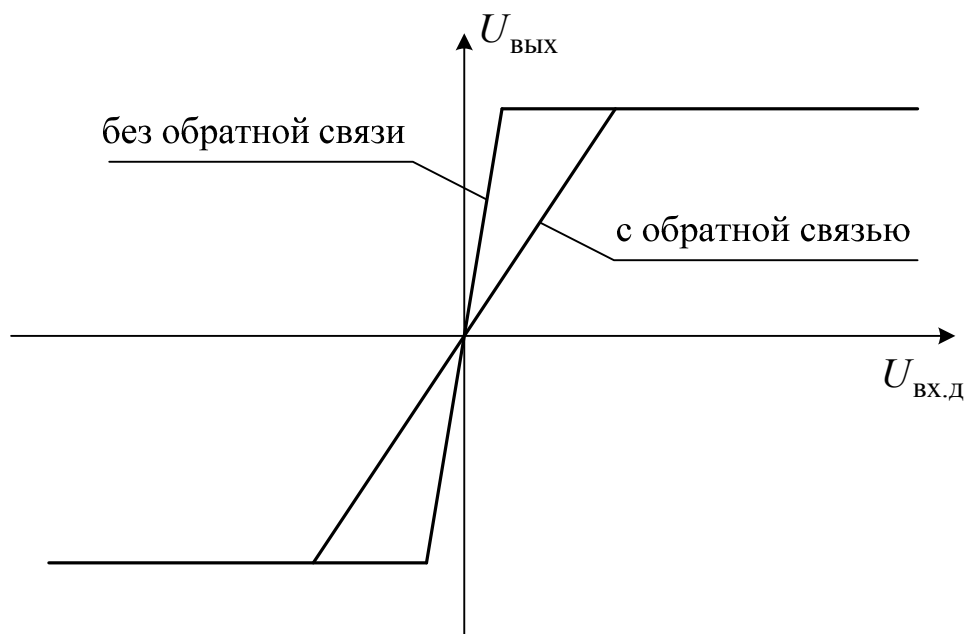


Рисунок 3.6 — Передаточные характеристики операционных усилителей с обратной связью и без обратной связи

На рисунке 3.7 показана другая простая схема включения ОУ. Для данной схемы напряжение на выходе $U_{\text{ВЫХ}} = -\frac{Z_2}{Z_1}U_2$, следовательно, это *инвертирующий усилитель* с коэффициентом усиления $K_{u.ос} = -\frac{Z_2}{Z_1}$.

Усилитель с обратной связью, в котором используется идеальный ОУ, всегда можно свести к двум базовым включениям: *инвертирующий усилитель* и *неинвертирующий усилитель*.

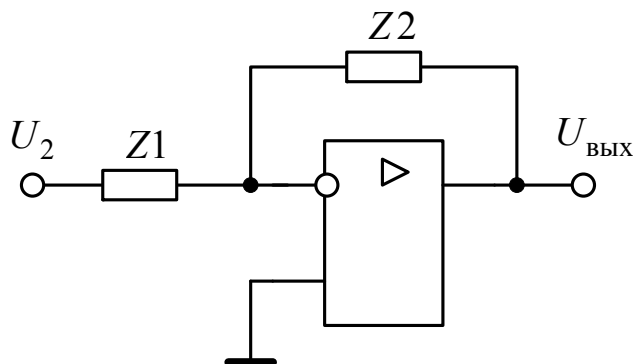


Рисунок 3.7 — Схема инвертирующего операционного усилителя

Идеальный ОУ имеет нулевое выходное сопротивление и бесконечную полосу пропускания, коэффициент подавления синфазной составляющей сигнала, коэффициент усиления по напряжению, входные сопротивления для дифференциальной и синфазной составляющих. При отсутствии дифференциальной составляющей входного сигнала выходной сигнал равен нулю, что означает отсутствие в ОУ начальных смещения, дрейфа и шума.

Реальный ОУ не обладает свойствами идеального. Различия между ними сводятся к следующему.

- Коэффициент усиления конечный, обычно 60–140 дБ, поэтому коэффициент усиления ОУ с обратной связью является функцией коэффициента усиления ОУ без обратной связи (см. выражение (3.7)).
- Выходное напряжение ограничено динамическим диапазоном напряжения выходного каскада.
- Выходной ток ограничен динамическим диапазоном тока выходного каскада, из чего следует, что сопротивление нагрузки не может быть сколь угодно малым, даже если выходное сопротивление ОУ очень мало.
- Коэффициент усиления по напряжению с ростом частоты уменьшается со скоростью, определяемой числом и предельными частотами усилительных каскадов ОУ, что необходимо учитывать

в практике применения ОУ прежде всего потому, что коэффициент усиления усилителя с обратной связью уже не является функцией только сопротивлений элементов цепи обратной связи, а еще и потому, что фазовые сдвиги, вносимые ОУ и цепью обратной связи, могут складываться таким образом, что усилитель с обратной связью становится динамически неустойчивым. Поэтому требуется обеспечение достаточного запаса устойчивости посредством выбора соответствующей формы частотной характеристики коэффициента усиления петли (коэффициента обратной связи).

- Приведенные ко входу ток и напряжение смещения имеют конечное значение. Суммарное напряжение смещения, которое они определяют при данном сопротивлении источника сигнала, вызывают сдвиг характеристики передачи вдоль оси x на величину входного напряжения смещения.

- Для нормальной работы входного дифференциального каскада необходимо обеспечить входной ток покоя $I_{\text{ВХ}} = (I_{\text{ВХ1}} + I_{\text{ВХ2}})/2$. Протекание токов $I_{\text{ВХ1}}$ и $I_{\text{ВХ2}}$ через постоянные сопротивления цепей, подключенных ко входам ОУ, вызывает пропорциональные падения напряжения. Если сопротивления этих цепей одинаковы, то указанные падения напряжения воспринимаются как синфазная составляющая входного напряжения. Если эти сопротивления различны, то падения напряжения вызывают появление дополнительного напряжения смещения.

- Входное и выходное сопротивления имеют конечные значения, которые необходимо учитывать при определении коэффициента усиления по напряжению усилителя с обратной связью.

- Коэффициент подавления синфазной составляющей имеет конечное значение, поэтому выходное напряжение зависит как от дифференциальной, так и от синфазной составляющей входного напряжения.

- Выходное напряжения ОУ наряду с усиленным входным напряжением содержит напряжение шума.

3.2. Характеристики и параметры операционных усилителей

Стандартный набор технических характеристик ОУ включает большое число параметров. Некоторыми из них следует руководствоваться при выборе типа ОУ, в наибольшей степени подходящего для конкретного применения, а другие предназначены для использования в качестве исходных данных при проектировании.

Частотная характеристика

На практике анализ ОУ в переходных и установившихся режимах, как правило, проводят независимо друг от друга, используя при этом типовые воздействия специальных видов.

Для анализа установившихся режимов широко применяют частотные характеристики. Для анализа ОУ в переходных режимах применяют временные характеристики.

Частотные характеристики отражают реакцию операционного усилителя на тестовое гармоническое воздействие в установившемся режиме. Для контактного представления частотных характеристик используют логарифмический масштаб, в котором строят логарифмические частотные характеристики — логарифмическую амплитудно-частотную характеристику (ЛАЧХ) и логарифмическую фазочастотную характеристику (ЛФЧХ).

Коэффициент усиления ОУ зависит от частоты входного сигнала и эта зависимость в общем виде выражается формулой

$$K_u(f) = \frac{K_u(0)}{\left(1 + j \frac{f}{f_{c1}}\right) \left(1 + j \frac{f}{f_{c2}}\right) \left(1 + j \frac{f}{f_{c3}}\right) \dots}, \quad (3.11)$$

где $K_u(0)$ — коэффициент усиления ОУ без обратной связи на нулевой частоте; $f_{c1}, f_{c2}, f_{c3}, \dots$ — частоты сопряжения (точки излома частотной характеристики), расположенные в последовательности $f_{c1} < f_{c2} < f_{c3}, \dots$

Для большинства операционных усилителей первая точка излома частотной характеристики соответствует небольшой частоте

$f_{c1} \sim 10$ Гц по сравнению с $f_{c1} \sim (1-3)$ МГц и другими значениями частоты сопряжения.

В диапазоне частот, для которых выполняется условие $f^2 \gg f_{c1}^2$, $f^2 \gg f_{c2}^2$, $f^2 \gg f_{c3}^2$, ..., приближенное выражение для коэффициента усиления ОУ без обратной связи имеет вид

$$K_u(f) = \frac{K_u(0)}{j \frac{f}{f_{c1}}} = \frac{K_u(0)f_{c1}}{jf}. \quad (3.12)$$

Аппроксимация (3.12) допустима в диапазоне частот, когда значение частоты f отличается от частот f_{c1} и f_{c2} , по крайней мере, в 3 раза, так что $3f_{c1} < f < \frac{f_{c2}}{3}$.

Частота единичного усиления f_1 — это частота, на которой модуль коэффициента усиления ОУ при разомкнутой обратной связи равен единице.

Нередко вводится понятие *частоты среза* (f_{cp}) — частоты единичного усиления при таких параметрах корректирующих цепей, при которых возможно введение полной отрицательной обратной связи, то есть соединение выхода ОУ с инвертирующим входом. Когда ЛАЧХ операционного усилителя пересекает уровень единичного усиления (0 дБ) с наклоном 20 дБ/дек (например, для ОУ с внутренней частотной коррекцией), частоты f_1 и f_{cp} равны.

Следовательно, при $f = f_1$ справедливо равенство

$$\frac{K_u(0)f_{c1}}{f_1} = 1,$$

откуда

$$f_1 = K_u(0)f_{c1}. \quad (3.13)$$

Коэффициент усиления ОУ без обратной связи выражается через частоту единичного усиления формулой

$$K_u(f) \approx \frac{f_1}{jf}. \quad (3.14)$$

На рисунке 3.8 показана логарифмическая амплитудно-частотная характеристика ОУ без обратной связи.

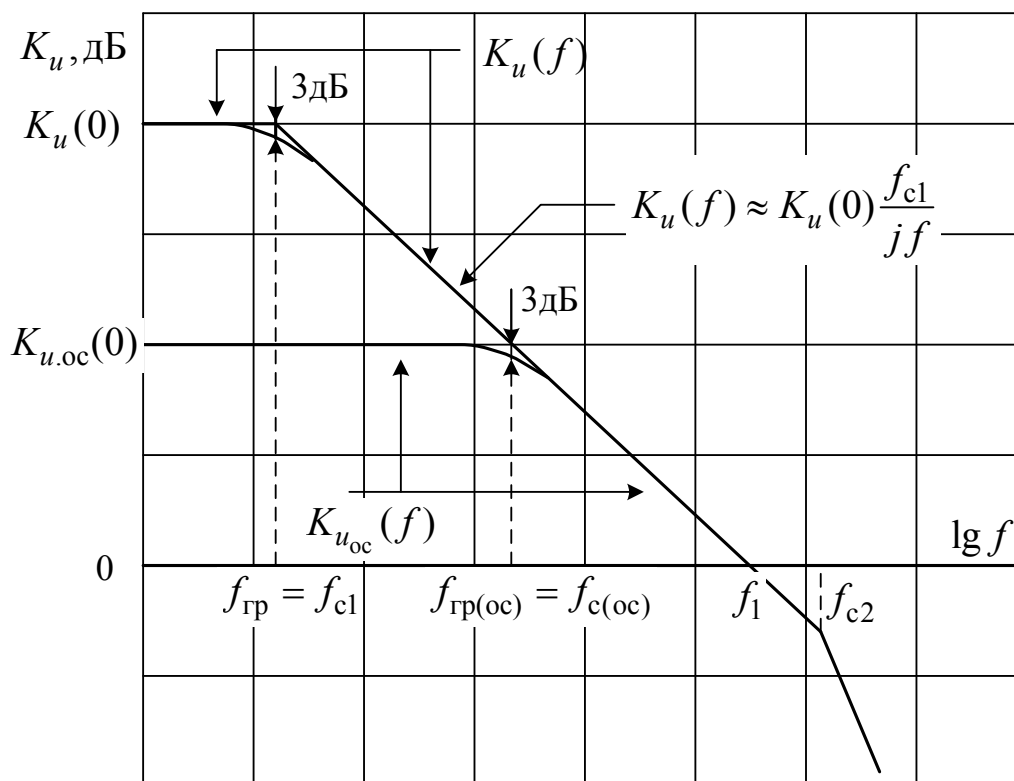


Рисунок 3.8 — Логарифмическая амплитудно-частотная характеристика (диаграмма Боде)

При $f = f_1$ (первая точка излома) коэффициент усиления уменьшается на 3 дБ от значения $K_u(0)$.

Граничная частота f_{gp} определяется частотой, на которой коэффициент усиления по напряжению усилителя без обратной связи на 3 дБ меньше коэффициента усиления, измеренного на низкой частоте.

Если ОУ имеет цепи внешней частотной коррекции, то параметр f_{gp} теряет смысл.

Зависимость коэффициента усиления ОУ с обратной связью от частоты определяется выражением

$$K_{u.oc}(f) = \frac{K_{u.oc}(0)}{1 + \frac{K_{u.oc}(0)}{K_u(f)}}. \quad (3.15)$$

С учетом приближенного равенства (3.14) выражение (3.15) можно записать в виде

$$K_{u.ос}(f) = \frac{K_{u.ос}(0)}{1 + j \frac{K_{u.ос}(0)f}{f_1}}. \quad (3.16)$$

Из равенства (3.16) следует, что при $f=0$ коэффициент усиления ОУ с обратной связью равен $K_{u.ос}(0)$, а с ростом частоты f монотонно убывает.

Если $\frac{f K_{u.ос}(0)}{f_1} = 1$, то выражение (3.16) для $K_{u.ос}(f)$ принимает вид

$$K_{u.ос}(f) = \frac{K_{u.ос}(0)}{1 + j \cdot 1} = \frac{K_{u.ос}(0)}{\sqrt{2} \exp\left(j \frac{\pi}{4}\right)}. \quad (3.17)$$

Следовательно, коэффициент усиления ОУ с обратной связью уменьшается в $\sqrt{2}$ раз, или на 3 дБ, от значения на нулевой частоте при частоте

$$f = \frac{f_1}{K_{u.ос}(0)}, \quad (3.18)$$

которая соответствует *граничной частоте ОУ, охваченного обратной связью*, и обозначается $f_{гр(ос)}$.

Выражение (3.16), определяющее зависимость коэффициента усиления ОУ с обратной связью от частоты, можно представить в виде

$$K_{u.ос}(f) = \frac{K_{u.ос}(0)}{1 + j \frac{K_{u.ос}(0)}{|K_u|}}. \quad (3.19)$$

Модуль комплексного выражения (3.19) — это амплитудно-частотная характеристика ОУ с обратной связью, определяемая формулой

$$|K_{u.ос}(f)| = \frac{K_u}{\sqrt{1 + \left(\frac{K_{u.ос}(0)}{|K_u|}\right)^2}}. \quad (3.20)$$

Из (3.20) следует, что при частоте, соответствующей уменьшению коэффициента усиления ОУ без обратной связи до $K_{u.ос}(0)$, коэффициент усиления ОУ с обратной связью уменьшается в $\sqrt{2}$ раз, или на 3 дБ, от значения коэффициента усиления $K_{u.ос}(0)$ на нулевой частоте. Эту частоту принято называть частотой сопряжения цепи обратной связи. Из диаграммы Боде следует, что частота сопряжения $f_{c(ос)}$ цепи обратной связи соответствует точке пересечения кривой коэффициента усиления ОУ $K_u(f)$ с горизонтальной линией, проведенной от значения $K_{u.ос}(0)$.

Полосой пропускания называют диапазон частот, где коэффициент усиления уменьшается не более чем на 3 дБ от своего максимального значения. В связи с тем что схемы ОУ не имеют емкостных связей между каскадами и проходных емкостей, ОУ относятся к классу усилителей постоянного тока, поэтому частотная характеристика остается плоской с приближением к нулевой частоте. Диапазон частот, где коэффициент усиления отличается от максимального значения не более чем на 3 дБ, лежит в пределах от частоты, равной нулю, до граничной частоты. Следовательно, полоса пропускания ОУ без обратной связи равна граничной частоте: $\Delta f = f_{гр} = f_{c1}$.

Поскольку кривая коэффициента усиления без обратной связи остается плоской до нулевой частоты, кривая коэффициента усиления с обратной связью остается плоской с приближением к нулевой частоте. Следовательно, полоса пропускания ОУ с обратной связью равна граничной частоте ОУ, охваченного обратной связью: $\Delta f_{ос} = f_{гр(ос)} = f_{c(ос)}$.

В силу равенства $\Delta f_{ос} = f_{c(ос)} = \frac{f_1}{K_{u.ос}(0)}$ произведение коэффициента усиления с обратной связью на полосу пропускания ОУ с обратной связью равно частоте единичного усиления:

$$K_{u.ос}(0)\Delta f_{ос} = f_1. \quad (3.21)$$

Для частоты единичного усиления также справедливо равенство

$$f_1 = K_u(0)f_{c1} = K_u(0)\Delta f. \quad (3.22)$$

Анализ выражений (3.21) и (3.22) показывает, что *переход от ОУ без обратной связи к ОУ с обратной связью сопровождается расширением полосы пропускания*, причем во сколько раз уменьшается коэффициент усиления, во столько же раз расширяется полоса пропускания.

Следует отметить, что f_1 — это значение частоты, полученное путем экстраполяции зависимости $K_u = \frac{f_1}{jf}$ до уровня 0 дБ (единичное усиление).

В большинстве практических случаев это действительно соответствует частоте, на которой коэффициент уменьшается до единицы.

Приведенные зависимости справедливы только в том случае, если частота сопряжения f_{c2} (частота, соответствующая второй точке излома амплитудно-частотной характеристики) значительно больше граничной частоты ОУ, охваченного обратной связью. Если это условие не выполнено, то действительная полоса пропускания ОУ, охваченного обратной связью, будет значительно меньше полосы, определенной равенством (3.21).

При частотах, значительно больших $f_{c(ос)}$, коэффициент усиления ОУ с обратной связью значительно меньше $K_{u.ос}(0)$, а из аналитического выражения (3.11) для $K_{u.ос}(f)$ следует, что в этом случае $K_{u.ос}(f)$ асимптотически приближается к кривой $K_u(f)$, как показано на рисунке 3.8. Коэффициент усиления ОУ с обратной связью на низких частотах уменьшается на 3дБ относительно значения $K_{u.ос}(0)$ на частоте $f_{c(ос)} = \frac{f_1}{K_{u.ос}(0)}$, а затем асимптотически приближается к кривой $K_u(f)$, имеющей наклон 20 дБ/дек.

Переходная характеристика

Временные характеристики отражают реакцию электронной схемы на типовые импульсные воздействия при переходе из одного стационарного режима в другой. В качестве типовых воздействий наибольшее применение находят единичное импульсное воздействие и единичное ступенчатое воздействие.

Реакция электронной схемы на единичное импульсное воздействие представляет собой импульсную (импульсную переходную) характеристику $g(t)$.

Реакцией электронной схемы на единичное ступенчатое воздействие является *переходная характеристика* $h(t)$.

Импульсная и переходная характеристики связаны между собой соотношением

$$g(t) = \frac{dh(t)}{dt}.$$

Существует также связь временных характеристик с частотными характеристиками.

Для описания работы большинства схем во временной области достаточно одного параметра переходной характеристики — *времени нарастания*. Это время, в течение которого выходной сигнал увеличивается от некоторого нижнего до некоторого верхнего уровня. Обычно нижним и верхним пределами считают уровни соответственно 0,1 и 0,9 от максимального значения выходного сигнала. Как правило, кроме случаев, оговоренных особо, через $t_{\text{нар}}$ обозначают время нарастания от уровня 0,1 до уровня 0,9. На рисунке 3.9 приведен пример переходной характеристики схемы с одной постоянной времени.

Единичное ступенчатое воздействие математически определяется функцией Хэвисайда

$$1(t) = \eta(t) = \begin{cases} 1, & t > 0, \\ \frac{1}{2}, & t = 0, \\ 0, & t < 0, \end{cases}$$

операторное изображение которой

$$L\{\eta(t)\} = \frac{1}{p}.$$

Это позволяет просто получать результаты анализа переходных процессов электронной схемы в аналитической форме. На практике более удобно сформировать сигнал в виде повторяющихся прямоугольных импульсов определенной длительности и периода повторения, а форму выходных сигналов наблюдать на осциллографе.

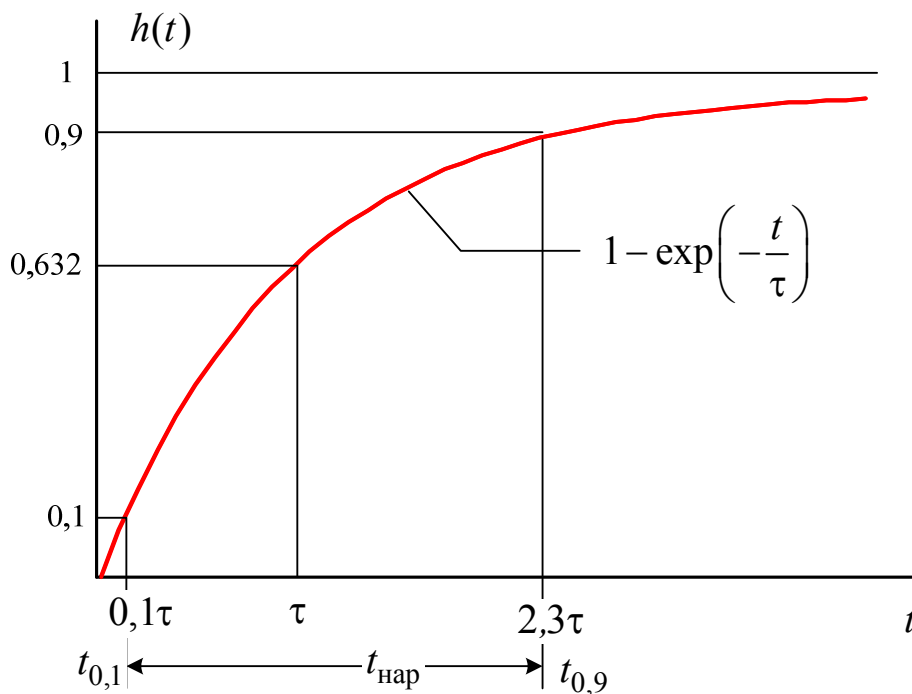


Рисунок 3.9 — Переходная характеристика (нормированная)

Коэффициент усиления схемы

$$K(f) = \frac{K(0)}{1 + j\frac{f}{f_{c1}}}, \quad (3.23)$$

где f_{c1} — частота сопряжения или полоса пропускания схемы.

Соответствующее выражению (3.23) операторное изображение будет иметь вид

$$K(p) = \frac{K(0)}{1 + \frac{p}{\omega_{c1}}},$$

где $\omega_{c1} = 2\pi f_{c1}$ — круговая частота сопряжения.

При входном сигнале $U_{\text{вх}}(p) = \frac{1}{p}$ на выходе будем иметь

$$U_{\text{вых}}(p) = K(p)U_{\text{вх}}(p) = \frac{K(0)}{p \left(1 + \frac{p}{\omega_{c1}}\right)}. \quad (3.24)$$

Выполнив обратное преобразование Лапласа применительно к выражению (3.24), получим выражение для выходного сигнала во временной области:

$$U_{\text{вых}}(t) = K(0) \left[1 - \exp\left(-\frac{t}{\tau}\right)\right], \quad (3.25)$$

где τ — постоянная времени схемы, которая связана с частотой сопряжения соотношением

$$\tau = \frac{1}{\omega_{c1}} = \frac{1}{2\pi f_{c1}}.$$

Чтобы найти время нарастания $t_{\text{нар}}$, определим время $t_{0,1}$ и время $t_{0,9}$:

$$0,1 = 1 - \exp\left(-\frac{t_{0,1}}{\tau}\right), \text{ откуда } t_{0,1} = 0,105\tau;$$

$$0,9 = 1 - \exp\left(-\frac{t_{0,9}}{\tau}\right), \text{ откуда } t_{0,9} = 2,303\tau.$$

Следовательно, $t_{\text{нар}} = t_{0,9} - t_{0,1} \approx 2,2\tau$.

Поскольку $\tau = \frac{1}{2\pi f_{c1}}$, можно выразить время нарастания через

полосу пропускания:

$$t_{\text{нар}} = 2,2\tau = \frac{2,2}{2\pi f_{c1}} = \frac{0,35}{f_{c1}} = \frac{0,35}{\Delta f}.$$

Соотношение между временем нарастания и полосой пропускания удобнее использовать в виде

$$t_{\text{нар}} \Delta f = 0,35. \quad (3.26)$$

Частотные характеристики большинства схем ОУ с обратной связью однозначно определяются формулой типа (3.23), то есть только одной точкой излома частотной характеристики f_{c1} . В этом случае применимо выражение (3.26).

Напряжение смещения

В любом реальном ОУ существуют различные несогласованные компоненты и несбалансированные цепи, которые приводят к тому, что при нулевом входном напряжении ($U_{\text{вх.д}} = 0$) выходное напряжение не будет равно нулю. Для получения на выходе нулевого напряжения необходимо подать на вход небольшое напряжение, равное входному напряжению смещения $U_{\text{см}}$. В этом случае передаточная функция будет иметь вид

$$U_{\text{вых}} = K_u (U_{\text{вх.д}} - U_{\text{см}}).$$

Напряжение смещения — это небольшое постоянное напряжение, обычно порядка 1 мВ, хотя у некоторых ОУ максимальное напряжение смещения может достигать 5–10 мВ. В прецизионных ОУ максимальное напряжение смещения 10–100 мкВ. Для большого числа однотипных ОУ статическое распределение напряжений смещения представляет собой симметричное распределение Гаусса с математическим ожиданием, равным нулю, и максимальным значением $U_{\text{см}}$. Полярность напряжения смещения в конкретном ОУ с равной вероятностью может быть как положительной, так и отрицательной.

На рисунке 3.10 показана передаточная функция ОУ без обратной связи при трех различных значениях $U_{\text{см}}$.

При разомкнутой петле обратной связи $U_{\text{см}}$ таково, что выходное напряжение будет достигать области насыщения либо в положительную (U_{max}^+), либо в отрицательную (U_{max}^-) сторону даже в отсутствие входного напряжения.

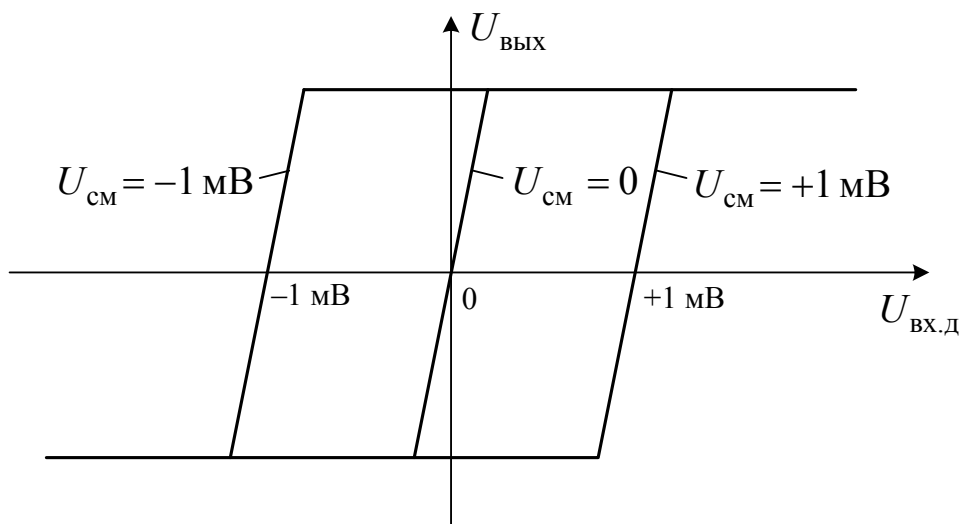


Рисунок 3.10 — Влияние напряжения смещения на передаточную характеристику операционного усилителя без обратной связи

На рисунке 3.11 показана передаточная функция ОУ при замкнутой петле обратной связи. В результате действия обратной связи диапазон входного напряжения существенно расширяется и выходное напряжение может поддерживаться вне области насыщения.

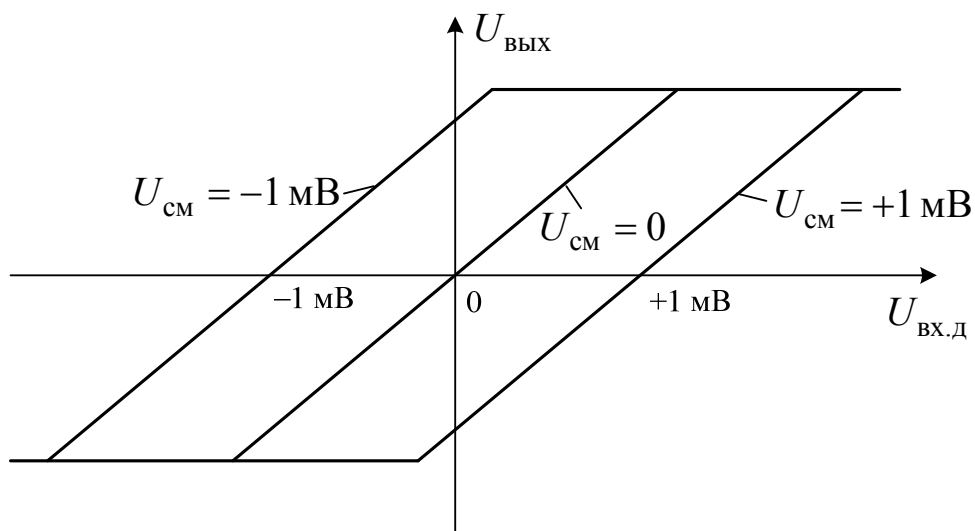


Рисунок 3.11 — Влияние напряжения смещения на передаточную характеристику операционного усилителя с обратной связью

Входное напряжение смещения зависит от температуры.

Дрейф входного напряжения смещения определяется как отношение изменения входного напряжения смещения к изменению окружающей температуры (рисунок 3.12):

$$\delta U_{\text{см}} = \frac{\Delta U_{\text{см}}}{\Delta T}. \quad (3.27)$$

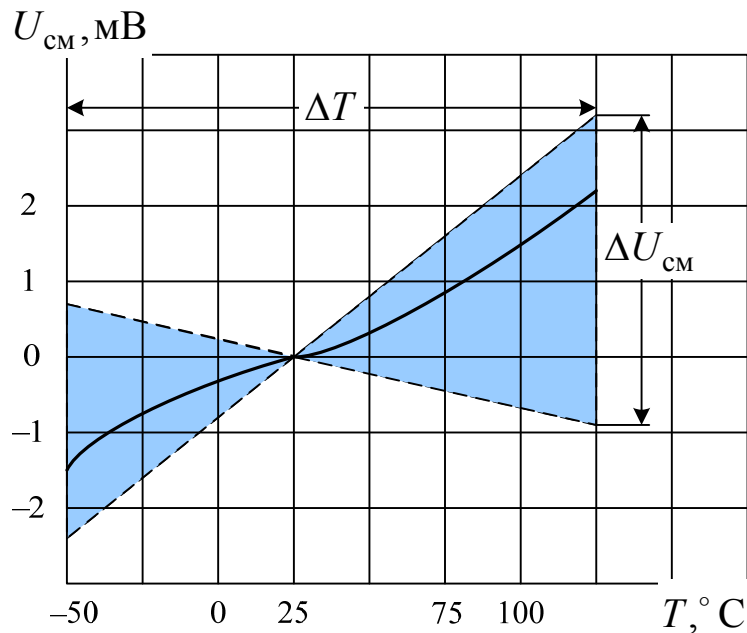


Рисунок 3.12 — Типовая зависимость напряжения смещения от температуры

В технических характеристиках иногда приводится значение дрейфа, соответствующее $\Delta T = 1^\circ\text{C}$, которое, по существу, является температурным коэффициентом напряжения смещения $\text{ТКН}_{U_{\text{см}}}$. При $U_{\text{см}} = 1 \text{ мВ}$ $\text{ТКН}_{U_{\text{см}}} \approx 3 \text{ мкВ}/^\circ\text{C}$.

Входной ток покоя и входной ток смещения

Входной ток покоя $I_{\text{вх}}$ равен среднеарифметическому значению двух токов покоя баз (или затворов) дифференциального входного каскада при отсутствии внешнего сигнала:

$$I_{\text{вх}} = \frac{I_{\text{вх}1} + I_{\text{вх}2}}{2}. \quad (3.28)$$

Для операционного усилителя токи покоя баз (или затворов) представляют собой входные токи, необходимые для обеспечения $U_{\text{ВЫХ}} = 0$ (рисунок 3.13).

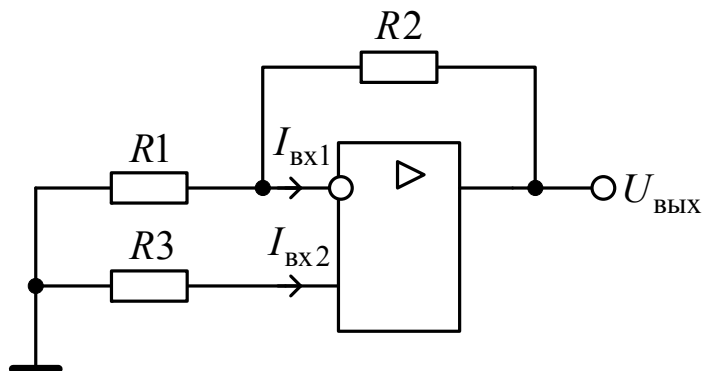


Рисунок 3.13 — Входной ток смещения

Входной ток смещения $I_{\text{ВХ.СМ}}$ определяется как разность двух входных токов, при которой выходное напряжение становится равным нулю:

$$I_{\text{ВХ.СМ}} = I_{\text{ВХ1}} - I_{\text{ВХ2}}. \quad (3.29)$$

Алгебраический знак тока смещения обычно не важен, он с равной вероятностью может быть любым.

В ОУ с входным каскадом на биполярных транзисторах величина тока покоя лежит в диапазоне от 10 мкА до нескольких наноампер. В ОУ с входным каскадом на полевых транзисторах входной ток покоя может быть порядка нескольких пикоампер.

Для оценки влияния тока покоя и тока смещения на выходное напряжение в ОУ рассмотрим схему на рисунке 3.13. Найдем выходное напряжение, используя теорему суперпозиции, то есть рассмотрим влияние на выходное напряжение токов $I_{\text{ВХ1}}$ и $I_{\text{ВХ2}}$ по отдельности, а затем найдем $U_{\text{ВЫХ}}$ как алгебраическую сумму результатов. Ток $I_{\text{ВХ1}}$, протекая через резистор $R3$, создает падение напряжения $-I_{\text{ВХ1}}R3$, которое воздействует на неинвертирующий вход ОУ. Это напряжение, умноженное на коэффициент усиления ОУ с обратной связью $1 + \frac{R2}{R1}$, появится на выходе.

Часть выходного напряжения — результат воздействия только тока $I_{\text{ВХ}2}$ (ток $I_{\text{ВХ}1}$ предполагается равным нулю) — можно определить, предположив, что напряжение на инвертирующем входе также будет равно нулю (мнимое заземление). Таким образом, падение напряжения на резисторе $R1$ равно нулю и ток через резистор $R1$ не течет, а это значит, что ток $I_{\text{ВХ}2}$ течет через резистор $R2$, создавая на нем разность потенциалов $I_{\text{ВХ}2}R2$. Поскольку потенциал инвертирующего входа равен нулю, то выходное напряжение от действия тока $I_{\text{ВХ}2}$ определится выражением $U_{\text{ВЫХ}} = I_{\text{ВХ}2}R2$.

Полное выходное напряжение от воздействия токов $I_{\text{ВХ}1}$ и $I_{\text{ВХ}2}$

$$U_{\text{ВЫХ}} = I_{\text{ВХ}2}R2 - I_{\text{ВХ}1}R3 \left(1 + \frac{R2}{R1} \right). \quad (3.30)$$

Из выражения (3.30) следует, что выходное напряжение равно нулю, если

$$I_{\text{ВХ}2}R2 = I_{\text{ВХ}1}R3 \left(1 + \frac{R2}{R1} \right).$$

Поскольку $I_{\text{ВХ}1} \approx I_{\text{ВХ}2}$, то

$$R2 \approx R3 \left(1 + \frac{R2}{R1} \right),$$

откуда

$$R3 \approx \frac{R1R2}{R1 + R2}. \quad (3.31)$$

При выполнении условия (3.31) выходное напряжение от воздействия токов покоя и входного тока смещения определяется выражением

$$U_{\text{ВЫХ}} = R2(I_{\text{ВХ}2} - I_{\text{ВХ}1}) = -R2I_{\text{ВХ.СМ}}. \quad (3.32)$$

Обычно ток смещения лишь небольшая часть входного тока покоя, поэтому, реализуя условие (3.31), можно добиться хорошей компенсации влияния тока смещения на выходное напряжение.

Проблемы, связанные с влиянием тока смещения, будут возникать лишь в случае очень больших сопротивлений резисторов $R1$ и $R2$.

Входной ток смещения зависит от температуры.

Дрейф входного тока смещения определяется как отношение изменения входного тока смещения к изменению окружающей температуры (рисунок 3.14):

$$\delta I_{\text{вх.см}} = \frac{\Delta I_{\text{вх.см}}}{\Delta T}.$$

В технических характеристиках иногда приводится значение дрейфа, соответствующее $\Delta T = 1^\circ\text{C}$, которое, по существу, является температурным коэффициентом тока смещения.

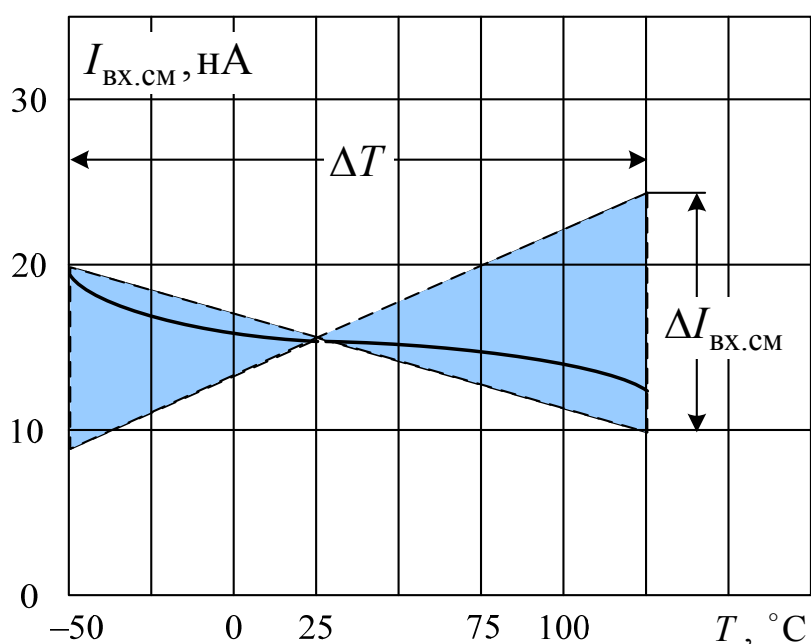


Рисунок 3.14 — Типовая зависимость входного тока смещения от температуры

Коэффициент усиления синфазного сигнала

Идеальный ОУ чувствителен только к дифференциальному сигналу $U_{\text{вх.д}}$, поданному на его вход, и абсолютно не реагирует на синфазное входное напряжение, поэтому

$$U_{\text{вых}} = K_u U_{\text{вх.д}} = K_{u.д} U_{\text{вх.д}},$$

где $K_{u.д}$ — коэффициент усиления дифференциального сигнала.

В реальном ОУ на выход будет проходить небольшая часть синфазного входного напряжения

$$U_{\text{ВХ.СН}} = \frac{U_{\text{ВХ.И}} + U_{\text{ВХ.Н}}}{2}. \quad (3.33)$$

Выходное напряжение, которое является результатом воздействия синфазного входного напряжения, записывается в виде

$$U_{\text{ВЫХ}} = K_{u.\text{СН}} U_{\text{ВХ.СН}}, \quad (3.34)$$

где $K_{u.\text{СН}}$ — коэффициент усиления синфазного сигнала.

Отношение коэффициента усиления дифференциального сигнала $K_{u.\text{д}}$ (или K_u) к коэффициенту усиления синфазного сигнала $K_{u.\text{СН}}$ называется *коэффициентом ослабления синфазного сигнала* $K_{\text{осс}}$ и обычно выражается в децибелах. Типичное значение $K_{\text{осс}}$ для ОУ от 80 до 120 дБ.

Чтобы оценить влияние коэффициента усиления синфазного сигнала ОУ с обратной связью, рассмотрим схему дифференциального усилителя, представленную на рисунке 3.15.

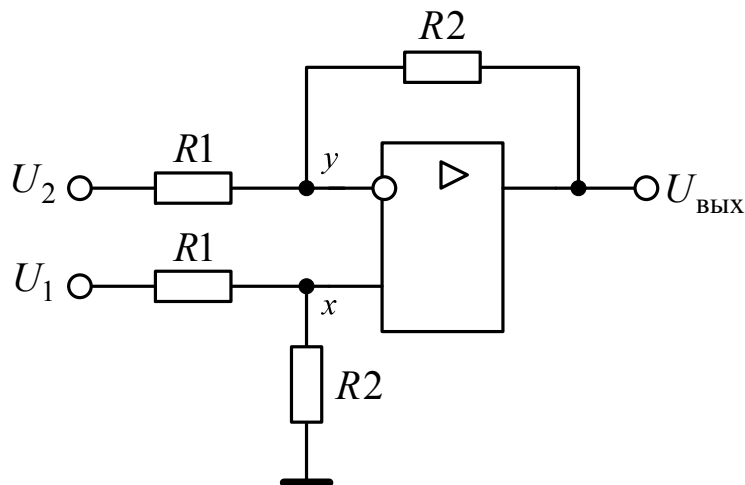


Рисунок 3.15 — Схема усилителя для анализа влияния коэффициента усиления синфазного сигнала

Если коэффициент усиления без обратной связи K_u стремится к бесконечности, то $U_{\text{ВЫХ}} = \frac{R2}{R1}(U_1 - U_2)$, то есть схема чувствительна только к дифференциальной составляющей входного сигнала и полностью не чувствительна к любой синфазной составляющей.

Проведем анализ схемы на рисунке 3.15 при конечных значениях коэффициентов $K_{u.д}$ (или K_u) и $K_{u.сн}$.

Для этой схемы справедливы следующие уравнения:

$$U_{\text{ВЫХ}} = K_{u.д} (U_x - U_y) + K_{u.сн} \frac{U_x + U_y}{2}, \quad (3.35)$$

$$U_x = \frac{R2U_1}{R1 + R2}, \quad (3.36)$$

$$U_y = \frac{R2U_2}{R1 + R2} + \frac{R1U_{\text{ВЫХ}}}{R1 + R2}. \quad (3.37)$$

Подставив выражения для U_x и U_y в уравнение (3.35) и решая относительно $U_{\text{ВЫХ}}$, найдем

$$U_{\text{ВЫХ}} = \frac{\frac{R2}{R1} \left[K_{u.д} (U_2 - U_1) + \frac{K_{u.сн} (U_1 + U_2)}{2} \right]}{K_{u.д} + \frac{R1 + R2}{R1} - \frac{K_{u.сн}}{2}}. \quad (3.38)$$

Разделив числитель и знаменатель выражения (3.38) на $K_{u.д}$, получим

$$U_{\text{ВЫХ}} = \frac{\frac{R2}{R1} \left[(U_2 - U_1) + \frac{K_{u.сн}}{K_{u.д}} \frac{U_1 + U_2}{2} \right]}{1 + \frac{R1 + R2}{K_{u.д} R1} - \frac{K_{u.сн}}{2K_{u.д}}}. \quad (3.39)$$

При очень большом коэффициенте усиления без обратной связи, таком, что $K_u = K_{u.д} \gg \frac{R1 + R2}{R1}$ и $K_{u.д} \gg K_{u.сн}$, уравнение (3.39) для выходного напряжения можно представить в виде

$$U_{\text{ВЫХ}} = \frac{R2}{R1} \left[(U_1 - U_2) + \frac{K_{u.сн}}{K_{u.д}} \frac{U_1 - U_2}{2} \right]. \quad (3.40)$$

Из выражения (3.40) следует, что на выходное напряжение также влияет синфазная составляющая входного напряжения, но

это влияние сильно снижается отношением $\frac{K_{u.д}}{K_{u.сн}}$, то есть коэффициентом ослабления синфазного сигнала.

Входное сопротивление

Идеальный ОУ имеет бесконечное входное сопротивление $Z_{вх}$. Это означает, что ко входу ОУ можно подключить источник сигнала с любым внутренним сопротивлением и это не приведет к потере входной информации, связанной с высоким внутренним сопротивлением источника сигнала.

Реальный ОУ имеет конечное входное сопротивление, которое в ряде случаев сильно влияет на его работу.

Для анализа влияния входного сопротивления воспользуемся схемой замещения входной цепи ОУ (рисунок 3.16), где $Z_{вх.д}$ — дифференциальное входное сопротивление, $Z_{вх.сн}$ — синфазное входное сопротивление.

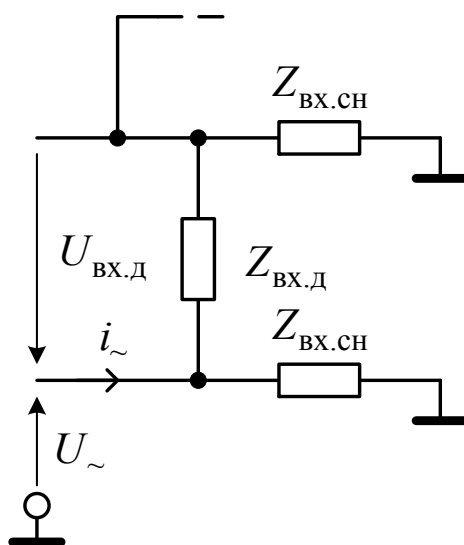


Рисунок 3.16 — Эквивалентная схема для анализа входного сопротивления

Оценим влияние дифференциального входного сопротивления $Z_{вх.д}$ при замкнутой петле обратной связи. Переменный ток i_{\sim} , втекающий через неинвертирующий вход, можно записать в виде

$$i_{\sim} = \frac{U_{\text{вх.д}}}{Z_{\text{вх.д}}} = \frac{U_{\text{вых}}}{K_u} \frac{1}{Z_{\text{вх.д}}} = \frac{U_{\sim} K_{u.\text{ос}}}{K_U Z_{\text{вх.д}}}.$$

Решая относительно входного сопротивления петли обратной связи, получим

$$Z'_{\text{вх(ос)}} = \frac{U_{\sim}}{i_{\sim}} = \frac{K_u Z_{\text{вх.д}}}{K_{u.\text{ос}}}. \quad (3.41)$$

Из соотношения (3.41) следует, что входное сопротивление при замкнутой петле обратной связи увеличилось относительно $Z_{\text{вх.д}}$ в $\frac{K_u}{K_{u.\text{ос}}}$ раз по сравнению с входным сопротивлением при разомкнутой петле обратной связи.

Сопротивление $Z_{\text{вх.д}}$ при разомкнутой обратной связи может принимать значения от 100 кОм до нескольких гигаом у ОУ с МОП-транзисторами на входе. Это в сочетании с большим значением $K_u/K_{u.\text{ос}}$ дает большое входное сопротивление $Z'_{\text{вх(ос)}}$ петли обратной связи, а такое входное дифференциальное сопротивление практически не нагружает источник сигнала.

Рассмотрим влияние синфазного входного сопротивления $Z_{\text{вх.сн}}$, используя схему на рисунке 3.16. При больших значениях коэффициента усиления без обратной связи падение напряжения $U_{\text{вх.д}}$ на сопротивлении $Z_{\text{вх.д}}$ будет таким незначительным, что током через сопротивление $Z_{\text{вх.д}}$ можно пренебречь. Следовательно, для тока i_{\sim} можно записать

$$i_{\sim} = \frac{U_{\sim}}{Z_{\text{вх.сн}}}.$$

Тогда входное сопротивление при замкнутой обратной связи

$$Z''_{\text{вх(ос)}} = \frac{U_{\sim}}{i_{\sim}} = Z_{\text{вх.сн}}.$$

Величина $Z_{\text{вх.сн}}$ обычно лежит в диапазоне от нескольких мегаом до 100 ГОм у МОП-ОУ с параллельной входной емкостью порядка 3–10 пФ.

Полное входное сопротивление ОУ с обратной связью:

$$Z_{\text{вх(ос)}} = Z'_{\text{вх(ос)}} \parallel Z''_{\text{вх(ос)}} = \frac{Z_{\text{вх.сн}} \frac{K_u}{K_{u.\text{ос}}} Z_{\text{вх.д}}}{Z_{\text{вх.сн}} + \frac{K_u}{K_{u.\text{ос}}} Z_{\text{вх.д}}}. \quad (3.42)$$

Несмотря на то что синфазное входное сопротивление $Z_{\text{вх.сн}}$ много больше дифференциального входного сопротивления $Z_{\text{вх.д}}$, множитель $\frac{K_u}{K_{u.\text{ос}}}$ увеличивает значение $Z_{\text{вх.д}}$ во столько раз по сравнению с $Z_{\text{вх.сн}}$, что полное входное сопротивление ОУ с обратной связью будет примерно равно $Z_{\text{вх.сн}}$, то есть

$$Z_{\text{вх(ос)}} \approx Z_{\text{вх.сн}}. \quad (3.43)$$

Выходное сопротивление

Идеальный ОУ работает как источник напряжения $K_u U_{\text{вх.д}}$ с нулевым выходным сопротивлением. В этом случае выходное напряжение полностью определяется самим ОУ и не зависит от сопротивления нагрузки $Z_{\text{н}}$. Любой реальный ОУ имеет отличное от нуля выходное сопротивление, поэтому выходное напряжение и, следовательно, коэффициент усиления с обратной связью зависят от сопротивления нагрузки.

Для анализа влияния выходного сопротивления на работу ОУ воспользуемся схемой замещения выходной цепи ОУ (рисунок 3.17).

Для выходного напряжения справедливо выражение

$$U_{\text{вых}} = K_u U_{\text{вх.д}} \frac{Z_{\text{н}}}{Z_{\text{н}} + Z_{\text{вых}}} = K'_u U_{\text{вх.д}}, \quad (3.44)$$

где $K'_u = \frac{K_u Z_{\text{н}}}{Z_{\text{н}} + Z_{\text{вых}}}$.

Выражение для $U_{\text{ВЫХ}}$ через напряжение сигнала U_{\sim} имеет вид

$$U_{\text{ВЫХ}} = \frac{\left(1 + \frac{R2}{R1}\right) U_{\sim}}{1 + \left(1 + \frac{R2}{R1}\right) \frac{1}{K'_u}}. \quad (3.45)$$

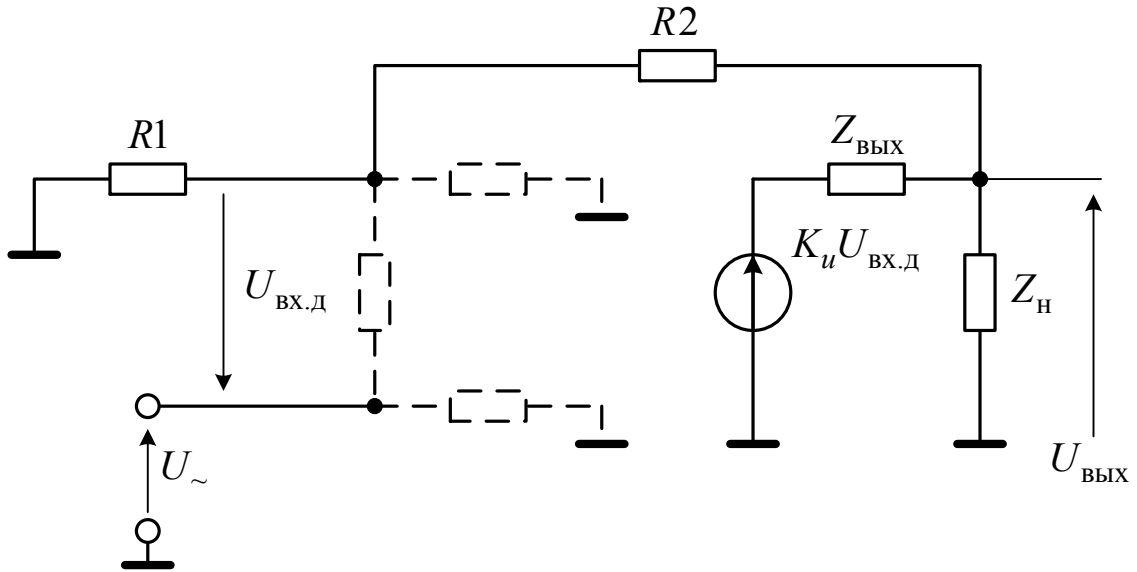


Рисунок 3.17 — Эквивалентная схема для анализа выходного сопротивления операционного усилителя с обратной связью

Поскольку $1 + \frac{R2}{R1} = K_{u.ос}$, то

$$U_{\text{ВЫХ}} = \frac{K_{u.ос} U_{\sim}}{1 + \frac{K_{u.ос}}{K'_u}} = \frac{K_{u.ос} U_{\sim}}{1 + \frac{K_{u.ос} (Z_{\text{Н}} + Z_{\text{ВЫХ}})}{K_u Z_{\text{Н}}}} = \frac{K_{u.ос} Z_{\text{Н}} U_{\sim}}{Z_{\text{Н}} + \frac{K_{u.ос}}{K_u} (Z_{\text{Н}} + Z_{\text{ВЫХ}})}. \quad (3.46)$$

С учетом того, что $\frac{K_u}{K_{u.ос}} \ll 1$, можно записать

$$U_{\text{ВЫХ}} \approx K_{u.ос} U_{\sim} \frac{Z_{\text{Н}}}{Z_{\text{Н}} + \frac{K_{u.ос}}{K_u} Z_{\text{ВЫХ}}} = K_{u.ос} U_{\sim} \frac{Z_{\text{Н}}}{Z_{\text{Н}} + Z_{\text{ВЫХ(ос)}}}, \quad (3.47)$$

где $Z_{\text{ВЫХ(ОС)}} = \frac{Z_{\text{ВЫХ}} K_{u.\text{ОС}}}{K_u}$ — выходное сопротивление при замкнутой обратной связи.

Выходное сопротивление ОУ без обратной связи обычно составляет 10–100 Ом, но в связи с тем, что $K_{u.\text{ОС}}$, как правило, много меньше K_u , выходное сопротивление при замкнутой обратной связи уменьшается до нескольких миллиом.

Диапазон синфазной составляющей входного напряжения $U_{\text{ВХ.СН.МАХ}}$ определяет границы области, в пределах которой изменение этой составляющей не вызовет отклонения параметров ОУ от заданных. Приводимые в технических характеристиках максимальные положительные и отрицательные значения данного напряжения всегда меньше напряжений источников питания и для современных ОУ эта разница не превышает 1–3 В.

Диапазон дифференциальной составляющей входного напряжения $U_{\text{ВХ.Д.МАХ}}$ определяет максимальную дифференциальную составляющую входного напряжения, которое может быть приложено между входами ОУ, не вызывая его выхода из рабочего состояния. Диапазон $U_{\text{ВХ.Д.МАХ}}$ зависит от напряжения пробоя переходов база-эмиттер транзисторов входного дифференциального каскада. Для защиты цепей могут применяться последовательно включенные внешние сопротивления, которые в случае достижения входного напряжения $U_{\text{ВХ.Д.МАХ}}$ ограничивают входной ток на уровне единиц миллиампер.

Диапазон выходного напряжения $U_{\text{ВЫХ.МАХ}}$ — диапазон значений выходного напряжения (между выходом и общим узлом ОУ), в котором параметры ОУ, определяемые малым сигналом, лежат в гарантированных пределах.

В современных ОУ, использующих двухтактные выходные каскады, амплитуды положительных и отрицательных импульсов обычно равны и меньше не более чем на 1–2 В напряжений питания $+U_{\text{ИП}}$, $-U_{\text{ИП}}$.

Выходной ток $I_{\text{ВЫХ.МАХ}}$ представляет собой предельное амплитудное значение выходного тока (положительное или отрицатель-

ное) при оговоренном выходном напряжении, не вызывающее необратимые изменения в ОУ.

Большинство ОУ предназначено для работы с двухполярным источником питания и имеет схему двухстороннего ограничения как максимального отрицательного тока $I_{\text{ВЫХ.макс}}^-$, так и максимального положительного тока $I_{\text{ВЫХ.макс}}^+$. На практике эти токи примерно одинаковы и имеют величину 20–25 мА.

Время установления выходного напряжения $t_{\text{уст}}$ — время от подачи на вход импульса напряжения прямоугольной формы до момента последнего вхождения выходного напряжения в зону заданной погрешности (рисунок 3.18). Схема измерения $t_{\text{уст}}$ приведена на рисунке 3.19. Обычно время установления нормируется для зоны заданной погрешности $\sigma = 1\%$; $0,1\%$ и (или) $0,01\%$ при максимальной амплитуде входного импульса для данного типа ОУ.

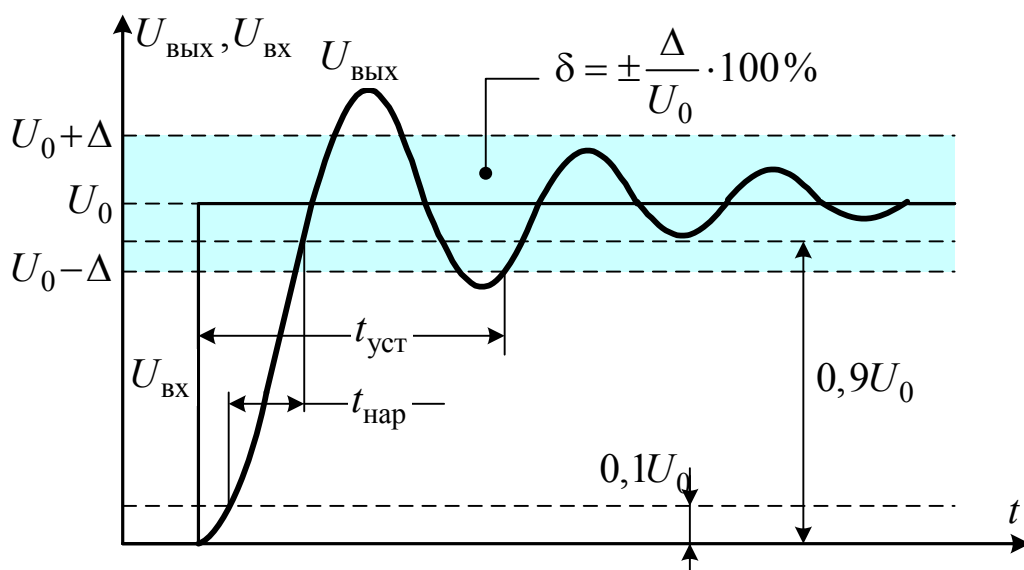


Рисунок 3.18 — Время установления, время нарастания и скорость нарастания выходного напряжения операционного усилителя (зона погрешности дана в увеличенном по отношению к сигналу масштабе)

Максимальная скорость нарастания выходного напряжения $V_{u\text{ВЫХ.макс}}$ — это наибольшая скорость изменения выходного

напряжения ОУ при воздействии импульса максимального входного напряжения прямоугольной формы (см. рисунок 3.18). Она определяется как отношение приращения выходного напряжения к времени $t_{\text{нар}}$, за которое произошло это приращение: $\frac{dU_{\text{ВЫХ}}}{dt}$.

Максимальная скорость нарастания лежит в пределах от десятых долей (прецизионные ОУ) до сотен (быстродействующие ОУ) вольт в микросекунду.

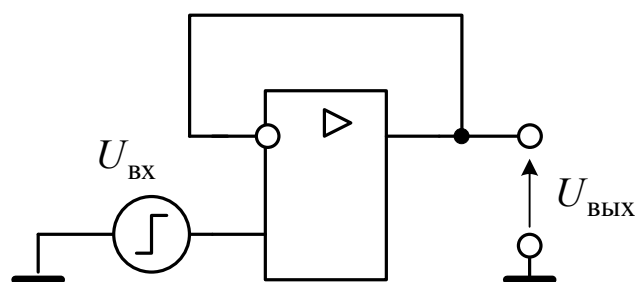


Рисунок 3.19 — Схема измерения времени установления, скорости нарастания, времени восстановления выходного напряжения операционного усилителя

Для передачи без искажений синусоидального сигнала необходимо выбирать ОУ из условия $\left(\frac{dU_{\text{ВЫХ}}}{dt}\right)_{\text{max}} < V_{u_{\text{ВЫХ. max}}}$, то есть $U_m \cdot 2\pi f < V_{u_{\text{ВЫХ. max}}}$, где U_m и f — амплитуда и частота синусоидального сигнала.

Время восстановления t_v . Если ОУ находится в режиме насыщения под действием избыточного входного сигнала, то он возвращается в линейный режим не сразу после снятия этого сигнала. Время восстановления — время с момента снятия скачком входного сигнала перегрузки до момента последнего вхождения выходного напряжения в зону погрешности, заданную относительно идеального значения (рисунок 3.20).

Несмотря на то что время восстановления очень важный параметр, он часто не указывается в технических характеристиках и поэтому пользователь должен определять его эмпирически.

Следует помнить, что время восстановления, необходимое для выхода из положительного насыщения $U_{\text{ВЫХ.мах}}^+$, может существенно отличаться от времени восстановления, необходимого для выхода из отрицательного насыщения $U_{\text{ВЫХ.мах}}^-$.

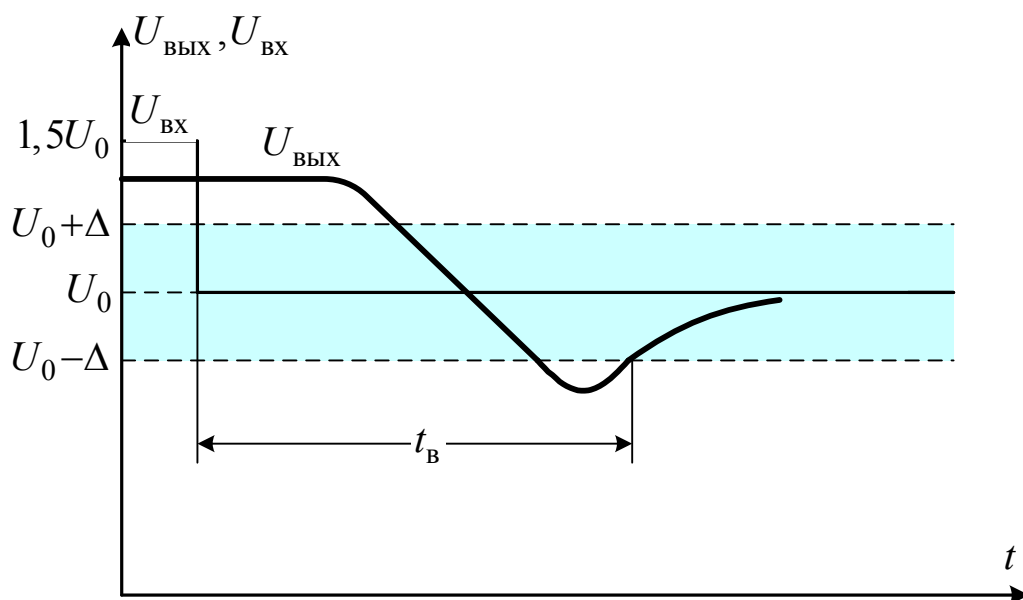


Рисунок 3.20 — Время восстановления выходного напряжения

Коэффициент ослабления нестабильности источника питания $K_{\text{онИП}}$ определяется отношением изменения напряжения смещения вследствие изменения напряжения питания к изменению напряжения питания и обычно выражается в децибелах. Коэффициент $K_{\text{онИП}}$ обычно очень мал — от -80 до -100 дБ. Например, при $K_{\text{онИП}} = -100$ дБ и амплитуде пульсаций напряжения источника питания 1 В соответствующее изменение выходного напряжения составляет $0,01$ мВ.

Шумовые характеристики операционного усилителя

Реальные свойства ОУ в значительной степени проявляются через наложенную на сигнал составляющую ошибки, вызываемую шумовыми свойствами отдельных частей усилителя, их старением или их чувствительностью к внешним помехам.

С точки зрения воздействия шумов самым критичным функциональным узлом ОУ является его входной каскад. Именно здесь сигнал самый слабый и, следовательно, наиболее чувствительный к воздействию шумов. Поэтому для количественной оценки естественным является выбор источников погрешности, приведенной ко входу (входной погрешности), эквивалентных по своему воздействию проявлениям шумов в реальном операционном усилителе (рисунок 3.21). На рисунке $E_{\text{ош}}, I_{\text{ош}}^-, I_{\text{ош}}^+$ — эквивалентные источники погрешностей в виде случайных функций, создающие в ОУ аддитивные погрешности, не зависящие от уровня полезного сигнала.

Входное напряжение ошибки $E_{\text{ош}}$ есть такое значение дифференциального входного напряжения при нулевом синфазном входном напряжении, которое соответствует нулевому выходному напряжению в отсутствие нагрузки ($E_{\text{ош}} = U_{\text{вх.д}}$).

Входной ток ошибки $I_{\text{ош}}^-$ или $I_{\text{ош}}^+$ — это такое значение тока инвертирующего и неинвертирующего входов, которое при нулевом синфазном входном напряжении соответствует нулевому выходному напряжению в отсутствие нагрузки ($I_{\text{ош}}^- = I_{\text{вх1}}; I_{\text{ош}}^+ = I_{\text{вх2}}$).

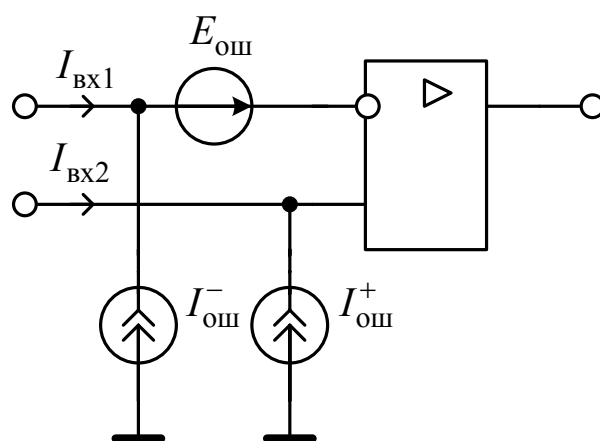


Рисунок 3.21 — Схема операционного усилителя с эквивалентными источниками погрешностей в виде случайных флуктуаций

Собственные шумы ОУ определяются через *входное напряжение шумов* $E_{\text{ш}}$ (шумовой компонент напряжения ошибки $E_{\text{ош}}$)

и входные токи шумов $I_{\text{ш}}^{-}$, $I_{\text{ш}}^{+}$ (шумовые компоненты токов ошибки $I_{\text{ш}}^{-}$, $I_{\text{ош}}^{+}$). Учитывая статистическую природу шумов, обычно приводят только общее значение $I_{\text{ш}}$, под которым подразумевается $I_{\text{ш}}^{-}$ или $I_{\text{ош}}^{+}$. Как правило, напряжения шумов и токи шумов не связаны между собой, но иногда они могут содержать взаимосвязанные составляющие.

Источники шумов $E_{\text{ш}}$, $I_{\text{ш}}$ могут приводиться либо в форме интегральных шумов, либо в виде спектральной плотности шумов.

Интегральная характеристика шумов, соответствующая составляющим шума в определенной полосе частот, представляет собой эффективное (действующее, среднеквадратичное) значение напряжения $E_{\text{ш}}$ или тока $I_{\text{ш}}$ за достаточно большой промежуток времени.

Спектральные плотности $e_{\text{ш}}$ ($\text{В}/\sqrt{\Gamma\text{ц}}$) и $i_{\text{ш}}$ ($\text{А}/\sqrt{\Gamma\text{ц}}$) входных напряжения $E_{\text{ш}}$ и тока $I_{\text{ш}}$ выражают в дифференциальной форме частотную зависимость среднеквадратичных значений $E_{\text{ш}}$ и $I_{\text{ш}}$ в определенном диапазоне частот f :

$$e_{\text{ш}}^2 = \frac{dE_{\text{ш}}^2}{df}, \quad i_{\text{ш}}^2 = \frac{dI_{\text{ш}}^2}{df}. \quad (3.48)$$

Зная частотную зависимость спектральных плотностей $e_{\text{ш}}$ и $i_{\text{ш}}$ в виде аналитического выражения, в графической форме или, по крайней мере, в виде двух дискретных значений, можно определить среднеквадратичное значение шума в определенной полосе частот (f_1, f_2) путем аналитического или численного интегрирования:

$$E_{\text{ш}}^2 = \int_{f_1}^{f_2} e_{\text{ш}}^2 df, \quad I_{\text{ш}}^2 = \int_{f_1}^{f_2} i_{\text{ш}}^2 df. \quad (3.49)$$

В ОУ на биполярных транзисторах проявляется действие четырех механизмов, генерирующих шумовы четырех типов: тепловые, дробовые, вида $1/f$ и импульсные.

Тепловой шум (или шум Джонсона) порождается хаотическим тепловым движением свободных электронов в интегральных резисторах. Его уровень не зависит ни от тока, протекающего через резистор, ни от падения напряжения на резисторе. Эквивалентная модель резистора R с шумами представляет собой схему, содержащую резистор R без шумов с последовательно включенным параллельно источником тока шумов $I_{ш} = \frac{E_{ш}}{R}$ (рисунок 3.22).

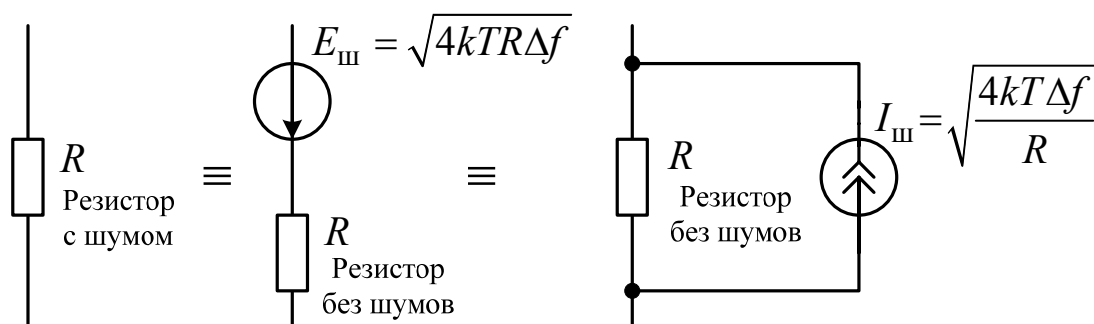


Рисунок 3.22 — Эквивалентные источники белого шума интегрального резистора

Среднеквадратичные (эффективные) значения напряжения $E_{ш}$ и тока $I_{ш}$, наблюдаемые в полосе частот $\Delta f = f_1 - f_2$, определяются формулами

$$E_{ш} = \sqrt{4kTR\Delta f}; \quad I_{ш} = \sqrt{\frac{4kT\Delta f}{R}}, \quad (3.50)$$

где $k = 1,38 \cdot 10^{-23}$ Дж/К — постоянная Больцмана.

Тепловой шум является *белым шумом*, то есть его спектральная плотность $e_{ш} = \sqrt{\frac{dE_{ш}^2}{df}}$ или $i_{ш} = \sqrt{\frac{dI_{ш}^2}{df}}$ не зависит от частоты:

$$e_{ш} = \sqrt{4kTR}, \quad i_{ш} = \sqrt{\frac{4kT}{R}}. \quad (3.51)$$

Дробовой шум (шум Шоттки) является результатом случайных флуктуаций тока при протекании его через полупроводниковый переход. Эквивалентная модель (рисунок 3.23) p - n -перехода

с шумами, возникающими при прохождении через него в прямом и обратном направлении среднего тока I , состоит из не создающего шумов p - n -перехода и включенного параллельно с ним источника тока шумов, наблюдаемых в полосе частот Δf :

$$I_{\text{ш}} = \sqrt{2q_e I \Delta f}, \quad (3.52)$$

где $q_e = 1,60 \cdot 10^{-19}$ Кл — заряд электрона.

Дробовой шум также является белым шумом и имеет спектральную плотность

$$i_{\text{ш}} = \sqrt{2q_e I}. \quad (3.53)$$

Формулы (3.50) и (3.52) при проверке на реальных резисторах и диодах дают хорошее совпадение с результатами измерений в некоторой средней полосе частот. Ниже этой полосы наблюдаемые значения спектральных плотностей шумов обычно возрастают. Этот *избыточный шум* (фликкер-шум, шум вида $1/f$) можно отнести к шуму, образуемому за счет еще одного частотно-зависимого механизма. Фликкер-шум налагается на белый шум и доминирует на низких частотах. Такого рода шум есть во всех электронных компонентах, включая резисторы, и связан с технологией изготовления ИС (с неоднородностями полупроводника, состоянием поверхности полупроводниковых областей ИС и т.д.).

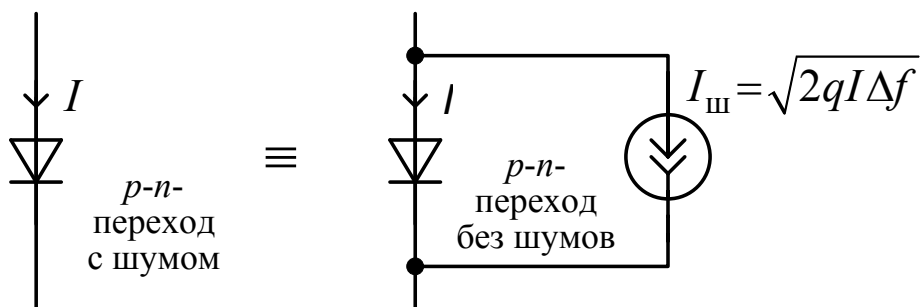


Рисунок 3.23 — Эквивалентный источник белого шума интегрального p - n -перехода

Спектральная плотность напряжения или тока избыточных шумов обычно аппроксимируется гиперболой $1/f$ (отсюда термин

«шум вида $1/f$ »), которая в логарифмическом масштабе имеет вид прямой линии с наклоном, равным $\left(-\frac{1}{2}\right)$ декада/декада.

Еще чаще избыточный шум, аппроксимированный шумом вида $1/f$, формально включается в тепловой и дробовой шум в виде поправок для низких частот. При этом скорректированные выражения для спектральных плотностей имеют вид:

для шума резистора

$$e_{\text{ш}} = \sqrt{4KTR \left(1 + \frac{(f_c)_e}{f}\right)}; \quad (3.54)$$

для шума p - n -перехода

$$e_{\text{ш}} = \sqrt{2q_e I \left(1 + \frac{(f_c)_i}{f}\right)}. \quad (3.55)$$

Частоты $(f_c)_e$ и $(f_c)_i$ — это частоты сопряжения шумовых спектров $e_{\text{ш}}(f)$ и $i_{\text{ш}}(f)$, представленных в логарифмических координатах (рисунок 3.24). В зависимости от вида шумового компонента значения этих частот располагаются в диапазоне 1 Гц – 100 кГц (типичное значение частоты сопряжения приблизительно равно 100 Гц).

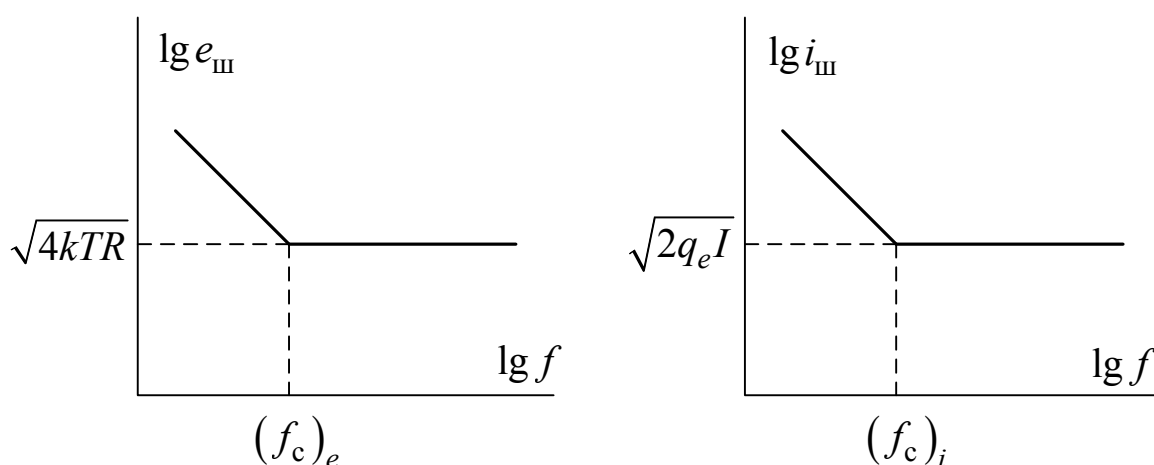


Рисунок 3.24 — Спектральные плотности напряжения и тока шумов

Биполярный транзистор состоит из двух взаимосвязанных $p-n$ -переходов и на рисунке 3.25,а показаны два эквивалентных источника шума этих переходов.

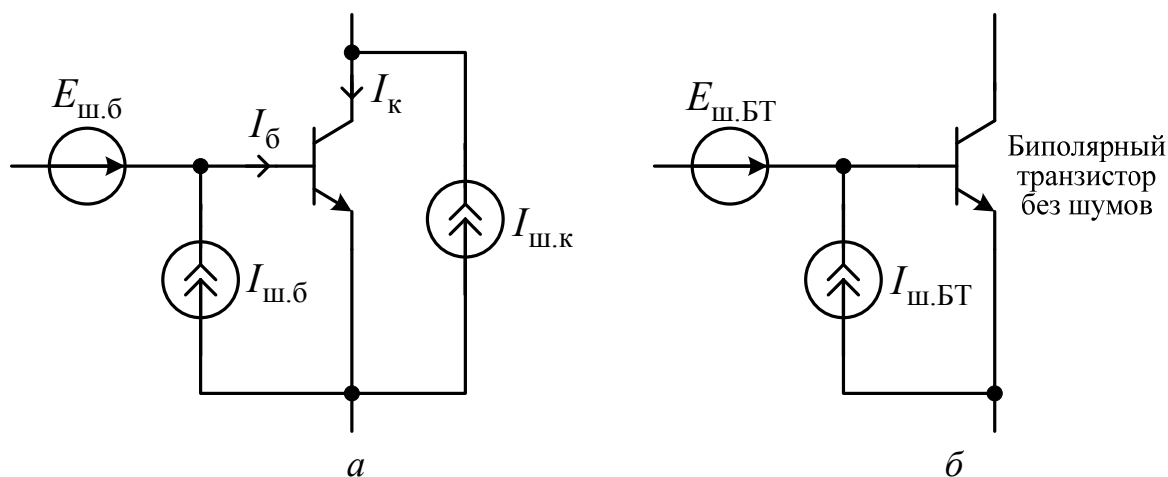


Рисунок 3.25 — Физические эквиваленты источников шума биполярного транзистора (а) и эквивалентные им источники шумов $E_{ш.БТ}$, $I_{ш.БТ}$ (б)

Прохождение носителей заряда через переход коллектор-база сопровождается током дробовых шумов в цепи коллектора $I_{ш.к}$, имеющим спектральную плотность

$$i_{ш.к} = \sqrt{2q_e I_к}, \quad (3.56)$$

где $I_к$ — средний ток коллектора.

Рекомбинация носителей заряда в базе сопровождается базовым током дробовых шумов $I_{ш.б}$, спектральная плотность которого определяется выражением

$$i_{ш.б} = \sqrt{2q_e I_б}, \quad (3.57)$$

где $I_б$ — среднее значение базового тока.

Распределенное сопротивление базы $r'_б$ связано с напряжением тепловых шумов $E_{ш.б}$, имеющим спектральную плотность

$$e_{ш.б} = \sqrt{4kTr'_б}.$$

Все три генератора шумов — $I_{ш.к}$, $I_{ш.б}$, $E_{ш.б}$ — можно заменить двумя эквивалентными источниками шумов — $E_{ш.БТ}$ и $I_{ш.БТ}$ (рисунок 3.25,б). Эти эквивалентные составляющие шумов являются независимыми и суммируются по правилу получения среднеквадратичного значения двух величин. К компонентам $E_{ш.б}$ и $I_{ш.б}$ данное правило применяется непосредственно, а компонент $I_{ш.к}$ предварительно делят на крутизну $g_m = \frac{q_e I_{к}}{kT}$ или коэффициент усиления по току β .

Таким образом, спектральные плотности эквивалентных источников шума $E_{ш.БТ}$ и $I_{ш.БТ}$ в диапазоне белого шума можно записать как

$$e_{ш.БТ} = \sqrt{e_{ш.б}^2 + \frac{i_{ш.к}^2}{g_m^2}}, \quad i_{ш.БТ} = \sqrt{i_{ш.б}^2 + \frac{i_{ш.к}^2}{g_m^2}}$$

или

$$e_{ш.БТ} = \sqrt{4kT \left(r'_б + \frac{1}{g_m} \right)} = \sqrt{4kT \left(r'_б + \frac{kT}{2q_e I_{к}} \right)}, \quad (3.58)$$

$$i_{ш.БТ} = \sqrt{2q_e I_{б} \left(1 + \frac{1}{\beta} \right)} \approx \sqrt{2q_e I_{б}}. \quad (3.59)$$

Спектральная плотность эквивалентного тока шумов $i_{ш.БТ}$ практически полностью определяется плотностью дробового тока базы $i_{ш.б}$.

Спектральная плотность эквивалентного напряжения шумов $e_{ш.БТ}$ имеет две составляющие.

При больших коллекторных токах преобладает тепловой шум сопротивления базы $r'_б$. Спектральная плотность этого шума $e_{ш.БТ}$ представляет собой тот минимум, ниже которого шумы данного транзистора быть не могут.

Высокий уровень коллекторных токов в режиме покоя нетипичен для транзисторов входных каскадов ОУ, так как при этом требуются большие входные токи смещения.

Необходимое уменьшение коллекторных токов влечет за собой увеличение второй составляющей $e_{ш.БТ}$, что обусловлено уменьшением крутизны g_m . Таким образом, при малых коллекторных токах, то есть там, где преобладает дробовой шум, выражение для $e_{ш.БТ}$ упрощается:

$$e_{ш.БТ} = \sqrt{\frac{2kT}{g_m}} = \frac{kT}{q_e} \sqrt{\frac{2q_e}{I_k}} = \varphi_T \sqrt{\frac{2q_e}{I_k}}. \quad (3.60)$$

Биполярный транзистор, особенно в монолитной интегральной схеме, является источником еще одного вида шумов — *бистабильного*, или *импульсного*, шума, который также зависит от технологического процесса производства ОУ, а его представление в функции частоты связано с непреодолимыми трудностями.

На практике интегральный шум ОУ следует измерять в двух частотных диапазонах. Низкочастотный шум, выражаемый в двойных амплитудных значениях, перекрывает полосу частот 0,01–1 Гц, широкополосный шум, выражаемый в эффективных (действующих) значениях, занимает диапазон частот 10 Гц – 10 кГц.

На рисунке 3.26 приведены типичные спектральные плотности входных напряжения и тока шумов биполярного ОУ.

На рисунке 3.27,*а* показаны эквивалентные источники шумов полевого транзистора.

Тепловое движение электронов в канале сопровождается током тепловых шумов стока $I_{ш.с}$, имеющим спектральную плотность

$$i_{ш.с} = \sqrt{4kTg_k}, \quad (3.61)$$

где g_k — эффективная проводимость канала, достаточно хорошим приближением которой является крутизна g_m .

Потоку носителей заряда через переход затвор-канал сопутствует возникновение тока дробовых шумов затвора $I_{ш.з}$ со спектральной плотностью

$$i_{ш.з} = \sqrt{2q_e I_3}, \quad (3.62)$$

где I_3 — средний ток затвора.

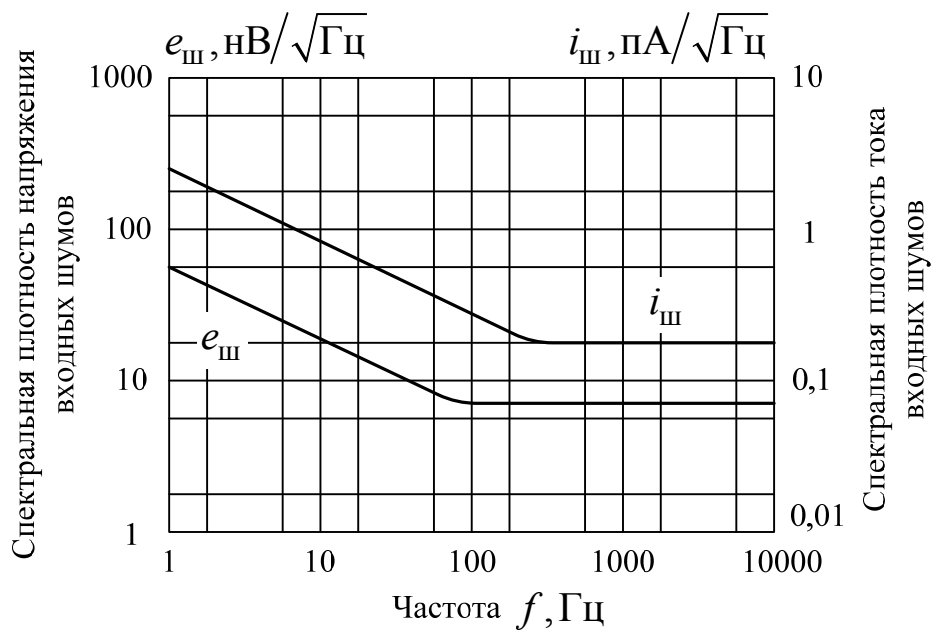


Рисунок 3.26 — Типичные спектральные плотности входных напряжения и тока шумов биполярного операционного усилителя

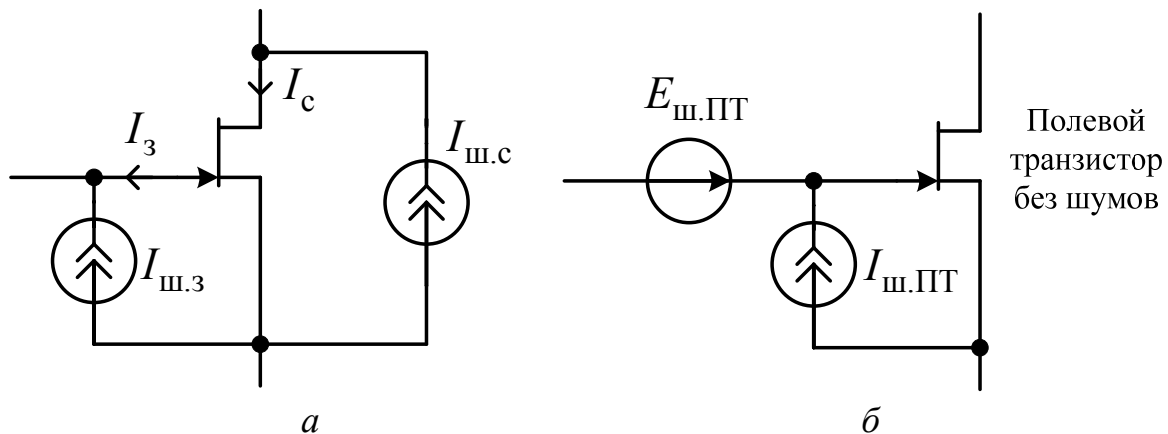


Рисунок 3.27 — Физические эквиваленты источников шума полевого транзистора (а) и эквивалентные им источники шумов $E_{ш.ПТ}$, $I_{ш.ПТ}$ (б)

В диапазоне белого шума соответствующие спектральные плотности $e_{ш.ПТ} = \frac{i_{ш.с}}{g_m}$ и $i_{ш.ПТ} = i_{ш.з}$ эквивалентных источников шумов $E_{ш.ПТ}$ и $I_{ш.ПТ}$ (рисунок 3.27,б) определяются формулами

$$e_{ш.ПТ} = \sqrt{\frac{4kT}{g_m}} = \sqrt{\frac{4kT}{(g_m)_{опт}}} \sqrt[4]{\frac{(I_c)_{опт}}{I_c}}, \quad (3.63)$$

$$i_{ш.ПТ} = \sqrt{2q_e I_3}, \quad (3.64)$$

где $(I_c)_{опт}$, $(g_m)_{опт}$ — ток стока и крутизна в оптимальной рабочей точке работы полевого транзистора.

Эквивалентная спектральная плотность $e_{ш.ПТ}$ гораздо слабее, по сравнению с $e_{ш.БТ}$, зависит от тока (у полевого транзистора она обратно пропорциональна корню четвертой степени из тока стока I_c).

Типичные спектральные плотности входных напряжения и тока шумов ОУ с входным каскадом на полевых транзисторах представлены на рисунке 3.28.

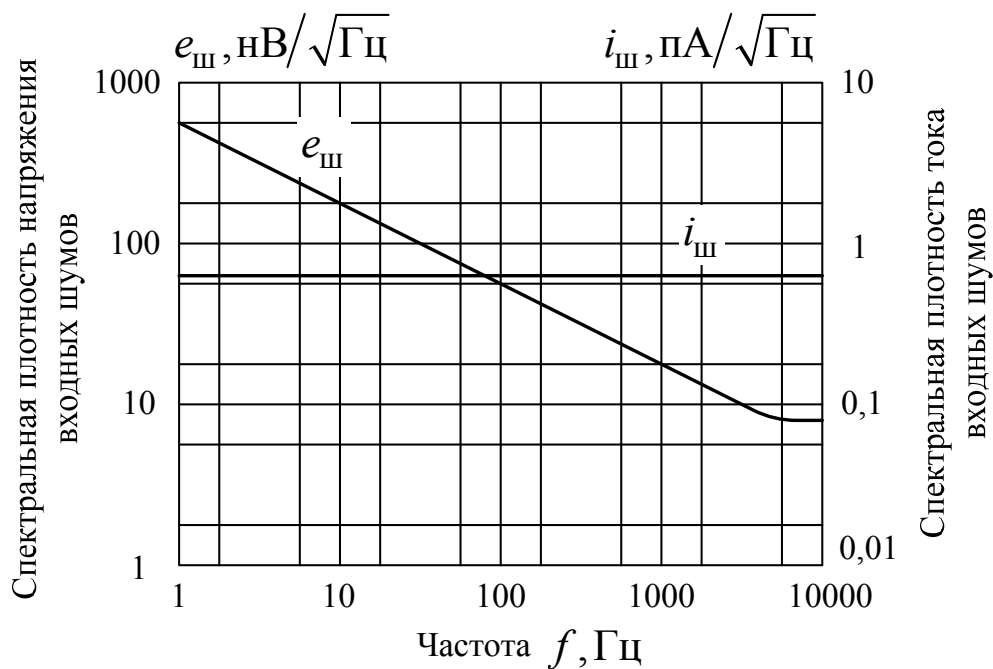


Рисунок 3.28 — Типичные спектральные плотности входных напряжения и тока шумов операционного усилителя с входным каскадом на полевых транзисторах

3.3. Устойчивость операционных усилителей

Уравнение для коэффициента усиления ОУ с отрицательной обратной связью имеет вид

$$K_{u.ос} = \frac{K_u}{1 + FK_u}, \quad (3.65)$$

где K_u — коэффициент усиления без обратной связи; F — коэффициент обратной связи.

Коэффициент усиления ОУ без обратной связи сильно зависит от частоты и по мере ее увеличения фазовый сдвиг между входным и выходным сигналами монотонно растет. На определенной частоте, обозначаемой f_π , фазовый сдвиг достигает π (180 эл. град). На этой частоте вход, который на низкой частоте был инвертирующим, фактически становится неинвертирующим, а неинвертирующий — инвертирующим. Таким образом, при $f = f_\pi$ обратная связь, которая на низкой частоте была отрицательной, становится положительной и коэффициент усиления ОУ с обратной связью определяется выражением

$$K_{u.ос} = \frac{K_u}{1 - |FK_u|}.$$

До тех пор, пока тепловое усиление по модулю меньше единицы ($|FK_u| < 1$), ОУ является устойчивым с ограниченным коэффициентом усиления $K_{u.ос}$. Если тепловое усиление на частоте $f = f_\pi$ равно или больше единицы, то $K_{u.ос} \rightarrow \infty$, а ОУ становится неустойчивой системой и, следовательно, может легко возбудиться. ОУ в этом случае работает как генератор и относительно нечувствителен к входным воздействиям.

Условие устойчивости $|FK_u| < 1$ при $f = f_\pi$ можно записать в виде

$$K_{u.ос}(0) > |K_u|, \quad (3.66)$$

а при $f < f_\pi$ — в виде

$$|K_u| = K_{u.ос}(0). \quad (3.67)$$

Из условия (3.67) следует, что ОУ устойчив, когда частота, на которой K_u становится равным $K_{u.ос}(0)$, меньше частоты f_π .

Условие (3.67) справедливо только в том случае, когда петля обратной связи F вносит незначительный фазовый сдвиг.

Из условия (3.67) следует также, что частота f_π и коэффициент усиления ОУ без обратной связи являются ключевыми параметрами, определяющими устойчивость ОУ и других систем с обратной связью.

Выведем приближенное аналитическое выражение для f_π и найдем коэффициент усиления ОУ без обратной связи при частоте f_π , то есть $K_u(f_\pi)$.

Из уравнения

$$K_u(f) = \frac{K_u(0)}{\left(1 + j \frac{f}{f_{c1}}\right) \left(1 + j \frac{f}{f_{c2}}\right) \left(1 + j \frac{f}{f_{c3}}\right) \dots}$$

для частотной характеристики ОУ без обратной связи следует, что при $f = f_{c1}$ сдвиг по фазе коэффициента K_u примерно равен $-\frac{\pi}{4}$.

На частотах $f_{c1} < f < f_{c2}$ фазовый сдвиг составляет около $-\frac{\pi}{2}$,

а при $f = f_{c2}$ фазовый сдвиг будет около $-\frac{3}{4}\pi$, но если f_{c3} близка к f_{c2} , фазовый сдвиг может быть несколько больше. При анализе будем полагать, что f_{c4} много больше f_{c3} . В этом случае сдвиг по фазе коэффициента ОУ без обратной связи K_u достигает значения -180 эл. град при частоте $f_{c2} < f < f_{c3}$.

Определим частоту, на которой фазовый сдвиг равен 180 эл. град, то есть f_π .

Фазовый сдвиг коэффициента усиления ОУ без обратной связи задается выражением

$$\arg(K_u) = \arctg\left(\frac{f}{f_{c1}}\right) + \arctg\left(\frac{f}{f_{c2}}\right) + \arctg\left(\frac{f}{f_{c3}}\right) + \dots \quad (3.68)$$

При условии $f^2 > f_{c1}^2$ $\operatorname{arctg}\left(\frac{f}{f_{c1}}\right) \approx \frac{\pi}{2}$. Поскольку предполагается, что $f_{c4}^2 > f_{c3}^2$, то вклад в фазовый сдвиг от частоты сопряжения f_{c4} и других, более высоких частот сопряжения будет мал. Следовательно, для $\arg(K_u) = \pi$ можно записать

$$\pi = \frac{\pi}{2} + \operatorname{arctg}\left(\frac{f}{f_{c2}}\right) + \operatorname{arctg}\left(\frac{f}{f_{c3}}\right),$$

так что

$$\operatorname{arctg}\left(\frac{f}{f_{c2}}\right) + \operatorname{arctg}\left(\frac{f}{f_{c3}}\right) \approx \frac{\pi}{2}. \quad (3.69)$$

Поскольку $\operatorname{arctg} x + \operatorname{arctg} \frac{1}{x} = \frac{\pi}{2}$, из выражения (3.69) следует, что $x = \frac{f}{f_{c2}}$, $\frac{1}{x} = \frac{f}{f_{c3}}$ или $f^2 = f_{c2}f_{c3}$.

Таким образом, $f = \sqrt{f_{c2}f_{c3}}$ — это частота, на которой общий фазовый сдвиг коэффициента усиления без обратной связи равен 180 эл. град при условии, что частоты сопряжения f_{c2} и f_{c3} достаточно далеко отстоят от частот сопряжения f_{c1} и f_{c4} .

Равенство $f_\pi = \sqrt{f_{c2}f_{c3}}$ означает, что частота f_π — это среднегеометрическое частот f_{c2} и f_{c3} , и на логарифмической частотной шкале частота f_π будет находиться посередине между f_{c2} и f_{c3} .

Подставив $f = \sqrt{f_{c2}f_{c3}}$ в уравнение для коэффициента усиления ОУ без обратной связи, получим

$$K_u(f_\pi) = \frac{K_u(0)}{\left(1 + j \frac{\sqrt{f_{c2}f_{c3}}}{f_{c1}}\right) \left(1 + j \frac{\sqrt{f_{c2}f_{c3}}}{f_{c2}}\right) \left(1 + j \frac{\sqrt{f_{c2}f_{c3}}}{f_{c3}}\right) \dots}. \quad (3.70)$$

Поскольку множители, содержащие частоты сопряжения f_{c4}, f_{c5}, \dots , являются пренебрежимо малыми величинами, получим

$$K_u(f_\pi) = \frac{K_u(0)}{\left(1 + j \frac{\sqrt{f_{c2} f_{c3}}}{f_{c1}}\right) \left(1 + j \frac{\sqrt{f_{c2} f_{c3}}}{f_{c2}}\right) \left(1 + j \frac{\sqrt{f_{c2} f_{c3}}}{f_{c3}}\right)} \approx \frac{K_u(0) f_{c1}}{f_{c2} + f_{c3}} \exp(-j\pi). \quad (3.71)$$

Используя соотношение $K_u(0) f_{c1} = f_1$, где f_1 — экстраполированная частота единичного усиления, выражение (3.71) для $K_u(f_\pi)$ можно представить в виде

$$K_u(f_\pi) \approx \frac{f_1}{f_{c2} + f_{c3}} \exp(-j\pi). \quad (3.72)$$

Таким образом, условие устойчивости с учетом фазового сдвига, вносимого петлей обратной связи, определяется выражением

$$K_{u.ос} > \frac{K_u(0) f_{c1}}{f_{c2} + f_{c3}}, \quad (3.73)$$

а через частоту единичного усиления — выражением

$$K_{u.ос} > \frac{f_1}{f_{c2} + f_{c3}}. \quad (3.74)$$

При разработке ОУ стремятся обеспечить некоторый запас устойчивости его работы — *запас по фазе*, который должен быть равен

$$\pi - \arg[FK_u(f)],$$

где f — частота, на которой коэффициент усиления без обратной связи равен единице.

Запас по фазе часто выбирается равным $\frac{\pi}{4}$. При таком запасе фазовый сдвиг коэффициента усиления без обратной связи на

частоте, при которой $|FK_u| = 1$, будет $\frac{3}{4}\pi$, что на $\frac{\pi}{4}$ меньше критического фазового сдвига, равного π .

Если частоты сопряжения достаточно сильно разнесены, так что $f_{c1}^2 \ll f_{c2}^2 \ll f_{c3}^2$, то частота, на которой фазовый сдвиг коэффициента усиления ОУ без обратной связи составляет $\frac{3\pi}{4}$, примерно равна f_{c2} . На этой частоте фазовый сдвиг, обусловленный $1 + j\frac{f}{f_{c1}}$, равен $\frac{\pi}{2}$, а обусловленный $1 + j\frac{f}{f_{c2}}$ — $\frac{\pi}{4}$, так что общий сдвиг по фазе составляет $\frac{3\pi}{4}$.

При $f = f_{c2}$ коэффициент усиления без обратной связи определяется выражением

$$K_u(f_{c2}) = \frac{K_u(0)}{\left(1 + j\frac{f_{c2}}{f_{c1}}\right)\left(1 + j\frac{f_{c2}}{f_{c2}}\right)} = \frac{K_u(0)f_{c1}}{\sqrt{2}f_{c2} \exp\left(j\frac{3\pi}{4}\right)}. \quad (3.75)$$

Поскольку $f_1 = K_u(0)f_{c1}$, из выражения (3.75) следует

$$|K_u(f_2)| = \frac{f_1}{\sqrt{2}f_{c2}}. \quad (3.76)$$

Чтобы иметь запас по фазе $\frac{\pi}{4}$, должно выполняться условие

$|FK_u| \leq 1$ на частоте $f\frac{3\pi}{4}$:

$$K_{u.ос}(0) = \frac{K_u(0)f_{c1}}{\sqrt{2}f_{c2}} = \frac{f_1}{\sqrt{2}f_{c2}}. \quad (3.77)$$

Условие запаса по фазе (3.77) получено в предположении, что частоты сопряжения f_{c1} , f_{c2} , f_{c3} далеко разнесены. Условие для f_{c1} обычно хорошо выполняется, а частота f_{c3} в некоторых случаях может быть расположена рядом с f_{c2} . В наиболее не-

благоприятном случае, когда $f_{c3} = f_{c2}$, при $f = f_{\frac{3\pi}{4}}$ имеем

$2 \operatorname{arctg}\left(\frac{f}{f_{c2}}\right) = \frac{\pi}{4}$, откуда $f_{\frac{3\pi}{4}} = 0,4142 f_{c2}$. Следовательно, в наиболее неблагоприятном случае частота $f_{\frac{3\pi}{4}}$ составляет меньше половины частоты сопряжения f_{c2} .

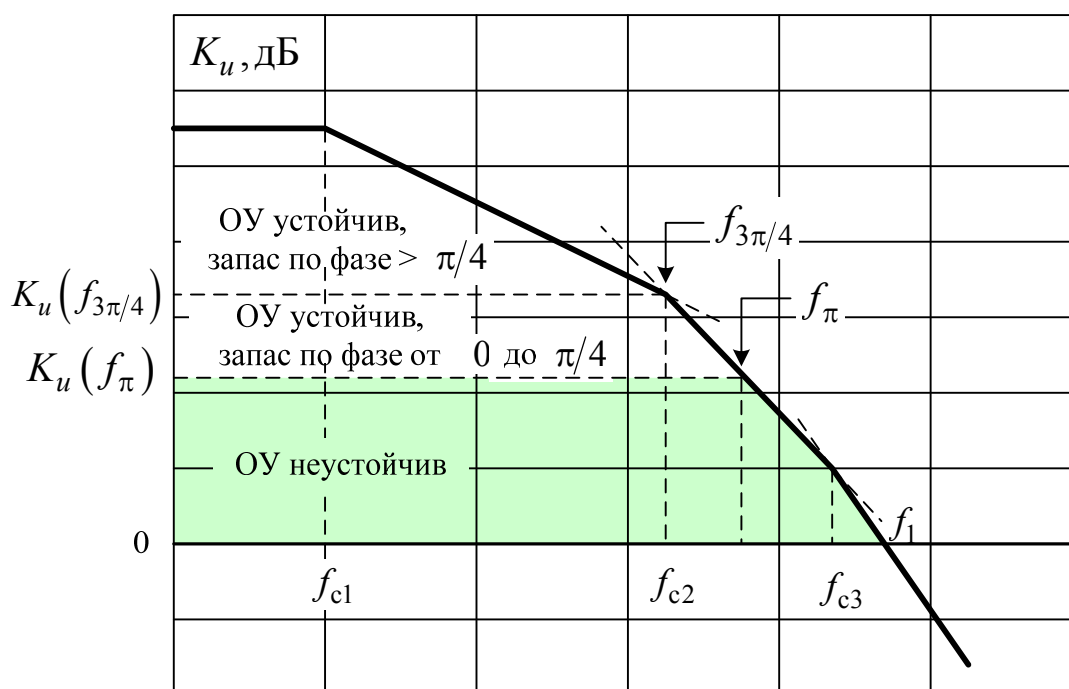
Коэффициент усиления ОУ без обратной связи в этих условиях определяется выражением

$$K_u\left(f_{\frac{3\pi}{4}}\right) = \frac{K_u(0)}{j \frac{0,4142}{f_{c1}} \left(1 + j \frac{0,4142 f_{c2}}{f_{c2}}\right)^2} = \frac{K_u(0) f_{c1}}{0,4853 f_{c2} \exp\left(-j \frac{3\pi}{4}\right)} = \frac{f_1}{0,4853 f_{c2} \exp\left(-j \frac{3\pi}{4}\right)}. \quad (3.78)$$

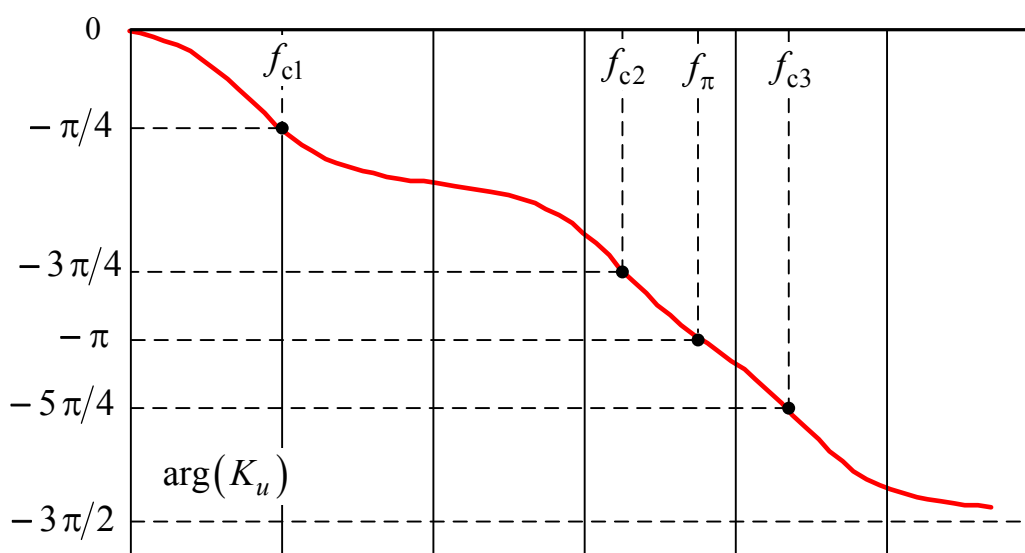
Таким образом, для запаса по фазе $\frac{\pi}{4}$ коэффициент усиления ОУ с обратной связью должен удовлетворять условию

$$K_{u.ос}(0) \geq \frac{f_1}{0,4583 f_{c2}}. \quad (3.79)$$

На рисунке 3.29 приведена логарифмическая амплитудно-частотная характеристика коэффициента усиления ОУ без обратной связи. Если коэффициент усиления ОУ с обратной связью $K_{u.ос}(0)$ становится меньше $K_u(f_\pi)$, то ОУ попадает в область неустойчивости. Для устойчивой работы необходимо, чтобы выполнялось условие $K_{u.ос}(0) > K_u\left(f_{\frac{3\pi}{4}}\right)$. При этом устойчивость не просто гарантирована, а существует запас по фазе более $\frac{\pi}{4}$.



а



б

Рисунок 3.29 — Логарифмическая амплитудно-частотная (а) и логарифмическая фазочастотная (б) характеристики операционного усилителя без обратной связи

При частоте единичного усиления $f_1 < f_{c2}$ обеспечивается устойчивость ОУ с запасом по фазе $\frac{\pi}{4}$ при любых значениях коэффициента усиления с обратной связью (если петля обратной связи состоит только из резисторов), даже в наиболее неблагоприятном

случае полной обратной связи ($F = 1$). Такая ситуация обычно используется при внутренней коррекции ОУ.

Высокочастотный подъем коэффициента усиления

Если на частоте $f = f_\pi$ петлевое усиление FK_u по модулю больше или равно единице, то ОУ самовозбуждается и начинает работать в режиме автоколебаний. Для устойчивости работы ОУ необходимо соблюдение условия (3.67). Однако даже если условие, необходимое для устойчивости работы ОУ, выполнено, то положительная обратная связь, которая существует в области частот, близких к f_π , может привести к тому, что коэффициент усиления ОУ с обратной связью в этом частотном диапазоне будет больше, чем низкочастотный коэффициент усиления ОУ с обратной связью $K_{u.ос}(0)$, — наблюдается *высокочастотный подъем коэффициента усиления*.

Анализ высокочастотного подъема коэффициента усиления проводят путем исследования отношения $\frac{K_{u.ос}(f_\pi)}{K_{u.ос}(0)}$. Если

$\frac{K_{u.ос}(f_\pi)}{K_{u.ос}(0)} > 1$, то имеет место подъем коэффициента усиления на

высокой частоте. Отношение $\frac{K_{u.ос}(f_\pi)}{K_{u.ос}(0)}$ также позволяет найти

условия, необходимые для предотвращения высокочастотного подъема коэффициента усиления.

Уравнение $K_{u.ос}(f) = \frac{K_u(f)}{1 + FK_u(f)}$ для коэффициента усиления

ОУ с отрицательной обратной связью при частоте $f = 0$ имеет вид

$$K_{u.ос}(0) = \frac{K_u(0)}{1 + FK_u(0)} \approx \frac{1}{F},$$

откуда

$$F \approx \frac{1}{K_{u.ос}(0)}.$$

Следовательно, уравнение для коэффициента усиления ОУ с обратной связью можно представить в виде

$$K_{u.ос}(f) = \frac{K_u(f)}{1 + \frac{K_u(f)}{K_{u.ос}(0)}},$$

или в нормированном по отношению к $K_{u.ос}(0)$ виде

$$\frac{K_{u.ос}(f)}{K_{u.ос}(0)} = \frac{K_u(f)}{K_{u.ос}(0)} \left[1 + \frac{K_u(f)}{K_{u.ос}(0)} \right]^{-1} = \frac{K_u(f)}{K_{u.ос}(0) + K_u(f)}. \quad (3.80)$$

При $f = f_\pi$

$$K_u(f_\pi) = -\frac{f_1}{f_{c2} + f_{c3}}.$$

Тогда для нормированного коэффициента усиления ОУ с обратной связью при $f = f_\pi$ можно записать

$$\frac{K_{u.ос}(f_\pi)}{K_{u.ос}(0)} = \frac{-\frac{f_1}{f_{c2} + f_{c3}}}{K_{u.ос}(0) - \frac{f_1}{f_{c2} + f_{c3}}} = \frac{-1}{\frac{K_{u.ос}(0)(f_{c2} + f_{c3})}{f_1}}. \quad (3.81)$$

Для исключения высокочастотного подъема коэффициента усиления должно выполняться условие

$$\frac{K_{u.ос}(f_\pi)}{K_{u.ос}(0)} \leq 1, \quad (3.82)$$

а это значит, что знаменатель выражения (3.81) должен быть больше или равен единице:

$$\frac{K_{u.ос}(0)(f_{c2} + f_{c3})}{f_1} - 1 \geq 1,$$

или

$$\frac{K_{u.ос}(0)(f_{c2} + f_{c3})}{f_1} \geq 2. \quad (3.83)$$

Из выражения (3.83) следует, что минимально возможная величина коэффициента усиления ОУ с обратной связью $K_{u.ос}(0)$,

необходимая для предотвращения подъема коэффициента усиления, в 2 раза больше минимально возможного $K_{u.ос}(0)$, полученного из условия устойчивости (3.67).

Из неравенства (3.83) также следует, что для предотвращения высокочастотного подъема коэффициента усиления при заданном $K_{u.ос}(0)$ частота единичного усиления f_1 должна равняться половине ее максимально возможного значения, найденного из условия устойчивости, то есть

$$f_1 \leq \frac{K_{u.ос}(0)(f_{c2} + f_{c3})}{2}. \quad (3.84)$$

В наиболее неблагоприятном случае при $f_{c2} = f_{c3}$ требование (3.84) принимает вид

$$f_1 \leq K_{u.ос}(0)f_{c2}. \quad (3.85)$$

Когда f_{c3} и f_{c2} достаточно сильно разнесены, все еще есть вероятность высокочастотного подъема коэффициента усиления.

Предположим, что

$$K_u = \frac{K_u(0)}{j \frac{f}{f_{c1}} \left(1 + j \frac{f}{f_{c2}}\right)} = \frac{f_1}{jf \left(1 + j \frac{f}{f_{c2}}\right)}. \quad (3.86)$$

Поскольку

$$K_{u.ос} = \frac{K_u}{1 + FK_u} = \frac{1/F}{1 + (1/FK_u)} = \frac{K_{u.ос}(0)}{1 + K_{u.ос}(0)/K_u},$$

имеем

$$\begin{aligned} \frac{K_{u.ос}}{K_{u.ос}(0)} &= \frac{1}{1 + \frac{K_{u.ос}(0)}{K_u}} = \frac{1}{1 + \frac{K_{u.ос}(0)}{f_1} jf \left(1 + j \frac{f}{f_{c2}}\right)} = \\ &= \frac{1}{1 - \frac{f^2 K_{u.ос}(0)}{f_{c2} f_{c1}} + j \frac{f K_{u.ос}(0)}{f_1}}. \end{aligned} \quad (3.87)$$

При $f = \sqrt{\frac{f_{c2}f_{c1}}{K_{u.oc}(0)}}$ условие высокочастотного подъема коэффициента усиления в нормированном виде будет иметь вид

$$\frac{K_{u.oc}}{K_{u.oc}(0)} = \frac{1}{j\sqrt{\frac{f_1f_{c2}}{K_{u.oc}(0)}} \frac{K_{u.oc}(0)}{f_1}} = -j\sqrt{\frac{f_1}{f_{c2}K_{u.oc}(0)}}. \quad (3.88)$$

Следовательно, для предотвращения высокочастотного подъема коэффициента усиления необходимо, чтобы выполнялось требование $f_1 < f_{c2}K_{u.oc}(0)$. Сравнивая это требование с условием, найденным выше для высокочастотного подъема коэффициента усиления на частоте f_π , легко видеть, что в общем случае при $f_1 < f_{c2}K_{u.oc}(0)$ никогда не будет подъема коэффициента усиления на высокой частоте.

На рисунке 3.30 показаны частотные характеристики ОУ с обратной связью при различных значениях высокочастотного подъема коэффициента усиления.

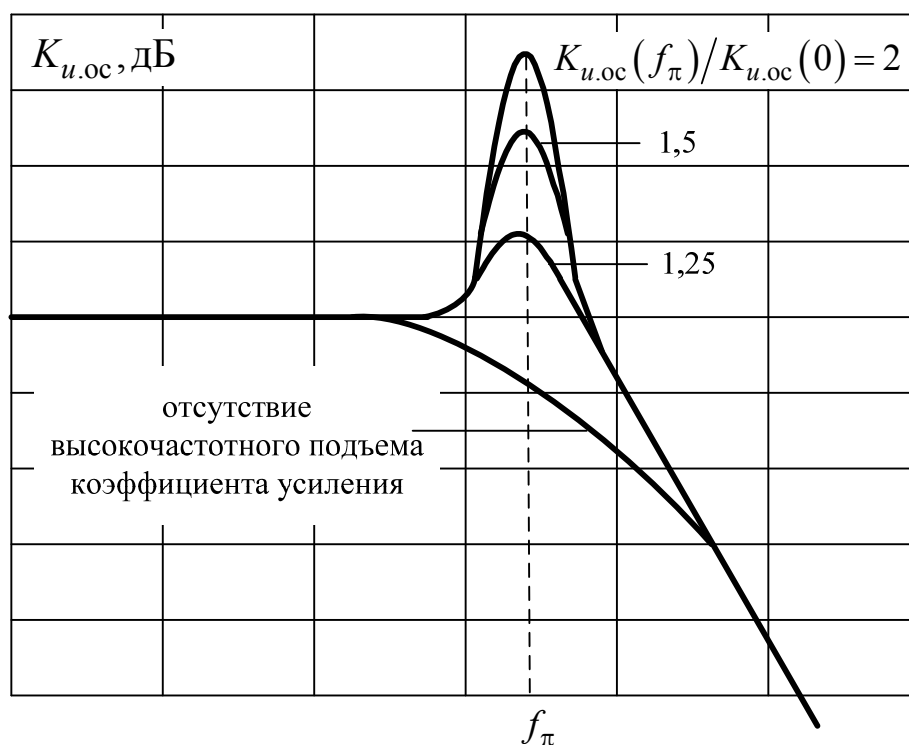


Рисунок 3.30 — Высокочастотный подъем коэффициента усиления при разных запасах по фазе

На рисунке 3.31 представлена реакция ОУ на входное воздействие в виде прямоугольного импульса.

Высокочастотный подъем коэффициента усиления проявляется на переходной характеристике в виде затухающих колебаний.

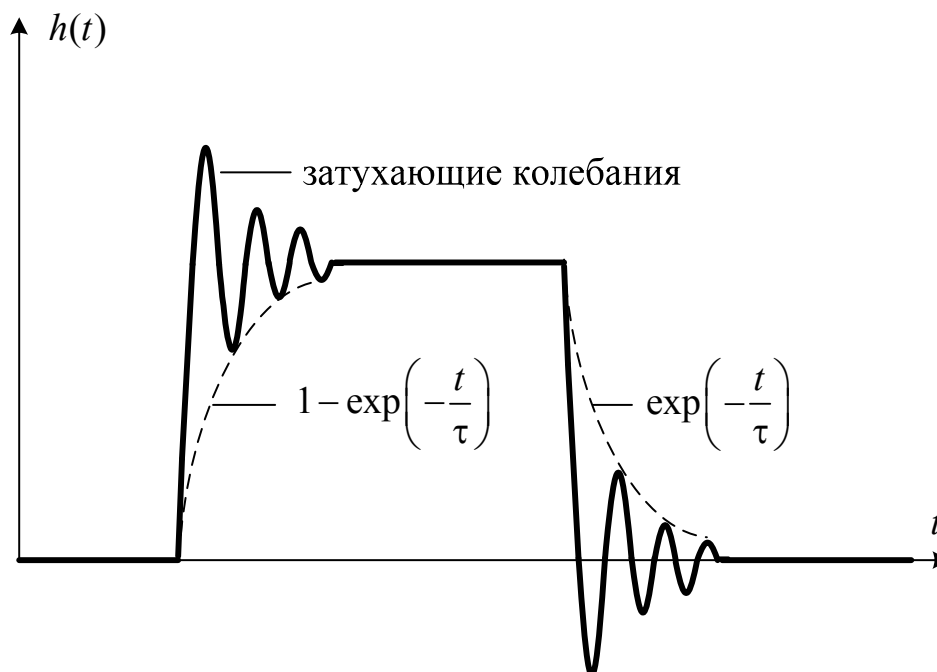


Рисунок 3.31 — Переходная характеристика при наличии высокочастотного подъема коэффициента усиления

Влияние емкости нагрузки и входной емкости на устойчивость ОУ

Операционный усилитель с внутренней коррекцией обычно работает устойчиво с запасом по фазе, по крайней мере, $\frac{\pi}{4}$ при любых параметрах петли обратной связи, если петля включает в себя только резисторы.

Однако большая емкость нагрузки C_H может оказывать дестабилизирующее влияние на ОУ. Емкость нагрузки и выходное сопротивление ОУ без обратной связи образуют апериодическое звено (рисунок 3.32), передаточная характеристика которого определяется формулой

$$T(f) = \frac{1}{1 + j\omega\tau_H} = \frac{1}{1 + j\frac{f}{f_H}}, \quad (3.89)$$

где $\tau_H = \frac{Z_{\text{ВЫХ}} R_H C_H}{Z_{\text{ВЫХ}} + R_H}$; $f_H = \frac{1}{2\pi\tau_H}$.

Наличие апериодического звена ведет к появлению дополнительного полюса (точки излома частотной характеристики) в уравнении коэффициента без обратной связи в зависимости от частоты:

$$K_u = \frac{K_u(0)}{\left(1 + j\frac{f}{f_{c1}}\right)\left(1 + j\frac{f}{f_{c2}}\right)\dots\left(1 + j\frac{f}{f_H}\right)}.$$

Пока $f_H \geq f_{c2}$ влияние апериодического звена на работу и устойчивость ОУ будет незначительным. Если емкость C_H такова, что f_H становится меньше f_{c2} , то расположение частот в уравнении устойчивости будет нарушено: f_H поменяется местами с f_{c2} , f_{c2} — с f_{c3} и т.д. При этом условие запаса по фазе $\frac{\pi}{4}$ примет вид

$$K_{u.ос}(0) > \frac{f_1}{\sqrt{2}f_H}.$$

При достаточно большой емкости C_H ОУ может попасть в область неустойчивости и будет работать в режиме автоколебаний.

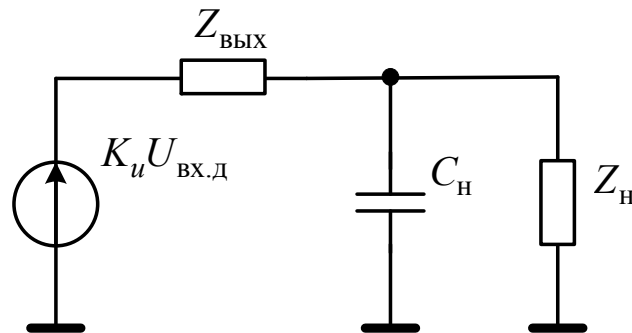


Рисунок 3.32 — Влияние емкости нагрузки на устойчивость операционного усилителя

Сочетание резистора с большим сопротивлением в петле обратной связи и входной емкости $C_{\text{вх}}$ также может привести к дестабилизации ОУ. Сочетание резисторов $R1$ и $R2$ в обратной связи и входной емкости $C_{\text{вх}}$ — это апериодическое звено первого порядка (рисунок 3.33), передаточная характеристика которого задается выражением

$$T(f) = \frac{R1}{(R1 + R2)(1 + j\omega\tau_{\text{вх}})} = \frac{R1}{(R1 + R2)\left(1 + j\frac{f}{f_{\text{вх}}}\right)}, \quad (3.90)$$

где постоянная времени $\tau_{\text{вх}}$ определяется по формуле

$$\tau_{\text{вх}} = \frac{C_{\text{вх}}R1R2}{R1 + R2}, \quad \text{а } f_{\text{вх}} = \frac{1}{2\pi\tau_{\text{вх}}}.$$

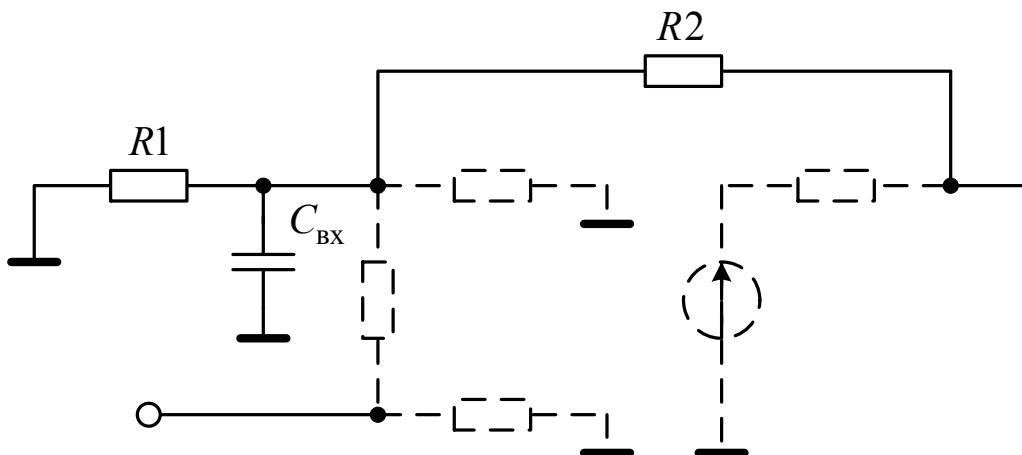


Рисунок 3.33 — Влияние входной емкости на устойчивость операционного усилителя

В результате уравнение для коэффициента усиления ОУ без обратной связи изменится и примет вид

$$K_u = \frac{R1}{R1 + R2} \frac{K_u(0)}{\left(1 + j\frac{f}{f_{c2}}\right) \dots \left(1 + j\frac{f}{f_{\text{вх}}}\right)}. \quad (3.91)$$

Пока $f_{\text{вх}} \geq f_{\text{с2}}$, влияние входной емкости на устойчивость ОУ незначительно. Если $f_{\text{вх}} \leq f_{\text{с2}}$, то последовательность полюсов в уравнении устойчивости нарушается ($f_{\text{вх}}$ меняется местами с $f_{\text{с2}}$, $f_{\text{с2}}$ — с $f_{\text{с3}}$ и т.д.) и условие запаса по фазе $\frac{\pi}{4}$ принимает вид

$$K_{u.\text{ос}}(0) > \frac{f_1}{\sqrt{2}f_{\text{вх}}}.$$

4. Интегральные стабилизаторы напряжения

4.1. Особенности интегральных стабилизаторов напряжения

Развитие микроэлектроники позволило осуществить микроминиатюризацию устройств цифровой и линейной техники, работающих при небольших уровнях мощности.

Решение проблемы микроминиатюризации устройств электропитания привело к созданию и развитию класса *силовых интегральных микросхем* источников вторичного электропитания (ИВЭ), определяющим видом которых являются полупроводниковые интегральные стабилизаторы напряжения. В отличие от других аналоговых и цифровых классов полупроводниковых интегральных микросхем, интегральные стабилизаторы напряжения значительно более мощные и высоковольтные, характеризуются рядом специфических особенностей, которые необходимо учитывать при их проектировании, изготовлении и применении.

Интегральные стабилизаторы напряжения, созданные в виде единой полупроводниковой микросхемы на основе объединения функций стабилизации напряжения, фильтрации пульсаций, защиты от электрических и тепловых перегрузок, позволяют рассматривать их как функциональную систему обеспечения заданного качества выходного напряжения.

Основным функциональным назначением стабилизатора напряжения является поддержание выходного напряжения относительно независимым от тока нагрузки, колебаний напряжения питания, температуры окружающей среды.

По принципу работы стабилизаторы напряжения подразделяются на два основных типа: непрерывного (линейного) и ключевого (импульсного) действия.

Стабилизаторы напряжения непрерывного действия (непрерывные стабилизаторы напряжения — НСН) представляют собой линейную систему непрерывного автоматического регулирования с отрицательной обратной связью (рисунок 4.1,а). Основными функциональными узлами НСН являются регулирующий элемент (РЭ), выполняющий роль активного нелинейного сопротивления; схема сравнения и усиления постоянного тока (УПТ); источник опорного эталонного напряжения (ИОН).

В рабочем режиме выходное напряжение стабилизатора или часть его сравнивается с напряжением источника опорного напряжения. Сигнал рассогласования, полученный в результате сравнения, усиливается УПТ и подается на РЭ. В зависимости от уровня усиленного сигнала рассогласования сопротивление РЭ меняется таким образом, что напряжение на выходе стабилизатора поддерживается неизменным. По способу включения РЭ стабилизаторы подразделяются на последовательные (рисунок 4.1,а) и параллельные (рисунок 4.1,б). В параллельных стабилизаторах добавляется балластное сопротивление $R_{\text{бал}}$.

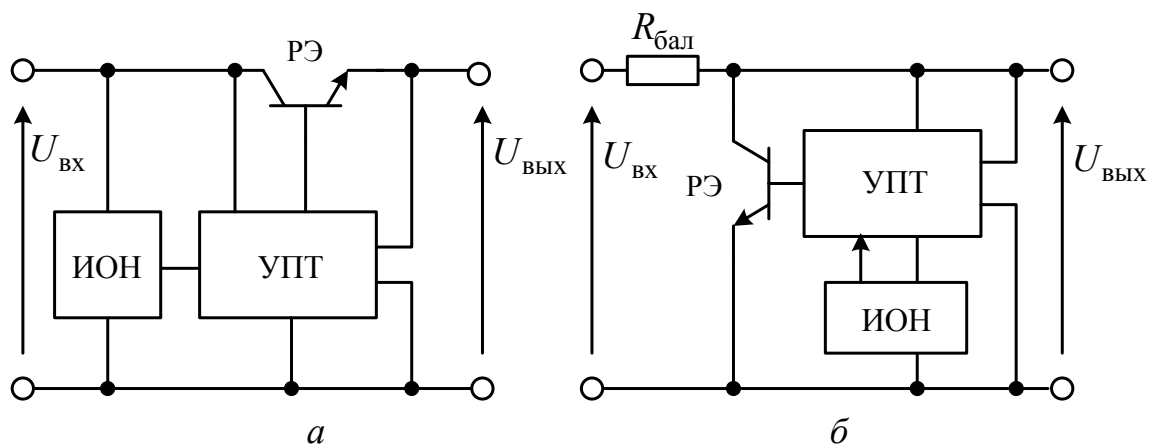


Рисунок 4.1 — Стабилизаторы напряжения с последовательным (а) и параллельным (б) включением регулирующего элемента

Широкое распространение получили стабилизаторы с последовательным РЭ, обладающие высокими стабилизирующими свойствами и сравнительно высоким к.п.д. Стабилизаторы напряжения с параллельным РЭ обычно используются при токовых перегрузках.

Обычно ИС-стабилизаторы предназначены для поддержания неизменным напряжения определенной полярности — положительного или отрицательного. Наряду с такими ИС-стабилизаторами существует большое количество ИС-стабилизаторов напряжения, одновременно обеспечивающих стабилизацию напряжения обеих полярностей, причем одно из этих напряжений автоматически отслеживает колебания уровня другого. Функциональная схема стабилизатора напряжения с двухполярным входом и выходом показана на рисунке 4.2.

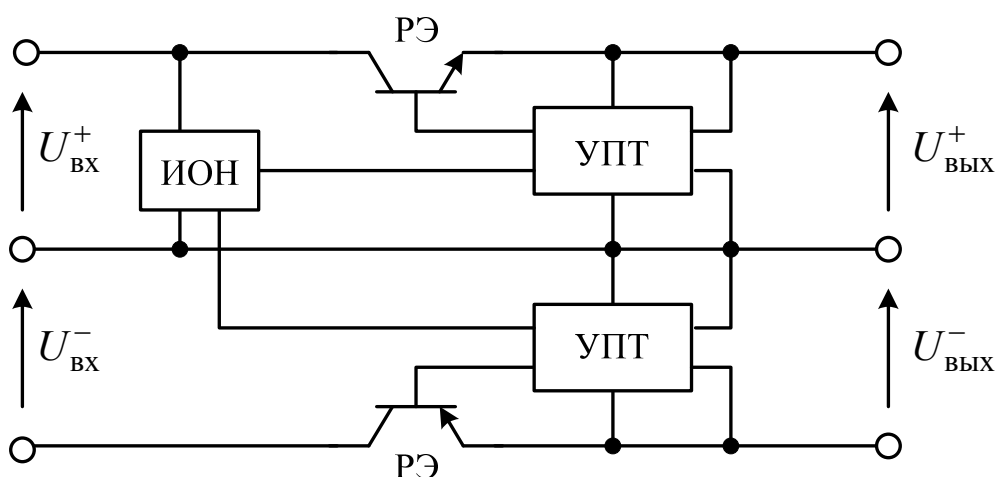


Рисунок 4.2 — Функциональная схема стабилизатора напряжения с двухполярным входом и выходом

Импульсные стабилизаторы напряжения (ИСН) представляют собой дискретную систему автоматического регулирования с отрицательной обратной связью. В отличие от стабилизаторов непрерывного действия, на выходе импульсных стабилизаторов поддерживается постоянное среднее значение напряжения за счет автоматического изменения времени закрытого и открытого состояния регулирующего транзистора. Импульсные стабилизаторы работают в режиме широтно-импульсной или релейной

модуляции. Режим работы ИСН определяет схемотехническое построение модулятора. Силовая часть ИСН представляет собой более сложную систему, чем в НСН, и состоит из коммутирующего транзистора, диода и индуктивно-емкостного сглаживающего фильтра.

Известны три схемы ИСН (рисунок 4.3).

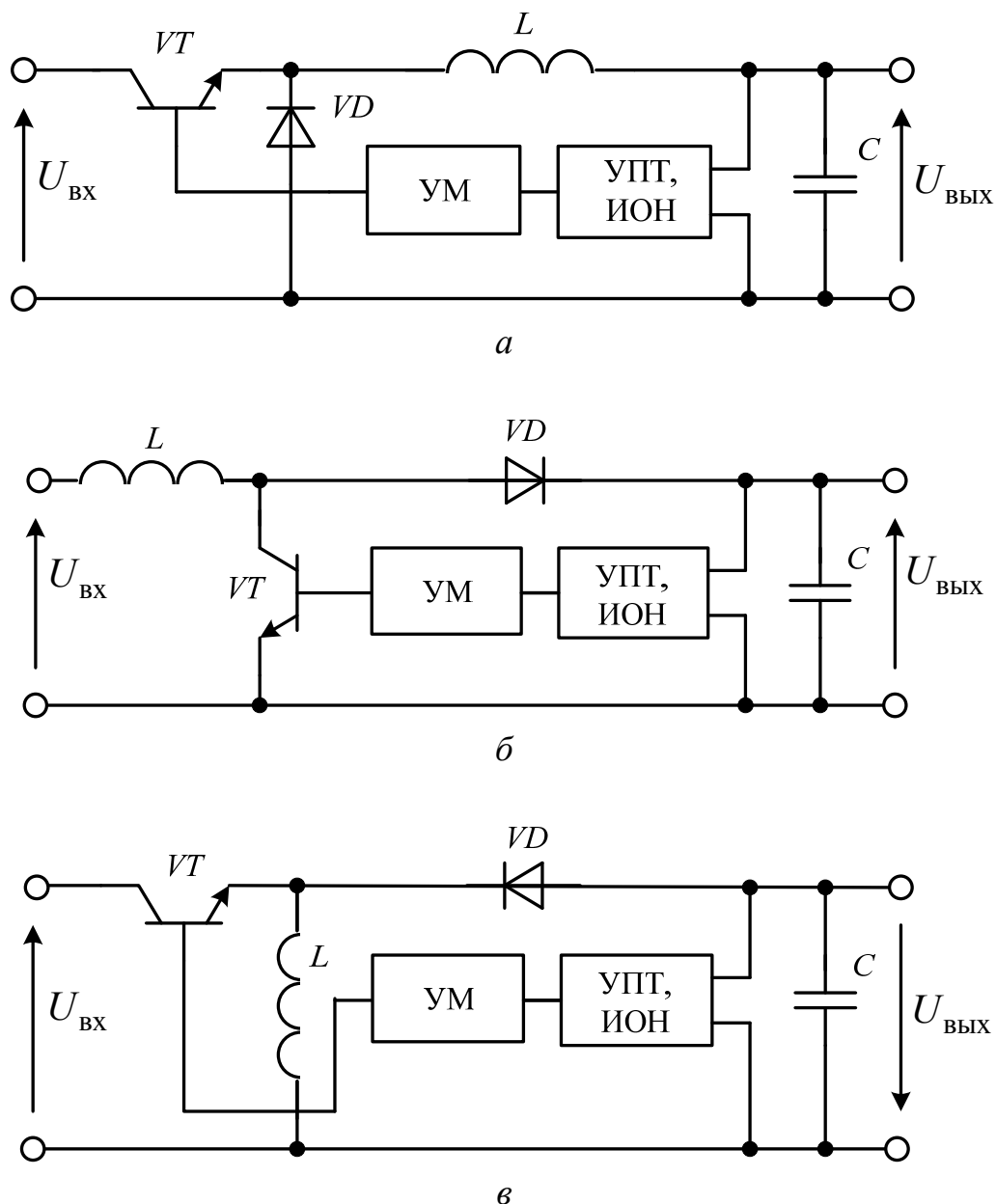


Рисунок 4.3 — Схемы импульсных стабилизаторов напряжения

Схема с последовательным транзистором и дросселем (рисунок 4.3,а) позволяет получать стабилизированное напряжение,

не превышающее входное. В схеме с последовательным дросселем и параллельным транзистором (рисунок 4.3,б) стабилизированное выходное напряжение превышает входное. Схема с последовательным транзистором и параллельным дросселем (рисунок 4.3,в) позволяет получать стабилизированное выходное напряжение, меньшее или большее входного либо равное ему. Кроме того, схема изменяет полярность выходного напряжения по отношению к напряжению на входе.

В отличие от стабилизаторов напряжения на дискретных компонентах, при создании ИС-стабилизаторов используют подход, особенностью которого является *задание режимов работы отдельных компонентов и каскадов стабилизаторами тока*. Другой отличительной чертой ИС-стабилизаторов является *универсальность и многофункциональность в сочетании с более высокой надежностью*. Кроме того, в большинстве стабилизаторов напряжения имеется *схема защиты стабилизатора от чрезмерной рассеиваемой мощности*, которая может привести к его перегреву и выходу из строя. Внутренняя схема защиты выполняется в виде схемы ограничения тока, которая не позволяет выходному току превысить заранее заданное безопасное значение. В ряде случаев дополнительно учитывается и выходное напряжение или разность между входным и выходным напряжением, в результате характеристика ограничения тока принимает форму петли, а верхняя граница выходного тока может быть сильно повышена по сравнению с простой схемой ограничения тока, которая реагирует только на изменение выходного тока. Во многих ИС-стабилизаторах напряжения на кристалле дополнительно размещается *схема ограничения температуры кристалла*. Эта схема реагирует на изменения температуры кристалла. Когда температура начинает превышать некоторое заданное значение, схема обеспечивает полное прекращение выходного тока или, по крайней мере, снижает его.

Особенности интегральных стабилизаторов напряжения определили характер их развития. Существует большое количество интегральных стабилизаторов, обеспечивающих как положительное, так и отрицательное выходное напряжение, включая регулируемые стабилизаторы напряжения, трехходовые стабилизаторы с

фиксированным выходным напряжением и импульсные стабилизаторы.

Главной особенностью интегральных стабилизаторов с регулируемым выходным напряжением является отсутствие в их электрической цепи обратной связи измерителя сигнала в виде резистивного делителя и наличие выводов практически от каждого функционального узла. Такое построение расширяет область их применения за счет использования универсальных свойств и включения дополнительных внешних компонентов как для улучшения собственных электрических характеристик и энергетических параметров, так и для построения других функциональных узлов электронной аппаратуры. Интегральные стабилизаторы напряжения с фиксированным выходным напряжением представляют собой функционально законченные микросхемы, назначение которых обеспечение неизменного выходного напряжения ИВЭ в условиях воздействия различных дестабилизирующих факторов и защита от электрических и тепловых перегрузок. Они являются, как правило, наиболее сложными в микросхемотехническом и функциональном отношении, более мощными по сравнению с интегральными стабилизаторами первого вида, более надежными, так как не требуют дополнительных внешних дискретных компонентов.

4.2. Система параметров интегральных стабилизаторов напряжения

Стабилизаторы напряжения, выполненные на дискретных компонентах, характеризуются отсутствием единых унифицированных и стандартизированных схемотехнических решений, что обусловило многообразие подходов к определению их параметров.

Появление интегральных стабилизаторов напряжения в виде единой микросхемы и массовый выпуск этих устройств потребовали однозначного подхода к характеристике их функциональных свойств.

Поскольку распространение получили два вида интегральных стабилизаторов напряжения (с регулируемым и фиксированным выходным напряжением), система параметров должна наиболее полно отражать их свойства и условия применения.

Параметры интегральных стабилизаторов напряжения, характеризующие их функциональные свойства, можно подразделить на параметры режимов эксплуатации и точностные.

Первые оценивают интегральный стабилизатор как функционально законченное изделие и определяют допустимые пределы работы по входу и выходу, при которых сохраняются гарантированные точностные параметры.

Точностные параметры — это параметры несоответствия стабилизатора напряжения своему функциональному назначению при воздействии различных дестабилизирующих факторов.

Максимальная независимость режимов эксплуатации и основных параметров позволяет упростить всю систему параметров.

С учетом реальных условий применения интегральных стабилизаторов напряжения система параметров и их определения могут быть представлены следующим образом.

Параметры режимов эксплуатации:

- диапазон допустимого входного напряжения $U_{\text{вх.мин}}$ — $U_{\text{вх.макс}}$;
- минимальное падение напряжения на стабилизаторе $U_{\text{вх.-вых.мин}}$;
- диапазон регулировки выходного напряжения $U_{\text{вых.мин}}$ — $U_{\text{вых.макс}}$;
- максимально допустимый ток нагрузки $I_{\text{н.макс}}$;
- максимальный ток потерь при холостом ходе стабилизатора $I_{\text{пот.макс}}$;
- минимальный ток делителя (для стабилизаторов с внешним резистивным делителем напряжения) $I_{\text{дел.мин}}$;
- максимально допустимая мощность рассеивания $P_{\text{рас.макс}}$;
- максимально допустимая импульсная мощность рассеивания $P_{\text{имп.макс}}$.

Известно, что в стабилизаторах напряжения при воздействии возмущения на входе абсолютное приращение на выходе зависит от уровня выходного напряжения. Для стабилизаторов с регулируемым выходным напряжением значения параметров как для линейной системы в пределах регулировки могут иметь бесконечное число неповторяющихся значений. Поэтому целесообразно оценивать реакцию стабилизатора на изменение входного напряжения во всем диапазоне регулировки выхода одним постоянным значением параметра. Этого можно достигнуть при оценке параметра относительной величиной при заданном возмущении.

При дискретном характере изменения нагрузки интегрального стабилизатора напряжения наиболее оправданным является выбор точностных параметров.

Точностные параметры:

- нестабильность выходного напряжения при заданном изменении входного напряжения (%)

$$K_u = \frac{\Delta U_{\text{ВЫХ}}}{U_{\text{ВЫХ}}} \times 100;$$

- нестабильность по току при заданном сбросе или набросе нагрузки (%)

$$K_i = \frac{\Delta U_{\text{ВЫХ}}}{U_{\text{ВЫХ}}} \times 100.$$

Для двухполярных интегральных стабилизаторов напряжения дополнительно вводятся параметры взаимного влияния дестабилизирующих факторов каналов противоположной полярности, а именно:

- взаимная нестабильность по напряжению положительного канала при изменении входного напряжения по отрицательному каналу (%)

$$K_{u(+)} = \frac{\Delta U_{\text{ВЫХ}(+)}}{U_{\text{ВЫХ}(+)}} \times 100;$$

- взаимная нестабильность по напряжению отрицательного канала при изменении входного напряжения по положительному каналу (%)

$$K_{u(-)} = \frac{\Delta U_{\text{ВЫХ}(-)}}{U_{\text{ВЫХ}(-)}} \times 100;$$

▪ взаимная нестабильность по току положительного канала при сбросе нагрузки отрицательного канала (%)

$$K_{i(+)} = \frac{\Delta U_{\text{ВЫХ}(+)}}{U_{\text{ВЫХ}}} \times 100;$$

▪ взаимная нестабильность по току отрицательного канала при сбросе нагрузки положительного канала (%)

$$K_{i(-)} = \frac{\Delta U_{\text{ВЫХ}(-)}}{U_{\text{ВЫХ}}} \times 100.$$

Наряду с перечисленными параметрами используются общепринятые параметры:

▪ относительная нестабильность выходного напряжения (%/°C)

$$K_{i(+)} = \frac{\Delta U_{\text{ВЫХ}}}{U_{\text{ВЫХ}} \Delta T};$$

▪ коэффициент подавления пульсаций в диапазоне частот $f_{\min} - f_{\max}$ (дБ)

$$K_{\text{сгл}} = 20 \lg \frac{U_{\text{ВХ}\sim}}{U_{\text{ВЫХ}\sim}}.$$

Представленная система основных параметров достаточно полно отражает функциональные свойства интегральных стабилизаторов напряжения любого типа независимо от их схематического и конструктивно-технологического построения.

4.3. Функциональные узлы интегральных стабилизаторов напряжения

Регулирующий элемент

Регулирующий элемент в стабилизаторах напряжения непрерывного действия выполняет роль активного сопротивления, которое изменяется под действием управляющего сигнала в зависимости от изменения входного напряжения или тока нагрузки. В качестве такого активного сопротивления обычно используются транзисторы с большим допустимым уровнем токов.

Для согласования мощного транзистора с маломощными транзисторами усилителя постоянного тока используется включение нескольких транзисторов по схеме Дарлингтона (рисунок 4.4).

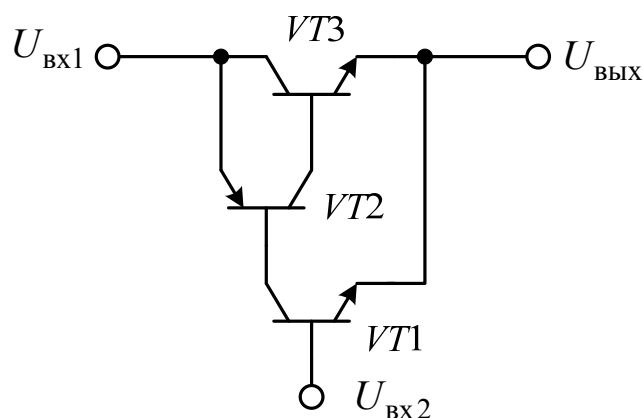


Рисунок 4.4 — Составной транзистор на комплементарных транзисторах

Согласованное управление достигается за счет равенства тока эмиттера маломощного транзистора с током базы мощного транзистора.

Применение составных транзисторов позволяет существенно увеличить коэффициент передачи тока и снизить влияние неуправляемого теплового тока коллектора и температурного тока базы, получить малое выходное сопротивление. Поэтому они достаточно широко используются в РЭ и других узлах стабилизаторов напряжения, в частности в усилителях постоянного тока.

Задание рабочих точек составного транзистора в интегральных стабилизаторах с учетом температурных влияний и полного сброса тока нагрузки осуществляется с помощью стабилизатора тока, который одновременно является активной нагрузкой усилителя постоянного тока.

Для большего увеличения выходного тока обеспечивается возможность подключения к составному транзистору микросхемы одного или нескольких более мощных *внешних* транзисторов.

В интегральных стабилизаторах напряжения при токах нагрузки 5–10 А часто используют последовательное включение 3–4 транзисторов. При этом увеличивается напряжение $U_{кэ}$ регулирующего составного транзистора, так как

$$U_{кэнасVT\Sigma} = U_{кэнасVT1} + U_{бэVT2} + \dots + U_{эбVTN}.$$

Это напряжение в основном определяет к.п.д. и нагрузочную способность интегральных стабилизаторов.

Увеличение максимально допустимого тока нагрузки достигается в основном за счет создания мощных транзисторов с большим коэффициентом передачи тока и улучшения теплофизических параметров конструкции микросхемы стабилизатора (уменьшение теплового сопротивления). Наиболее эффективным решением одновременного улучшения к.п.д. и нагрузочной способности является уменьшение напряжения насыщения составного регулирующего транзистора.

Необходимо отметить, что напряжение насыщения интегральных стабилизаторов даже со структурой n^+p-n-n^+ -типа из-за большого сопротивления коллекторной области, как правило, превышает напряжение насыщения дискретных планарных транзисторов при одинаковых режимах работы. Поэтому в интегральных стабилизаторах напряжения с большими токами нагрузки (5–10 А) используют сочетание интегральных транзисторов в составе микросхемы и мощных дискретных бескорпусных транзисторов, введенных методами гибридной технологии. Для полупроводниковых интегральных стабилизаторов наиболее эффективным способом уменьшения напряжения насыщения составного регулирующего транзистора является введение в его состав $p-n-p$ -транзисторов (см. рисунок 4.4). В такой схеме напряжение

насыщения составного транзистора уменьшается на величину $U_{бэ}$. Однако необходимы специальные меры по достижению высоких граничных частот интегральных $p-n-p$ -транзисторов, которые, как известно, могут быть реализованы в основном за счет повышения разрешающей способности технологии их изготовления.

Для улучшения динамических параметров интегрального стабилизатора стремятся снизить влияние факторов, обуславливающих ухудшение частотных свойств транзисторов на высоком уровне токов. Прежде всего ограничивают рабочую плотность тока эмиттера до значений ниже предельно допустимых в 1,5–2,0 раза.

Вышесказанное справедливо для составного транзистора в активном режиме работы. В импульсных стабилизаторах режимы работы составного транзистора более сложные и определяются полярностями напряжений на переходах.

В полупроводниковых интегральных стабилизаторах напряжения коммутирующий составной транзистор не входит в режим насыщения. Когда согласующий (маломощный) транзистор насыщен, мощный не может войти в насыщение и работает в активном режиме. При гибридном интегральном исполнении стабилизаторов обычно обеспечивают режим насыщения мощного транзистора.

Одним из важнейших параметров составного транзистора импульсного стабилизатора напряжения является его быстродействие, характеризуемое временем вхождения в режим отсечки ($t_{\text{выкл}}$) и временем вхождения в режим насыщения ($t_{\text{вкл}}$). Как известно, значение этих времен имеет прямо пропорциональную зависимость от постоянной времени транзисторов и режимов переключения.

Мощность потерь в составном транзисторе с учетом скважности Q переключающих импульсов (отношение периода переключения ко времени нахождения транзистора в режиме насыщения) и при равенстве фронтов нарастания и спада составляет

$$P_{\text{пот}} = P_{\text{отс}} + P_{\text{нас}} + P_{\text{пер}} = \frac{(I_{\text{ут}} + I_{\text{кб0}})U_{\text{к}}(Q-1)}{Q} + \frac{I_{\text{ком}}U_{\text{кэ}}}{Q},$$

где $P_{\text{отс}}$ — мощность в выключенном состоянии (отсечки); $P_{\text{нас}}$ — мощность в режиме насыщения; $P_{\text{пер}}$ — мощность переключения; $I_{\text{ут}}$ — ток утечки.

Мощность потерь $P_{\text{пот}}$ коммутирующего транзистора и связанный с ней коммутируемый ток $I_{\text{ком}}$ ограничиваются теплофизическими параметрами конструкции микросхемы.

Многообразие схем регулирующего элемента импульсных стабилизаторов обусловило характер его интегрального исполнения. Как правило, коммутирующий транзистор РЭ выполняется с разомкнутыми выводами, что облегчает реализацию различных схем включения регулирующего элемента и задание каждому транзистору соответствующего режима. В полупроводниковом интегральном исполнении каждый транзистор размещается в отдельной изолированной области кристалла. Все контактные площадки выводов также изолируются.

Источники опорного напряжения

Источники опорного напряжения служат для формирования неизменного во времени, независимого от электрического и температурного режимов работы сигнала, с которым сравнивается меняющийся сигнал обратной связи. Выделенный в результате сравнения сигнал рассогласования обеспечивает процесс автоматического регулирования выходного напряжения стабилизатора.

Источник опорного напряжения в интегральных стабилизаторах чаще всего представляет собой параметрический стабилизатор, выполненный на основе эмиттерного перехода $n-p-n$ -транзистора, смещенного в обратном направлении и имеющего характеристику лавинного пробоя. Известно, что переходы, работающие в области лавинного пробоя, характеризуются полным дифференциальным сопротивлением, которое включает две составляющие — электрическую и тепловую. Следовательно, полное изменение напряжения стабилизации параметрического стабилизатора будет равно сумме нестабильности напряжения, обусловленного изменением напряжения питания и тока нагрузки, и изменения температурного режима. Поэтому основные

принципы микросхемотехнического построения источников опорного напряжения обусловлены стремлением снизить или исключить влияние этих двух составляющих полной нестабильности.

На рисунке 4.5,*a* представлена схема простейшего параметрического стабилизатора напряжения. Электрическая нестабильность $\Delta U_{\text{ст.эл.}}$ определяется изменением тока нагрузки и дифференциального сопротивления $r_{\text{диф}}$, являющегося нелинейной функцией тока стабилизации (смещения) $I_{\text{ст}}$. Обычно электрическая нестабильность напряжения параметрического стабилизатора характеризуется коэффициентом нестабильности при постоянном токе нагрузки:

$$K_{\text{нс}} = \frac{\Delta U_{\text{ст.эл.}} U_{\text{вх}}}{U_{\text{ст}} \Delta U_{\text{вх}}},$$

который показывает, во сколько раз относительное изменение напряжения на нагрузке меньше относительного изменения напряжения питания (входного). Другим важным параметром является выходное сопротивление $R_{\text{вых}} = (\Delta U_{\text{ст.л}} / \Delta I_{\text{н}}) \Big|_{U_{\text{вх}} = \text{const}}$, которое характеризует стабилизирующие свойства параметрического стабилизатора напряжения при изменении тока нагрузки.

При $r_{\text{диф}} = \text{const}$ и $R_{\text{н}} \gg r_{\text{диф}}$ значения $K_{\text{нс}}$ и $R_{\text{вых}}$ для однокаскадного параметрического стабилизатора напряжения определяются выражениями

$$K_{\text{нс}} = \frac{r_{\text{диф}} U_{\text{вх}}}{R I U_{\text{ст}}}, \quad R_{\text{вых}} \approx r_{\text{диф}}.$$

Учитывая, что нестабильность напряжения, обусловленная изменением входного напряжения и тока нагрузки, равна сумме приведенных нестабильностей, можно записать

$$\Delta U_{\text{ст.эл.}} = \frac{\Delta U_{\text{вх}} U_{\text{ст}} K_{\text{нс}}}{U_{\text{вх}}} + \Delta I_{\text{н}} R_{\text{вых}},$$

или

$$\Delta U_{\text{ст.эл.}} = R_{\text{вых}} \left(\frac{\Delta U_{\text{вх}}}{R I} + \Delta I_{\text{н}} \right). \quad (4.1)$$

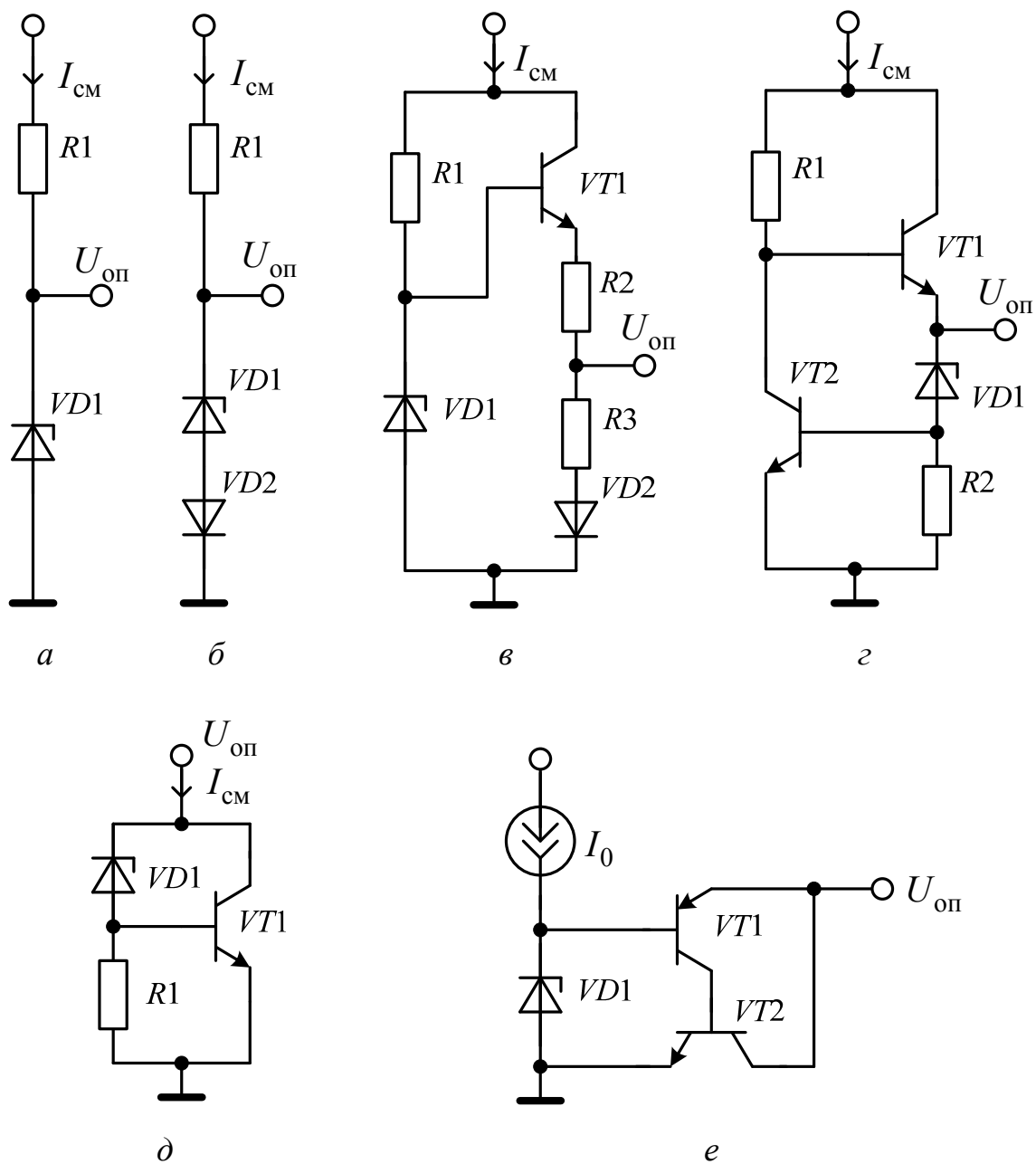


Рисунок 4.5 — Основные интегральные схемы источников опорного напряжения на стабилитроне:
a – без термокомпенсации; *б* – с термокомпенсацией;
в – низковольтный термокомпенсированный источник;
г – саморегулирующийся источник; *д* – стабилитрон с буферным транзистором; *е* – стабилитрон с буферным повторителем

Эффективным методом уменьшения электрической нестабильности $\Delta U_{\text{ст.эл}}$ является уменьшение $R_{\text{вых}}$ и задание тока смещения на стабилитрон стабилизатором тока. Замена резистора $R1$

стабилизатором тока при том же сопротивлении постоянному току приводит к тому, что слагаемое $\Delta U_{\text{вх}}/R_1$, которое характеризует приращение тока при изменении входного напряжения, стремится к нулю в достаточно широком диапазоне изменений входного напряжения:

$$\Delta I_{\text{ст}} = \frac{\Delta U_{\text{вх}}}{R_{\text{диф}}} \rightarrow 0, \quad (4.2)$$

где $R_{\text{диф}}$ — дифференциальное сопротивление источника тока.

Выходное сопротивление параметрического стабилизатора напряжения можно уменьшить за счет включения на его выходе эмиттерного повторителя (рисунок 4.5, в, е). В этом случае выходное сопротивление параметрического стабилизатора напряжения будет

$$R_{\text{вых}} \approx r_{\text{эVT1}} + \frac{r_{\text{диф}} + r_{\text{бVT1}}}{1 + \beta_{\text{VT1}}}. \quad (4.3)$$

Если учесть, что для маломощных интегральных транзисторов $\beta \geq 80-100$, то в соотношении (4.3) можно пренебречь вторым слагаемым. Тогда полная электрическая нестабильность с учетом выражений (4.2) и (4.3) будет

$$\Delta U_{\text{ст.эл}} = \Delta I_{\text{н}} r_{\text{эVT1}}. \quad (4.4)$$

Задание тока смещения на эмиттерный повторитель стабилизатором тока, а также использование составного эмиттерного повторителя позволяет соответственно резко снизить $\Delta I_{\text{н}}$ и $R_{\text{вых}}$ и тем самым приблизить $\Delta U_{\text{ст.эл}}$ к нулю.

Таким образом, основным фактором, влияющим на качество эталонного напряжения, является нестабильность, обусловленная воздействием окружающей температуры.

Температурную нестабильность напряжения параметрического стабилизатора можно уменьшить двумя способами: термокомпенсацией схемы и термостатированием.

На рисунке 4.5, б–г представлены упрощенные термокомпенсированные схемы источников опорного напряжения на стабилизаторе, нашедшие широкое применение в интегральных стабилиза-

торах напряжения. В схеме на рисунке 4.5,б термокомпенсация достигается с помощью встречного включения диода (эмиттер-базового перехода $n-p-n$ -транзистора). В схеме на рисунке 4.5,в термокомпенсация достигается прямым включением эмиттер-базового перехода транзистора $VT1$ и диода $VD2$. Наличие делителя в этой схеме позволяет получать опорное эталонное напряжение ниже напряжения стабилизации стабилитрона $VD1$. Особенностью схемы источника опорного напряжения, приведенной на рисунке 4.5,г, является автоматическое саморегулирование выходного опорного напряжения за счет введения обратной связи с помощью усилительного контура на транзисторах $VT1$, $VT2$. В результате достигается малая нестабильность опорного напряжения при воздействии как изменений входного напряжения и тока нагрузки, так и изменения температуры.

При реализации схем, представленных на рисунке 4.5,в,г, в полупроводниковом интегральном исполнении необходима частотная коррекция для снижения вредного влияния емкостей диффузионных резисторов делителя опорного напряжения и шумов стабилитрона (см. рисунок 4.5,в) и для частотной компенсации усилителя и шумов стабилитрона (см. рисунок 4.5,г).

Часто для улучшения стабилизирующих свойств источников опорного напряжения используют ряд дополнительных схемотехнических решений. На рисунке 4.5,д,е показаны два варианта, позволяющие уменьшить полное дифференциальное сопротивление источника опорного напряжения. Смещение на стабилитрон для обоих вариантов, как и в предыдущих случаях, задается стабилизатором тока. Хотя эти две схемы источников опорного напряжения и не являются достаточно термостабилизированными, тем не менее, находят широкое применение, и особенно с дополнительной термокомпенсацией.

Схемы источников опорного напряжения на стабилитроне в основном используются при достаточно высоких питающих (входных) напряжениях. При более низких питающих напряжениях ($U_{вх} \approx 3-5$ В) используют схемы источников опорного напряжения на основе прямо смещенного эмиттер-базового перехода $n-p-n$ -транзистора.

Следует отметить, что применение схем температурной компенсации увеличивает внутреннее дифференциальное сопротивление компенсированного элемента. Кроме того, осуществление полной высокоточной компенсации в большом диапазоне изменения температуры является чрезвычайно сложной задачей.

Для обеспечения малых значений температурной нестабильности опорного эталонного напряжения $\left(\alpha_{u.оп(T)} \ll 10^{-3} \frac{\%}{^{\circ}\text{C}} \right)$ может быть использован только *принцип термостатирования*, когда работа источника опорного напряжения осуществляется при постоянной температуре, поддерживаемой специальной системой регулирования.

Система термостатирования представляет собой систему автоматического регулирования температуры кристалла микросхемы. Для конструирования интегральных термостатированных микросхем в основном используют активные схемы регулирования, у которых температура термостатирования выше максимально допустимой температуры окружающей среды. В конструктивном отношении принцип термостатирования заданной функциональной схемы (источника опорного напряжения) заключается в том, что в одном полупроводниковом кристалле одновременно размещается термостатируемая схема и схема, обеспечивающая автоматическое поддержание температуры кристалла. Схема терморегулирования включает нагреватель (транзистор или резистор), термочувствительные датчики (диоды, резисторы, стабилитроны) и усилитель обратной связи с большим коэффициентом усиления. Обычно элементы схемы терморегулирования и термостатируемая схема размещаются в одном кристалле полупроводника.

Для эффективной работы системы термостатирования при заданной мощности, рассеиваемой объектом, и заданной максимальной температуре окружающей среды, а также при выбранной температуре кристалла микросхемы необходимо обеспечить максимально возможное тепловое сопротивление между кристаллом и окружающей средой.

На рисунке 4.6 представлена принципиальная схема терморегулятора, в которой составной транзистор $VT1$, $VT2$ выполняет роль нагревателя, стабилитроны $VD1$, $VD2$ — роль термодатчиков.

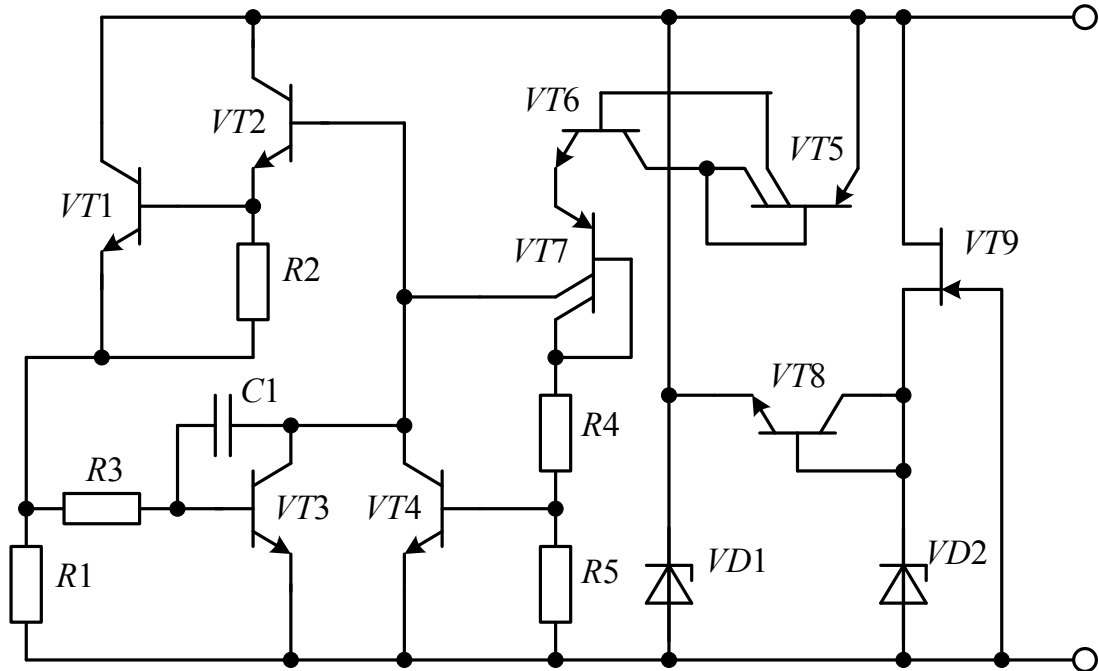


Рисунок 4.6 — Схема терморегулятора термостатированной интегральной микросхемы

Температура, при которой работает схема, то есть температура термостатирования, равна $90\text{ }^{\circ}\text{C}$. В рабочем режиме по мере нагрева кристалла напряжение включения транзистора $VT4$ уменьшается и при $T_{кр} = 90\text{ }^{\circ}\text{C}$ становится меньше напряжения, подаваемого на базу $VT4$ с делителя $R4$, $R5$. При этом транзистор $VT4$ открывается и шунтирует базовую цепь составного транзистора $VT1$, $VT2$. Рассеиваемая мощность уменьшается, снижая $T_{кр}$ до значения, при котором транзистор $VT4$ закрывается.

В результате ток стабилизатора тока на транзисторах $VT5$ – $VT7$ поступает на базу составного транзистора $VT1$, $VT2$, включая его. Для плавного и более точного терморегулирования в базовой цепи составного транзистора включен токоограничивающий транзистор $VT3$. В результате ограничения действующий ток через базу составного транзистора изменяется, обеспечивая плавный нагрев кристалла мощным транзистором $VT2$.

Усилители постоянного тока

Существуют две группы усилителей постоянного тока. Устройства первой группы характеризуются тем, что в них совмещены функции выделения сигнала рассогласования и исследующего усиления. Устройства второй группы служат только для усиления выделенного в других функциональных узлах (в источнике опорного напряжения на основе запрещенной зоны) сигнала рассогласования.

В простейших интегральных стабилизаторах напряжения используется однокаскадный усилитель постоянного тока на одном транзисторе (рисунок 4.7,а). Такой усилитель обладает большой температурной нестабильностью и дрейфом, не обеспечивает высокую точность регулирования из-за низкого коэффициента усиления и влияния дифференциального сопротивления стабилитрона. Многокаскадное включение транзисторов в такого рода усилителях нежелательно, так как возрастает температурная нестабильность, а введение элементов ее компенсации ухудшает переходные характеристики. Используются такие усилители постоянного тока в основном в интегральных стабилизаторах напряжения высокой точности.

Для современных интегральных стабилизаторов напряжения наиболее характерным типом усилителей постоянного тока является дифференциальный усилитель (рисунок 4.7,б). При интегральном полупроводниковом исполнении в нем достигается практически полная компенсация температурного дрейфа напряжения обоих транзисторов, что позволяет, например, снизить требования к нестабильности по температуре источника опорного напряжения.

В отличие от простейших схем, где напряжение опорного источника $U_{оп}$ включено в цепь эмиттера усилителя, здесь оно включено в цепь базы, а это уменьшает нестабильность за счет снижения влияния дифференциального сопротивления источника опорного напряжения.

Для увеличения входных сопротивлений дифференциального усилителя и повышения чувствительности по току используются составные транзисторы (рисунок 4.7,в). Однако такие дифферен-

циальные усилители имеют ряд недостатков: значительное увеличение коэффициента обратной связи по напряжению, ухудшение динамических свойств из-за увеличения постоянной времени. По этой причине дифференциальные усилители на составных транзисторах имеют ограниченное применение. Чаще всего для повышения коэффициента усиления используется многокаскадное включение.

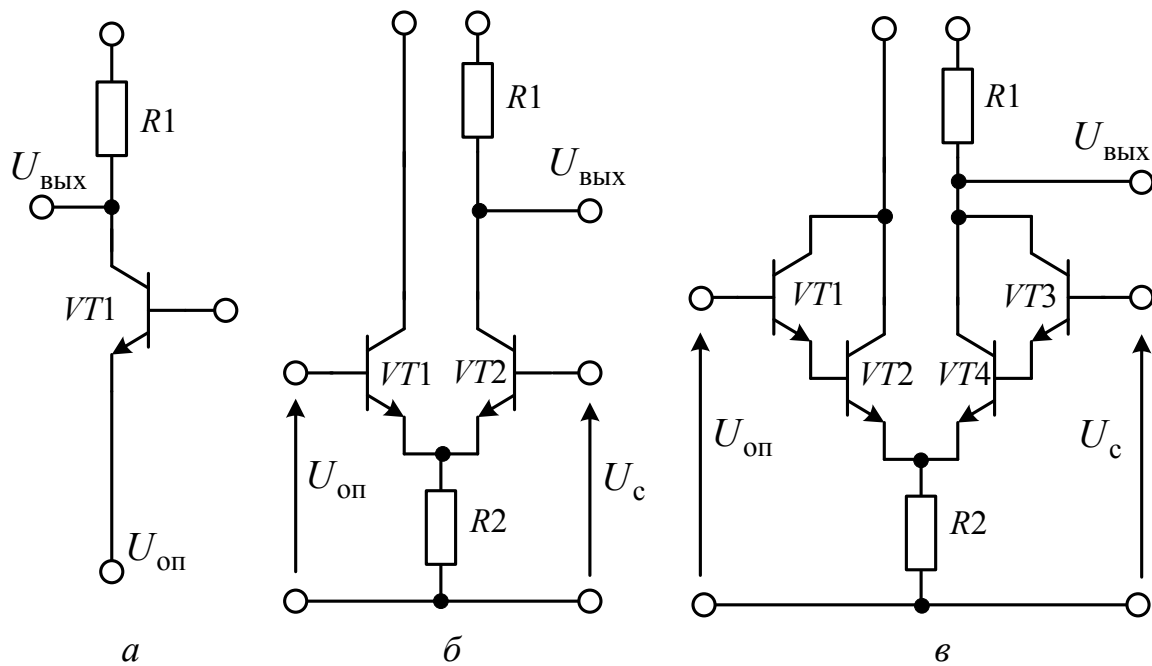


Рисунок 4.7 — Основные схемы интегральных усилителей постоянного тока

Ко второй группе усилителей постоянного тока может быть отнесена схема на комплементарных транзисторах (рисунок 4.8). Появление таких схем обусловлено спецификой построения схем источников опорного напряжения на основе запрещенной зоны полупроводника.

Основной функциональной задачей данных усилителей является усиление уже выделенного разностного сигнала рассогласования. Особенность схемы на рисунке 4.8 состоит в том, что на выходе включен *p-n-p*-транзистор *VT3*, который обеспечивает эмиттерный выход усилителя, тем самым резко снижая выходное сопротивление.

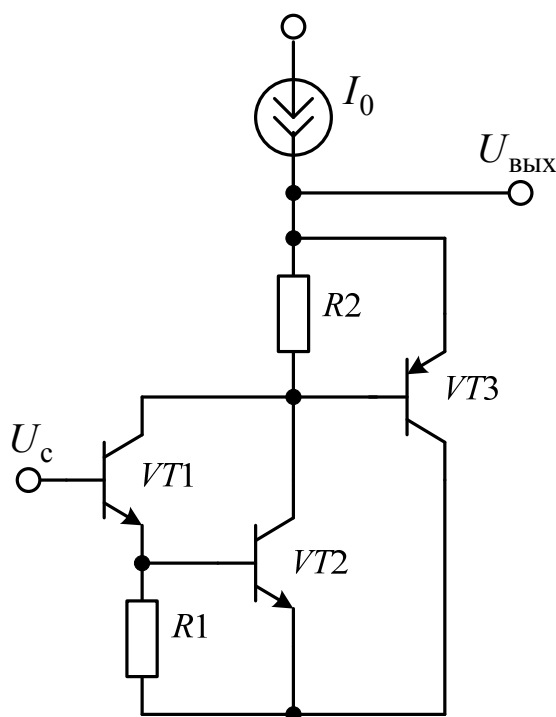


Рисунок 4.8 — Усилитель постоянного тока на комплементарных транзисторах с эмиттерным выходом

В результате значительно уменьшается нестабильность выходного напряжения при воздействии изменения напряжения на входе, и особенно при изменении тока нагрузки.

Стабилизаторы тока

Сохранение стабилизирующих свойств интегральных стабилизаторов в широком диапазоне изменений входного напряжения определяется степенью стабилизации рабочей точки опорного и регулирующего элементов и постоянством коэффициента усиления усилителя постоянного тока (УПТ). В обоих случаях наименее благоприятным является режим работы при низких уровнях входного напряжения, когда сопротивление резистора нагрузки УПТ и балластного резистора в параметрическом стабилизаторе функционального узла опорного напряжения измеряется сотнями ом.

В простейшей схеме стабилизатора тока используется включение транзистора по схеме с ОК.

Другим вариантом стабилизатора тока может быть схема, показанная на рисунке 4.9.

В этой схеме входной транзистор стабилизатора тока работает при нулевом смещении коллектора относительно базы, для чего коллектор и база соединены между собой. Ток смещения в цепи коллектора транзистора $VT1$ задается извне и определяет рабочую точку транзистора $VT2$, который используется в качестве стабилизатора тока.

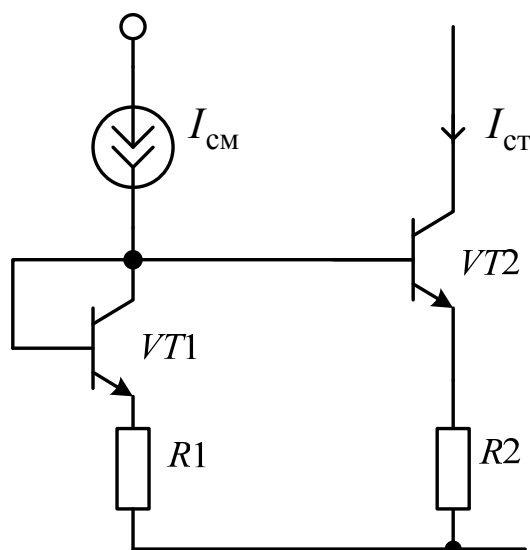


Рисунок 4.9 — Одноколлекторный стабилизатор тока на $n-p-n$ -транзисторах

При идентичности параметров транзисторов токи коллекторов будут равны, а ток стабилизатора при равенстве резисторов $R1$, $R2$ в эмиттерных цепях транзисторов определяется уравнением

$$I_{ст} = I_{см} \frac{\beta}{\beta + 2}. \quad (4.5)$$

На этом принципе могут быть построены и более сложные схемы, включающие два стабилизатора и более при единой цепи смещения (рисунок 4.10). Использование в интегральных стабилизаторах напряжения такого решения реализуется созданием многоэмиттерного транзистора смещения $VT1$ и выбором резистора $R1$ из условия, что параллельное соединение резисторов $R2 - Rn$ дает сопротивление, равное $R1$.

Характерной особенностью данного принципа построения стабилизаторов тока является полная термокомпенсация тока за счет симметрии задающей и стабилизирующей цепей.

У стабилизаторов тока в случае использования эмиттерного повторителя с заданным потенциалом базы, а также в случае задания тока стабилизатора с помощью тока смещения параметры зависят от характеристик источников смещения и поэтому последние должны рассматриваться как часть системы стабилизатора тока. Примером можем служить система источника опорного напряжения, показанная на рисунке 4.11,а.

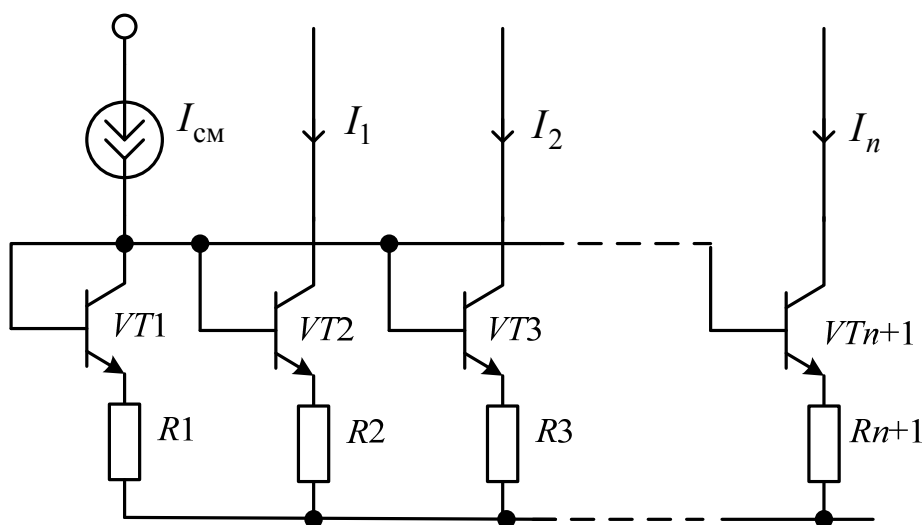


Рисунок 4.10 — Многоколлекторный стабилизатор тока на $n-p-n$ -транзисторах

При подаче на вход стабилизатора напряжения осуществляется запуск системы стабилизаторов тока за счет подачи смещения на базу транзистора $VT3$. После окончания переходного процесса напряжения на стабилитронах $VD1$ и $VD3$ становятся равными. Диод $VD2$ отключает цепь запуска $R1-VD1$ и система стабилизаторов тока работает в автономном режиме. Транзистор $VT3$ может рассматриваться как стабилизатор тока, обеспечивающий смещение транзистора $VT2$ в стабилизаторе тока на $p-n-p$ -транзисторах $VT1$ и $VT2$, а его эмиттерный ток — как ток смещения стабилизатора, выполненного на транзисторах $VT4$ и $VT5$. Таким образом, система стабилизаторов тока определяет режим работы опорного элемента $VD3$ и режим работы усилителя сигнала ошибки.

Такая система обладает сложной зависимостью уровня термокомпенсации опорного напряжения из-за изменений коллекторно-

го тока транзистора $VT3$, напряжений прямосмещенного перехода эмиттер-база транзистора $VT4$ и стабилитрона $VD3$, а также коэффициентов передачи тока $p-n-p$ -транзисторов.

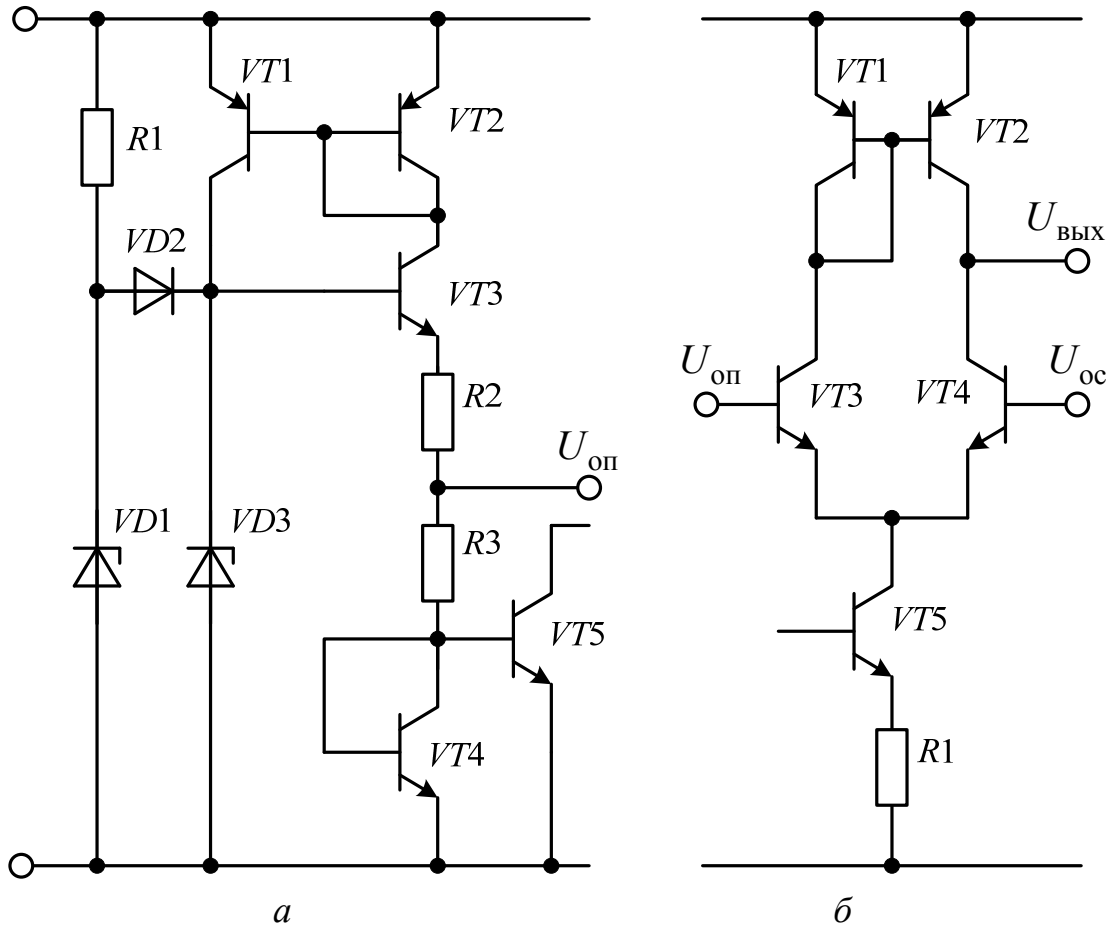


Рисунок 4.11 — Стабилизаторы тока на $p-n-p$ -транзисторах в схеме источника опорного напряжения (а) и в усилителе постоянного тока на дифференциальном усилителе (б)

Широкое применение нашли стабилизаторы тока на $p-n-p$ -транзисторах (рисунок 4.11,б). Такие стабилизаторы при использовании в качестве динамической нагрузки дифференциальных усилителей вводят положительную обратную связь (вход $U_{ос}$) в коллекторную цепь транзистора $VT4$ посредством модуляции сопротивления стабилизатора тока в соответствии с изменением входного сигнала. Это увеличивает коэффициент усиления по сравнению с рассмотренными усилителями постоянного тока на $n-p-n$ -транзисторах (см. рисунок 4.7) примерно на порядок. Важным свойством данных стабилизаторов тока является то, что при

сравнительно небольших коэффициентах передачи тока ($\beta \geq 10$) и термокомпенсации УПТ влиянием температурного изменения β можно пренебречь. Это свойство также позволяет упростить условие термокомпенсации источника опорного напряжения в зависимости от коэффициента передачи тока β *p-n-p*-транзистора.

Следует отметить, что наличие эффективной внутренней положительной связи может привести к неустойчивому состоянию стабилизатора напряжения. Условия устойчивости схемы выполняются при соответствующем выборе технологических режимов изготовления интегральной микросхемы и структуры *p-n-p*-транзисторов, например кольцевой горизонтальной структуры.

В особую группу можно выделить стабилизаторы, в которых с помощью отрицательной обратной связи ограничивается ток, протекающий через регулирующий элемент и датчик тока на выходе интегрального стабилизатора напряжения. Примером служит схема ограничения тока регулирующего транзистора в интегральных стабилизаторах напряжения, представленная на рисунке 4.12. Стабилизатор тока I_0 обеспечивает открывание РЭ (транзисторы $VT1$, $VT2$). Максимальный ток, который может протекать через нагрузку, определяется током стабилизатора и коэффициентом передачи тока составного транзистора.

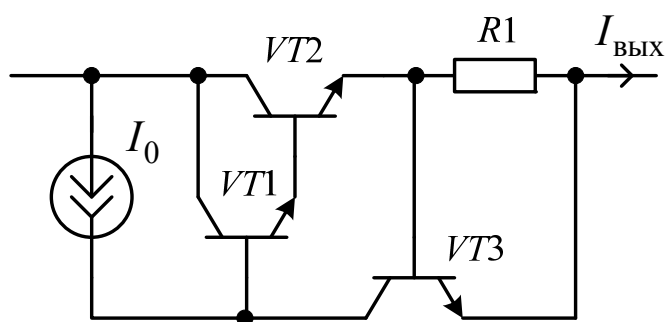


Рисунок 4.12 — Стабилизатор тока с ограничением и удержанием тока регулирующего транзистора

Включение в выходную цепь датчика тока (резистор $R1$) и транзистора $VT3$ позволяет ограничить выходной ток РЭ выбором сопротивления резистора $R1$ на любом уровне:

$$I_{\text{ВЫХ}} \leq I_0 \left(\frac{R1}{h_{11\beta 3}} \beta + \frac{1}{\beta^2} \right)^{-1}. \quad (4.6)$$

Стабилизаторы тока, представленные на рисунке 4.13, являются системами, в которых ток определяется цепью обратной связи. На рисунке 4.13,*а* представлена система, состоящая из четырех стабилизаторов тока.

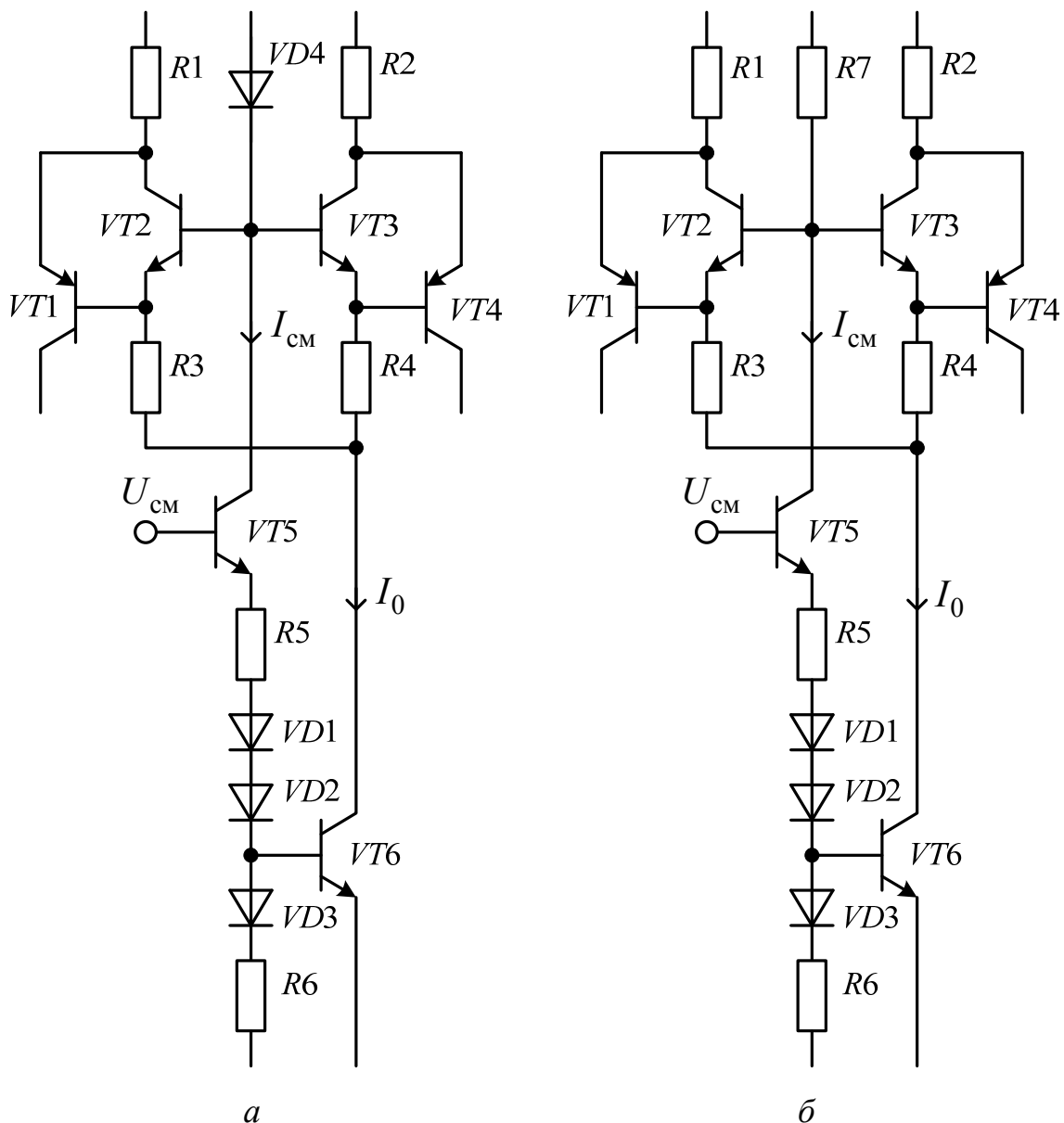


Рисунок 4.13 — Система стабилизаторов тока с ограничением тока регулирующего элемента (*а*) и улучшенной термокомпенсацией (*б*)

Стабилизатор тока на транзисторе $VT5$ обеспечивает смещение опорного диода $VD4$ в стабилизаторах на транзисторах $VT1$, $VT2$ и $VT3$, $VT4$. Стабилизатор тока на транзисторе $VT6$ служит для обеспечения открытого состояния транзисторов $VT1$ и $VT4$ через резисторы $R3$, $R4$. Транзисторы $VT2$ и $VT3$ ограничивают ток стабилизаторов на уровнях $\frac{U_{эб}}{R1}$ и $\frac{U_{эб}}{R2}$ соответственно.

Необходимо отметить, что наличие опорного диода $VD4$ в схеме на рисунке 4.13,*а* делает токи стабилизаторов зависимыми от температуры. Для уменьшения температурной нестабильности тока стабилизаторов $VT1$, $VT2$ и $VT3$, $VT4$ можно заменить опорный диод $VD4$ резистором смещения $R7$.

При равенстве сопротивлений $R1 = R2 = R7$ температурная нестабильность токов в системе стабилизаторов будет определяться только температурной нестабильностью тока смещения, задаваемого стабилизатором на транзисторе $VT5$.

Стабилизаторы тока на МОП-транзисторах обладают значительной температурной нестабильностью дифференциального сопротивления, но абсолютные значения этого сопротивления (1–2 МОм) в несколько раз больше, чем у стабилизаторов тока на биполярных транзисторах (0,1–0,2 МОм). По этой причине температурная нестабильность дифференциального сопротивления стабилизатора тока на МОП-транзисторах не оказывает существенного влияния на основные характеристики стабилизатора и усилителя постоянного тока. Кроме того, имеющаяся возможность исполнения МОП-транзисторов в виде совмещенных структур с общим истоком упрощает микросхемотехнику интегральных стабилизаторов напряжения и позволяет повысить плотность упаковки микросхемы.

Схемы защиты

Для защиты стабилизаторов напряжения формируют нагрузочную характеристику одного из видов, изображенных на рисунке 4.14.

При перегрузках и коротком замыкании на выходе стабилизаторов с последовательным включением РЭ и нагрузочной характеристикой вида 1 (пологоспадающая нагрузочная характе-

ристика) ток и мощность (иногда и напряжение) регулирующего транзистора значительно превышают номинальное значение. Поэтому регулирующий транзистор выходит из строя, если отсутствуют специальные меры защиты.

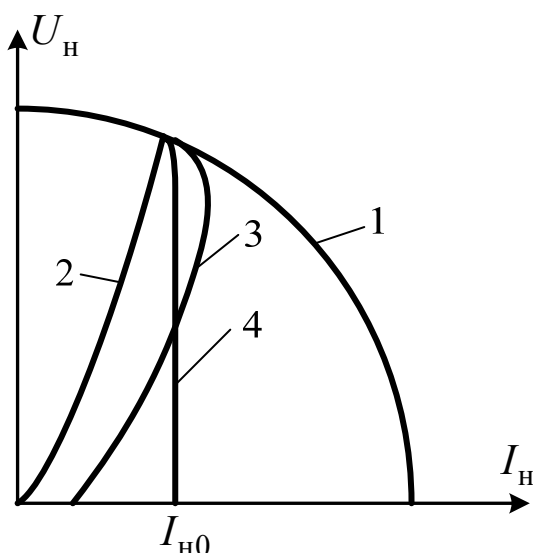


Рисунок 4.14 — Нагрузочные характеристики стабилизаторов напряжения при разных способах токовой защиты

Самый простой метод защиты — сформировать нагрузочную характеристику вида 2 (см. рисунок 4.14) с помощью предохранителя, реле или другого элемента, полностью отключающего схемы при увеличении тока нагрузки сверх некоторого значения. Однако предохранители и реле не обеспечивают надежную защиту: реле вследствие инерционности и возможности залипания контактов, предохранители вследствие инерционности.

В некоторых случаях (регулирующие транзисторы с достаточно высоким запасом электрической прочности) для защиты оказывается достаточным ограничить выходной ток на уровне номинального при сопротивлениях нагрузки, меньших номинального значения (кривая 4 на рисунке 4.14). Однако наличие значительного тока в РЭ приводит к увеличению рассеиваемой микросхемой мощности, что снижает надежность и к.п.д.

Наиболее приемлемым является способ формирования нагрузочной характеристики (кривая 3 на рисунке 4.14) между характеристиками 2 и 4 (рисунок 4.15).

Защита стабилизатора от перегрузок по току или от короткого замыкания в схеме на рисунке 4.15 обеспечивается ограничением уровня выходного тока с помощью транзистора $VT1$, который шунтирует составной регулирующий транзистор $VT2$, $VT3$, когда напряжение на резисторе $R3$ превышает напряжение отпирания транзистора $VT1$, т.е. $U_{R3} = I_H R2 \geq 0,7$ В. При устранении перегрузки ($U_{R3} = I_H R3 \leq 0,7$ В) транзистор $VT1$ закрывается и стабилизатор работает нормально. Достоинством такой защиты является быстрое действие и автоматическое возвращение стабилизатора в рабочее состояние после снятия токовой перегрузки.

К недостаткам рассматриваемой схемы защиты относится то, что с уменьшением сопротивления нагрузки мощность, рассеиваемая стабилизатором (микросхемой) при ограничении тока регулирующего транзистора для ряда режимов, превышает значение рассеиваемой мощности в случае отсутствия этого ограничения.

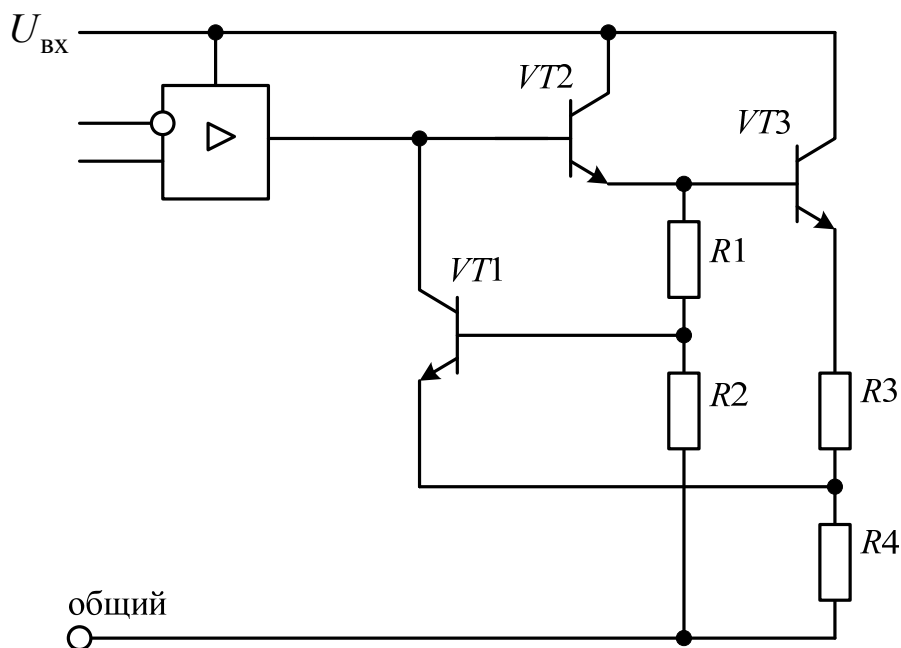


Рисунок 4.15 — Интегральная схема токовой защиты

Максимальное превышение рассеиваемой мощности определяется уравнением

$$\Delta P_{\max} = U_{\text{ВХ}} I_H - 2I_H \sqrt{(U_{\text{ВХ}} - U_{\text{ВЫХ}}) U_{\text{ВЫХ}}} . \quad (4.7)$$

Расчетные зависимости мощности для наиболее распространенных режимов работы интегральных микросхем стабилизаторов напряжения представлены на рисунке 4.16.

Анализ этих зависимостей показывает, что в идеальном случае должно соблюдаться условие

$$(U_{\text{вх}} - U_{\text{вых}}) I_{\text{н}} < P_{\text{max доп}}, \quad (4.8)$$

которое соответствует кривой 3.

Уравнение (4.7) легко преобразовать через приведенное выходное напряжение и ток нагрузки:

$$\frac{U_{\text{вых}}}{U_{\text{вых.норм}}} = K - (K - 1) \frac{I_{\text{н.порог}}}{I_{\text{н}}}, \quad (4.9)$$

где $K = U_{\text{вх}} / U_{\text{вых.норм}}$; $U_{\text{вых.норм}}$ — установленное выходное напряжение стабилизатора; $I_{\text{н.порог}}$ — ток нагрузки, при котором срабатывает схема защиты.

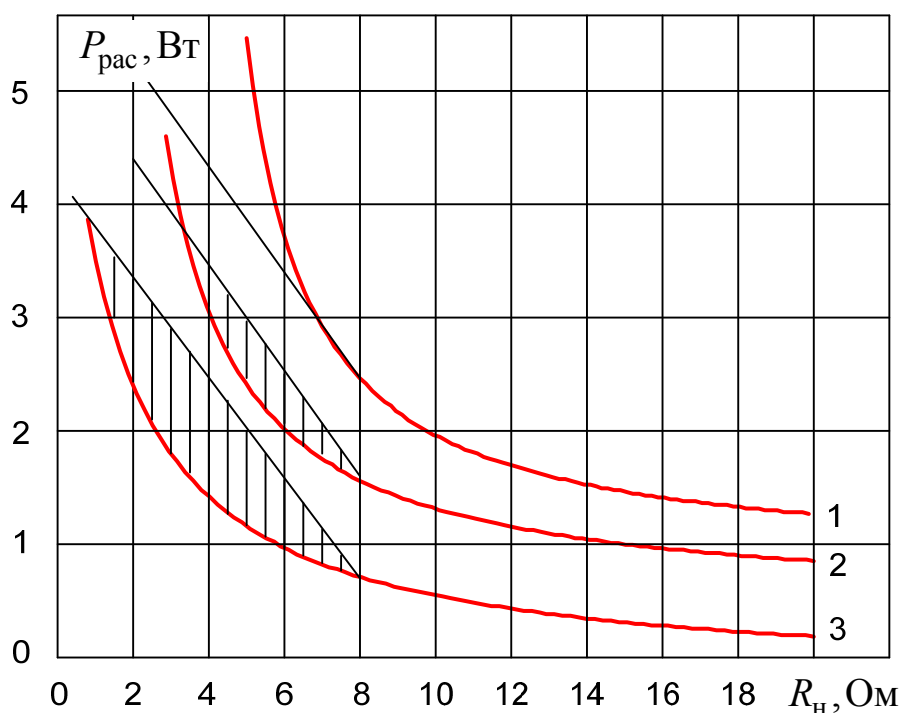


Рисунок 4.16 — Зависимость рассеиваемой мощности от рабочих режимов микросхемы при срабатывании токовой защиты:

1 — $U_{\text{вх}} = 10 \text{ В}$; $U_{\text{вых}} = 5 \text{ В}$; 2 — $U_{\text{вх}} = 7,5 \text{ В}$;

$U_{\text{вых}} = 5 \text{ В}$; 3 — $U_{\text{вх}} = 6 \text{ В}$; $U_{\text{вых}} = 5 \text{ В}$

Зависимость относительных величин, входящих в уравнение (4.9), представлена на рисунке 4.17,а.

Для реализации защиты от перегрузки по току без превышения мощности рассеивания стабилизатором (микросхемой) по сравнению с отсутствием ограничения тока (при $K < 2$) необходимо в схему защиты ввести положительную обратную связь, которая ускоряет запираение РЭ.

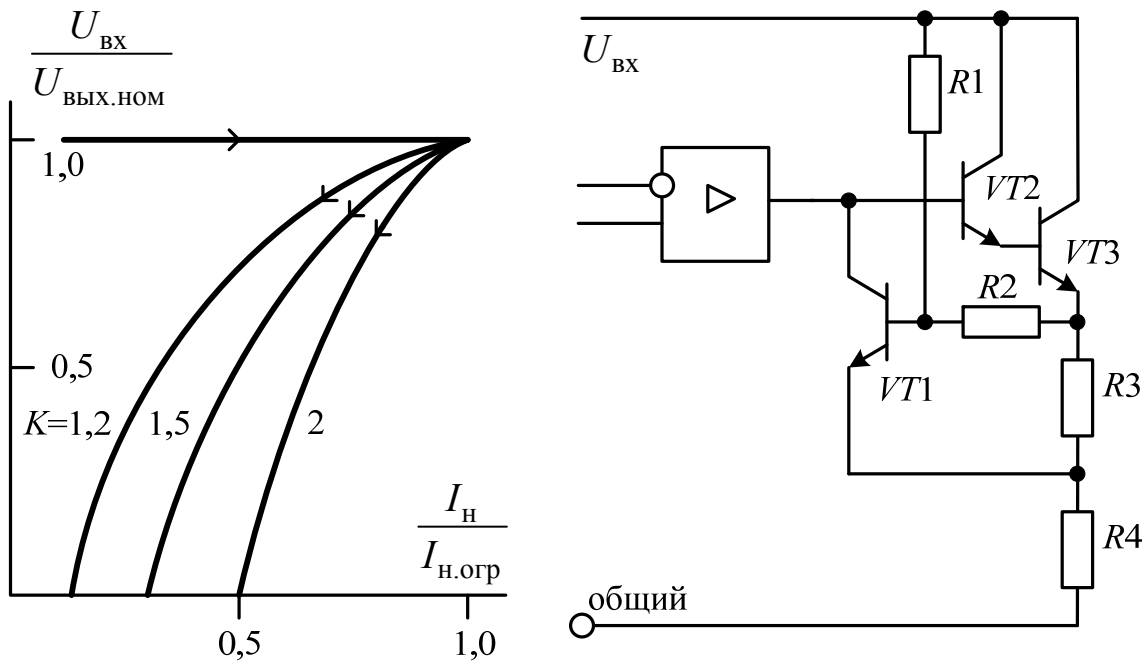


Рисунок 4.17 — Зависимость относительных изменений выходного напряжения и тока нагрузки микросхемы при срабатывании токовой защиты (а) и несимметричный триггер с эмиттерной связью в качестве схемы токовой защиты (б)

Примером такой защиты может быть схема, представленная на рисунке 4.17,б, которая может рассматриваться как несимметричный триггер с эмиттерной связью (триггер Шмита). Для срабатывания этой схемы токовой защиты необходимо, чтобы напряжение на эмиттер-базовом переходе транзистора VT1 было больше напряжения включения, т.е.

$$I_{\text{Н}} R_3 + \frac{U_{\text{ВХ}} - U_{\text{ВЫХ}}}{R_1 + R_2 + R_3} (R_2 + R_3) \geq U_{\text{бэ вкл}}. \quad (4.10)$$

Выполняя условия $R1 \gg R2$ и $R1 \gg R3$, получаем

$$I_H R3 + \frac{U_{ВХ} - U_{ВЫХ}}{R1} R2 \geq U_{бэ\text{ ВКЛ}}.$$

Так как резисторы $R2$ и $R3$ являются постоянными, можно определить или ток срабатывания защиты, протекающий через резистор $R1$:

$$I_{R1} = \frac{U_{ВХ} - U_{ВЫХ}}{R1} = \frac{U_{бэ\text{ ВКЛ}} - I_H R3}{R2},$$

или сопротивление резистора $R1 = \frac{R2(U_{ВХ} - U_{ВЫХ})}{U_{бэ\text{ ВКЛ}} - I_H R3}$, обеспечивающие отпирание транзистора токовой защиты $VT1$ при заданном уровне нагрузки.

Если $\Delta I_H R3 < \Delta I_H R_H$ и меньше по абсолютной величине изменения напряжения на резисторе $R1$, то при включении транзистора $VT1$ базовый ток транзисторов $VT2$, $VT3$ уменьшается и вместе с этим уменьшается напряжение на сопротивлении нагрузки. Схема приходит в состояние, когда транзистор $VT1$ насыщен, а регулирующий транзистор стабилизатора закрыт. В этом случае выполняется неравенство

$$\Delta I_H R3 < \Delta I_H R_H \frac{R2}{R1}.$$

Данная система токовой защиты является самонастраивающейся, т.е. уровень тока срабатывания схемы защиты при постоянном сопротивлении резистора $R3$ зависит от напряжения на регулирующем транзисторе стабилизатора:

$$\Delta I_{H.порог} = U_{бэ\text{ ВКЛ}} \frac{1}{R3} - (U_{ВХ} - U_{ВЫХ}) \frac{R2}{R1 R3}.$$

Следует также отметить, что режимы работы стабилизатора, для которых характерна большая разность между напряжением входа и выхода, являются нежелательными, так как возможны значительные перегрузки по мощности.

В тех случаях, когда требуется уменьшение достаточного тока в результирующем транзисторе, т.е. необходимо сформировать

нагрузочную характеристику, близкую к кривой 2 (см. рисунок 4.14), можно включить в рассмотренную схему защиты стабилитрон (рисунок 4.18).

Когда транзистор $VT1$ открывается и напряжение в точке А уменьшается, диод $VD1$ включается и открытое состояние транзистора $VT1$ уже поддерживается током этого диода. В результате остаточные токи в регулирующем транзисторе обычно не превышают 10 мА и практически не зависят от режимов работы стабилизатора, как это было в предыдущем случае. Для отключения регулирующего транзистора можно использовать его состояние отсечки. Это осуществляется добавлением в схему стабилизатора дополнительного триггерного узла, реагирующего на ток или напряжение перегрузки и формирующего запирающий сигнал на базе регулирующего транзистора. Нагрузочные характеристики таких схем имеют характер, аналогичный рассмотренным выше.

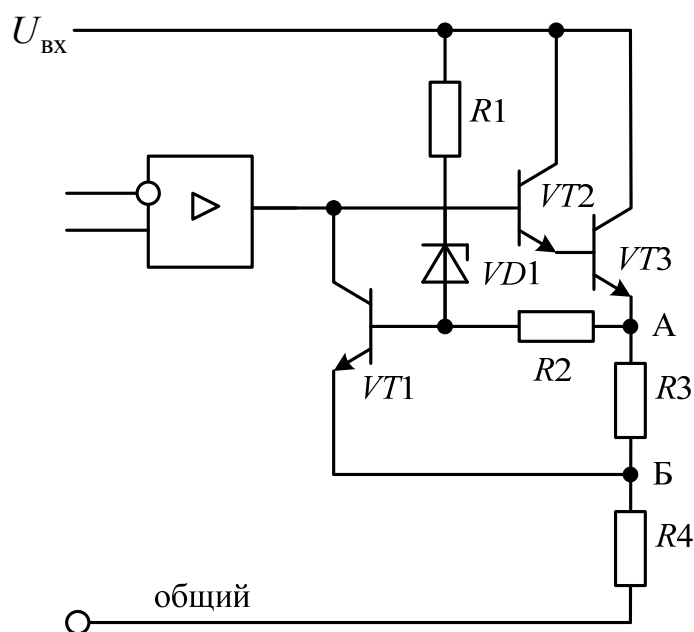


Рисунок 4.18 — Несимметричный триггер с эмиттерной связью и стабилитроном, используемый в качестве схемы токовой защиты

Серьезным недостатком таких схем является их сложность, поскольку схема защиты практически имеет такое же количество элементов, как и сам стабилизатор. По этой причине при создании интегральных стабилизаторов напряжения подобные схемы не

нашли применения. Вместо них в ряде схем стабилизаторов напряжения в интегральном исполнении применяются узлы выключения регулирующего транзистора внешним сигналом. Типовая схема такого узла представлена на рисунке 4.19,а. Входная вольт-амперная характеристика схемы на типовых маломощных интегральных транзисторах для расчета цепей управления выключением регулирующего транзистора представлена на рисунке 4.19,б.

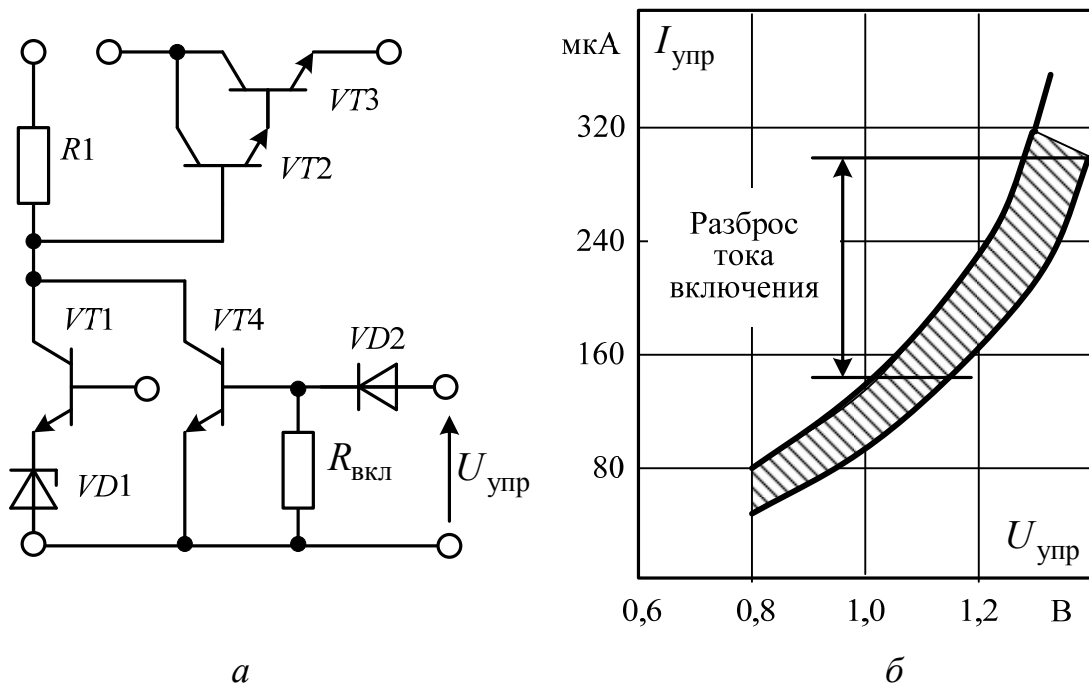


Рисунок 4.19 — Схема выключения стабилизатора напряжения внешним сигналом (а) и ее входная вольт-амперная характеристика (б)

Во всех случаях контролируемый уровень тока или напряжения определяется или значением входного напряжения, или максимально допустимым током нагрузки, которые зависят от окружающей температуры и теплового сопротивления конструкции интегрального стабилизатора напряжения.

Учет всех этих факторов при определении, в частности, тока срабатывания защиты не исключает перегрузок по мощности, возникающих при коротких замыканиях в нагрузке, ведущих к перегреву интегральной микросхемы и выходу ее из строя. Одновременный учет всех факторов, вызывающих перегрузки, ведет к неоправданному снижению энергетических характеристик

и неполному использованию по мощности интегральных стабилизаторов напряжения.

Введение тепловой защиты, ограничивающей максимальную температуру кристалла интегральной микросхемы, исключает эти недостатки.

Размещение температурно-чувствительного элемента (перехода эмиттер-база) в непосредственной близости с РЭ или внутри кристалла интегральной микросхемы, а также сравнительно малая теплоемкость конструкции позволяют получать времена срабатывания защиты около 5 мс. При этом для полупроводниковых микросхем ошибка срабатывания тепловой защиты не превышает $\pm 10\%$ на уровне максимально допустимой температуры кристалла $\pm 175^\circ\text{C}$.

На рисунках 4.20 и 4.21 представлены схемы тепловой защиты, нашедшие применение в интегральных стабилизаторах напряжения.

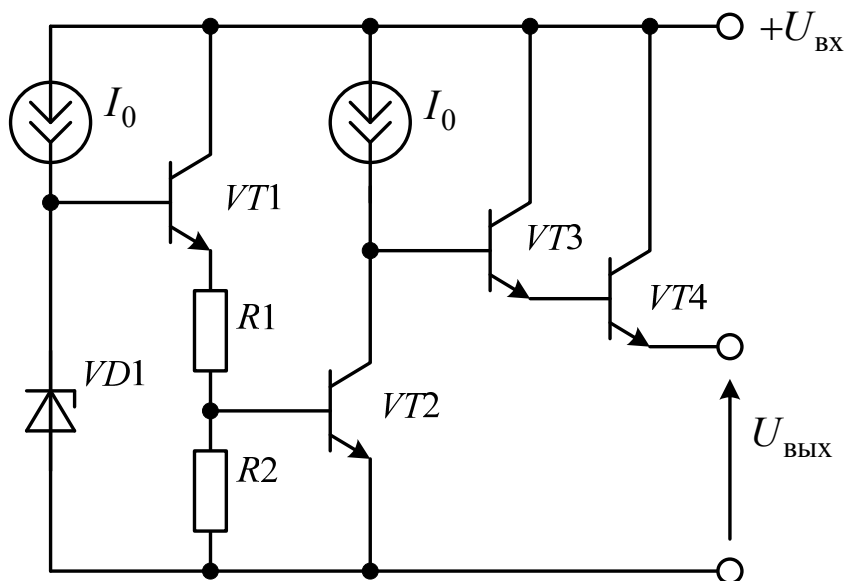


Рисунок 4.20 — Схема тепловой защиты интегральных микросхем с однокаскадным усилителем

В рабочем режиме при температуре, не превышающей допустимую $T_{\text{доп}}$, источник опорного напряжения поддерживает на базе температурно-чувствительного и исполнительного элемента $VT2$ напряжение смещения ниже порога включения.

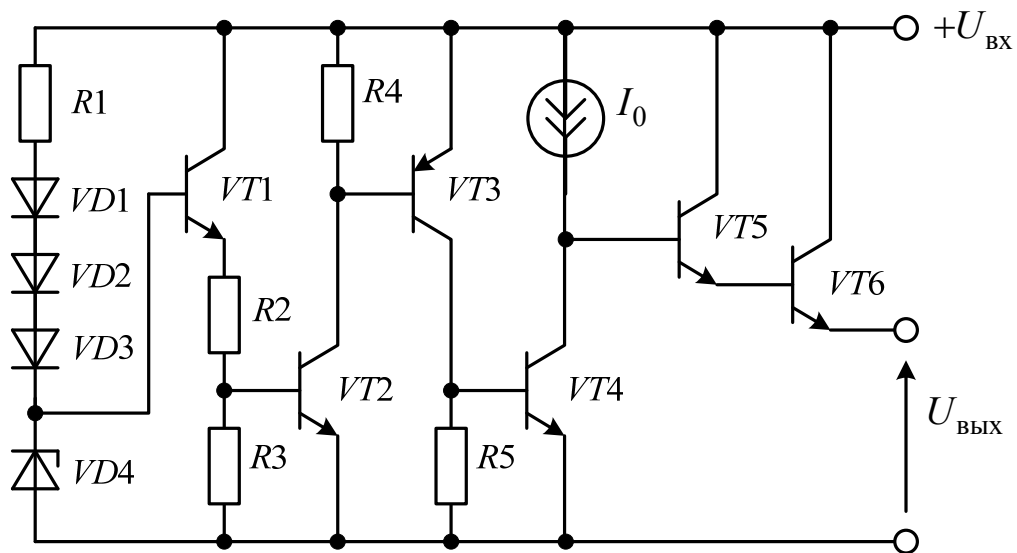


Рисунок 4.21 — Схема тепловой защиты интегральных микросхем с нелинейным двухкаскадным усилителем

Использование нелинейного двухкаскадного усилителя (см. рисунок 4.21) на транзисторах $VT2$, $VT3$ позволяет существенно повысить чувствительность схемы и снизить рассеиваемую стабилизатором (микросхемой) мощность практически до нуля при срабатывании защиты.

4.4. Принципы построения интегральных стабилизаторов напряжения

Построение интегральных стабилизаторов напряжения определяется:

- техническими требованиями к основным параметрам и условиями эксплуатации;
- типом конструктивно-технологического исполнения;
- технико-экономическими показателями.

Выполнение высоких технических требований при реализации интегральных стабилизаторов напряжения требует создания стабильных источников напряжения, усилительных каскадов с большим усилением (с обязательным обеспечением устойчивости), применения мощного и высокочастотного РЭ, согласования отдельных узлов схемы с учетом температурной компенсации.

Полупроводниковая технология изготовления интегральных стабилизаторов не позволяет осуществлять широкое относительное варьирование основных параметров транзисторов, резисторов, конденсаторов по сравнению с гибридной технологией, допускающей использование элементов, изготовленных практически по любой технологии и из любого исходного материала.

Выполнение технико-экономических показателей определяется взаимозависимыми факторами стоимости и развития массового производства проектируемых микросхем, а также сроками их применения.

При массовом производстве с использованием автоматизации технологических процессов изготовления и контроля снижается стоимость приборов. Так, рост объема выпуска на три порядка снижает стоимость на один порядок. В этом случае явные преимущества имеют интегральные стабилизаторы напряжения, изготовленные по полупроводниковой технологии, так как она позволяет создавать микросхемы с высокой степенью интеграции компонентов групповыми методами и с высокой повторяемостью параметров. В пользу этого конструктивно-технологического принципа исполнения интегральных стабилизаторов свидетельствует и развивающаяся комплексная микроминиатюризация радиоаппаратуры, так как разрешающая способность полупроводниковой технологии примерно в 25 раз выше гибридной. На сроки применения основное влияние оказывает динамический диапазон работы стабилизаторов и к.п.д., что в свою очередь выдвигает требования максимальной простоты схемы высокого качества силового регулирующего транзистора.

Анализ этих факторов с учетом современного состояния микроэлектроники позволяет сделать ряд выводов.

Для широкого применения в различных классах радиоэлектронной аппаратуры наиболее оправдано полупроводниковое исполнение интегральных стабилизаторов напряжения, так как требования к основным параметрам, как правило, не являются жесткими и вполне реализуемы.

Для специальных условий применения, характеризующихся повышенными требованиями к отдельным или ко всем параметрам интегральных стабилизаторов напряжения, когда не требуется

крупносерийный выпуск, наиболее целесообразно использовать гибридную технологию. Возможность подбора и подгонки необходимых элементов позволяет реализовать практически любые предъявляемые требования.

Для широкого применения и выполнения повышенных требований к отдельным характеристикам или параметрам интегральных стабилизаторов (например, более высокая выходная мощность или минимальные потери на регулирующем транзисторе, т.е. повышенный к.п.д.) возможно сочетание первых двух видов исполнения, т.е. гибридное исполнение с использованием полупроводниковых микросхем.

Все это определенным образом находит отражение в микросхемотехнике проектируемых интегральных стабилизаторов напряжения. Использование полупроводниковых интегральных стабилизаторов напряжения в сочетании с внешними дискретными полупроводниковыми приборами (транзисторами, стабилитронами и т.д.), а также с другими интегральными микросхемами (операционными усилителями) позволяет получать высокие основные параметры: малую нестабильность по напряжению и току, высокую выходную мощность и к.п.д.

На рисунке 4.22 представлена схема интегрального стабилизатора напряжения с регулируемым выходным напряжением положительной полярности типа К142ЕН1,2.

Данная схема относительно проста. Сравнительно малое количество элементов в цепи усиления и обратной связи ($VT3$, $VT4$, $VT7$), низкое выходное сопротивление составного транзистора, развязка дифференциального усилителя от источника опорного напряжения через делитель $R1$ - $R2$ и эмиттерный повторитель $VT5$ обеспечивают достаточно высокие стабилизирующие и динамические свойства стабилизатора.

Схема содержит дополнительные элементы защиты от электрических перегрузок: по току и короткому замыканию ($VT9$), выключения внешним сигналом ($VD3$, $R4$, $VT8$). Наличие выводов от отдельных узлов схемы позволяет улучшать характеристики за счет имеющейся возможности подключения внешнего дополнительного источника питания (выводы 4, 8), усиливающего транзистора (выводы 13, 14, 16), фильтра шумов (выводы 3, 8, 12).

Отсутствие делителя регулировки выходного напряжения (свободные выводы 8, 12, 13, а также свободные выводы 2, 4, 16) позволяет оперировать выбором необходимого уровня выходного напряжения с помощью внешнего резистивного делителя, использовать данную схему для стабилизации отрицательной полярности напряжения и других функциональных целей.

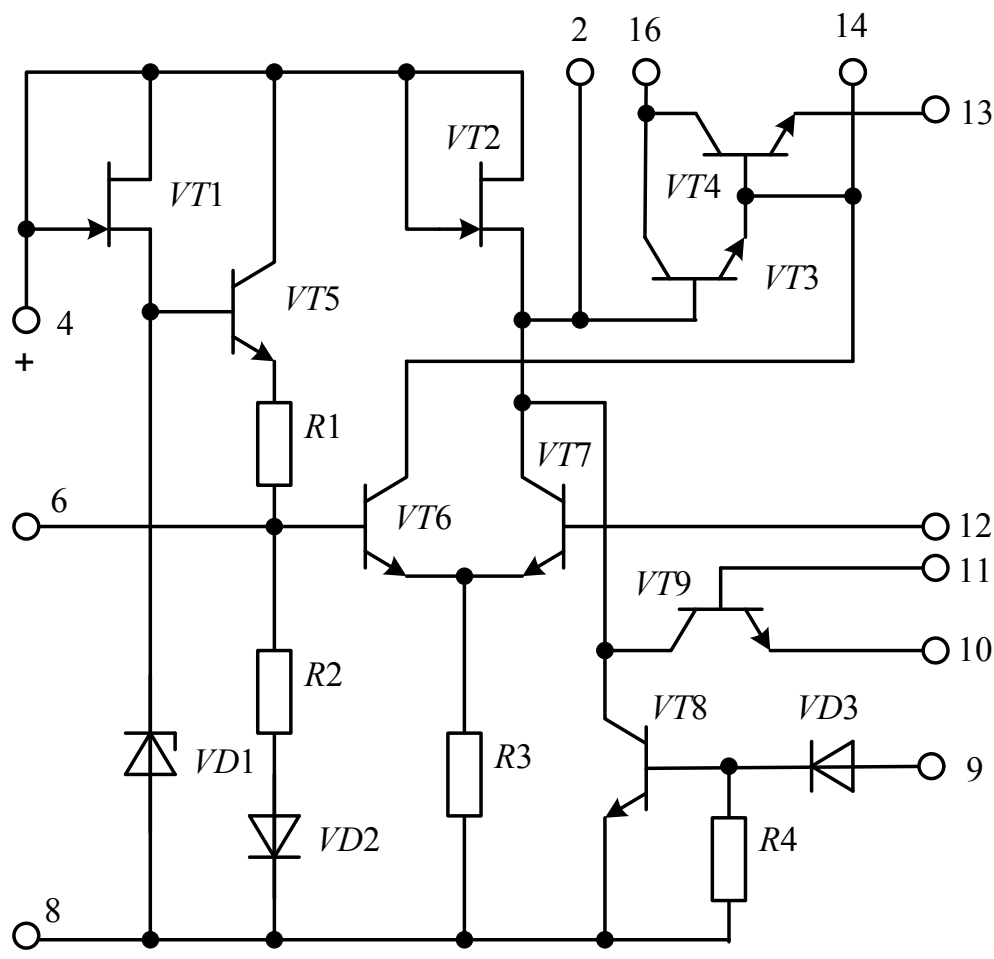


Рисунок 4.22 — Схема однокаскадного интегрального непрерывного стабилизатора напряжением К142ЕН 1,2 с регулируемым выходом положительной полярности

Поскольку данная интегральная микросхема стабилизатора напряжения наиболее простая, ее можно считать базовой при сопоставлении параметров более сложных микросхем. На рисунке 4.23 приведена схема двухкаскадного интегрального стабилизатора напряжения с регулируемым выходным напряжением К142ЕН3.

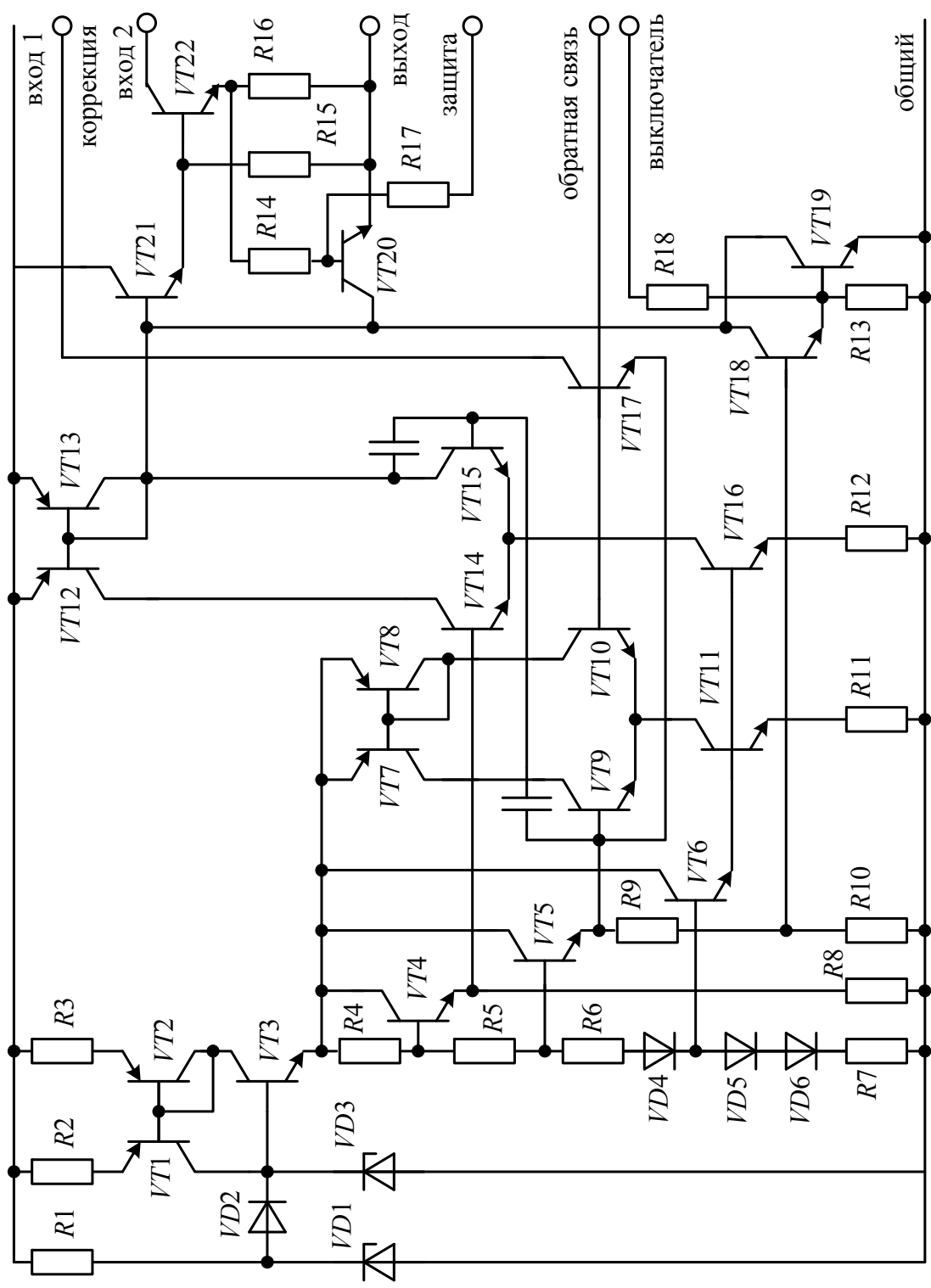


Рисунок 4.23 — Схема интегрального стабилизатора напряжения К142ЕН3

Схема состоит из следующих основных функциональных узлов: источников опорного напряжения $VD1–VD6$, $VT1–VT6$, $R1–R10$; цепей сравнения и усиления сигнала рассогласования $VT7–VT17$; последовательных РЭ $VT21$, $VT22$, $R15$; защиты от перегрузок по току $VT20$, $R14–R17$; тепловой защиты $VT18$, $VT19$, $R13$; выключения внешним сигналом $VT19$, $R18$.

Источник опорного напряжения, выполненный на основе обратносмещенных эмиттер-базовых переходов $VD1$, $VD3$, термокомпенсирован такими же прямосмещенными переходами $VD4–VD6$. Цепь $R1–VD2$ служит для запуска схемы в момент включения. После установления режима ток через диод $VD2$ не протекает, так как разность потенциалов на его катоде и аноде много меньше 0,7 В, обеспечиваемых идентичными характеристиками стабилитронов $VD1$, $VD3$.

Транзистор $VT3$ является эмиттерным повторителем, образующим с цепями нагрузки три источника опорного напряжения для каскадов усиления и тепловой защиты. Использование на выходе источников опорного напряжения эмиттерных повторителей $VT4$, $VT5$ позволяет получать выходные сопротивления около 10 Ом.

Узел сравнения и усиления сигнала рассогласования состоит из двух каскадов с отдельным входом эталонного напряжения. Благодаря этому практически исключается влияние положительной обратной связи по питанию. Конденсаторы $C1$, $C2$ емкостью около 30 пФ предназначены для устранения автоколебаний на высоких частотах. Транзистор $VT17$ служит для устранения автоколебаний на низких частотах при малых выходных напряжениях и большой нагрузке. Этот транзистор включается в том случае, когда разность потенциалов между базами транзисторов $VT9–VT10$ превышает 0,65 В, что возможно только при работе стабилизатора в нелинейном режиме.

Для создания интегральных стабилизаторов напряжения с фиксированным выходным напряжением наиболее перспективным является использование источников опорного напряжения на основе запрещенной зоны полупроводника. Их особенность заключается в том, что выделение сигнала рассогласования происходит в них самих. Такие источники опорного напряжения позво-

ляют снизить входные напряжения до 3–5 В и тем самым за счет уменьшения допустимых напряжений $\Delta U_{\text{вх-вых}}$ при низких входных напряжениях повысить к.п.д. стабилизатора. В целях улучшения условий внутренней термокомпенсации наиболее целесообразно использование усилителя сигнала рассогласования на основе составных транзисторов с общим эмиттером.

Часто в реальных условиях требуется стабилизация напряжения не только положительной полярности, но и отрицательной. В основу построения таких интегральных стабилизаторов могут быть положены транзисторы *p-n-p* типа, но это решение встречает ряд технологических трудностей при создании их с высокими коэффициентами усиления. В основном подобные типы микросхем строятся на транзисторах *n-p-n*-типа. Отличием их является только то, что для сравнения и усиления, а также в источнике опорного напряжения включаются транзисторы *p-n-p* с целью инвертирования сигнала. В этом случае коэффициенты усиления по току *p-n-p*-транзисторов могут иметь низкие значения ($h_{21э} \geq 1$).

5. Компараторы напряжения

5.1. Характеристики компараторов

Компаратор — это схема (рисунок 5.1,а), предназначенная для сравнения входных напряжений U_1 и U_2 и выработки выходного напряжения $U_{\text{вых}} = U^B$, если $U_1 > U_2$, и $U_{\text{вых}} = U^H$, если $U_1 < U_2$, где U^B и U^H — два фиксированных уровня напряжения. На рисунке 5.1,б показана передаточная характеристика компаратора (зависимость $U_{\text{вых}}$ от $U_{\text{диф}} = U_1 - U_2$). В зависимости от типа компаратора и уровней напряжения питания напряжения U^B и U^H могут быть либо противоположной полярности (U^B положительно, а U^H отрицательно), либо одной полярности (оба напряжения либо положительны, либо отрицательны).

Коэффициент усиления компаратора без обратной связи обычно очень велик, хотя и меньше, чем ОУ. Типичное значение коэффициента усиления на низких частотах лежит в диапазоне от 3000 до 100000. Изменение входного напряжения, необходимое для переключения компаратора из одного состояния в другое, очень мало, как правило, от 0,1 до 3 мВ. Вследствие малого входного напряжения переключения выходное напряжение компаратора почти все время соответствует уровню насыщения — либо U^H , либо U^B .

Компаратор можно представить как одноразрядный аналого-цифровой преобразователь (АЦП), вырабатывающий на выходе

уровень логической «1» (т.е. $U_{\text{ВЫХ}} = U^B$), если аналоговое входное напряжение U_1 выше уровня опорного напряжения $U_{\text{оп}} = U_2$. Логический «0» (т.е. $U_{\text{ВЫХ}} = U^H$) появляется на выходе тогда, когда уровень входного напряжения становится ниже опорного напряжения.

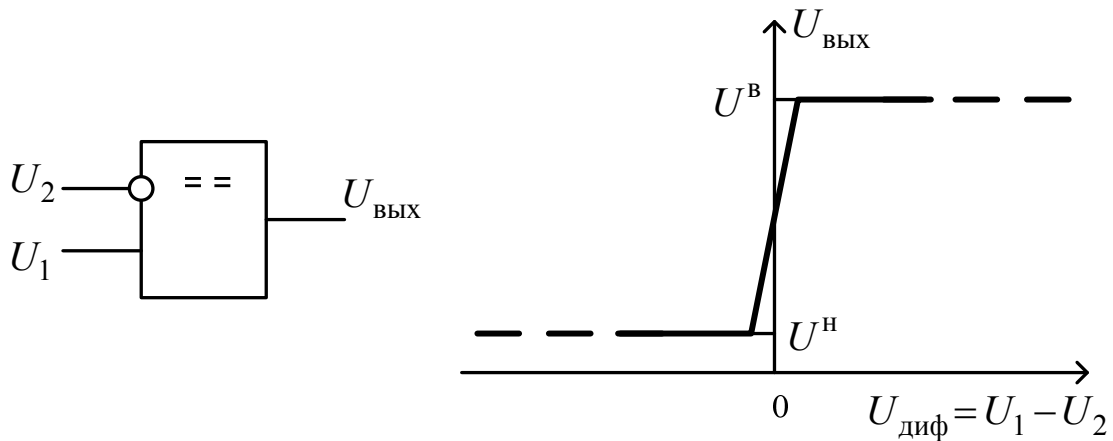


Рисунок 5.1 — Компаратор напряжения (а) и его передаточная характеристика (б)

Во многих отношениях компаратор практически аналогичен ОУ, причем любой ОУ можно использовать в качестве компаратора. Однако компаратор предназначен для работы без обратной связи, т.е. в ключевом режиме, в то время как ОУ почти всегда используется в режиме с обратной связью и выполняет функции линейного усилителя.

Поскольку ОУ предназначен для работы с обратной связью, при проектировании его частотная характеристика выбирается такой, чтобы обеспечить определенный запас устойчивости в режиме с обратной связью и предотвратить возникновение автоколебаний. Это неизбежно приводит к сокращению ширины полосы пропускания и уменьшению скорости нарастания выходного напряжения, а также к увеличению времени установления. В компараторе никаких ограничений на частотную характеристику не накладывается, поскольку он работает без обратной связи, что позволяет обеспечить его очень большое быстродействие.

ОУ вырабатывает нулевое выходное напряжение, когда дифференциальная составляющая входного сигнала равна нулю.

Компаратор работает так, что его выходное напряжение принимает всего два фиксированных значения, поэтому при нулевом напряжении на входе выходное напряжение равно либо U^B , либо U^H в зависимости от полярности напряжения смещения.

Выходное напряжение ОУ имеет уровни насыщения, примерно на 1–2 В отличающиеся от уровней напряжения питания. Компаратор часто разрабатывается так, чтобы высокий и низкий уровни выходного напряжения были совместимы для работы с другими компонентами, например со схемами цифровой логики.

Компараторы имеют широкую область применения: генераторы импульсов, генераторы меандров и колебаний треугольной формы, широтно-импульсные модуляторы, детекторы уровня, детекторы прохождения нуля, схемы восстановления импульсов, приемники с линии, ограничители, генераторы, управляемые напряжением, АЦП, формирователи временной задержки.

Наиболее важной характеристикой компаратора является время срабатывания, или время задержки распространения сигнала. Это время между моментом переключения входного напряжения и моментом, когда выходное напряжение достигает определенного уровня (рисунок 5.2).

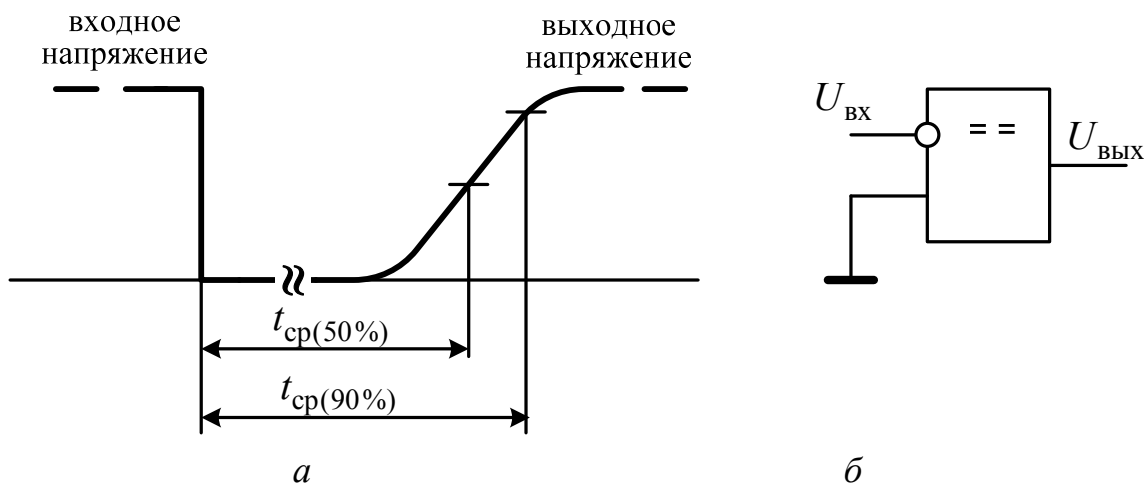


Рисунок 5.2 — Время срабатывания компаратора:
 а — форма входного и выходного напряжений;
 б — схема для измерения времени срабатывания

Обычно используют уровень 50 %, а иногда уровень 90 %. Для измерения времени срабатывания неинвертирующий вход

заземляют (т.е. $U_{оп} = 0$). На инвертирующий вход подают входной сигнал, который изменяется от некоторого уровня, например +100 мВ или -100 мВ, до уровня напряжения противоположной полярности с максимально крутым фронтом. Уровень этого напряжения называется входным напряжением переключения или чувствительностью компаратора, его характерными значениями являются 2, 5, 10, 20 и 100 мВ.

Времена срабатывания компараторов обычно составляют от 1 мкс до 10 нс. Коэффициент усиления компараторов без обратной связи может быть от 3000 до 100000, так что размах входного напряжения, необходимый, чтобы вызвать на выходе переход из одного состояния насыщения в другое, должен составлять от 0,1 до 3 мВ.

Напряжение смещения $U_{см}$ является еще одной важной характеристикой компаратора, поскольку оно приводит к сдвигу точки переключения во входном напряжении от $U_{оп}$ к $U_{оп} + U_{см}$. Напряжение смещения компараторов, как правило, составляет от 1 до 10 мВ.

5.2. Компараторы с положительной обратной связью

Поскольку компараторы используются не как линейные усилители, а как ключевые устройства, в них может успешно применяться положительная обратная связь, чтобы увеличить коэффициент усиления и получить некоторый гистерезис в переходной характеристике. Увеличение коэффициента усиления приводит к тому, что амплитуда входного напряжения, необходимого для переключения компаратора, сокращается до очень малой величины.

Схема компаратора с положительной обратной связью приведена на рисунке 5.3,а, а на рисунке 5.3,б показана его передаточная характеристика. Уровень входного напряжения, при котором происходит переключение выходного напряжения из низкого уровня в высокий, определяется выражением

$$U_{диф}^{н-в} = \frac{U_{оп} R1 + U^H R2}{R1 + R2}, \quad (5.1)$$

а формула для входного напряжения, необходимого для переключения из высокого уровня в низкий, записывается в виде

$$U_{\text{диф}}^{\text{В-Н}} = \frac{U_{\text{оп}} R1 + U^{\text{В}} R2}{R1 + R2}. \quad (5.2)$$

Ширина петли гистерезиса U_{Γ} задается выражением

$$U_{\Gamma} = \frac{(U^{\text{В}} - U^{\text{Н}}) R2}{R1 + R2}. \quad (5.3)$$

В ряде случаев наличие петли гистерезиса необходимо для исключения неопределенности момента переключения компаратора, т.е. предотвращения «дребезга». Если ширина петли гистерезиса превышает пиковые флуктуации входного напряжения, то момент переключения компаратора будет строго определенным, без «дребезга».

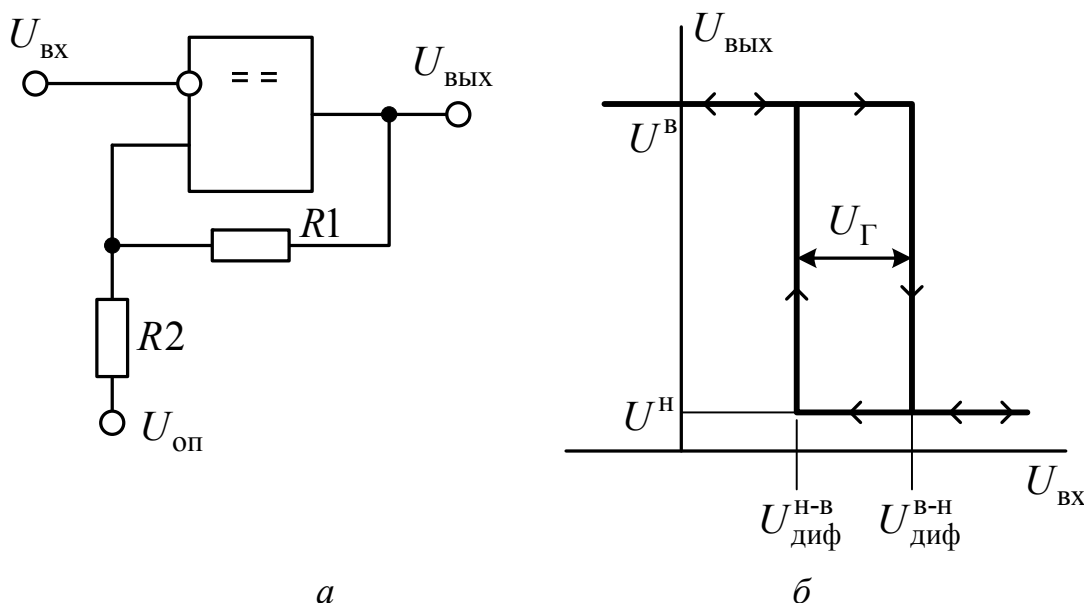


Рисунок 5.3 — Компаратор с положительной обратной связью:
а — схема; *б* — передаточная характеристика

Использование положительной обратной связи для получения петли гистерезиса и увеличения коэффициента усиления с обратной связью особенно полезно, когда изменение входного напряжения происходит очень медленно вблизи уровня опорного напряжения.

Если компаратор является частью большой системы управления с обратной связью, то при отсутствии петли гистерезиса могут возникать осложнения, связанные с колебательным характером выходного напряжения.

Для иллюстрации рассмотрим простой пример. Пусть компаратор является частью термостатической системы управления. Выход компаратора используется для управления нагревательным элементом, а входное напряжение пропорционально температуре. Пусть первоначально температура ниже требуемой, в этом случае входное напряжение компаратора меньше опорного и на его выходе будет высокий уровень сигнала, который обеспечивает включение нагревательного элемента. Рост температуры приведет к соответствующему увеличению входного напряжения компаратора. При отсутствии петли гистерезиса через некоторое время входное напряжение превысит опорное, при этом выход компаратора переключится в состояние с низким уровнем сигнала и нагревательный элемент выключится. После некоторого уменьшения температуры нагревательный элемент опять включится и т.д. Следовательно, будут происходить кратковременные циклы включения-выключения, которые будут продолжаться неограниченно долго с достаточно большой частотой, так как для переключения компаратора достаточно незначительных флуктуаций температуры относительно установленного значения. Такие частые циклы включения-выключения, как правило, очень нежелательны, и существенного их сокращения можно добиться путем введения в передаточную характеристику петли гистерезиса необходимой ширины.

5.3. Схемотехника компараторов

Внутренняя схемотехника компараторов во многом схожа со схемотехникой ОУ, особенно в построении входного каскада дифференциального усилителя. Наибольшие различия проявляются в выходных каскадах.

Схема компаратора представлена на рисунке 5.4. Компаратор может работать от одиночного источника питания положительной

полярности, а также от сдвоенного источника питания; напряжение питания от 2,3 до 36 В (или ± 18 В, если источник питания сдвоенный).

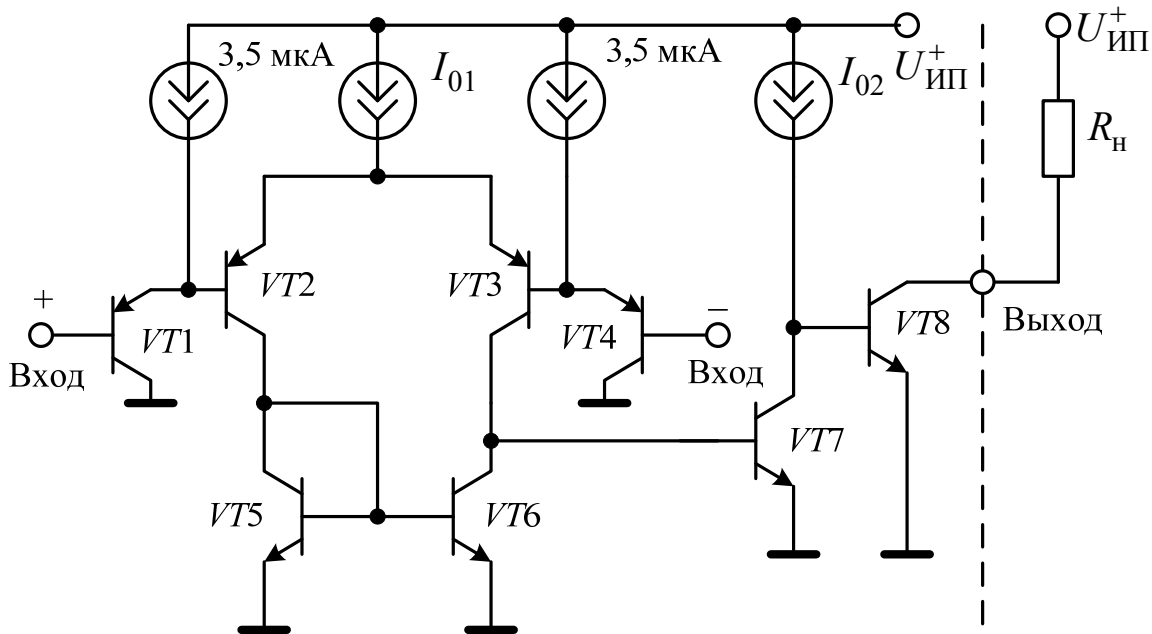


Рисунок 5.4 — Схема компаратора LM139 (фирма National Semiconductor)

Входной каскад дифференциального усилителя содержит транзисторы $VT1–VT4$, которые образуют дифференциальный усилитель Дарлингтона (т.е. включены по схеме с общим эмиттером). Ток покоя каждого из транзисторов $VT2$ и $VT3$ равен 50 мкА, а транзисторов $VT1$ и $VT4$ — $3,5 \text{ мкА} + (50 \text{ мкА}/\beta)$. Отметим, что источник тока 3,5 мкА обеспечивает ток покоя транзисторов $VT1$ и $VT2$ как минимум 3,5 мкА. В результате коэффициент передачи по току этих транзисторов β_{np} и динамическая передаточная проводимость g_m всегда поддерживаются достаточно высокими.

Транзисторы $VT5$ и $VT6$ образуют схему токового зеркала, которая используется в качестве нагрузки первого каскада. Второй каскад усиления на транзисторе $VT7$ выполнен по схеме с общим эмиттером и имеет в качестве активной нагрузки источник тока 100 мкА. Третий каскад усиления, он же выходной каскад, содержит транзистор $VT8$, который также включен по схеме с об-

щим эмиттером. Отметим, что $VT8$ имеет открытый коллектор, поэтому при работе с этим компаратором к выходу (т.е. коллектору $VT8$) обычно подключают нагрузочный резистор, другим выводом этот резистор подсоединяют к источнику положительного напряжения, в качестве которого можно использовать, например, положительное напряжение питания компаратора, хотя это и не обязательно.

Данный компаратор обычно работает без обратной связи. Вследствие очень высокого коэффициента усиления без обратной связи транзисторы второго и третьего каскадов усиления почти всегда находятся либо в режиме отсечки, либо в режиме насыщения, очень быстро переходя из одного режима в другой через активную область.

Если напряжение на инвертирующем входе выше, чем на неинвертирующем, то ток в базу транзистора $VT7$ течь не будет, следовательно, и коллекторный ток $VT7$ будет равен нулю. В этом случае весь ток I_{02} (100 мкА) начинает протекать через базу выходного транзистора $VT8$. Этот транзистор открывается и начинает работать либо в активном режиме, либо в режиме насыщения.

Если коллектор $VT8$ подключить к положительному напряжению питания $U_{ИП}^+$ через нагрузочный резистор R_H , то ток насыщения будет определяться выражением

$$I_{к(нас)} = \frac{U_{ИП}^+ - U_{кэ}}{R_H} \approx \frac{U_{ИП}^+}{R_H}. \quad (5.4)$$

Если $\beta \cdot 100 \text{ мкА} \geq I_{к(нас)}$, то транзистор $VT8$ находится в режиме насыщения. Это обычный режим работы.

Однако если $\beta \cdot 100 \text{ мкА} < I_{к(нас)}$, то $VT8$ будет в активном режиме с $I_k = \beta \cdot 100 \text{ мкА}$. Если транзистор $VT8$ в насыщении, то выходное напряжение $U_{вых} = U_{кэ8} = U_{кэ(нас)}$. Следовательно, низкий уровень выходного напряжения близок к потенциалу «земли». Если же $VT8$ не насыщен, то выходное напряжение $U_{вых} = U_{кэ3} = U_{ИП}^+ - I_k R_H = U_{ИП}^+ - (\beta \cdot 100 \text{ мкА}) R_H$, и, таким образом, зависит от коэффициента передачи по току транзистора $VT8$.

Если входное напряжение на инвертирующем входе меньше, чем на неинвертирующем, то ток через $VT8$, а следовательно, и через $VT5$ и $VT6$ будет меньше тока через $VT3$. Разность между $I_{к3}$ и $I_{к6}$ ($\approx I_{к5} \approx I_{к2}$) равна базовому току транзистора $VT7$. Если для базового тока выполняется условие $\beta_7 I_{б7} > 100$ мкА, то транзистор $VT7$ находится в режиме насыщения, а $VT8$ — в режиме отсечки, выходное напряжение $U_{\text{вых}} = U_{к8} \approx U_{\text{ИП}}^+$. Таким образом, высокий уровень выходного напряжения практически равен $U_{\text{ИП}}^+$.

Для переключения компаратора из низкого состояния в высокое необходимо, чтобы базовый ток транзистора $VT7$ изменился от $I_{б7} = 0$, что соответствует отсечке $VT7$ и насыщению $VT8$, до $I_{б7} = 100$ мкА/ β_7 , что соответствует насыщению $VT7$ и отсечке $VT8$. Изменение $I_{б7}$ в зависимости от изменения входного напряжения определяется выражением

$$\begin{aligned} \Delta I_{б7} &= \Delta I_{к3} - \Delta I_{к6} \approx \Delta I_{к3} - \Delta I_{к5} \approx \\ &\approx \Delta I_{к3} - \Delta I_{к2} = 2g_m \Delta U_{\text{диф}}, \end{aligned} \quad (5.5)$$

где g_m — динамическая передаточная проводимость дифференциального усилителя, которую в данном случае примерно можно записать в виде $g_m = \frac{I_0}{4\varphi_T}$.

Коэффициент усиления по напряжению эмиттерного повторителя на транзисторах $VT1$ и $VT4$ близок к единице, поскольку источники тока 3,5 мкА обеспечивают дополнительное смещение этих транзисторов.

Теперь можно записать

$$\Delta I_{б7} = \frac{100 \text{ мкА}}{\beta_7} = 2g_m \Delta U_{\text{диф}} = \frac{\Delta U_{\text{диф}} I_0}{2\varphi_T}, \quad (5.6)$$

откуда

$$\Delta U_{\text{диф}} = \frac{100 \text{ мкА} / \beta_7}{I_0 / 2\varphi_T} = \frac{100 \text{ мкА} / \beta_7}{100 \text{ мкА} / 50 \text{ мВ}} = \frac{50 \text{ мВ}}{\beta_7}. \quad (5.7)$$

Это изменение входного напряжения, которое необходимо для переключения компаратора из низкого состояния ($U_{\text{ВЫХ}} = U_{\text{кэ(нас)}} \approx 0,1 \text{ В}$) в высокое ($U_{\text{ВЫХ}} \approx U_{\text{ИП}}^+$).

Например, при $\beta = 50$ (минимум) и $\beta = 100$ (номинал) имеем $\Delta U_{\text{диф}} = 1,0 \text{ мВ}$ (максимум) и $\Delta U_{\text{диф}} = 0,5 \text{ мВ}$ (номинал).

Передаточная характеристика $U_{\text{ВЫХ}}(U_{\text{диф}})$ этого компаратора приведена на рисунке 5.5. Напряжение смещения $U_{\text{см}}$ — это напряжение, которое необходимо подать на вход, чтобы выходное напряжение приняло среднее значение между высоким и низким уровнями, или примерно $U_{\text{ИП}}^+/2$.

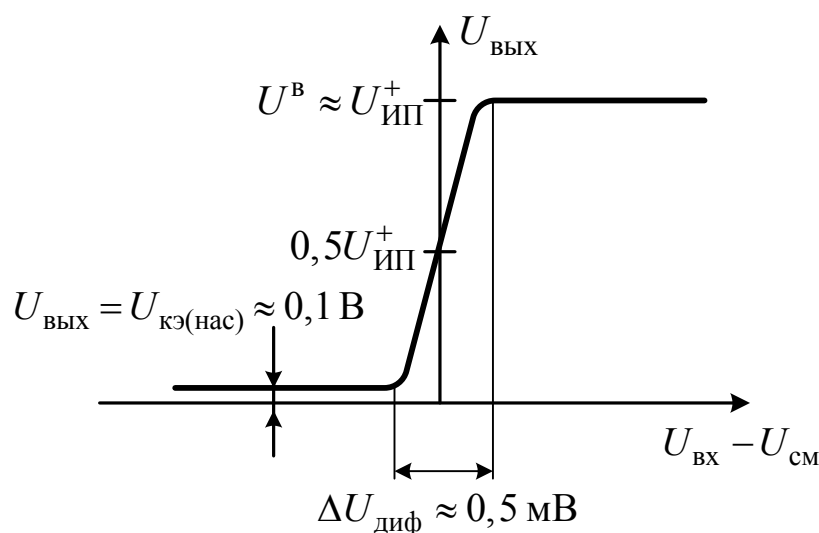


Рис. 5.5. Передаточная характеристика компаратора

Сопротивление нагрузки должно быть таким, чтобы при низком уровне выходного напряжения транзистор $VT8$ оставался в насыщении, т.е. $\beta_8 \cdot 100 \text{ мкА} \geq I_{\text{к(нас)}} \approx U_{\text{ИП}}^+/R_{\text{н}}$, откуда условие, накладываемое на сопротивление нагрузки, принимает вид $R_{\text{н}} = U_{\text{ИП}}^+/(\beta_8 \cdot 100 \text{ мкА})$. Например, при $\beta_8 = 50$ (минимум), 100 (номинал) имеем $R_{\text{н}} = U_{\text{ИП}}^+/(\beta_8 \cdot 100 \text{ мкА}) = 1,0 \text{ кОм}$ (максимум), 500 Ом (номинал) при напряжении питания $U_{\text{ИП}}^+ = 5,0 \text{ В}$.

Если нижнюю часть схемы компаратора подсоединить не к нулевому, а к отрицательному напряжению питания, то низкий

уровень выходного напряжения сместится вниз на величину $U_{\text{ИП}}^-$, то есть станет равным $U_{\text{ИП}}^- + U_{\text{кэ(нас)}} \approx U_{\text{ИП}}^-$. В результате низкий уровень выходного напряжения будет примерно равен $U_{\text{ИП}}^-$, а высокий уровень — $U_{\text{ИП}}^+$. Если эти два напряжения одинаковы по модулю, то характеристика переключения будет симметричной, то есть высокий и низкий уровни выходного напряжения будут одинаково удалены от потенциала «земли».

6. Интегральные аналоговые перемножители

6.1. Способы построения интегральных аналоговых устройств умножения

Аналоговый перемножитель является активным устройством, выходное напряжение которого пропорционально произведению двух входных. С использованием обозначений, приведенных на рисунке 6.1, выполняемую им функцию можно записать

$$U_z = KU_x U_y, \quad (6.1)$$

где K — масштабный коэффициент.

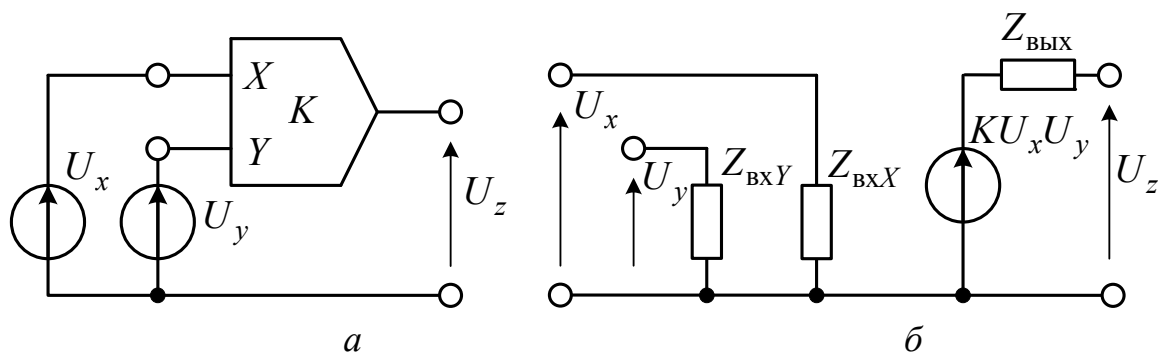


Рисунок 6.1 — Аналоговый перемножитель:
а — обозначение; б — эквивалентная схема

От масштабного коэффициента зависит единичное напряжение, при котором $U_{x1}U_{y1} = U_{z1}$.

Идеальный перемножитель имеет бесконечные полные входные сопротивления, нулевое выходное сопротивление и частотно-независимый масштабный коэффициент, который не зависит ни от U_X , ни от U_Y . Его выходное напряжение равно нулю, когда хотя бы одно из входных напряжений равно нулю. Другими словами, напряжения смещения, дрейфа и шума равны нулю.

Реальные перемножители являются только приближениями идеального устройства и имеют конечные напряжения смещения, дрейфа и шума. Для того чтобы вызываемые ими погрешности имели приемлемый уровень, единичные напряжения должны выбираться довольно большими, обычно от 1 до 10 В.

Из множества известных способов построения интегральных аналоговых устройств умножения наиболее пригодными являются следующие.

Логарифмическое суммирование (рисунок 6.2,а). Реализация этого метода основана на использовании соотношения

$$Z = XY = \exp(\log X + \log Y). \quad (6.2)$$

Если $X = k_x U_x$, $Y = k_y U_y$ и $Z = k_z U_z$, то

$$U_z = \exp(\log k_x U_x + \log k_y U_y) / k_z.$$

Амплитудно-импульсная и широтно-импульсная модуляция (рисунок 6.2,б). Этот метод базируется на том, что если

$$X = k_x A, \quad Y = k_y t \quad \text{и} \quad Z = k_z T,$$

где A — амплитуда импульса; t — его длительность; T — площадь импульса, то

$$Z = (k_z / k_x k_y) XY,$$

поскольку

$$T = At. \quad (6.3)$$

Управляемое распределение тока (рисунок 6.2,в). Суть этого метода заключается в том, что выходной дифференциальный ток управляемого линейного делителя тока пропорционален произведению токов I_1 и I_2 . Из рисунка 6.2,в следует, что выходные токи и их разность соответственно можно записать:

$$I_1 = xI_0, \quad I_2 = (1-x)I_0, \quad I_1 - I_2 = (2x-1)I_0. \quad (6.4)$$

Если

$$X = k_x(2x-1), \quad Y = k_y I_0, \quad (6.5)$$

то

$$Z = k_z(I_1 - I_2) = k_z I_z, \quad Z = (k_z/k_x k_y)XY. \quad (6.6)$$

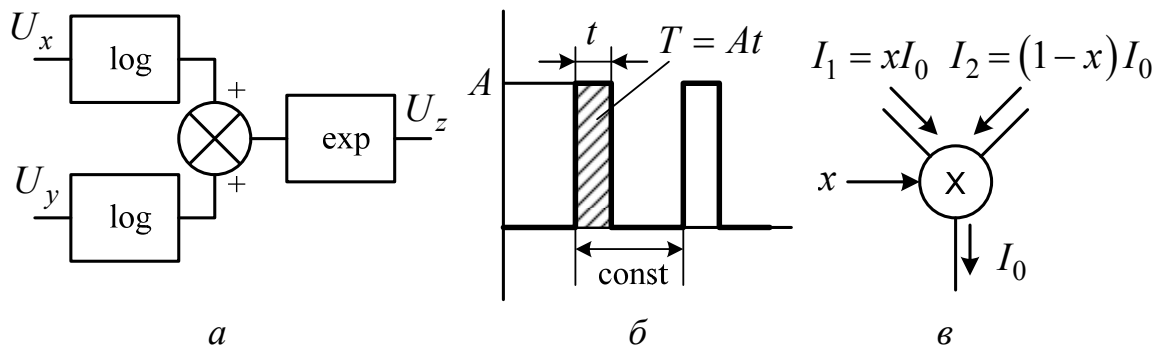


Рисунок 6.2 — Логарифмическое суммирование (а), амплитудно- и широтно-импульсная модуляция (б) и управляемое распределение тока (в)

Основной недостаток первого метода заключается в том, что напряжения U_x и U_y должны быть положительными и не могут уменьшаться до нуля. Второй метод обеспечивает высокую точность, но непригоден для применения на высоких частотах вследствие ограничений, обусловленных невысокой скоростью переключения. Управляемые делители тока хорошо работают и на высоких частотах.

6.2. Умножение при помощи управляемых напряжением делителей тока

Простейший способ реализации управляемого напряжением делителя тока заключается в использовании симметричного дифференциального каскада, коллекторные токи которого определяются выражениями (6.4). Пусть U_x обозначает напряжение $U_{\text{вх1}} - U_{\text{вх2}}$,

которое пропорционально параметру X , а I_y — ток I_0 , который пропорционален параметру Y (рисунок 6.3).

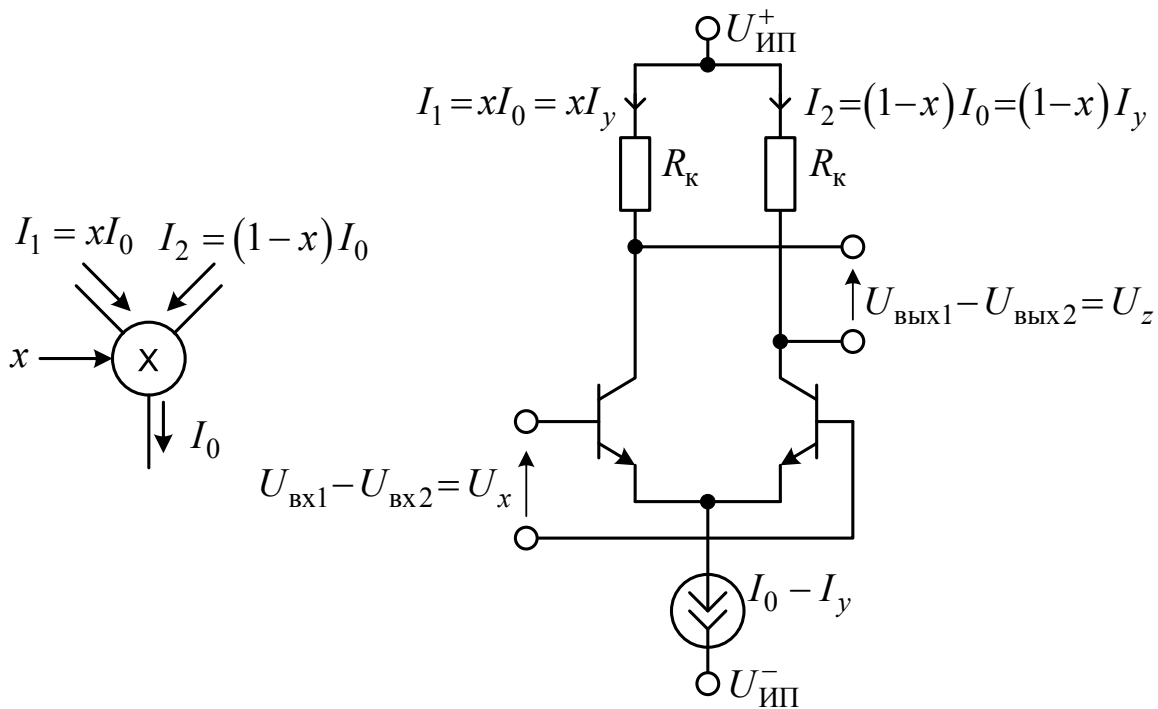


Рисунок 6.3 — Управляемый напряжением делитель тока на основе симметричного дифференциального каскада

Считая, что коэффициенты усиления по току велики, то есть $\alpha \approx 1$, показанный на рисунке 6.3 параметр x можно записать

$$x = \frac{I_1}{I_y} = 0,5 \left[1 + \operatorname{th} \left(\frac{U_x}{2\varphi_T} \right) \right], \quad (6.7)$$

откуда

$$2x - 1 = \frac{I_1 - I_2}{I_y} = \operatorname{th} \left(\frac{U_x}{2\varphi_T} \right). \quad (6.8)$$

До тех пор пока U_x будет значительно меньше $2\varphi_T$, $2x - 1 \approx \frac{U_x}{2\varphi_T}$.

Для дифференциальных составляющих выходного тока и напряжения, которые пропорциональны параметру Z , можно записать следующие соотношения:

$$I_1 - I_2 = I_z \approx I_y U_x / 2\varphi_T; \quad (6.9)$$

$$U_z = -R_k I_z \approx -(R_k / 2\varphi_T) I_y U_x. \quad (6.10)$$

Из этих выражений видно, что параметр Z пропорционален XU .

При использовании схемы, представленной на рисунке 6.3, необходимо найти компромисс между простотой и следующими ограничениями:

а) поскольку ток $I_0 = I_y$ не может быть отрицательным, данная схема является двухквadrантным перемножителем;

б) перемножитель является линейным по каналу I_y , но нелинейным по каналу U_x вследствие нелинейности характеристики усилителя, поэтому U_x не должно превышать нескольких милливольт;

в) масштабный коэффициент $K = -\frac{R_k}{2\varphi_T} = -\frac{q_e R_k}{2kT}$ зависит от абсолютной температуры T .

Первое ограничение можно устранить посредством применения четырехквadrантной схемы (рисунок 6.4), в которой применяются три управляемых напряжением делителя тока. Используя обозначения на этом рисунке, получаем

$$\begin{aligned} I_z = I_1 - I_2 &= yxI_0 + (1-y)(1-x)I_0 - y(1-x)I_0 = \\ &= I_0(2x-1)(2y-1), \end{aligned} \quad (6.11)$$

$$I_z = I_1 - I_2 = I_0 \operatorname{th}\left(\frac{U_x}{2\varphi_T}\right) \operatorname{th}\left(\frac{U_y}{2\varphi_T}\right), \quad (6.12)$$

$$U_z = -R_k I_z = -R_k I_0 \operatorname{th}\left(\frac{U_x}{2\varphi_T}\right) \operatorname{th}\left(\frac{U_y}{2\varphi_T}\right). \quad (6.13)$$

Полагая, что U_x и U_y значительно меньше $2\varphi_T$, благодаря чему гиперболическая функция может быть аппроксимирована линейной, получим

$$I_z \approx \frac{I_0 U_x U_y}{4\varphi_T^2}, \quad U_z \approx -\frac{R_K I_0 U_x U_y}{4\varphi_T^2}. \quad (6.14)$$

В этом выражении и U_x , и U_y могут принимать как положительные, так и отрицательные значения.

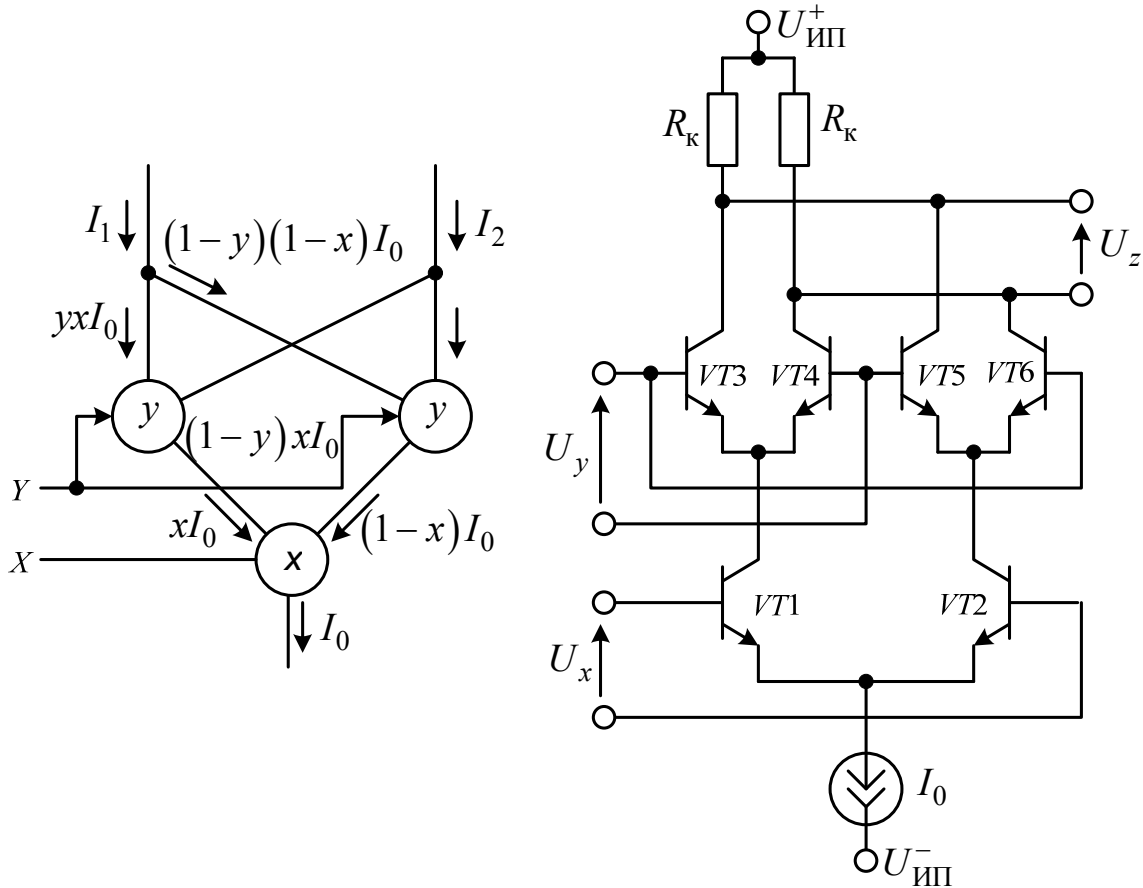


Рисунок 6.4 — Четырехквadrантный перемножитель на основе дифференциального каскада

Схема имеет два недостатка.

Первый заключается в том, что масштабный коэффициент является квадратичной функцией температуры:

$$K \approx -\frac{R_K I_0}{4\varphi_T^2} = -\frac{q_e^2 R_K I_0}{4k^2 T^2}.$$

Второй состоит в том, что гиперболическая функция, связывающая токи и напряжения, обуславливает нелинейность характеристики по обоим входным сигналам. Следует отметить, что при

работе в составе переключающего перемножителя, когда дифференциальные каскады используются в качестве ограничителей, их гиперболическая характеристика является, скорее, преимуществом, чем недостатком.

При малых значениях U_x и U_y нелинейность можно оценить с помощью второго члена разложения в ряд гиперболической функции. Переписывая выражение (6.13) с учетом этого члена, получим

$$U_z \approx -\frac{R_k I_0}{4\varphi_T^2} \left(1 - \frac{U_x^2 + U_y^2}{12\varphi_T^2} \right) U_x U_y,$$

откуда можно найти относительную погрешность

$$h \approx -\frac{U_x^2 + U_y^2}{12\varphi_T^2}. \quad (6.15)$$

Нелинейность является существенным ограничением в случае работы в режиме усиления сигналов постоянного тока. Например, пусть допустимая погрешность нелинейности будет равна 1%. Тогда значение $\sqrt{U_x^2 + U_y^2}$ не должно превышать 9 мВ, т.е. напряжения, сравнимого с напряжениями смещения и дрейфа.

6.3. Умножение при помощи управляемых током делителей тока

Простейший способ реализации управляемого током делителя тока иллюстрируется на рисунке 6.5, где два токовых зеркала объединены в симметричный дифференциальный каскад. Если транзисторы $VT1-VT4$ имеют значительное усиление ($\alpha \approx 1$) и пренебрежимо малое объемное сопротивление, уравнения для контуров, содержащих переходы база-эмиттер, можно записать в виде

$$\varphi_T \ln \frac{I_{y1}}{I_{\text{э.нас.1}}} + \varphi_T \ln \frac{yI_0}{I_{\text{э.нас.2}}} = \varphi_T \ln \frac{I_{y2}}{I_{\text{э.нас.4}}} + \varphi_T \ln \frac{(1-y)I_0}{I_{\text{э.нас.3}}}. \quad (6.16)$$

Обозначая

$$\gamma = \frac{I_{\text{э.нас.1}} I_{\text{э.нас.2}}}{I_{\text{э.нас.3}} I_{\text{э.нас.4}}}, \quad (6.17)$$

получим $I_1/I_2 = y/(1-y) = \gamma I_{y2}/I_{y1}$.

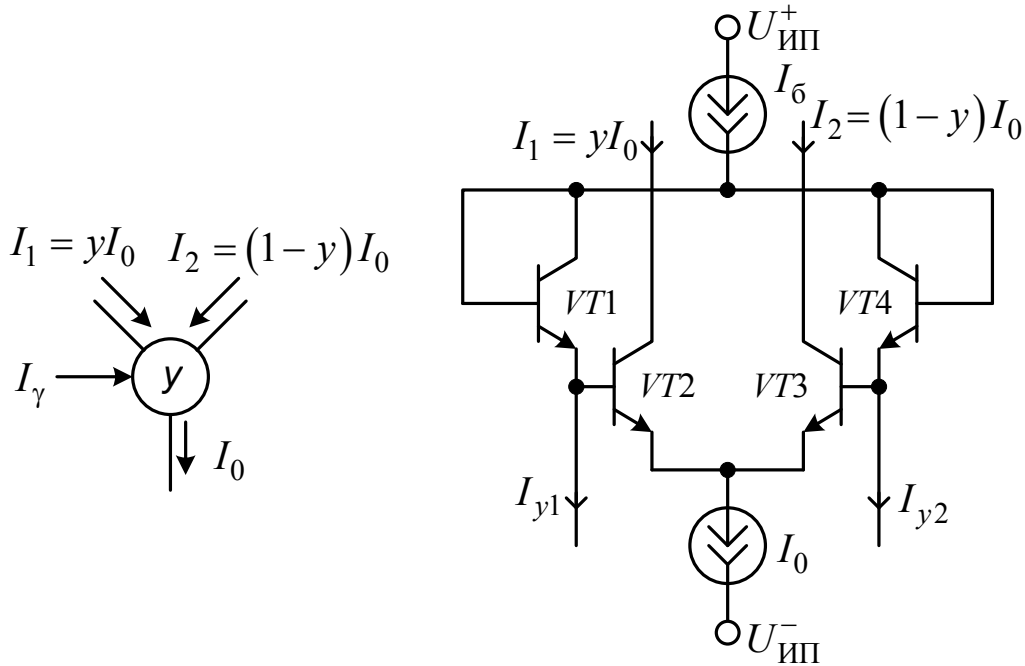


Рисунок 6.5 — Управляемый ток делитель тока на основе симметричного дифференциального каскада

В результате выражение для параметра y , показанного на рисунке 6.5, будет $y = \gamma I_{y2} / (I_{y1} + \gamma I_{y2})$, откуда

$$2y - 1 = -(I_{y1} - \gamma I_{y2}) / (I_{y1} + \gamma I_{y2}). \quad (6.18)$$

Поскольку $I_{y1} + \gamma I_{y2} = I_б$ и $I_1 - I_2 = (2y - 1) I_0$, можно представить разностный выходной ток как

$$I_1 - I_2 = (2y - 1) I_0 = I_0 \frac{(1 - \gamma) + (1 + \gamma)(I_{y1} - I_{y2}) / I_б}{(1 + \gamma) + (1 - \gamma)(I_{y1} - I_{y2}) / I_б}. \quad (6.19)$$

Пусть I_X , I_Y и I_Z обозначают соответственно I_0 , $I_{y1} - I_{y2}$ и $I_1 - I_2$, которые пропорциональны параметрам X , Y и Z .

Тогда

$$I_Z = -I_X \frac{(1-\gamma) + (1+\gamma)I_Y/I_6}{(1+\gamma) + (1-\gamma)I_Y/I_6}. \quad (6.20)$$

Если транзисторы $VT1-VT4$ имеют одинаковую геометрию, характер распределения примесей и температуру переходов, то $\gamma = 1$ и вышеприведенное выражение можно упростить:

$$I_Z = -I_X I_Y / I_6. \quad (6.21)$$

Из выражения (6.21) видно, что характеристика линейна по отношению к обоим сигналам I_X и I_Y . Более того, масштабный коэффициент $-1/I_6$ не зависит от окружающей температуры. Поэтому данная схема имеет преимущество по сравнению с простой управляемой напряжением схемой, показанной на рисунке 6.3. Ее единственный недостаток заключается в том, что она является двухквadrантной, так как ток $I_X = I_0$ не может быть отрицательным.

Один из возможных способов устранения такого ограничения показан на рисунке 6.6, где два управляемых током делителя тока образуют четырехквadrантное устройство умножения.

В этом случае

$$\begin{aligned} I_1 - I_2 &= y_1 I_{x1} + (1 - y_2) I_{x2} - y_2 I_{x2} - (1 - y_1) I_{x1} = \\ &= (2y_1 - 1) I_{x1} - (2y_2 - 1) I_{x2}. \end{aligned} \quad (6.22)$$

Из уравнений для контуров, содержащих переходы база-эмиттер транзисторов $VT1-VT4$ и $VT1, VT2, VT5, VT6$, имеем

$$\begin{aligned} I_1 - I_2 &= -I_{x1} \frac{(1-\gamma_1) + (1+\gamma_1)(I_{y1} - I_{y2})/I_6}{(1+\gamma_1) + (1-\gamma_1)(I_{y1} - I_{x2})/I_6} + \\ &+ I_{x2} \frac{(1-\gamma_2) + (1+\gamma_2)(I_{y1} - I_{y2})/I_6}{(1+\gamma_2) + (1-\gamma_2)(I_{y1} - I_{y2})/I_6}, \end{aligned} \quad (6.23)$$

где

$$\gamma_1 = \frac{I_{\text{э.нас.1}} I_{\text{э.нас.2}}}{I_{\text{э.нас.3}} I_{\text{э.нас.4}}}, \quad \gamma_2 = \frac{I_{\text{э.нас.1}} I_{\text{э.нас.2}}}{I_{\text{э.нас.5}} I_{\text{э.нас.6}}}. \quad (6.24)$$

При выводе выражения (6.23) было принято допущение, что $VT1-VT6$ являются транзисторами с большими коэффициентами усиления и пренебрежимо малыми объемными сопротивлениями.

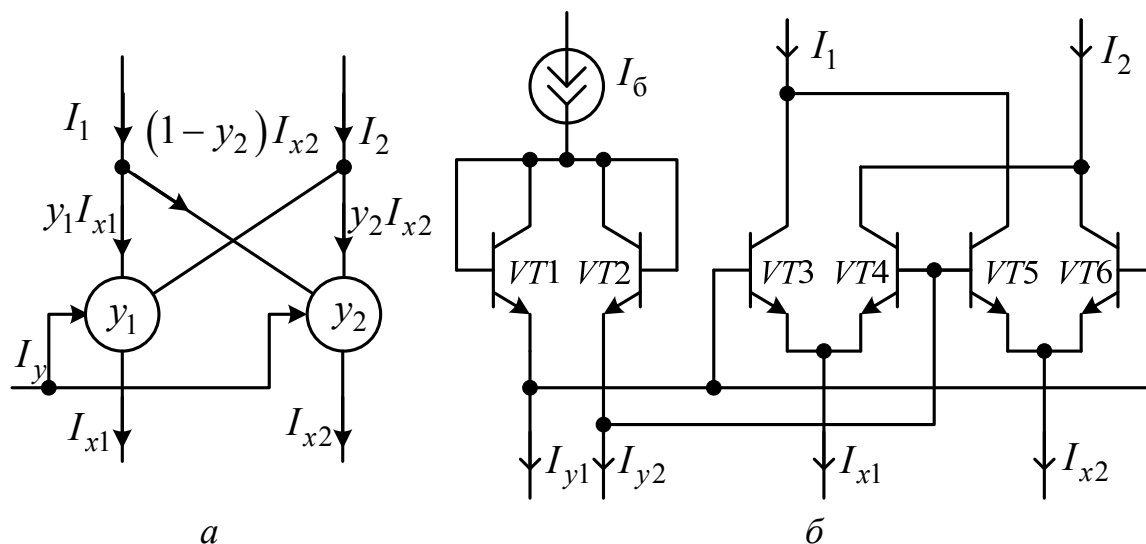


Рисунок 6.6 — Четырехквadrантный перемножитель на основе управляемых током дифференциальных каскадов

Если они имеют одинаковую структуру и температуру переходов, то $\gamma_1 = \gamma_2 = 1$ и

$$I_1 - I_2 = \left[(I_{x1} - I_{x2})(I_{y1} - I_{y2}) \right] / I_6. \quad (6.25)$$

Подставляя $I_{x1} - I_{x2} = I_X$, $I_{y1} - I_{y2} = I_Y$ и $I_1 - I_2 = I_Z$, получим $I_Z = -I_X I_Y / I_6$.

В этом случае направление протекания тока I_X может быть любым.

6.4. Линейные преобразователи напряжение — ток

Перемножитель, представленный на рисунке 6.6, имеет один недостаток: необходимость управления от источника тока может вызвать трудности при его применении. Поэтому целесообразно каждый вход дополнить линейным преобразователем напряжение — ток.

Простейшей схемой, которую можно использовать для этой цели, является дифференциальный усилитель с последовательной обратной связью по току в эмиттерной цепи (рисунок 6.7,а). Для схемы преобразователя $U_X - I_X$, приведенной на рисунке 6.7,а, справедливо записать

$$U_X = -\varphi_T \ln \left(\frac{I_0}{I_{x1}} - 1 \right) + R'_3 (2I_{x1} - I_0), \quad (6.26)$$

$$U_X = \varphi_T \ln \left(\frac{I_0}{I_{x2}} - 1 \right) - R'_3 (2I_{x2} - I_0), \quad (6.27)$$

где $R'_3 = R_3 + r_3 + \frac{r_6 + R_\Gamma}{\beta + 1}$; $I_{x1} + I_{x2} = I_0$.

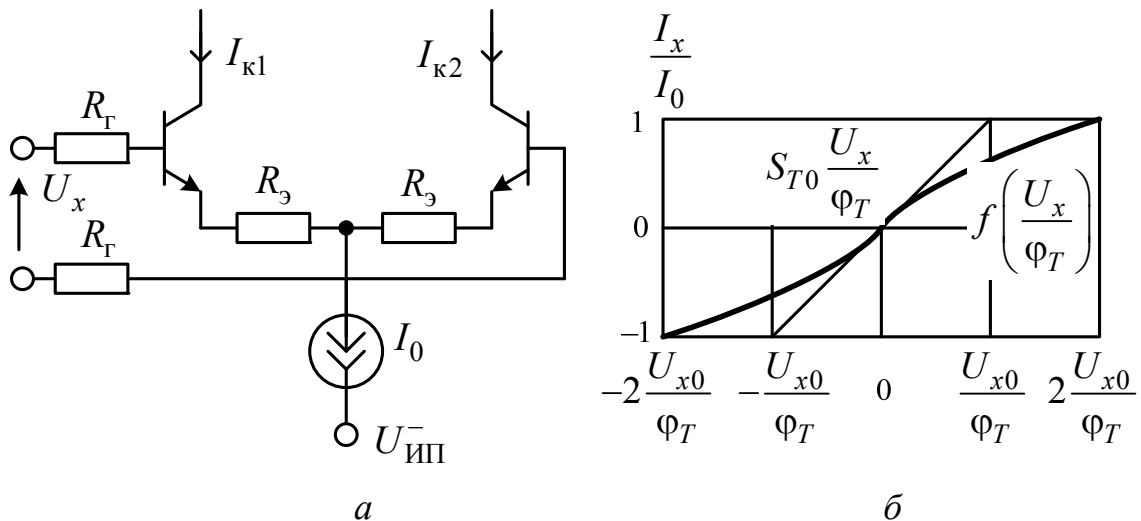


Рисунок 6.7 — Линейный преобразователь напряжение – ток на основе дифференциального каскада с последовательной обратной связью по току в эмиттерных цепях: а – принципиальная схема; б – нормированные характеристики

При выводе выражений (6.26) и (6.27) принято, что транзисторы имеют большие коэффициенты усиления ($\alpha = 1$). Суммирование (6.26) и (6.27) дает

$$U_X = \varphi_T \ln \frac{I_{x1}}{I_{x2}} + R'_3 (I_{x1} - I_{x2}).$$

Вводя обозначение $I_{x1} - I_{x2} = I_X$, получим

$$\frac{U_X}{\varphi_T} = \ln \frac{1 + I_X/I_0}{1 - I_X/I_0} + \frac{R'_3 I_0}{\varphi_T} \frac{I_X}{I_0}. \quad (6.28)$$

Применение аналогичного подхода к анализу преобразователя $U_Y - I_Y$ позволяет получить

$$\frac{U_Y}{\varphi_T} = \ln \frac{1 + I_Y/I_0}{1 - I_Y/I_0} + \frac{R'_3 I_0}{\varphi_T} \frac{I_Y}{I_0}. \quad (6.29)$$

Несмотря на различие обозначений, выражения (6.28) и (6.29), по существу, описывают одинаковые характеристики, степень нелинейности которых определяется отношением $\frac{R'_3 I_0}{\varphi_T}$ (рисун

нок 6.7,б). Наиболее удобным способом оценки погрешности, обусловленной нелинейностью, является нахождение отклонения

функции $\frac{I_X}{I_0} = f\left(\frac{U_X}{\varphi_T}\right)$ от функции $\frac{I_X}{I_0} = S_{T0} \frac{U_X}{\varphi_T}$, где первая

функция описывает реальную характеристику в соответствии с выражением (6.28), а вторая является ее линейным приближением. Коэффициент

$$S_{T0} = \left. \frac{d(I_X/I_0)}{d(U_X/\varphi_T)} \right|_{U_X/\varphi_T=0} = \frac{1}{2 + R'_3 I_0 \varphi_T} \quad (6.30)$$

соответствует наклону реальной характеристики передачи в точке $U_X/\varphi_T = 0$. Исходя из этого, погрешность нелинейности $h_{нл}$ можно определить следующим образом:

$$h_{нл} = S_{T0} \frac{U_X}{\varphi_T} - f\left(\frac{U_X}{\varphi_T}\right) = S_{T0} \frac{U_X}{\varphi_T} - \frac{I_X}{I_0}. \quad (6.31)$$

Из уравнения (6.31) получаем соотношение

$$\frac{I_X}{I_0} = S_{T0} \frac{U_X}{\varphi_T} - h_{нл},$$

подстановка которого в выражение (6.28) дает

$$\frac{U_X}{\Phi_T} = \ln \frac{1 + (S_{T0} U_X / \Phi_T) - h_{\text{нл}}}{1 - (S_{T0} U_X / \Phi_T) + h_{\text{нл}0}} + \frac{R'_9 I_0}{\Phi_T} \left(S_{T0} \frac{U_X}{\Phi_T} - h_{\text{нл}} \right). \quad (6.32)$$

Пусть U_{X0} — максимальное входное напряжение, ограниченное линейным участком передаточной характеристики. Тогда U_{X0} — такое значение U_X , при котором $\frac{I_X}{I_0} = S_{T0} \frac{U_X}{\Phi_T} = 1$, откуда

$$U_{X0} = \frac{\Phi_T}{S_{T0}} = \Phi_T \left(2 + \frac{R'_9 I_0}{\Phi_T} \right). \quad (6.33)$$

Подставляя выражение (6.30) в (6.29) и нормируя входящее в него напряжение по отношению к U_{X0} , получим

$$2 \frac{U_X}{U_{X0}} + \frac{R'_9 I_0}{\Phi_T} h_{\text{нл}} = \ln \frac{1 + (U_X / U_{X0}) - h_{\text{нл}}}{1 - (U_X / U_{X0}) + h_{\text{нл}}}. \quad (6.34)$$

На рисунке 6.8,а приведена зависимость $h_{\text{нл}}$ от $R'_9 I_0 / \Phi_T$ и U_X / U_{X0} . Как видно, если сопротивление R'_9 достаточно велико, то погрешность $h_{\text{нл}}$ может быть приемлемо малой в довольно широком диапазоне входных напряжений. Это позволяет упростить выражения (6.28) и (6.29):

$$\frac{I_X}{I_0} = \frac{U_X}{2\Phi_T + R'_9 I_0} \approx \frac{U_X}{R'_9 I_0} \approx \frac{U_X}{U_{X0}}, \quad (6.35)$$

$$\frac{I_Y}{I_6} = \frac{U_Y}{2\Phi_T + R'_9 I_6} \approx \frac{U_Y}{R'_9 I_6} \approx \frac{U_Y}{U_{Y0}}. \quad (6.36)$$

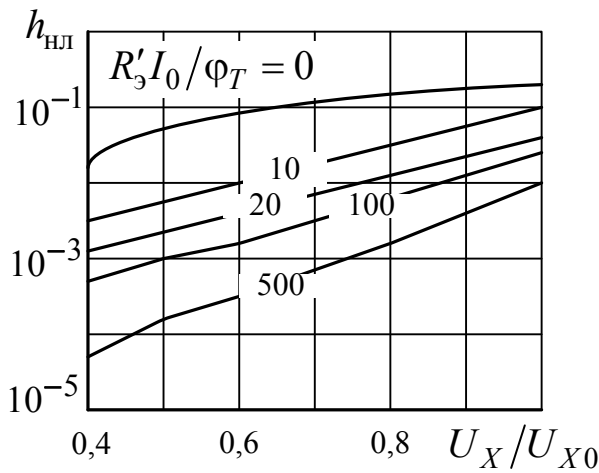
Схема, приведенная на рисунке 6.8,б, более удобна для практического применения, чем схема на рисунке 6.7,а, поскольку в ней обратная связь вводится при помощи одного резистора — R_X или R_Y . Формальная подстановка $R'_X/2$ или $R'_Y/2$ вместо R'_9 в выражения (6.26)–(6.36) позволяет использовать их для схемы, приведенной на рисунке 6.8,б. Таким образом,

$$\frac{I_X}{I_0} = \frac{2U_X}{4\phi_T + R'_X I_0} \approx \frac{2U_X}{R'_X I_0}, \quad (6.37)$$

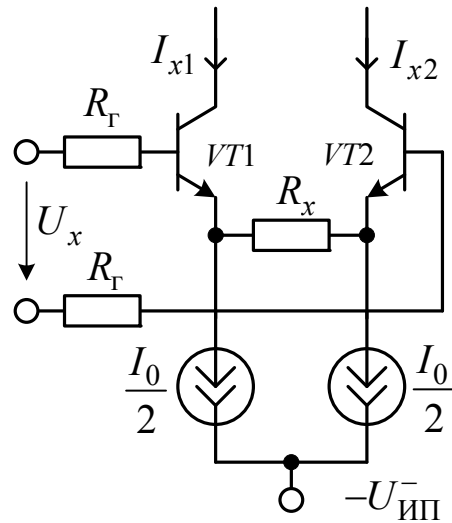
где $R'_X = R_X + 2r_3 + 2(r_6 + R_r)/(\beta + 1)$;

$$\frac{I_Y}{I_6} = \frac{2U_Y}{4\phi_T + R'_Y I_6} \approx \frac{2U_Y}{R'_Y I_6}, \quad (6.38)$$

где $R'_Y = R_Y + 2r_3 + 2(r_6 + R_r)/(\beta + 1)$.



a



б

Рисунок 6.8 — Зависимость нелинейности преобразования от глубины обратной связи и диапазона входного напряжения (*a*) и введение последовательной обратной связи по току при помощи одного резистора (*б*)

6.5. Управляемые напряжением четырехквadrантные перемножители

Если управляемый током перемножитель (см. рисунок 6.6,*б*) дополнить со стороны входов преобразователями и источниками тока (см. рисунок 6.8,*б*), то можно получить управляемый напряжением перемножитель, представленный на рисунке 6.9.

Дифференциальную составляющую выходного тока такого устройства можно определить, используя выражение (6.25) или (6.37) и (6.38):

$$I_Z = I_1 - I_2 = (I_{x1} - I_{x2})(I_{y1} - I_{y2})/I_6 = -I_0 I_X I_Y / (I_0 I_6),$$

или

$$I_Z = -I_0 \cdot 2U_X \cdot 2U_Y / [(4\varphi_T + R'_X I_0)(4\varphi_T + R'_Y I_6)] \approx$$

$$\approx -4U_X U_Y / (I_6 R_X R_Y). \quad (6.39)$$

Схема, приведенная на рисунке 6.9, используется для построения большинства известных моделей аналоговых перемножителей.

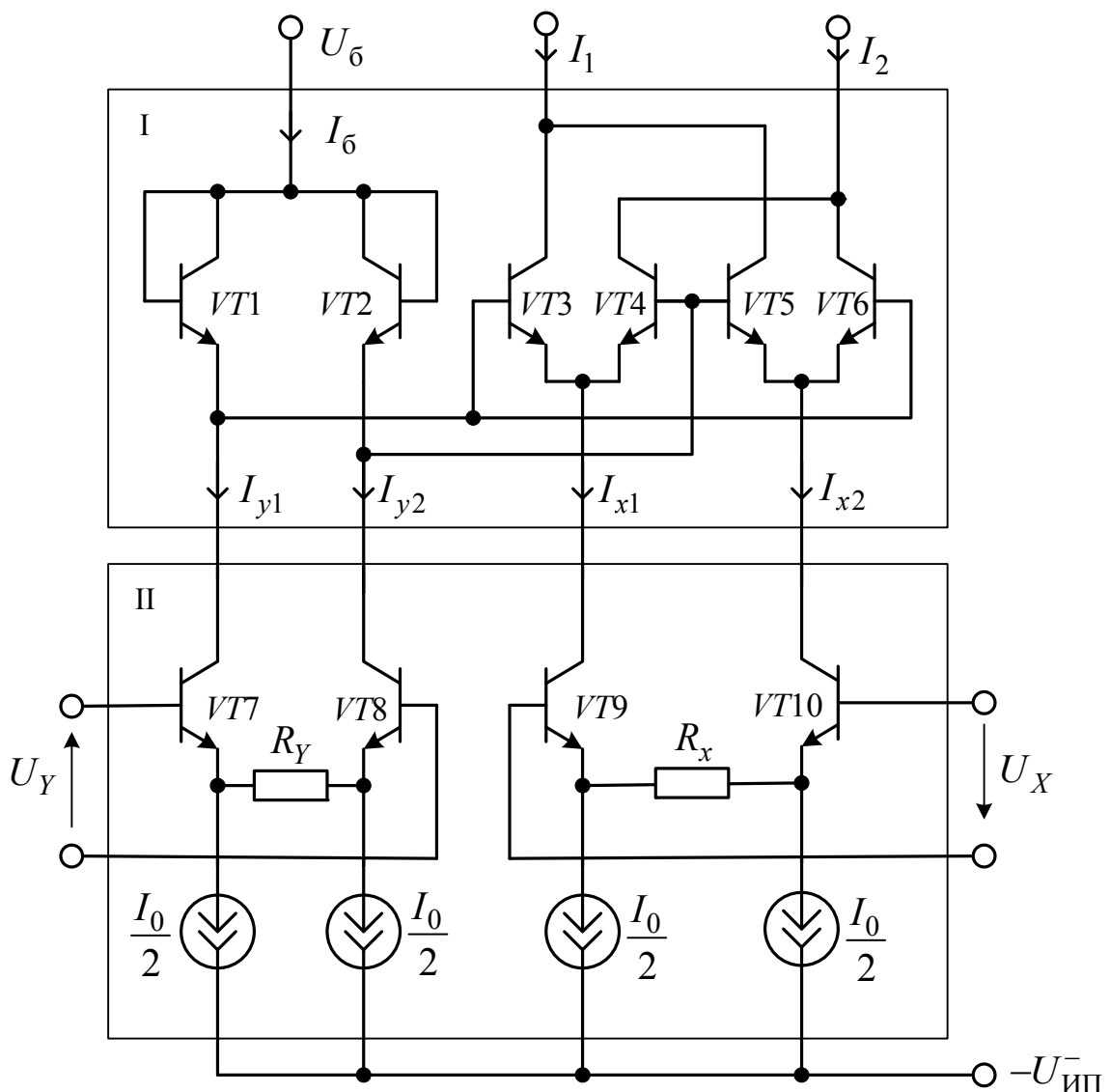


Рисунок 6.9 — Полная схема четырехквadrантного перемножителя, управляемого напряжением:

I — управляемый ток четырехквadrантный перемножитель;

II — входные преобразователи

Поскольку выходным сигналом является дифференциальная составляющая тока, а не напряжение относительно «земли», для этого устройства требуется дополнительный преобразователь, который можно встроить в интегральную схему или присоединить как дополнительный внешний модуль.

Наиболее распространенная схема выходного преобразователя приведена на рисунке 6.10,а. Токи I_1 и I_2 протекают через идентичные резисторы нагрузки, вызывая падение напряжения

$$U'_Z = -(I_1 - I_2)R_k = -I_Z R_k = 4R_k U_X U_Y / (I_0 R_X R_Y). \quad (6.40)$$

Эта дифференциальная составляющая напряжения преобразуется в несимметричное напряжение при помощи дифференциального усилителя. В случае больших напряжений постоянного тока выходное напряжение перемножителя может быть положительным, превышающим допустимую синфазную составляющую входного напряжения ОУ. Следовательно, необходим соответствующий делитель напряжения. Простейший способ заключается в том, чтобы использовать дифференциальный усилитель с несколькими входами (рисунок 6.10,б).

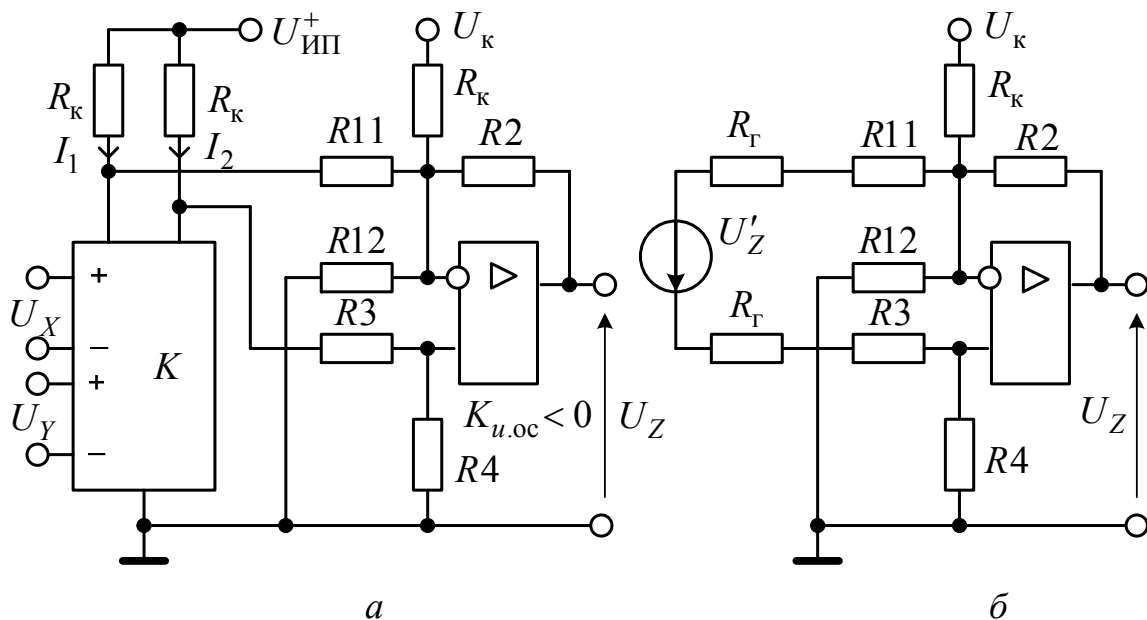


Рисунок 6.10 — Выходной преобразователь на основе дифференциального усилителя (а) и его эквивалентная схема (б)

Сопровитвления резисторов в данной схеме должны удовлетворять условию

$$R4 = (R_T + R3) \left(R2 \parallel R12 \parallel R_{cm} \right) / (R_T + R11).$$

Тогда дифференциальная составляющая входного напряжения будет усиливаться с коэффициентом усиления

$$K_{u.ос} = U_Z / U'_Z \approx -R2 / (R_T + R11) \approx -R2 / (R_K + R11), \quad (6.41)$$

где R_T — выходное сопротивление перемножителя.

Практически $R_T = R_K$. Выходное сопротивление схемы, представленной на рисунке 6.10,а, можно определить из соотношения

$$\begin{aligned} U_Z = -I_Z R_K K_{u.ос} &= I_0 R_K K_{u.ос} \frac{2U_X}{4\varphi_T + R'_X I_0} \frac{2U_Y}{4\varphi_T + R'_Y I_0} \approx \\ &\approx K_{u.ос} \frac{4R_K U_X U_Y}{I_0 R_X R_Y}, \end{aligned} \quad (6.42)$$

в котором масштабный коэффициент

$$K \approx K_{u.ос} \frac{4R_K}{I_0 R_X R_Y}. \quad (6.43)$$

Из проведенного анализа следует, что синфазная составляющая напряжения на входе ОУ в $R4 / (R_K + R3 + R4)$ раз меньше, чем на выходе перемножителя. Вспомогательное напряжение U_K предназначено для установки нуля усилителя. При расчете корректирующих цепей и частотно-зависимой погрешности усилителя необходимо обращать особое внимание на дополнительное влияние резистора $R12$, который предназначен для уменьшения коэффициента обратной связи β .

На рисунке 6.11 показан другой способ пропорционального преобразования дифференциальной составляющей тока в напряжение. Транзисторы $VT1$, $VT2$ и $VT3$, $VT4$ используются как токовые зеркала, а транзисторы $VT5$ и $VT6$ образуют фазосуммирующую цепь. Резистор нагрузки R_H подключен к общей точке коллекторов $VT4$ и $VT6$. Падение напряжения, возникающее при протекании тока $I_Z = I_1 - I_2$ в нагрузке, определяется $U_Z = -I_Z R_H$.

Таким образом, для полной схемы, представленной на рисунке 6.11,б, можно записать

$$U_Z = I_0 R_H \frac{2U_X}{4\phi_T + R'_X I_0} \frac{2U_Y}{4\phi_T + R'_Y I_0} \approx \frac{4R_H U_X U_Y}{I_0 R_X R_Y}, \quad (6.44)$$

$$K \approx \frac{4R_H}{I_0 R_X R_Y}. \quad (6.45)$$

На практике дифференциальные входы обычно управляются от несимметричных источников. Поэтому один из входов каждого дифференциального усилителя должен заземляться. Работа по каждому входу перемножителя в инвертирующем или неинвертирующем режиме определяется знаками двух величин: коэффициента передачи перемножителя по отношению к незаземленному входу и сопротивления прямой передачи выходного преобразователя. Инвертирующие и неинвертирующие перемножители обозначаются, как показано на рисунке 6.12.

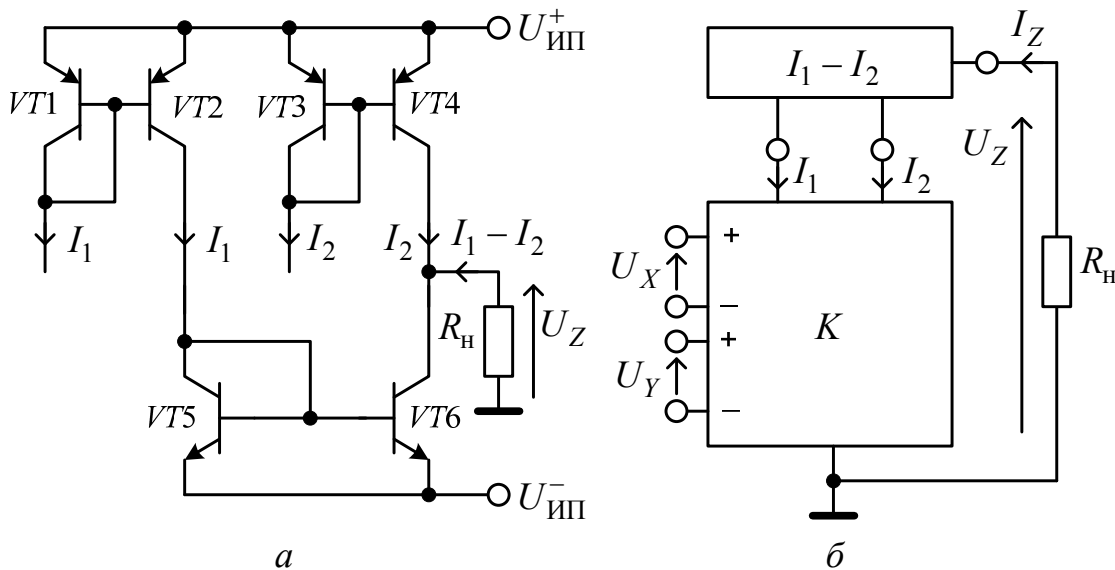


Рисунок 6.11 — Выходной преобразователь на основе фазосуммирующей цепи

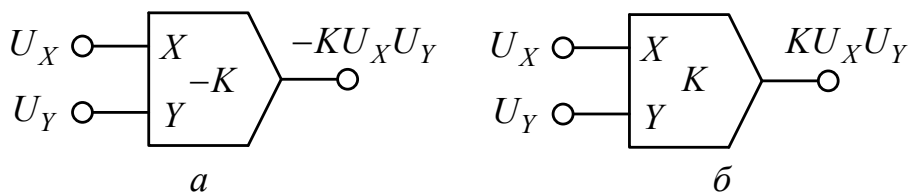


Рисунок 6.12 — Условные обозначения инвертирующего (а) и неинвертирующего (б) перемножителей

6.6. Параметры перемножителей

В технических характеристиках перемножителей используется большое число параметров. Часть из них относится к дифференциальным усилителям, которые входят в состав перемножителей. Для описания свойств перемножителей наибольшее значение имеют следующие параметры.

Погрешность нелинейности h_X, h_Y . Это параметр, определяющий максимальное абсолютное отклонение поверхности погрешностей, который характеризует остаточную погрешность перемножителя после настройки. В связи с тем что точность в каналах X и Y различна и погрешность увеличивается по мере удаления от начала координат, в технических характеристиках приводятся два различных параметра, описывающие погрешность вдоль линии $U_X = U_{X1}$ и $U_Y = U_{Y1}$ поверхности погрешностей и выраженные в процентах от выходного напряжения (рисунок 6.13).

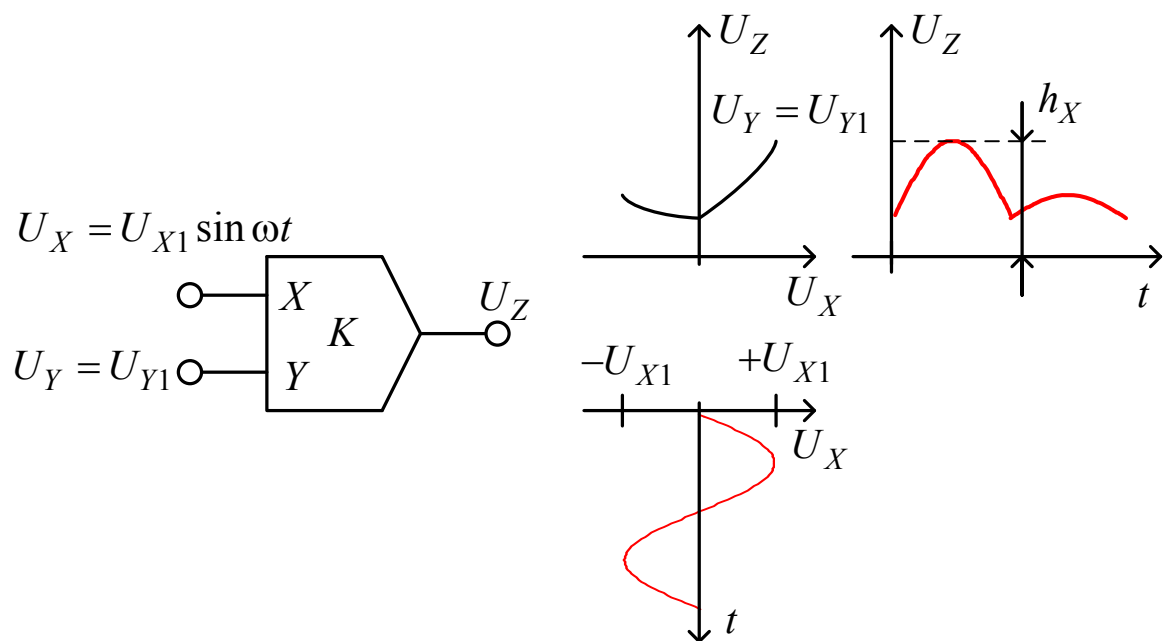


Рисунок 6.13 — Определение и измерение погрешности, обусловленной нелинейностью

Математически это выражается как

$$h_X = \frac{100|U_Z - KU_XU_Y|_{\max}}{U_{Z1}} \Big|_{U_Y = \pm U_{Y1}},$$

$$h_Y = \frac{100|U_Z - KU_XU_Y|_{\max}}{U_{Z1}} \Big|_{U_X = \pm U_{X1}}.$$
(6.46)

Обычно $U_{X1} = U_{Y1} = 10$ В.

Просачивание сигнала через закрытый канал $U_{\text{пр}X}, U_{\text{пр}Y}$.

На выходе идеального перемножителя напряжение отсутствует, если хотя бы одно из входных напряжений равно нулю. Независимо от того, насколько тщательно изготовлен и настроен перемножитель, на его выходе при таких условиях всегда имеется небольшой остаточный сигнал. Этот сигнал просачивания определяется погрешностями, которые соответствуют осям X и Y .

В связи с этим в технических характеристиках приводятся два параметра, один из которых соответствует заземленному входу X , а другой — заземленному входу Y . При этом на незаземленный вход подается испытательное синусоидальное напряжение низкой частоты с амплитудой U_{X1} или U_{Y1} (рисунок 6.14).

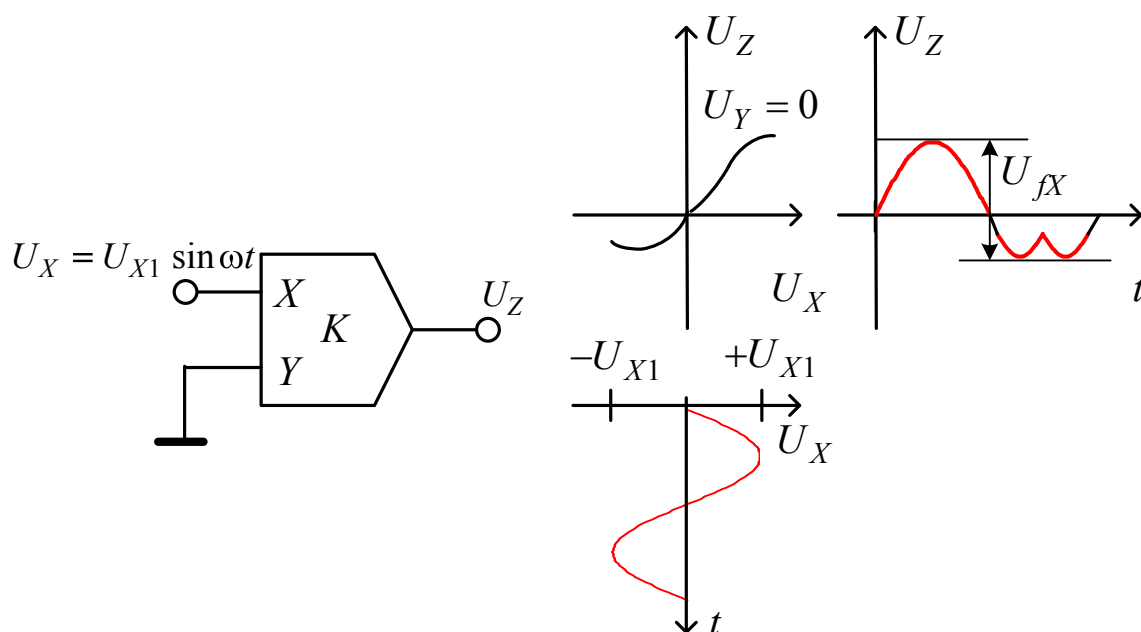


Рисунок 6.14 — Определение и измерение сквозного просачивания сигнала

Напряжение просачивания определяется как размах переменного напряжения на выходе при указанных условиях, что математически записывается как

$$\begin{aligned} U_{\text{пр}X} &= |U_{Z\text{max}} - U_{Z\text{min}}| \quad \text{при } U_X = U_{X1} \sin \omega t, \quad U_Y = 0; \\ U_{\text{пр}Y} &= |U_{Z\text{max}} - U_{Z\text{min}}| \quad \text{при } U_X = 0, \quad U_Y = U_{Y1} \sin \omega t. \end{aligned} \quad (6.47)$$

Погрешность квадрирования $h_{\text{кв}}$. Если оба входа включены параллельно, то есть $U_X = U_Y$, то перемножитель работает в режиме квадратора. Погрешность квадрирования представляет собой погрешность характеристики преобразования в режиме возведения сигнала в квадрат и определяется как максимальное абсолютное отклонение поверхности погрешностей вдоль диагонали, соединяющей точки $U_X = U_Y = U_{X1}$ и $U_X = U_Y = -U_{X1}$. Она выражается в процентах от выходного напряжения $U_{Z1} = KU_{X1}^2$:

$$h_{\text{кв}} = \frac{100 |U_Z - U_X^2|_{\text{max}}}{U_{Z1}}. \quad (6.48)$$

При соответствующей настройке эта «диагональная» погрешность может быть значительно меньше, чем погрешности, имеющиеся на других участках рабочей области.

Масштабный коэффициент K определяется как коэффициент пропорциональности, связывающий выходное напряжение с произведением входных напряжений:

$$K = \frac{U_{Z1}}{U_{X1}U_{Y1}}. \quad (6.49)$$

Его незначительная зависимость от температуры и напряжения питания характеризуется следующими параметрами: $\frac{\Delta K/K}{\Delta T}, \%/^{\circ}\text{C}$ и $\frac{\Delta K/K}{\Delta U_{\text{п}}/U_{\text{п}}}, \%/ \%$; $\frac{\Delta K/K}{\Delta U_{\text{п}}}, \%/ \text{В}$.

Полоса пропускания f_0 или $f_{1\%}$. В технических характеристиках приводятся предельные частоты f_0 или $f_{1\%}$, характеризующие полосы пропускания по каналам X и Y соответственно. Первая

из них равна частоте, при которой погрешность по амплитуде достигает 3 дБ, а вторая — это частота, на которой дополнительная погрешность равна 1 %. Для перемножителей, содержащих встроенный выходной преобразователь, обычно приводится также частота полной мощности $f_{\text{п.м}}$.

Векторная погрешность, фазовекторная погрешность $h_{\text{вект}}$. Фазовый сдвиг в перемножителях может вызвать значительные погрешности. Поэтому в технических характеристиках приводится значение частоты, на которой векторная погрешность, определяемая как

$$h_{\text{вект}} = 100 \frac{2U_X U_Y \sin(\varphi/2)}{U_X U_Y} = 200 \sin(\varphi/2) \approx 100\varphi, \quad (6.50)$$

равна 1 %.

Заключение

История развития микросхемотехники сопровождается постоянным поиском физических и технологических принципов создания альтернативной элементной базы. К настоящему времени достигнуты значительные успехи в области функциональной электроники, одноэлектроники, оптоэлектроники, фотоники, квантовой электроники, биоэлектроники и других областях. В то же время ни по одному из перечисленных направлений не создана технологическая база, обеспечивающая экономически конкурентное производство высоконадежной элементной базы.

Полупроводниковая электроника и полупроводниковые технологии сейчас настолько развиты, в них ежегодно делаются такие капиталовложения, что производительность микросхем каждые два года удваивается, поэтому всякие попытки конкуренции с кремниевой индустрией, по мнению специалистов, обречены на провал. Вот почему даже такие новые области, как фотоника и спинтроника, отказавшись от использования электрического заряда в качестве носителя информации, тем не менее не отказываются от полупроводников как материальной основы или, по крайней мере, стараются сделать свои устройства совместимыми с традиционными полупроводниковыми изделиями интегральной микроэлектроники.

Расширение функциональных возможностей интегральных микроэлектронных изделий в настоящее время обеспечивается новой тенденцией интегральной микроэлектроники, которая заключается в объединении нескольких функционально различных

интегральных схем на одном кристалле (системы-на-кристалле, system-on-chip, SoC). Другой вариант интеграции сводится к объединению нескольких различных кристаллов интегральных схем в одном корпусе (системы-в-корпусе, system-in-package, SiP), что позволяет с помощью одного устройства микроэлектроники решать целый комплекс задач.

Перспективы развития микросхемотехники связаны с микро-системами и нанотехникой — индустрией молекулярной и атомной сборки.

Рекомендуемая литература

1. Алексенко А.Г. Основы микросхемотехники / А.Г. Алексенко. – М.: ЮНИМЕДИАСТАЙЛ, 2009. – 448 с. – ISBN 978-5-94774-002-8.

2. Белов Г.А. Электронные цепи и микросхемотехника: учеб. пособие / Г.А. Белов. – Чебоксары: Изд-во Чувашского ун-та, 2004. – 780 с. – ISBN 5-7677-9764-2.

3. Игнатов А.Н. Микросхемотехника и наноэлектроника: учеб. пособие / А.Н. Игнатов. – СПб.: Лань, 2011. – 528 с. – ISBN 978-5-8114-1161-0.

4. Легостаев Н.С. Твердотельная электроника: учеб. пособие / Н.С. Легостаев, П.Е. Троян, К.В. Четвергов – Томск: Томск. гос. ун-т систем упр. и радиоэлектроники, 2007. – 476 с. – ISBN 978-5-86889-422-0.

5. Парфенова Е.Л. Физические основы микро- и наноэлектроники: учеб. пособие / Е.Л. Парфенова, Л.А. Терентьева, М.Г. Хусайнов. – Ростов н/Д: Феникс, 2012. – 240 с.: ил.

6. Преснухин Л.Н. Расчет элементов цифровых устройств: учеб. пособие / Л.Н. Преснухин, Н.В. Воробьев, А.А. Шишкевич; под ред. Л.Н. Преснухина. – 2-е изд., перераб. и доп. – М.: Высшая школа, 1991. – 526 с. – ISBN 5-06-001763-X.

7. Щука А.А. Электроника: учеб. пособие / А.А. Щука; под ред. проф. А.С. Сигова. – СПб.: БХВ-Петербург, 2006. – 800 с. – ISBN 5-94157-461-4.

Оглавление

Введение	3
1. Основы аналоговой микросхемотехники	
1.1. Основные и специальные аналоговые функции.....	4
1.2. Классификация аналоговых интегральных схем.....	5
1.3. Принципы схемотехники аналоговых интегральных микросхем	8
2. Функциональные узлы интегральных микросхем	
2.1. Составные транзисторы.....	12
2.2. Источники постоянного тока	19
2.3. Источники постоянного напряжения	34
2.4. Дифференциальные усилители	52
2.5. Каскады сдвига потенциальных уровней.....	80
2.6. Выходные каскады.....	85
3. Интегральные операционные усилители	
3.1. Основные свойства операционных усилителей	95
3.2. Характеристики и параметры операционных усилителей....	107
3.3. Устойчивость операционных усилителей.....	142
4. Интегральные стабилизаторы напряжения	
4.1. Особенности интегральных стабилизаторов напряжения.....	157
4.2. Система параметров интегральных стабилизаторов напряжения.....	162
4.3. Функциональные узлы интегральных стабилизаторов напряжения.....	166
4.4. Принципы построения интегральных стабилизаторов напряжения.....	193
5. Компараторы напряжения	
5.1. Характеристики компараторов	200
5.2. Компараторы с положительной обратной связью.....	203
5.3. Схемотехника компараторов.....	205
6. Интегральные аналоговые перемножители	
6.1. Способы построения интегральных аналоговых устройств умножения	211
6.2. Умножение при помощи управляемых напряжением делителей тока	213

6.3. Умножение при помощи управляемых током делителей тока	217
6.4. Линейные преобразователи напряжение — ток.....	220
6.5. Управляемые напряжением четырехквadrантные перемножители	224
6.6. Параметры перемножителей.....	229
Заключение	233
Рекомендуемая литература	235

Учебное издание

Легостаев Николай Степанович

Четвергов Константин Владимирович

МИКРОСХЕМОТЕХНИКА

Аналоговая микросхемотехника

Учебное пособие

Корректор Л.И. Кирпиченко

Компьютерная верстка Е.Н. Ворониной

Подписано в печать 01.07.14. Формат 60x84/16.

Усл.-печ. л. 13,95. Тираж 100 экз. Заказ 434.

Томский государственный университет
систем управления и радиоэлектроники.

634050, г. Томск, пр. Ленина, 40.

Тел. (3822) 533018.