

**П.Е.Троян**

**Микроэлектроника**

Учебное пособие

2007

Федеральное агентство по образованию  
**Томский государственный университет систем  
управления и радиоэлектроники**

**П.Е. Троян**

**Микроэлектроника**

Учебное пособие

Рецензент:

доктор технических наук, профессор С.В.Смирнов

Троян П.Е.

Микроэлектроника: Учебное пособие. – Томск: Томский государственный университет систем управления и радиоэлектроники, 2007. - 346 с.

В учебном пособии рассмотрены вопросы в соответствии ГОС ВПО и рабочей программой по дисциплине «Микроэлектроника» для студентов, обучающихся в ТУСУР по специальности 210104 «Микроэлектроника и твердотельная электроника» и бакалавров по направлению 210100 «Электроника и микроэлектроника». Дано описание физических процессов в основных элементах интегральных схем – биполярных и полевых транзисторах, их особенностей в интегральном исполнении. Рассмотрены интегральные схемы на биполярных и полевых транзисторах, и основные схемотехнические решения интегральных схем цифровой и аналоговой электроники. Рассмотрены перспективные элементы интегральных схем и их предельные возможности, а также вопросы, связанные с функциональной электроникой.

@Троян П.Е., 2007

@Томский государственный университет  
систем управления и радиоэлектроники, 2007

## Содержание

1. Введение	6
2. Предмет микроэлектроники	8
2.1. Основные положения микроэлектроники	8
2.2. Процессы проектирования интегральных микро- схем	11
2.3. Классификация интегральных микросхем	13
3. Биполярные транзисторы интегральных схем	19
3.1. Общие сведения о биполярных транзисторах	19
3.2. Потоки носителей зарядов в БТ	22
3.3. Внутренние и внешние параметры БТ	23
3.4. Статические параметры	27
3.5. Явления в БТ при больших токах	29
3.6. Модуляция толщины базы коллекторным напря- жением (эффект Эрли)	31
3.7. Пробой транзистора	34
3.8. Статические характеристики	35
3.9. Динамический режим работы	40
3.10. Усилительные свойства	42
3.11. Частотные параметры	44
3.12. Эквивалентная схема биполярного транзистора	48
3.13. Системы z-, y-, h-параметров	53
3.14. Модели биполярного транзистора	59
3.15. Некоторые разновидности биполярных транзи- сторов	61
3.16. Основные параметры биполярных транзисторов и их ориентировочные значения	68
3.17. Маркировка транзисторов	70
3.18. Четырехслойные структуры	71
4. Полевые транзисторы интегральных схем	77
4.1. Полевые транзисторы с управляющим p-n перехо- дом	78
4.2. Дифференциальные параметры	80
4.3. Полевые транзисторы с управляющим переходом металл-полупроводник	83
4.4. Полевые транзисторы с изолированным затвором	84
4.5. Импульсный режим полевых транзисторов	88

5. Элементы интегральных микросхем	92
5.1. Методы изоляции элементов ИМС	92
5.2. Конструирование и выбор структуры интегральных транзисторов	99
5.3. Конструирование и расчет диодов	110
5.4. Диоды и транзисторы с барьером Шоттки	115
5.5. Полевые транзисторы в интегральных схемах	118
5.5.1. Полевые транзисторы с управляющим р-п переходом	119
5.5.2. Типы МДП-транзисторов	119
5.6. Интегральные резисторы	130
5.7. Конструирование и расчет конденсаторов	133
6. Перспективные элементы и предельные возможности интегральной микроэлектроники	137
6.1. Некоторые тенденции развития микроэлектроники	137
6.2. Технологические особенности арсенида галлия	138
6.3. Физические ограничения на уменьшение размеров элементов интегральных схем	143
6.4. Ограничения и пределы развития кремниевых БИС	149
6.5. Полевые транзисторы на арсениде галлия	155
6.5.1. Простейшая структура МЭП-транзистора	156
6.5.2. Разновидности структур МЭП-транзисторов	163
6.5.3. Паразитные связи между элементами через изолирующую подложку	166
6.5.4. Полевые транзисторы с управляющим переходом металл-полупроводник и гетеропереходом	170
6.6. Современные тенденции развития технологии интегральных микросхем	178
7. Аналоговые интегральные микросхемы	200
7.1. Основные функции, выполняемые аналоговыми МС	200
7.2. Номенклатура и схемотехника построения аналоговых ИМС	202
7.3. ИМС операционных усилителей	211
7.4. БИС цифроаналоговых и аналого-цифровых преобразователей	224
8. Цифровые интегральные микросхемы	229
8.1. Общие сведения	229

8.2.Классификация цифровых ИМС и их основные электрические параметры	233
8.3.Схемотехническая реализация основных логических функций ИМС	238
8.4.ИМС транзисторно-транзисторной логики	247
8.5.ИМС эмиттерно-связанной логики	256
8.6.ИМС на МДП-транзисторах	260
8.7.ИМС на элементах инжекционной логики	266
8.8.ИМС запоминающих устройств	269
8.9.Микропроцессоры и микро ЭВМ	278
9. Функциональная микроэлектроника	290
9.1. Основные направления функциональной микроэлектроники	290
9.2. Оптоэлектроника	299
9.3. Акустоэлектроника	311
9.4. Магнетоэлектроника	318
9.5. Приборы на эффекте Ганна	322
9.6. Диэлектрическая электроника	327
9.7. Кривоэлектроника	329
9.8. Хемоэлектроника	333
9.9. Приборы с зарядовой связью	339
9.10. Молекулярная электроника и биоэлектроника	341
Список используемых источников	346

## 1. ВВЕДЕНИЕ

Одна из основных проблем, стоящих перед электроникой, связана с требованием улучшения технических параметров электронных систем с одновременным уменьшением их габаритов и потребляемой энергии. Решение проблемы миниатюризации электронной аппаратуры связано с современным этапом развития электроники - микроэлектроникой.

Микроэлектроника – это область электроники, охватывающая исследование, конструирование, производство и применение электронных функциональных узлов, блоков и устройств в микроминиатюрном интегральном исполнении.

В соответствии с используемыми конструктивно-технологическими и физическими принципами в микроэлектронике может быть выделено несколько взаимно перекрывающихся и дополняющих друг друга направлений: интегральная электроника, вакуумная микроэлектроника, оптоэлектроника и функциональная электроника и др. Наибольшее развитие получила интегральная электроника.

Дальнейшее развитие микроэлектроники идёт главным образом в двух направлениях: повышение уровня интеграции и плотности упаковки в интегральных микросхемах, ставших традиционными; изыскание новых физических принципов и явлений для создания электронных устройств со схмотехническим или даже системотехническим функциональным назначением.

Первое направление привело к уровням интеграции, характеризующимся многими тысячами элементов в одном корпусе интегральной микросхемы с микронными и субмикронными размерами отдельных элементов. Дальнейшее уменьшение размеров на несколько порядков превращает элементы в нанозлементы и сопровождается изменением физических основ их работы. В нанозлементах используются уже не электроны, как частицы, переносящие электрический заряд, а их волновые функции. Изучение физических явлений и процессов взаимодействия электронов с электромагнитными полями, а также разработка нанотехнологии создания приборов и устройств, в которых данное взаимодействие используется для передачи, обработки и хранения информации, связано с появлением нового направления электроники - нанозлектроники, которая является логиче-

ским развитием микроэлектроники. В микроэлектронике функциональный элемент представляет собой совокупность структурных компонентов – резисторов, конденсаторов, диодов и транзисторов, тогда как в наноэлектронике структурированные компоненты обладают свойством многофункциональности и способны выполнять сложные динамические функции.

Второе направление микроэлектроники может позволить отказаться от дальнейшего повышения уровня интеграции интегральных микросхем, снизить рассеиваемую мощность, увеличить быстродействие аппаратуры и др. Это новое направление в целом приобретает название функциональной микроэлектроники - электроники комбинированных сред с использованием таких явлений, как оптические явления в твёрдом теле (оптоэлектроника) и взаимодействие потока электронов с акустическими волнами в твёрдом теле (акустоэлектроника), а также с использованием свойств сверхпроводников, свойств магнетиков и полупроводников в магнитных полупроводниках (магнетоэлектроника) и др.

В учебном пособии рассмотрены вопросы, предусмотренные требованиями государственного образовательного стандарта высшего профессионального образования по направлению “Электроника и микроэлектроника” к содержанию дисциплины “Микроэлектроника”: активные и пассивные элементы интегральных микросхем, схемотехнические структуры интегральной микроэлектроники, полупроводниковые и гибридные, цифровые и аналоговые интегральные микросхемы, микросхемы на биполярных и МДП-элементах, микросхемы малой, средней, большой и сверхбольшой степени интеграции, а также элементы функциональной электроники.

## 2. ПРЕДМЕТ МИКРОЭЛЕКТРОНИКИ

### 2.1. Основные положения микроэлектроники

Развитие современной электронной техники направлено на расширение функциональных возможностей и улучшение технических параметров электронных систем с одновременным уменьшением их габаритов и потребляемой энергии. Решение проблемы миниатюризации электронной аппаратуры определяется достижениями одного из наиболее быстро развивающихся направлений науки и техники – *микроэлектроники*.

*Микроэлектроника* – это область электроники, охватывающая исследование, конструирование, производство и применение микроэлектронных изделий, основной разновидностью которых являются интегральные микросхемы.

*Интегральная микросхема (ИМС)* – микроэлектронное изделие, выполняющее определенную функцию преобразования, обработки сигналов и (или) накопления информации и имеющее высокую плотность упаковки электрически соединенных элементов (или элементов и компонентов), которое с точки зрения требований к испытаниям, приемке, поставке и эксплуатации рассматривается как единое целое.

*Элемент* – это часть ИМС, реализующая функцию какого-либо электрорадиоэлемента (транзистора, диода, резистора, конденсатора, катушки индуктивности), которая не может быть выделена как самостоятельное изделие.

*Компонент* – это часть ИМС, реализующая функцию какого-либо электрорадиоэлемента, которая может быть выделена как самостоятельное изделие. Компоненты изготавливаются отдельно от ИМС и устанавливаются на подложку при изготовлении ИМС.

В составе микроэлектроники выделяют три основных раздела – физику электронных процессов, технологию и микросхемотехнику.

*Микросхемотехника (интегральная схемотехника)* – раздел микроэлектроники, охватывающий исследования и разработку электрических и структурных схем, используемых в ИМС и электронной аппаратуре на их основе.

Микросхемотехника является самостоятельной ветвью схемотехники, в которой используются оригинальные схемные и структурные решения, эффективно использующие специфические особенности интегральных микросхем с целью улучшения их основных характеристик. Эти особенности обусловлены интегральной технологией изготовления, которая накладывает определенные ограничения на параметры элементов и компонентов ИМС и в то же время открывает новые возможности их использования.

Принципы микросхемотехники являются результатом интенсивных исследований, направленных на выявление принципиальных различий между интегральными микросхемами и схемами на дискретных компонентах, и отражают специфику технологии производства ИМС и тенденцию роста степени интеграции их функциональных узлов. Таких принципа два: принцип взаимного согласования цепей и принцип схемотехнической избыточности при ограничении размеров полезной площади подложки или кристалла.

*Принцип согласования цепей* заключается в такой их конструкторско-технологической реализации, при которой требуемые электрические параметры оказываются пропорциональными друг другу в широком интервале внешних воздействий.

Взаимное согласование схемотехнических структур осуществляется за счёт близкого расположения соответствующих элементов их топологии на подложке. Достижимая при этом идентичность (или строгая пропорциональность) параметров обусловлена тем, что исходные материалы и процессы технологической обработки для таких элементов (или структур) практически одинаковы. Возможность изготовления схемных элементов с идентичными характеристиками и весьма близкими тепловыми режимами позволила создать прецизионные структуры с параметрами, не реализуемыми схемами на дискретных компонентах.

*Принцип схемотехнической избыточности* заключается в усложнении схемотехники ИМС для улучшения их качества, минимизации площади кристалла и повышения технологичности.

Принципы микросхемотехники обусловлены ограничениями и возможностями технологии изготовления.

*Ограничения.* Технология изготовления полупроводниковых интегральных схем преимущественно ориентирована на создание схем, в которых n-p-n-транзисторы имеют оптимальные параметры. При этом характеристики других элементов являются производимыми и значения их параметров в значительной степени predeterminedены и ограничены. С целью получения требуемых характеристик таких наиболее важных элементов, как транзисторы со сверхбольшим коэффициентом усиления или полевые транзисторы, в технологический процесс изготовления n-p-n-структур иногда вводят дополнительные стадии. Однако, основной метод преодоления ограничений, обусловленных технологиями изготовления, заключается в приспособлении схемотехнических решений к требованиям технологии, а не в разработке специальной технологии для данной схемы.

Другое ограничение связано с реализацией высокоомных резисторов и конденсаторов с ёмкостями, превышающими десятки пикофарад, поскольку это сопровождается увеличением необходимой площади кристалла. Поэтому высокоомные резисторы обычно реализуются в виде большого динамического внутреннего сопротивления активных источников тока на транзисторах (для транзисторов не требуется большой площади), а в усилительных схемах часто используются сложные элементы, такие как пары Дарлингтона, составные транзисторы и управляемые источники тока.

Большие ёмкости невозможно реализовать даже посредством увеличения их площади на кристалле. По этой причине недопустимо применение межкаскадных конденсаторов, а проблемы согласования уровней каскадов и стабилизации их режима решают в пределах более технологичной, хотя и усложнённой, схемотехники структур с непосредственными связями.

Резисторы с допустимым разбросом сопротивлений менее  $\pm(5-10) \%$  не могут быть получены без снижения выхода годных. Однако значения отношений сопротивлений с точностью, на порядок превышающей эти значения, можно реализовать без дополнительного усложнения технологических процессов. Поэтому схемотехника ИМС направлена на то, чтобы качественные характеристики интегральных схем определялись не абсо-

лютым значениями сопротивлений, а главным образом их отношениями.

*Возможности.* Интегральная технология открывает пути создания схемных элементов, позволяющих получить качественно новые свойства. Среди них можно назвать многоэмиттерные транзисторы (которые не могут быть реализованы на дискретных компонентах), согласованные транзисторы и т.п.

В отличие от разработчиков электронных схем на дискретных компонентах, разработчики интегральных схем не имеют возможности произвольно выбирать схемные компоненты, оптимальные с точки зрения выполнения конкретной функции, но они могут в допустимых пределах изменять технологические режимы для достижения желаемых результатов.

В немалой степени схемотехнику интегральных схем определяют допустимая мощность рассеяния ИС, необходимость обеспечения стабильности параметров в широком диапазоне изменения внешней температуры, а также необходимость защиты транзисторов ИС от перегрузок по току.

В настоящее время в результате интенсивных исследований с применением самых современных методов анализа и расчёта разработан набор широко используемых функциональных узлов, а также созданы тщательно отработанные методы объединения этих узлов в полупроводниковые интегральные схемы с требуемыми характеристиками.

## **2.2. Процесс проектирования интегральных микросхем**

Важнейшей задачей микросхемотехники является проектирование новых типов интегральных микросхем.

Проектирование представляет собой создание описания, необходимого для построения в заданных условиях еще не существующего технического объекта на основе первичного описания этого объекта (технического задания).

Исходное техническое задание на проектирование микросхемы содержит описание функционального назначения и требования к основным параметрам.

В процессе проектирования интегральных микросхем выделяют *стадии структурного проектирования, схемного проектирования и конструкторско-технологического проектирования.*

Стадия структурного проектирования микросхем состоит из структурного синтеза, в ходе которого на той или иной элементной базе создается структурная схема, обеспечивающая выполнение функций, определенных техническим заданием, и структурного анализа, в процессе которого проверяется правильность функционирования синтезированной структуры при различных рабочих условиях и производится приближенная сравнительная оценка ее основных параметров. Обычно при проектировании микросхем создается несколько структурных вариантов, из которых выбираются наилучшие на основании результатов сравнения их параметров.

Для выбранных структурных вариантов производится схемное проектирование, результатом которого является электрическая схема разрабатываемой интегральной микросхемы. Схемное проектирование состоит из этапов схемного синтеза, в ходе которого создается электрическая схема, соответствующая выбранному варианту структуры, и анализа созданной схемы, в результате которого определяются ее основные электрические параметры. На этапе анализа решается задача параметрической оптимизации схемы. В процессе схемного проектирования обычно разрабатывается несколько вариантов электрических схем, которые отличаются структурой, элементной базой, значениями основных параметров. По результатам анализа производится выбор варианта электрической схемы, наилучшим образом удовлетворяющего требованиям технического задания. Стадии структурного и схемного проектирования образуют процесс *схемотехнического проектирования* интегральных микросхем.

Стадия конструкторско-технологического проектирования включает этапы выбора или разработки технологического процесса для изготовления микросхемы, разработки ее топологии в соответствии с полученной электрической схемой, анализ полученной топологии с целью проверки ее правильности, расчет физико-технических параметров компонентов микросхемы.

Поскольку физико-технические параметры компонентов определяют их электрические параметры, после стадии конструкторско-технологического проектирования требуется повторить электрический анализ схемы с целью уточнения ее характеристик.

Интегральные микросхемы проектируются и выпускаются сериями. *Серия интегральной микросхемы* – совокупность типов интегральных микросхем, которые могут выполнять различные функции, имеют единое конструктивно-технологическое исполнение и предназначены для совместного применения.

### **2.3. Классификация интегральных микросхем**

*По конструктивному исполнению ИМС* делят на корпусные и бескорпусные.

*По конструктивно-технологическому признаку* различают *полупроводниковые, гибридные и прочие (пленочные, керамические и т.д.) ИМС*. В полупроводниковых ИМС все элементы и межэлементные соединения выполнены в объеме и на поверхности полупроводниковой подложки. Разновидностью полупроводниковых являются *совмещенные микросхемы*, в которых транзисторы размещают в активном слое кремния, а пленочные резисторы и диоды как и проводники, - на слое диоксида кремния.

*По типу применяемых активных компонентов (транзисторов)* полупроводниковые микросхемы разделяют на микросхемы на биполярных транзисторах, *микросхемы на МДП-транзисторах (МДП-микросхемы), микросхемы смешанной Би-КМДП-технологии*. Гибридные интегральные микросхемы содержат пленочные пассивные элементы и навесные компоненты. В гибридных микросхемах используются как простые, например, бескорпусные биполярные n-p-n-транзисторы, так и сложные навесные компоненты, например, бескорпусные кристаллы полупроводниковых микросхем. В пленочных ИМС все элементы и межэлементные соединения выполнены в виде токопроводящих пленок. В зависимости от способа нанесения пленок на поверхность диэлектрической подложки и их толщины различают тонкопленочные (толщина пленок менее 1мкм) и толстопленочные (толщина пленок более 1мкм) микросхемы.

*По функциональному назначению* все ИМС делятся на два класса: цифровые и аналоговые.

*Цифровые интегральные микросхемы (ЦИМС)* предназначены для обработки информации, представленной в виде цифровых кодов. Характерной особенностью ЦИМС является то, что в виде цифровых кодов представлены и входные, и выходные сиг-

налы. По этому признаку аналого-цифровые и цифро-аналоговые преобразователи относятся к классу АИМС.

Внутри каждого класса ИМС принята более детальная классификация микросхем по функциональному назначению и по целому ряду других признаков.

ЦИМС классифицируются по функциональному назначению, по способу представления двоичной информации, по типу логики, по электрическим, эксплуатационным и экономическим параметрам, по степени интеграции.

*По функциональному назначению* ЦИМС разделяют на подгруппы (логические элементы, триггеры и др.) и виды внутри подгрупп (триггеры: счетные, универсальные, Шмитта и т.д.).

*По способу представления двоичной информации* цифровые интегральные микросхемы подразделяют на импульсные, динамические, потенциальные, импульсно-потенциальные.

В потенциальных цифровых схемах значения “0” и “1” представляются двумя существенно различными уровнями электрического потенциала: высоким и низким. Для потенциальных элементов используют понятия положительной и отрицательной логики, которое отражает принятый способ кодирования двоичных цифр. При положительной логике высокий уровень электрического потенциала соответствует логической единице, а низкий – логическому нулю. При отрицательной логике высокий уровень электрического потенциала соответствует логическому нулю, а низкий – логической единице.

В импульсных цифровых схемах одно из значений логического сигнала (“0” или “1”) определяется наличием импульсов определенной длительности и амплитуды, а другое значение – отсутствием импульсов, то есть сохранением какого-либо постоянного потенциала. При положительной логике отсутствие импульсов соответствует логическому “0”, а наличие – “1”.

В динамических цифровых схемах логическая “1” представляется пачкой импульсов или возобновляемым через необходимый интервал времени потенциалом, а логический “0” – отсутствием импульсов (или наоборот).

В импульсно-потенциальных схемах на входы микросхем могут подаваться как потенциальные сигналы, так и импульсы, причем выходные сигналы, как правило, имеют импульсный характер.

Следует отметить, что деление сигналов на импульсные и потенциальные относительно. В настоящее время принято тип сигнала определять через длительность такта: импульсный сигнал – это сигнал с длительностью, меньшей длительности такта; потенциальный сигнал – сигнал с длительностью, не меньшей длительности такта.

В основе классификации цифровых микросхем по типу логики лежит принцип схемотехнического построения базового логического элемента серии микросхем. Потенциальные цифровые микросхемы, которые являются наиболее распространенными, по типу логики подразделяют на следующие классы: диодно-транзисторной логики (ДТЛ), транзисторно-транзисторной логики (ТТЛ), транзисторно-транзисторной логики с диодами Шоттки (ТТЛШ), эмиттерно-связанной логики (ЭСЛ), интегральной инжекционной логики (И2Л), логики на комплементарных МДП-транзисторах (КМДП, КМОП), на МДП-транзисторах с каналом n-типа (n-МДП, n-МОП) и на полевых транзисторах с затвором Шоттки на основе арсенида галлия (ПТШ-GaAs).

В современной электронной аппаратуре наибольшее распространение получили серии ЦИМС ТТЛШ, ЭСЛ, И<sup>2</sup>Л, КМОП-логики. Эти серии отличаются лучшими электрическими параметрами, имеют более высокий уровень интеграции, обладают большими функциональными возможностями по сравнению с сериями ЦИМС других типов логик.

При классификации ЦИМС по электрическим параметрам в качестве классификационных признаков чаще всего используются быстродействие и рассеиваемая мощность. По быстродействию выделяют ЦИМС: сверхбыстродействующие, с высоким быстродействием, со средним быстродействием, с низким быстродействием.

По мощности рассеяния ЦИМС делят на микросхемы большой, средней, малой мощности и микромощные.

Степень интеграции ЦИМС характеризуют коэффициентом компонентной интеграции  $k_x$  и коэффициентом функциональной интеграции  $k_\phi$ .

Коэффициент компонентной интеграции определяется выражением:

$$k_{\kappa} = \lg N_{\kappa}, \quad (2.1)$$

где  $N_{\kappa}$  - общее число элементов и компонентов, расположенных на кристалле, и характеризует, главным образом, уровень технологической сложности микросхемы. По величине коэффициента компонентной интеграции различают: ИМС первой степени интеграции, если  $k_{\kappa} \leq 1$ ; ИМС второй степени интеграции, если  $k_{\kappa} \leq 2$ ; ИМС третьей степени интеграции, если  $k_{\kappa} \leq 3$ ; ИМС четвертой степени интеграции, если  $k_{\kappa} \leq 4$ ; ИМС пятой степени интеграции, если  $k_{\kappa} > 4$ .

Для определения функциональной сложности ЦИМС используется коэффициент функциональной интеграции:

$$k_{\phi} = \lg N_{\phi}, \quad (2.2)$$

где  $N_{\phi}$  - количество логических элементов И-НЕ либо ИЛИ-НЕ, расположенных на кристалле микросхемы. Если в качестве элементной базы используются другие логические элементы, то величина  $N_{\phi}$  определяется числом элементов И-НЕ либо ИЛИ-НЕ, требуемых для реализации эквивалентной логической функции микросхемы.

По величине коэффициента функциональной интеграции различают: малые интегральные схемы (МИС), содержащие один или несколько логических элементов, когда  $k_{\phi} \leq 1$  (триггер); средние интегральные схемы (СИС), содержащие один или несколько функциональных узлов, когда  $k_{\phi} \leq 2$  (счетчик, регистр, сумматор); большие интегральные схемы (БИС), содержащие одно или несколько функциональных устройств, когда  $2 \leq k_{\phi} \leq 4$  (АЛУ, ЗУ); сверхбольшие интегральные схемы (СБИС), имеющие  $k_{\phi} > 4$  и выполняющие функции целых цифровых систем (микро-ЭВМ).

Для оценки сложности ЦИМС используется параметр, называемый “плотностью упаковки”  $\gamma = N_k / V$ , где  $V$  – объем кристалла без выводов.

*Аналоговые интегральные микросхемы (АИМС)* предназначены для обработки электрических сигналов, изменяющихся по законам непрерывных функций (аналоговых сигналов). Аналоговые сигналы представляют собой физические величины (напряжение, ток, частота колебаний и т.д.), мера которых отображает (кодирует) информацию.

В зависимости от выполняемой функции аналоговые ИМС подразделяются на следующие классы: операционные усилители, инструментальные ИМС, радиочастотные ИМС, силовые ИМС.

*Операционный усилитель* - это многоцелевая ИМС, предназначенная для построения схем с фиксированным коэффициентом и точно синтезированной передаточной функцией.

*Инструментальная аналоговая ИМС* – это многоцелевая ИМС, осуществляющая прецизионные преобразования аналоговых сигналов с обеспечением выполнения комплекса требований по точности, частотным свойствам и электрическим параметрам. От операционных усилителей инструментальные ИМС отличаются либо наличием цифровых цепей наряду с аналоговыми, либо внутренними обратными связями, реализующими стабилизацию определённых электрических параметров.

*Радиочастотные ИМС* – предназначены для усиления и преобразования сигналов радиотехнического диапазона волн.

*Силовые ИМС* – предназначены для использования в источниках вторичного электропитания, усилительных и передающих устройствах.

Среди аналоговых ИМС наибольшее применение получили операционные усилители. ОУ используются как основные функциональные узлы в различных линейных и нелинейных устройствах. Широкому распространению ОУ в значительной мере способствовали успехи микроэлектроники, что позволило снизить стоимость и размеры ОУ до стоимости и размеров транзисторов. Надежность операционных усилителей мало уступает надежности транзисторов, а по своим функциональным возможностям ОУ относятся к самым универсальным элементам мик-

роэлектронной аппаратуры. Высокий коэффициент усиления, стабильность нулевого уровня, высокое входное и низкое выходное сопротивления, высокое быстродействие и возможность работы с разнообразными цепями обратной связи позволяют выполнять различные преобразования входного сигнала – суммирование, вычитание, интегрирование, дифференцирование, сравнение, запоминание, умножение, логарифмирование, возведение в степень и ряд других преобразований.

Операционные усилители характеризуются большим числом параметров, значения которых варьируются в широких пределах в зависимости от предъявляемых к ОУ требований. Учитывая это, представленная классификация операционных усилителей отражает наиболее важные параметры:

- ОУ общего применения используются для построения МЭА, имеющей суммарную приведённую погрешность на уровне 1% и характеризуются относительно малой стоимостью и средним уровнем параметров;
- быстродействующие широкополосные ОУ используются для преобразования быстроменяющихся сигналов и характеризуются высокой скоростью нарастания выходного сигнала, малым временем установления, высокой частотой единого усиления, а по остальным параметрам, как правило, уступают ОУ общего применения;
- прецизионные ОУ используются для усиления малых электрических сигналов, сопровождаемых высоким уровнем помех, и характеризуются малым значением напряжения смещения и его температурным дрейфом, большими коэффициентами усиления и подавления синфазного сигнала, большим входным сопротивлением и низким уровнем шумов, но как правило, имеют невысокое быстродействие;
- микромощные ОУ необходимы в случаях, когда потребляемая мощность жёстко лимитирована.

### 3. БИПОЛЯРНЫЕ ТРАНЗИСТОРЫ ИНТЕГРАЛЬНЫХ СХЕМ

#### 3.1. Общие сведения о биполярных транзисторах (БТ)

БТ – это полупроводниковый прибор, содержащий два взаимодействующих ЭДП, три или более выводов. Усилительные генераторные и переключательные свойства БТ обусловлены явлениями инжекции и экстракции неосновных носителей заряда. Взаимодействие переходов осуществляется при условии, что толщина базы  $W$  должна быть много меньше длины диффузионного смещения носителей, инжектированных в базу  $L_{\delta}$ , т.е.  $W \ll L_{\delta}$ . Это соотношение является основным требованием к базе БТ и условием взаимодействия переходов. В противном случае носители, инжектированные в базу, прорекомбинируют в слое базы и не дойдут до коллекторного перехода.

БТ имеет выводы: эмиттер, базу и коллектор. ЭДП, прилегающий к выводу от эмиттера называют эмиттерным переходом (Э), а прилегающий к коллектору - коллекторным (К) (рис. 3.1).

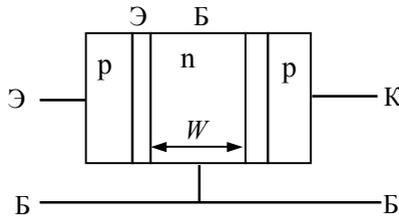


Рисунок 3.1. Структура и выводы БТ

Между эмиттерным и коллекторным переходами находится слой базы (Б). Основное назначение эмиттерного перехода - инжекция неосновных носителей в базу. Основное назначение коллекторного перехода – экстракция неосновных носителей из базы.

Рассматриваемый вид транзистора называют биполярным потому, что в его работе принимают участие носители двух знаков – электроны и дырки.

БТ – это управляемый током активный элемент электроники. Управление выходным током в БТ осуществляется за счет изменения входного тока. БТ является активным элементом, так как имеет возможность производить усиление по мощности.

Различают *p-n-p* и *n-p-n* транзисторы. Их условно-графические изображения представлены на рис. 3.2.

Направление стрелки в эмиттерном выводе показывает направление тока эмиттера.

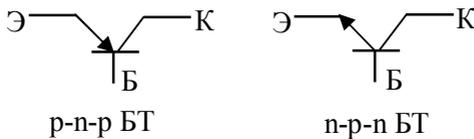


Рисунок 3.2. Условно-графическое обозначение БТ

БТ могут включать в схемах с общей базой (ОБ), общим эмиттером (ОЭ) и общим коллектором (ОК) (рис.3.3.).

Общим считается электрод, являющийся общим для входной и выходной цепей.

Отличительной особенностью схем с ОЭ и ОБ является малое входное сопротивление, тогда как схема с ОК имеет высокое входное сопротивление.

БТ может быть включен нормально и инверсно. Нормальное включение – это когда эмиттерный переход включен в прямом, а коллекторный в обратном направлении.

Инверсное включение – когда коллекторный переход включен в прямом, а эмиттерный в обратном направлении.

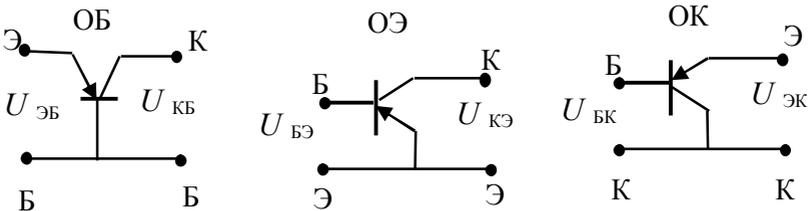


Рисунок 3.3. Схемы включения БТ

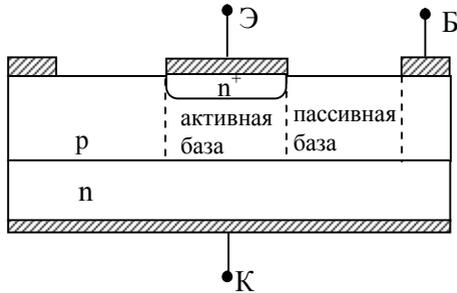


Рисунок 3.4. Структура реального БТ

Отличие свойств эмиттерного и коллекторного переходов, а следовательно и нормального и инверсного включения, хорошо видно из рис. 3.4, где показана структура реального БТ.

Важно, что концентрация примеси в эмиттере  $N_E$  много больше, чем в базе  $N_B$ , а площадь эмиттера много меньше площади коллекторного перехода.

В зависимости от смещения переходов различают три режима работы БТ: *активный*, *насыщения* и *отсечки*.

*Активный режим* – эмиттерный переход смещен в прямом, коллекторный в обратном направлениях.

*Режим насыщения* – оба перехода смещены в прямом направлении.

*Режим отсечки* – оба перехода смещены в обратном направлении.

Из трех указанных режимов управляемым режимом является активный режим работы БТ.

*По характеру движения носителей зарядов от эмиттера к коллектору БТ подразделяются на дрейфовые и бездрейфовые.*

*Бездрейфовый БТ* – это транзистор, у которого носители от эмиттера к коллектору перемещаются за счет диффузии.

*Дрейфовый БТ* – это транзистор, у которого носители заряда перемещаются от эмиттера к коллектору и за счет диффузии и за счет внутреннего электрического поля в базе транзистора. Внутреннее электрическое поле в базе возникает из-за неоднородного легирования базы. База бездрейфового БТ легирована однородно.

### 3.2. Потоки носителей зарядов в БТ

На рис. 3.5. представлена структура  $p^+ - n - p$  транзистора в активном режиме. При прямом смещении эмиттерного перехода из эмиттера в базу инжектируются дырки, создавая ток  $I_{\mathcal{E}P}$ , а из базы в эмиттер – электроны, создавая ток  $I_{\mathcal{E}n}$ . Частично носители рекомбинируют в ОПЗ эмиттерного перехода, создавая ток  $I_{\mathcal{E}рек}$ . Таким образом, ток эмиттера состоит из трех компонент:

$$I_{\mathcal{E}} = I_{\mathcal{E}P} + I_{\mathcal{E}n} + I_{\mathcal{E}рек}.$$

$$I_{\mathcal{E}} = I_{\mathcal{E}P} + I_{\mathcal{E}n} + I_{\mathcal{E}рек}.$$

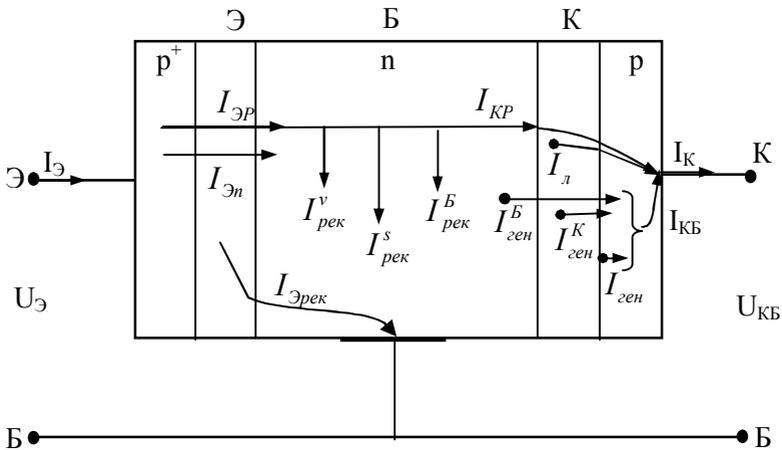


Рисунок 3.5. Потоки носителей зарядов в БТ

С учетом того, что поток дырок из эмиттера в базу много больше, чем поток электронов из базы в эмиттер, ток рекомбинации  $I_{\mathcal{E}рек}$  мал. В дальнейшей работе БТ главную роль играют дырки, инжектированные из эмиттера в базу. Двигаясь по базе дырки частично рекомбинируют, создавая ток  $I_{\mathcal{E}рек}^v$  за счет рекомбинации носителей в объеме,  $I_{\mathcal{E}рек}^Б$  - за счет рекомбинации на базовом контакте,  $I_{\mathcal{E}рек}^s$  - за счет рекомбинации на поверхности. Не про-рекомбинировавшие дырки дойдут до коллекторного ЭДП (ток

$I_{KP}$ ) и экстрагируются полем коллекторного перехода, создавая ток коллектора. Кроме того, в цепи коллектора будут протекать токи, обусловленные тепловой генерацией носителей в базе ( $I_{ген}^B$ ), в коллекторном переходе ( $I_{ген}^K$ ) и слое коллекторного полупроводника ( $I_{ген}$ ). При наличии процессов ударной ионизации в ОПЗ коллекторного перехода в цепи коллектора появится ток лавинного размножения  $I_{Л}$ . Таким образом, в цепи коллектора протекают следующие компоненты тока:  $I_{KP}$ ,  $I_{ген}^B$ ,  $I_{ген}^K$ ,  $I_{ген}$ ,  $I_{Л}$ .

$$I_K = I_{KP} + I_{ген}^B + I_{ген}^K + I_{ген} + I_{Л}.$$

Обычно токи тепловой генерации обозначают как ток  $I_{KB0}$ :

$I_{KB0} = I_{ген}^B + I_{ген}^K + I_{ген}$  и называют обратным током коллекторного перехода. Из пяти компонент тока  $I_K$  только одна компонента является зависящей от тока эмиттера ( $I_{KP}$ ), остальные компоненты тока  $I_K$  являются неуправляемыми, т.е. не зависящими от тока эмиттера. Исходя из схемы потоков носителей зарядов в БТ, можно записать два уравнения:

$$I_{Э} = I_K + I_B \quad (3.1)$$

$$I_K = \alpha I_{Э} + I_{KB0} \quad (3.2)$$

Первое уравнение говорит о том, что ток эмиттера распадается на две компоненты – ток базы  $I_B$  и ток коллектора  $I_K$ . Причем ток базы – это ток, связанный с рекомбинацией носителей в базе и чем он меньше, тем лучше БТ.

Второе уравнение говорит о том, что ток эмиттера передается в цепь коллектора с некоторым коэффициентом  $\alpha$  и кроме того в цепи коллектора протекает неуправляемая компонента тока, связанная с тепловой генерацией ( $I_{KB0}$ ).

### 3.3. Внутренние и внешние параметры БТ

Для характеристики свойств БТ используются внутренние и внешние физические параметры. К числу внутренних парамет-

ров относятся параметры, характеризующие свойства эмиттера, базы и коллектора и измерить которые нельзя.

*Эффективность эмиттера* – внутренний параметр, характеризующий инжекционную способность эмиттерного перехода.

$$\left. \begin{array}{l} \text{Определяется как } \gamma = \frac{I_{\text{Э}p}}{I_{\text{Э}}} = 1 - \frac{\sigma_n W}{\sigma_p L_n} \text{ - для } p\text{-}n\text{-}p \text{ БТ} \\ \text{Определяется как } \gamma = \frac{I_{\text{Э}n}}{I_{\text{Э}}} = 1 - \frac{\sigma_p W}{\sigma_n L_p} \text{ - для } n\text{-}p\text{-}n \text{ БТ} \end{array} \right\} (3.3)$$

Можно так же записать выражения для  $\gamma$  в общем виде

$$\gamma = 1 - \frac{\sigma_B W}{\sigma_{\text{Э}} L_{\text{Э}}}, \quad (3.4)$$

где  $\sigma_B, \sigma_{\text{Э}}$  - электропроводность базы и эмиттера соответственно.

$L_{\text{Э}}$  - длина диффузионного смещения носителей, инжектированных из базы в эмиттер.

Эффективность эмиттера  $\gamma$  всегда меньше единицы и чем ближе она к единице, тем лучше свойства эмиттерного перехода.

*Коэффициент переноса носителей через базу*  $\alpha_n$  - характеризует свойства базы и определяется для р-п-р БТ следующим выражением:

$$\alpha_n = \frac{I_{KP}}{I_{\text{Э}p}} = 1 - \frac{W^2}{2L_{\text{б}}^2}, \quad (3.5)$$

где  $L_{\text{б}}$  - длина диффузионного смещения носителей, инжектированных из эмиттера в базу.  $\alpha_n$  всегда меньше единицы и зависит от толщины базы и параметров материала базы ( $L_{\text{б}}$ ).

*Эффективность коллектора*  $\alpha^*$  - характеризует способность коллекторного перехода экстрагировать неосновные носители из базы. Для *p-n-p* БТ  $\alpha^*$  определяется как

$$\alpha^* = \frac{I_K}{I_{KP}} \approx 1 \quad (3.6)$$

Обычно эффективность коллектора полагают равной единице, поскольку из-за разницы в площадях эмиттерного и коллекторного переходов ( $S_K \gg S_\varepsilon$ ) все носители, инжектированные эмиттером, собираются коллекторным переходом.

К числу внешних физических параметров БТ относятся следующие:

**Статический коэффициент передачи тока эмиттера  $\alpha$**  - определяется следующим образом :

Для нормального включения -  $\alpha_N \approx \frac{I_K}{I_\varepsilon} / U_{KB} = const$  или

$$\text{более точно } \alpha_N = \frac{I_K - I_{KB0}}{I_\varepsilon} / U_{KB} = const. \quad (3.7)$$

Для инверсного включения -  $\alpha_I = \frac{I_\varepsilon}{I_K} / U_{ЭБ} = const$  или

$$\text{более точно } \alpha_I = \frac{I_\varepsilon - I_{ЭБ0}}{I_K} / U_{ЭБ} = const \quad (3.8)$$

$$\text{В БТ выполняется соотношение } \alpha_N I_{KB0} = \alpha_I I_{ЭБ0} \quad (3.9)$$

В дальнейшем индекс, указывающий нормальное включение, будем упускать, обозначая нормальный коэффициент передачи тока эмиттера через  $\alpha$  ;

**Дифференциальный коэффициент передачи тока эмиттера  $\tilde{\alpha}$** . По определению

$$\tilde{\alpha} = \frac{dI_K}{dI_\varepsilon} / U_{KB} = const$$

С учетом выражения  $I_K = \alpha I_\varepsilon + I_{KB0}$

$$\tilde{\alpha} = \frac{dI_K}{dI_\varepsilon} = \alpha + I_\varepsilon \frac{d\alpha}{dI_\varepsilon} \quad (3.10)$$

При условии, что коэффициент передачи тока эмиттера  $\alpha$  не зависит от тока эмиттера ( $\frac{d\alpha}{dI_{\mathcal{E}}} = 0$ ), дифференциальный коэффициент

$\tilde{\alpha}$  равен статическому  $\alpha$ . В дальнейшем будем считать, что эти коэффициенты равны. Значение  $\alpha$  всегда меньше единицы, если в коллекторном переходе не происходит лавинного размножения носителей заряда. При наличии лавинного размножения  $\alpha_M = \alpha \cdot M > 1$ .

Указание о том, что  $\alpha$  измеряется при постоянном напряжении на коллекторном переходе связано с эффектом Эрли, который будет рассмотрен в разделе 3.5.

В БТ выполняется легко доказываемое соотношение

$$\alpha = \gamma \alpha_n \alpha^*, \quad (3.11)$$

из которого следует ряд формул:

$$\alpha = \gamma \left(1 - \frac{W^2}{2L_{\sigma}^2}\right), \quad \alpha = 1 - \frac{\sigma_B}{\sigma_{\mathcal{E}}} \frac{W}{L_{\mathcal{E}}} - \frac{W^2}{2L_{\sigma}^2} \quad (3.12)$$

Для БТ, включенного в схему с ОЭ основным параметром является коэффициент передачи тока базы  $\beta$ , который определяется следующим образом:

$$\beta \approx \frac{I_K}{I_B} / U_{K\mathcal{E}} = const = \frac{I_K - I_{K\mathcal{E}0}}{I_B} / U_{K\mathcal{E}} = const, \quad (3.13)$$

где  $I_{K\mathcal{E}0}$  - обратный ток коллекторного перехода при включении БТ в схему с ОЭ. Причем  $I_{K\mathcal{E}0} = (1 + \beta)I_{KB0}$ .

Значения  $\beta$  всегда больше единицы, что связано с принципом функционирования БТ в схеме с ОЭ. Так для  $p-n-p$  БТ при подаче сигнала управления (тока базы) в базу поступают электроны, вызывая нарушение электронейтральности базы. Для устранения этого из эмиттера в базу начинают поступать дырки. С учетом того, что время пролета носителей через базу  $t_B$  много меньше времени жизни  $\tau_B$ , часть дырок уходит в коллектор без рекомбинации. Таким образом, на один электрон, поступивший

в базу, в коллекторный переход попадает значительно большее число дырок, что и обеспечивает значения  $\beta > 1$ . БТ, имеющие  $\beta > 400$ , называют транзисторами супер-бета.

В БТ выполняются соотношения:

$$\alpha = \frac{\beta}{1 + \beta}; \quad \beta = \frac{\alpha}{1 - \alpha}; \quad \frac{1}{1 - \alpha} = 1 + \beta \quad (3.14)$$

### 3.4. Статические параметры

Статическими параметрами БТ называют значения токов или напряжений, измеряемых на постоянном напряжении при определенных условиях, а также соотношения между этими величинами.

Режим отсечки. Статическими параметрами режима отсечки являются начальные и обратные токи переходов.

*Начальными токами переходов* являются токи в одном из переходов при его обратном смещении при условии, что другой переход закорочен, т.е. условием измерения этих токов является короткое замыкание одного из переходов. К числу начальных токов относятся токи  $I_{КБК}$ ,  $I_{ЭБК}$ ,  $I_{КЭК}$ .

$I_{КБК}$  - ток в цепи коллектора БТ, включенного по схеме с ОБ, при его обратном смещении при коротком замыкании цепи эмиттер – база.

$I_{ЭБК}$  - ток в цепи эмиттера транзистора, включенного в схему с ОБ, при обратном смещении эмиттерного перехода и коротком замыкании коллекторного перехода.

$I_{КЭК}$  - ток в цепи коллекторного перехода, включенного в схему с ОЭ при обратном смещении коллекторного перехода и коротком замыкании цепи эмиттер – база ( $U_{БЭ} = 0$ ).

*Обратные токи переходов* – это токи в одном из переходов, когда он обратно смещен, при условии, что ток другого перехода равен нулю, т.е. обратные токи измеряются при условии холостого хода одного из переходов.

$I_{КЕ0}$  - ток в цепи коллекторного перехода БТ, включенного в

схему с ОБ, при включении его в обратном направлении при условии, что ток эмиттера равен нулю.

$I_{ЭБ0}$  - ток в цепи эмиттерного перехода, когда он обратно смещен при условии, что ток коллектора равен нулю.

$I_{КЭ0}$  - ток в цепи обратно смещенного колдлекторного перехода БТ, включенного в схему с ОЭ, при условии, что ток базы равен нулю.

Необходимо обратить внимание, что условия измерения токов влияют на величину измеряемых токов. Так ток  $I_{КБК}$  не равен току  $I_{КБ0}$ . Дело в том, что при коротком замыкании эмиттерного перехода (условия измерения тока  $I_{КБК}$ ) одна из составляющих тока эмиттера ( $I_{ЭР}$ ) не обращается в нуль. В результате  $I_{КБК}$  всегда больше  $I_{КБ0}$ . Аналогичные рассуждения применимы и к токам  $I_{ЭБК}$  и  $I_{ЭБ0}$ .

Значения токов также зависят от схемы включения БТ. Так ток  $I_{КБ0}$  и  $I_{КЭ0}$  не равны между собой. Легко показать, что они связаны соотношением (3.15).

$$I_{КЭ0} = \frac{I_{КБ0}}{1 - \alpha} \quad (3.15)$$

К числу статических параметров режима отсечки относятся также напряжения  $U_{КБ0}$  и  $U_{КЭ0}$  - напряжения пробоя коллекторного перехода в схеме с ОБ ( $U_{КБ0}$ ) и с ОЭ ( $U_{КЭ0}$ ) при условии равенства нулю тока эмиттера и тока базы соответственно.

*Режим активной работы.* Статическими параметрами активного режима является статические коэффициенты передачи тока эмиттера  $\alpha$  и тока базы  $\beta$ .

$$\alpha = \frac{I_K - I_{КБ0}}{I_{Э}} / U_{КБ} = const \quad (3.16)$$

$$\beta = \frac{I_K - I_{КЭ0}}{I_B} / U_{КБ} = const$$

*Режим насыщения.* К числу статических параметров в режиме насыщения относятся  $U_{КБнас}$  - падение напряжения между выводами база – коллектор в режиме насыщения для схемы с ОБ и  $U_{КЭнас}$  - в схеме с ОЭ;  $I_{Кнас.}$  - ток коллектора в режиме насыщения;  $R_{нас.}$  - сопротивление насыщенного транзистора;  $\gamma_H$  - степень насыщения транзистора, определяемая как

$$\gamma_H = \frac{\beta \cdot I_B}{I_{Кнас.}} \quad (3.17)$$

Параметры режима насыщения подробно рассмотрены в 3.9.

### 3.5. Явления в БТ при больших токах

Стремление получить максимальные выходные параметры от БТ сопровождается работой транзистора при больших токах. При этом возникает ряд явлений, которые надо учитывать при проектировании схем. К числу эффектов, возникающих при больших токах, относятся следующие:

- В базе бездрейфового БТ возникает внутреннее электрическое поле;
- Увеличивается толщина базы;
- Возникает эффект квазинасыщения БТ;
- Происходит оттеснение тока эмиттера на периферию.

Причина возникновения внутреннего электрического поля в базе аналогична той, что происходит в диодах при высоком уровне инжекции. Возникающее поле является ускоряющим для инжектированных в базу носителей.

Поскольку ширина ОПЗ перехода зависит от количества носителей вблизи перехода, то при больших токах из-за уменьшения ширины ОПЗ коллекторного и эмиттерного переходов происходит увеличение ширины базы и, в соответствии с (3.12) уменьшение коэффициента передачи тока эмиттера.

При больших токах коллектора напряжение  $U_{КБ} = U_{КБ}^{p-n} + U_K$  ( $U_{КБ}^{p-n}$ ) - падение напряжения на ОПЗ коллекторного перехода;  $U_K$  - падение напряжения на слое коллекторного полупроводни-

ка;  $U_K = I_K R_K$ , где  $R_K$  - сопротивление коллекторного полупроводника ) перераспределяется между коллекторным переходом ( $U_{KB}^{p-n}$ ) и слоем полупроводника так, что при определенном токе коллектора падение напряжения на ОПЗ коллекторного перехода фактически уменьшится до нуля, т.е. БТ будет находиться на границе перехода между активным режимом и режимом насыщения, т.е. возникает режим квазинасыщения.

Напряжение  $U_{ЭБ}$  падает на ОПЗ эмиттерного перехода и слое базы  $U_{ЭБ} = U_{ЭБ}^{p-n} + U_B = U_{ЭБ}^{p-n} + I_{Э} R_B$ . Поскольку пути протекания тока в БТ, вытекающего из различных точек эмиттера, различны, то разным будет падение напряжения на сопротивлении базы (рис. 3.6).

Из-за увеличенного падения напряжения на слое базы истинное напряжение на эмиттерном переходе, определяющее величину тока эмиттера, оказывается наименьшим в центральной части эмиттерного перехода, т.е. происходит оттеснение тока из центральной части эмиттера на периферию.

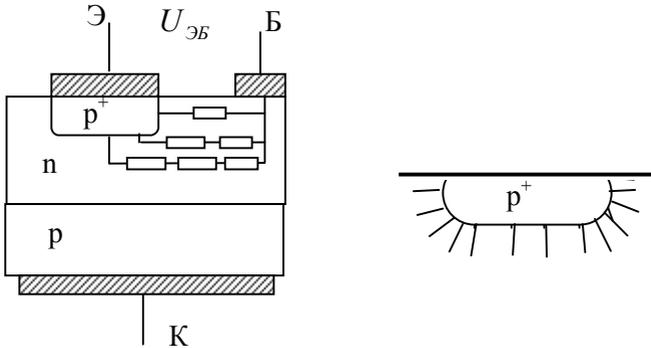


Рисунок 3.6. Рисунок, поясняющий оттеснение тока эмиттера на периферию при больших токах

Необходимо отметить, что основной параметр БТ – коэффициент передачи тока эмиттера (базы) также зависит от величины тока эмиттера (рис. 3.7). При выборе режима работы БТ, необходимо обеспечить его работу при токах, соответствующих максимальным значениям  $\alpha$ .

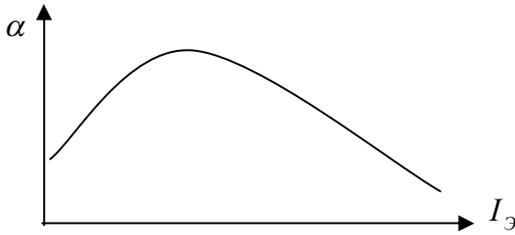


Рисунок 3.7. Зависимость коэффициента передачи тока эмиттера от тока эмиттера

### 3.6. Модуляция толщины базы коллекторным напряжением (эффект Эрли)

Эффект Эрли – это изменение толщины базы БТ при изменении напряжения на коллекторном переходе. Физически эффект Эрли прост и понятен – при изменении обратного напряжения изменяется ширина ОПЗ коллекторного перехода, следовательно, модулируется толщина базы. Необходимо иметь в виду, что эффект Эрли является очень важным эффектом и объяснение очень многих закономерностей в БТ базируется на этом эффекте. Можно выделить шесть основных следствий эффекта Эрли:

1) Основной параметр БТ – коэффициент передачи тока эмиттера

определяется в соответствии с формулой  $\alpha = \gamma \left(1 - \frac{W^2}{2L_B^2}\right)$ ,

т.е. при изменении толщины базы изменяется основной параметр БТ, таким образом  $\alpha = f(U_{КБ})$ . Именно поэтому по определению

$\alpha = \frac{I_K - I_{КБ0}}{I_Э} / U_{КБ} = const$  задается при фиксированном значении напряжения на коллекторном переходе.

2) Обратный ток эмиттера, например р-п-р БТ зависит от толщины базы:

$I_{ЭБ0} \approx \frac{S_Э D_p P_{n0}}{W}$ . Так как

$I_Э = I_{ЭБ0} \left(\exp \frac{qU_{ЭБ}}{KT} - 1\right)$ , то, следовательно, при фиксированном напряжении на эмиттерном переходе ток эмиттера зависит от напряжения на коллекторном переходе.

3) Одним из следствий эффекта Эрли является явление прокола базы БТ. Прокол базы – это смыкание ОПЗ эмиттерного и коллекторного переходов при увеличении напряжения на коллекторном переходе. Напряжение прокола базы  $U_{\text{прок}}$  определяется исходя из того, что прокол происходит тогда когда  $d_K = W$ . Тогда для резкого коллекторного перехода

$$W = d_K = \sqrt{\frac{2\varepsilon\varepsilon_0}{qN_B} U_{\text{прок}}} ; U_{\text{прок}} = \frac{W^2 qN_B}{2\varepsilon\varepsilon_0} \quad (3.18)$$

Или, домножая числитель и знаменатель на подвижность носителей в базе  $\mu_B$  и заменяя  $q\mu_B N_B = \frac{1}{\rho_B}$ , получаем формулу

(3.19)

$$U_{\text{прок}} = \frac{W^2}{2\varepsilon\varepsilon_0 \rho_B \mu_B} \quad (3.19)$$

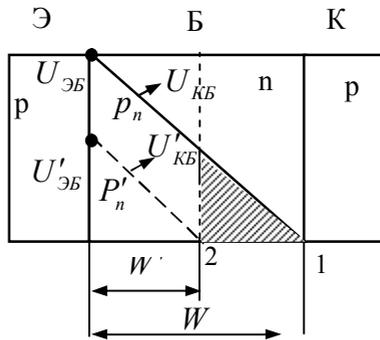


Рисунок 3.8. Рисунок, поясняющий появление отрицательной обратной связи по напряжению

4) Возникает отрицательная обратная связь по напряжению. Действительно, при увеличении  $U_{KB}$  уменьшается толщина базы  $W$ . Если задать постоянным значение тока эмиттера, то новое распределение инжектированных носителей  $p'_n$  должно быть параллельно распределению  $p_n$ , соответствующее исходному значению напряжения  $U_{KB}$ . Из рисунка 3.8. видно, что

при постоянном значении тока эмиттера увеличение напряжения на коллекторном переходе от  $U_{KB}$  до  $U'_{KB}$  приводит к уменьшению напряжения на эмиттерном переходе от  $U_{ЭБ}$  до  $U'_{ЭБ}$ .

Количественно величина отрицательной обратной связи характеризуется коэффициентом отрицательной обратной связи по напряжению  $\mu$ .

$$\mu = \frac{dU_{ЭБ}}{dU_{KB}} / I_{Э} = const \quad (3. 20)$$

Численное значение  $\mu$  лежит в пределах  $10^{-4} - 10^{-3}$ , что говорит о наличии неглубокой отрицательной обратной связи по напряжению.

5) При изменении толщины базы меняется время пролета носителей через базу:  $t_B = \frac{W^2}{2D_B}$ . Как будет показано далее (раздел

13.11.) одна из характеристических частот БТ – частота  $f_{\alpha}$  определяется временем пролета носителей через базу, и кроме того  $f_{\alpha}$  задает значение двух других частот  $f_{ГР}$  и  $f_{max}$ . Таким образом можно говорить о том, что коллекторное напряжение влияет на частотные параметры БТ.

6) В коллекторном переходе БТ возникает диффузионная емкость. Это происходит из-за того, что при изменении напряжения  $U_{KB}$  граница ОПЗ коллекторного перехода из сечения 1 переходит в сечение 2 (рис. 3. 8) очень быстро ( $\sim 10^{-13}$  с), а имеющийся вблизи коллекторного перехода заряд создает диффузионную емкость коллекторного перехода  $C_{KD}$ . Её величина определяется формулой 3. 21.

$$C_{KD} = \frac{\tau_B}{R_{KB}}, \quad (3. 21)$$

где  $\tau_B$  - время жизни неосновных носителей заряда в базе

$R_{KB}$  - дифференциальное сопротивление коллекторного перехода.

### 3.7. Пробой транзистора

Одной из причин, наряду с проколом базы, ограничивающих напряжение на коллекторном переходе, является пробой транзистора. Говоря о пробое БТ, обычно имеют в виду пробой коллекторного перехода. Из трех известных механизмов применительно к БТ говорят обычно о лавинном механизме пробоя, поскольку туннельный пробой коллекторного перехода маловероятен, а тепловой может иметь место, но как вторичный эффект. Пробой характеризуется напряжением пробоя, которое в зависимости от схемы включения, измеряется при токе  $I_{\mathcal{C}} = 0$  в схеме с ОБ ( $U_{KB0}$ ) или  $I_B = 0$  в схеме с ОЭ ( $U_{KЭ0}$ ). При измерении напряжения пробоя в схеме с ОБ пробой происходит как в отдельном p-n переходе: появляющиеся в ОПЗ коллекторного перехода электроны выталкиваются полем перехода в базу и уходят из нее через вывод базы. Напряжение пробоя для схемы с ОБ обозначается  $U_{KB0}$  и измеряется при  $I_{\mathcal{C}} = 0$ .

Пробой в схеме с ОЭ имеет некоторую особенность (рис.3.9). Появляющиеся в результате ударной ионизации носители выталкиваются из ОПЗ коллекторного перехода: дырки увеличивают ток коллектора, а электроны выталкиваются область базы.

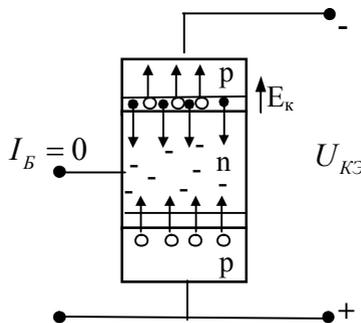


Рисунок 3.9. Пробой БТ в схеме с ОЭ при  $I_B = 0$ . Поскольку вывод базы разорван, то они не могут покинуть базу и, создавая отрицательный заряд, уменьшают барьер на эмит-

терном переходе, что вызывает рост тока эмиттера и соответственно коллектора.

Пробой по указанному механизму вызывает резкий и фактически неограниченный рост тока в цепи коллектора и может привести к разрушению БТ, если не принять специальных мер. Поэтому включение БТ при условии, что  $I_B = 0$ , является недопустимым. Обычно БТ включают так, чтобы в цепи базы стоял резистор. Тогда процессы лавинообразного роста тока в цепи коллектора становятся невозможными. Напряжение пробоя БТ в этом случае обозначается как  $U_{KЭР}$ . Величины напряжений пробоя в схеме с ОБ и ОЭ связаны между собой соотношением 3.22.

$$U_{KЭ0} = U_{KB0} \sqrt[6]{1 - \alpha}, \quad (3.22)$$

где  $\nu$  - коэффициент, зависящий от материала, из которого изготовлен БТ ( $\nu = 2 \div 6$ ).

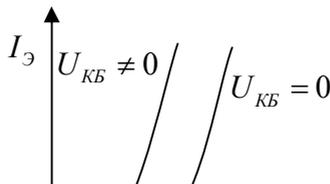
### 3.8. Статические характеристики

Под статическими характеристиками понимаются взаимосвязи между токами и напряжениями в БТ, измеренные на постоянном напряжении при отсутствии нагрузки в выходной цепи. Поскольку в БТ имеются входные и выходные токи и входные и выходные напряжения, то можно установить значительное количество соотношений между ними. В практике полупроводниковой электроники используются четыре семейства характеристик: входные, выходные, характеристики прямой передачи и характеристики обратной связи.

Статические характеристики для схемы с ОБ.

**Входные характеристики** -  $I_Э = f(U_{ЭБ}) / U_{KB} = const$ . Внешний вид входных характеристик (рис.3.10) соответствует прямым ветвям ВАХ электронно-дырочного перехода. Аналитически входная характеристика приближенно задается выражением

$$I_Э = I_{ЭБ0} \left( \exp \frac{qU_{ЭБ}}{KT} - 1 \right).$$

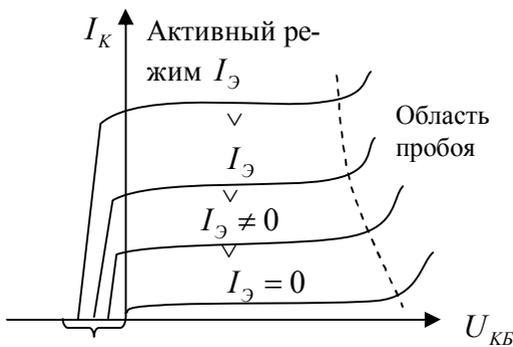


Смещение характеристик при изменении напряжения  $U_{KB}$  обусловлено эффектом Эрли: с ростом  $U_{KB}$  уменьшается толщина базы, что при постоянном напряжении  $U_{ЭБ}$  вызывает рост тока эмиттера.

**Выходные характеристики** -  $I_K = f(U_{KB}) / I_{Э} = const$ .

Аналитический вид характеристик имеет вид-  $I_K = \alpha I_{Э} + I_{KB0}$ , а графические зависимости представлены на рис. 3.11. Внешний вид кривых соответствует обратной ветви ВАХ ЭДП. На участке активной работы выходные характеристики имеют небольшой угол наклона, связанный с зависимостью  $\alpha = f(U_{KB})$ .

Наличие тока при  $U_{KB} = 0$  говорит о том, что ток в цепи коллектора связан не с наличием поля в цепи коллектора, а с наличием градиента концентрации неосновных носителей заряда в базе. Для уменьшения тока до нуля БТ надо перевести в режим насыщения.



**Характеристики передачи тока** -  $I_K = f(I_{\text{Э}}) / U_{\text{КБ}} = \text{Const}$ .

В соответствии с выражением  $I_K = \alpha I_{\text{Э}} + I_{\text{КБ0}}$  характеристики передачи должны представлять прямые линии с углом наклона, определяемым коэффициентом  $\alpha$  (рис.3.12).

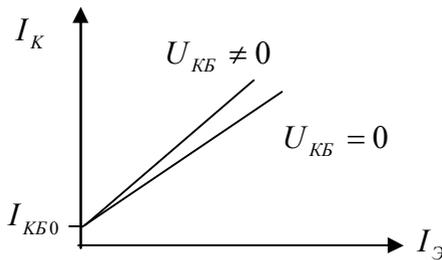


Рисунок 3.12. Характеристики прямой передачи тока в БТ в схеме с ОБ

При  $I_{\text{Э}} = 0$  на оси абсцисс отсекается ток  $I_{\text{КБ0}}$ . Смещение характеристик вверх при увеличении напряжения на коллекторном переходе  $U_{\text{КБ}}$  связано с эффектом Эрли.

**Характеристики обратной связи** представлены на рис.3.13 и особого пояснения для схемы с ОБ не требуют.

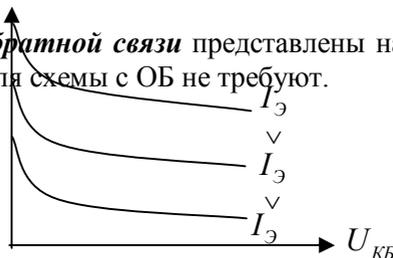


Рисунок 3.13. Статические характеристики обратной связи БТ в схеме с ОБ

Статические характеристики БТ для схемы с ОЭ

**Входные характеристики** -  $I_B = f(U_{БЭ})/U_{КЭ} = const$ . Поскольку вид входных характеристик задается выражением  $I_B = (1 - \alpha)I_{Э} - I_{КБ0}$ , то они представляют собой прямые ветви ВАХ эмиттерного перехода (рис.3.14). Сдвиг характеристик при изменении напряжения  $U_{КЭ}$  обусловлен Эффектом Эрли: при увеличении  $U_{КЭ}$  уменьшается толщина базы и, следовательно, снижается количество рекомбинирующих частиц, создающих ток базы.

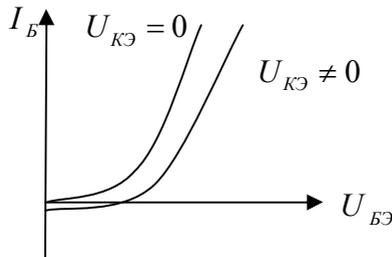


Рисунок 3.14. Входные статические характеристики БТ в схеме с ОЭ

**Выходные характеристики** - представлены на рис. 3.15. Зависимость тока коллектора в схеме с ОЭ от тока управления определяется уравнением (3.23).

$$I_K = \beta I_B + I_{КЭ0} \quad (3.23)$$

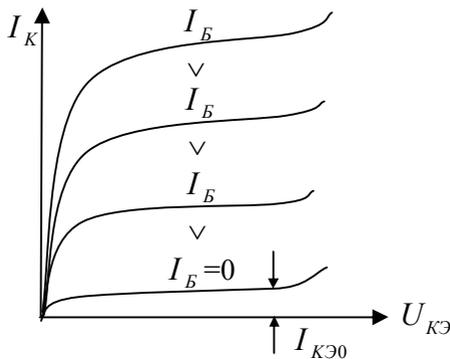


Рисунок 3.15. Выходные характеристики БТ, включенного по схеме с ОЭ

На участке активной работы рост тока  $I_K$  при увеличении напряжения  $U_{KЭ}$  обусловлен эффектом Эрли. Особенностью семейства характеристик является то, что они располагаются только в первом квадранте.

*Характеристики передачи тока* -  $I_K = f(I_B)/U_{KЭ} = const$  представлены на рис. 3.16. В принципе эти зависимости должны иметь вид прямых линий с углом наклона пропорциональным  $\beta$ , т.к. выходной ток  $I_K$  задается выражением 3.23.

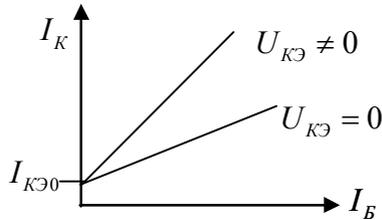


Рисунок 3.16. Характеристики передачи тока для БТ в схеме с ОЭ

На практике эти зависимости сильно отклоняются от прямолинейных из-за сильной зависимости  $\beta$  от режима работы.

*Характеристики обратной связи* -  $U_{БЭ} = f(U_{KЭ})/I_B = const$  представлены на рис. 3.17. Увеличение  $U_{БЭ}$  с ростом  $U_{KЭ}$  обусловлено тем, что эти зависимости снимаются при постоянном токе базы.

Ток базы пропорционален площади треугольника, занимаемого распределением инжектированных в базу носителей. С увеличе-

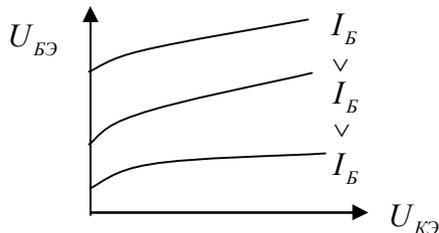
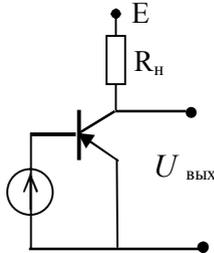


Рисунок 3.17. Характеристики обратной связи БТ в схеме с ОЭ

нием напряжения  $U_{КЭ}$  толщина базы уменьшается и для того, чтобы  $I_B = const$ , напряжение  $U_{БЭ}$  должно увеличиваться.

### 3.9. Динамический режим работы

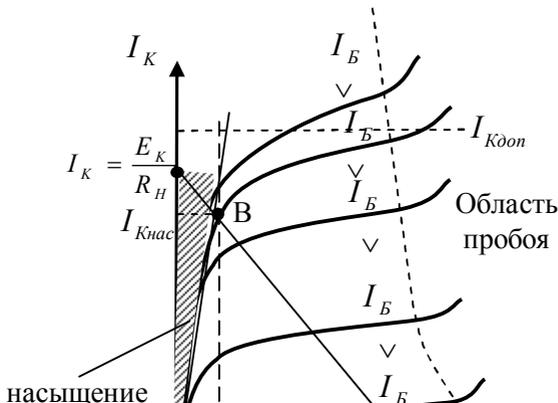
В достаточно большом количестве устройств БТ работает в ключевом режиме, когда наблюдается переход транзистора из закрытого состояния в открытое и наоборот, т.е БТ работает в динамическом режиме. На рис.3.18 представлена схема простейшего электронного ключа на БТ по схеме с ОЭ. А на рис. 3.19 – семейство статических характеристик и нагрузочная прямая.



Для построения нагрузочной прямой используется уравнение Рисунок 3.18. Схемы простейшего электронного ключа на БТ

$$E_K = U_{КЭ} + I_K R_H \quad (3.24)$$

При отсутствии сигнала на входе ( $I_B = 0$ ) БТ находится в закрытом состоянии. Рабочая точка соответствует точке  $A$  и реализуется режим отсечки. При этом через коллекторный переход протекает ток  $I_{КЭ0}$ . Поскольку он мал, то все напряжение от источника питания  $E_K$  падает между эмиттером и коллектором БТ. При подаче большого сигнала БТ открывается и его рабочая точка смещается в точку  $B$ , что соответствует режиму насыщения.



За счет протекания тока  $I_{Кнас.}$  практически все напряжение от источника питания  $E_K$  падает на нагрузке  $R_H$ , а напряжение между коллектором и эмиттером падает до  $U_{КЭнас.}$ , которое составляет десятые доли вольта. Совокупность точек пересечения статических характеристик и нагрузочной прямой называют динамической характеристикой БТ. Переход БТ в режим насыщения происходит при определенном токе базы. Дальнейшее увеличение тока базы не приводит к смещению рабочей точки, но увеличивает степень насыщения  $\gamma_H$ .

$$\gamma_H = \frac{\beta I_B}{I_{Кнас.}}; \quad I_{Кнас.} = \frac{E_K - U_{КЭнас.}}{R_H} \approx \frac{E_K}{R_H}$$

$$\gamma_H = \frac{\beta I_B R_H}{E_K} \quad (3.25)$$

Считается, что транзистор переходит в режим насыщения при токе базы, обеспечивающем  $\gamma_H \geq 1$ . Таким образом в режиме отсечки ( $I_B = 0$ )  $\gamma_H = 0$ , а режиму насыщения соответствует  $\gamma_H \geq 1$ . Динамический режим работы БТ ограничен снизу областью отсечки, слева – насыщения, справа – пробоем, сверху – предельным значением тока через коллектор.

### 3.10. Усилительные свойства

Усилительные свойства БТ задаются коэффициентами усиления по току, напряжению и мощности, которые в общем виде определяются отношением выходного параметра к входному. Запишем эти коэффициенты для схем с ОБ, ОЭ и ОК.

### Схема с ОБ.

Для схемы с ОБ (рис.3.20) имеем:

$$\left. \begin{aligned} k_i &= \frac{I_{\text{вых}}}{I_{\text{вх}}} = \frac{I_K}{I_{\text{Э}}} \approx \alpha < 1 \\ k_u &= \frac{U_{\text{вых}}}{U_{\text{вх}}} = \frac{I_K R_H // R_{\text{вых}}}{I_{\text{Э}} R_{\text{вх}}} \approx \alpha \frac{R_H // R_{\text{вх}}}{R_{\text{вх}}} \\ k_p &= k_i \cdot k_u = \alpha^2 \frac{R_H // R_{\text{вх}}}{R_{\text{вх}}} \end{aligned} \right\} \quad (3.26)$$

где  $R_H // R_{\text{вых}}$  - сопротивление параллельно включенных резисторов нагрузки  $R_H$  и выходного сопротивления БТ;  $R_{\text{вх}}$  - входное сопротивление БТ.

Из выражений 3.26 видно, что в схеме с ОБ нельзя получить усиление по току, но можно при соответствующем подборе нагрузочного резистора получить усиление по напряжению и мощности.

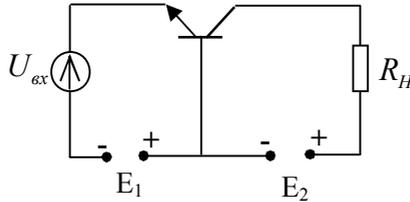


Рисунок 3.20. Схема включения БТ с ОБ

### Схема с ОЭ

Для схемы с ОЭ (рис. 3.21) имеем:

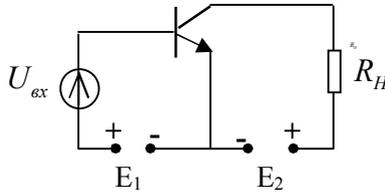
$$\left. \begin{aligned} k_i &= \frac{I_{\text{вых}}}{I_{\text{вх}}} = \frac{I_K}{I_B} \approx \beta > 1 \end{aligned} \right\} \quad (3.27)$$

$$k_u = \frac{U_{\text{вых}}}{U_{\text{вх}}} = \frac{I_k R_H // R'_{\text{вых}}}{I_B R'_{\text{вх}}} = \beta \frac{R_H // R'_{\text{вых}}}{R'_{\text{вх}}}$$

$$k_p = k_i \cdot k_u = \beta^2 \frac{R_H // R'_{\text{вых}}}{R'_{\text{вх}}}$$

где,  $R_H // R'_{\text{вых}}$  - сопротивление параллельно включенных резисторов  $R_H$  и  $R'_{\text{вых}}$ ;

$R'_{\text{вх}}$  и  $R'_{\text{вх}}$  - выходное и входное сопротивления транзистора для схемы с ОЭ.

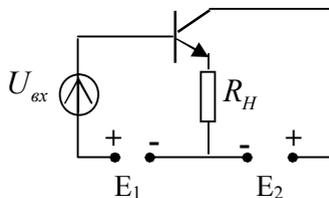


Из рисунка 3.21 видно, что схема с ОЭ обеспечивает получение значительных коэффициентов усиления по току, напряжению и мощности. Причем усиление достигается за счет собственно транзистора и путем правильного подбора сопротивления нагрузки. Усилительные свойства БТ в схеме с ОЭ значительно лучше, чем в схеме с ОБ

### Схема с ОК

Для схемы с ОК (рис. 3.22) имеем

$$\left. \begin{aligned} k_i &= \frac{I_{\text{вых}}}{I_{\text{вх}}} = \frac{I_{\text{э}}}{I_{\text{б}}} = \frac{I_{\text{к}} + I_{\text{б}}}{I_{\text{б}}} = 1 + \beta \\ k_u &= \frac{U_{\text{вых}}}{U_{\text{вх}}} = \frac{U_{\text{вх}} - U_{\text{бэ}}}{U_{\text{вх}}} < 1 \\ k_p &\approx k_i \cdot k_u \approx 1 + \beta \end{aligned} \right\} (3.28)$$



Из 3.28. видно, что в схеме с ОК нельзя получить усиление по напряжению. Но имея высокое входное сопротивление схема с ОК широко используется как согласующий каскад.

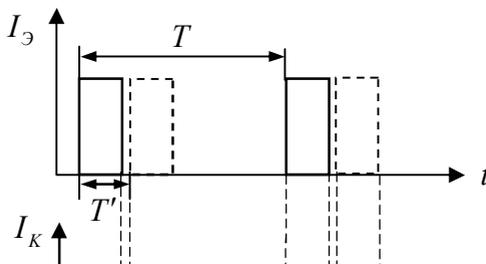
### 3.11. Частотные параметры

Пусть БТ включен в схему с ОБ, током управления является ток эмиттера. Сигналы во входной цепи следуют с периодом  $T$  (рис. 3.23). Ток в цепи коллектора появится не сразу, а с некоторой задержкой, обусловленной наличием времени пролета носителей от эмиттера к коллектору. Далее, импульс тока в цепи коллектора будет отличаться от прямоугольного, что связано с разбросом носителей по скоростям и наличием барьерных емкостей у переходов. Кроме того, амплитуда тока коллектора меньше, чем у тока эмиттера, поскольку часть носителей рекомбинирует в базе. Более того, когда импульс тока эмиттера закончится, в цепи коллектора еще протекает ток. Он исчезнет, когда носители уйдут из базы в коллектор. Таким образом можно говорить о том, что для переменного сигнала БТ представляет из себя инерционный элемент, вносящий в схему амплитудные и фазовые искажения.

При увеличении частоты следования импульсов тока управления (период  $T' < T$ ) сигналы в цепи коллектора начинают накладываться друг на друга. Это позволяет утверждать, что БТ может работать не на любых частотах.

Для характеристики частотных свойств БТ вводится четыре характеристических частоты. Рассмотрим их:

Предельная частота коэффициента передачи тока эмиттера -  $f_\alpha$ .



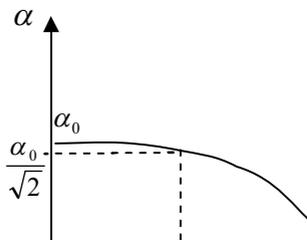
Коэффициент передачи тока эмиттера  $\alpha$  является комплексным параметром:  $\dot{\alpha} = \frac{\alpha_0}{1 + jw/w_\alpha}$ . Модуль  $|\dot{\alpha}|$  задается выражением

$$|\dot{\alpha}| = \frac{\alpha_0}{\sqrt{1 + \left(\frac{w}{w_\alpha}\right)^2}} \quad (3.29)$$

Тогда частота, на которой модуль коэффициента передачи тока эмиттера уменьшается в  $\sqrt{2}$  раз по сравнению с низкочастотным значением  $\alpha_0$ , называется предельной частотой  $f_\alpha$ . Частота  $f_\alpha$  определяется в схеме с ОБ в основном временем пролета носителей через базу  $t_B$ .

$$f_\alpha = \frac{1}{2 \cdot \pi \cdot t_B} \quad (3.30)$$

Причиной уменьшения  $\alpha$  при увеличении частоты (рис. 3.24) является уменьшение эффективности эмиттера из-за шунтирующего действия барьерной емкости эмиттерного перехода.



Предельная частота коэффициента передачи тока базы  $f_B$ .

На рис. 3.25 представлена зависимость модуля коэффициента передачи тока базы  $|\dot{\beta}|$  от частоты:

$$|\dot{\beta}| = \frac{\beta_0}{\sqrt{1 + \left(\frac{\omega}{\omega_{\beta}}\right)^2}} \quad (3.31)$$

Частота, на которой модуль  $|\dot{\beta}|$  уменьшается в  $\sqrt{2}$  раз по сравнению с низкочастотным значением  $\beta_0$  называется предельной частотой коэффициента передачи тока базы  $f_B$ . В БТ

$$f_B = \frac{1}{2\pi\tau_B}, \quad (3.32)$$

где -  $\tau_B$  - время жизни неосновных носителей в базе.

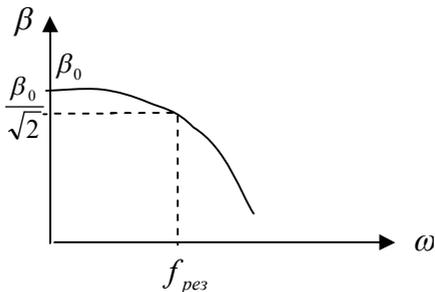
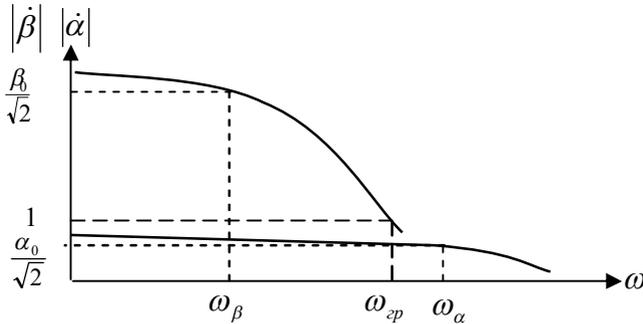


Рисунок 3.25. Зависимость коэффициента передачи тока базы от частоты

Граничная частота  $f_{zp}$  - частота, на которой модуль  $|\dot{\beta}|$  становится равным единице (рис. 3.26). Для БТ выполняется соотношение  $\alpha f_\alpha = \beta f_\beta = f_{zp}$ . Значение  $f_{zp}$  можно найти, используя соотношение

$$f_{zp} = |\dot{\beta}| \cdot f \quad (3.33)$$



Число  $f_{zp}$  называется граничной частотой БТ, причем  $f_\alpha \gg f_\beta$ .

$$f_\alpha = (1 + \beta)f_\beta; \quad f_\beta = (1 - \alpha)f_\alpha \quad (3.34)$$

По значению граничной частоты БТ делятся на низкочастотные ( $f_{zp} < 3 \text{ МГц}$ ), среднечастотные ( $f_{zp} = 3 \div 30 \text{ МГц}$ ) и высокочастотные ( $f_{zp} > 30 \text{ МГц}$ ). Транзисторы, у которых  $f_{zp} > 300 \text{ МГц}$ , являются СВЧ транзисторами.

Максимальная частота генерации  $f_{\max}$  - частота, на которой коэффициент усиления по мощности равен единице.

$$f_{\max} = \sqrt{\frac{f_{zp}}{8\pi R'_B C_{KB}}}, \quad (3.35)$$

где  $R'_B$  - омическое сопротивление базы;

$C_{KB}$  - барьерная емкость коллекторного перехода.

Уменьшение коэффициента усиления по мощности с увеличением частоты происходит из-за того, что барьерная емкость  $C_{KB}$  начинает шунтировать нагрузку.

Выражение, стоящее в (3.35) под корнем называют коэффициентом качества БТ. Из четырех частот наиболее важное значение имеет частота  $f_{\max}$ , поскольку при более высоких частотах БТ перестает быть активным элементом.

### 3.12. Эквивалентная схема биполярного транзистора

Для анализа и инженерных расчетов транзисторных схем БТ удобно представлять в виде эквивалентной схемы. При этом параметры эквивалентной схемы можно рассматривать как параметры транзистора.

Существует три варианта эквивалентных схем: Т-образная, П-образная и гибридная. Наиболее широкое применение имеет Т-образная схема. Поэтому в дальнейшем речь будем вести о ней.

При представлении физической эквивалентной схемы БТ необходимо исходить из определения: БТ – это полупроводниковый прибор на основе двух взаимодействующих переходов. Поэтому суть эквивалентной схемы БТ достаточно понятна: должны быть представлены эквивалентные схемы двух р-п переходов и элементы, отражающие взаимодействие переходов. Взаимное влияние переходов заключается в том, что ток из входной цепи передается в коллекторный выход, а изменение напряжения в выходной цепи вызывает изменение входного напряжения.

Можно представить два варианта эквивалентной схемы БТ для области низких частот, когда емкостными элементами можно пренебречь (рис. 3.27 а,б)

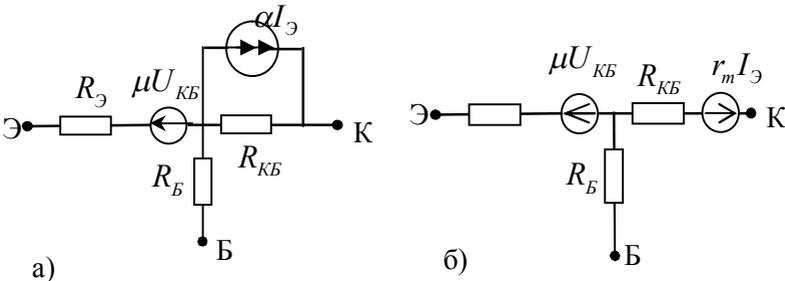


Рисунок 3.27. Низкочастотная эквивалентная схема БТ, включенного в схему с ОБ с генератором тока (а), и генератором напряжения в коллекторной цепи (б)

На указанных схемах влияние эмиттерного перехода на коллекторный задано генератором тока  $\alpha I_{\text{э}}$  (рис.3.27, а) или генератором напряжения  $r_m I_{\text{э}}$  (рис.3.27, б), а коллекторного перехода на эмиттерный – генератором напряжения  $\mu U_{\text{КБ}}$ .

На рис. 3.28 а, б представлены эквивалентные схемы для случая включения БТ в схему с ОЭ.

На практике чаще используются эквивалентные схемы с генераторами тока, т.к. определение коэффициента пропорциональности  $r_m$  и  $r'_m$  является более сложным, чем определение  $\alpha$  и  $\beta$ .

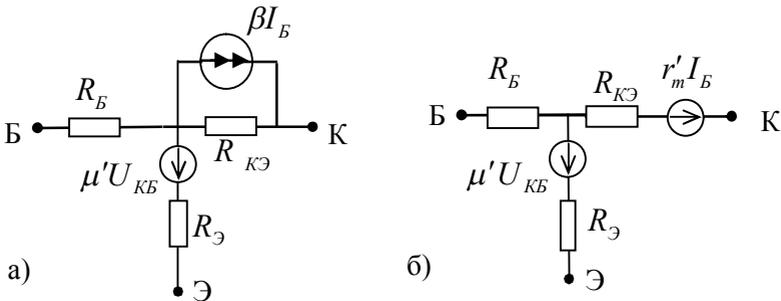


Рисунок 3.28. Низкочастотная эквивалентная схема БТ, включенного в схему с ОЭ с генератором тока (а), и генератором напряжения в коллекторной цепи (б)

Достаточно часто наличие отрицательной обратной связи по напряжению в эквивалентной схеме задается не генератором напряжения, а включением резистора  $R_B''$  в цепь базы (рис.3.29).

По определению  $R_B'' = \frac{dU_{\text{ЭБ}}}{dI_{\text{К}}} = \frac{dU_{\text{ЭБ}}}{dU_{\text{КБ}}} \cdot \frac{dU_{\text{КБ}}}{dI_{\text{К}}} = \mu R_{\text{КБ}}$ , т.е. действ-

ительно отражает наличие обратной связи. Однако, учитывая, что отрицательная обратная связь по напряжению не велика, часто ее в эквивалентной схеме не учитывают.

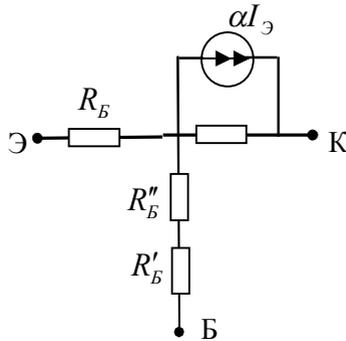


Рисунок 3.29. Эквивалентная схема БТ в области низких частот в схеме с ОБ

Для области высоких частот эквивалентная схема представлена на рис. 3.30.

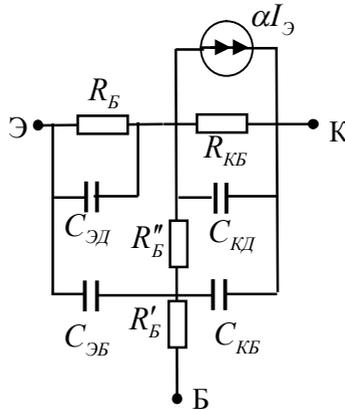


Рисунок 3.30. Эквивалентная схема БТ в области высоких частот в схеме с ОБ

Параметры эквивалентной схемы приведены ниже.

$$R_{\mathcal{E}} = \frac{dU_{\mathcal{ЭБ}}}{dI_{\mathcal{E}}} = \frac{kT}{q(I_{\mathcal{E}} + I_{\mathcal{ЭБ}0})} - \text{дифференциальное сопротивление}$$

эмиттера. Имеет значение доли – единицы Ом.

$R'_B$  - омическое сопротивление базы. Зависит от конструкции прибора и лежит в диапазоне десятков Ом. Для точечного и сплавного БТ  $R'_B$  рассчитывается по следующим формулам:

$$R'_B = \rho_B \frac{1}{4\pi W} \text{ - точечный БТ (} W \text{ – толщина базы)}$$

$$R'_B = \frac{1}{3} \rho_B \frac{a}{bW} \text{ - сплавной БТ (} a, b \text{ – высота и ширина базы).}$$

$$R''_B = \frac{dU_{ЭБ}}{dI_K} = \frac{kT}{q\gamma I_{Э}} \left( \frac{L_B}{W} \right)^2 \text{ - дифференциальное сопротивление}$$

базы. Возможные значения – сотни Ом.

Часто при упрощенных расчетах полагают  $R_B = R'_B + R''_B$ .

$$R_{KB} = \frac{dU_{KB}}{dI_K} = \sqrt{\frac{2qN_B}{\varepsilon\varepsilon_0}} \frac{L_B^2}{W} \frac{\sqrt{U_{KB}}}{\gamma I_{Э}} \text{ - дифференциальное сопро-}$$

тивление коллекторного перехода. Возможные значения – доли единицы МОм.

$$\mu = \frac{kT}{qW\sqrt{U_{KB}}} \sqrt{\frac{\varepsilon\varepsilon_0}{2qN_B}} \text{ - коэффициент отрицательной обратной}$$

связи по напряжению. Ориентировочные значения

$$\mu = 10^{-4} \div 10^{-3}.$$

$C_{ЭД} = \frac{q}{kT} (I_{Э} + I_{ЭБ0}) t_B$  - диффузионная емкость эмиттерного перехода;

$$C_{КД} = \frac{\tau_B}{R_{KB}} \text{ - диффузионная емкость коллекторного перехода;}$$

$$C_{ЭБ} = \frac{\varepsilon\varepsilon_0 S_{Э}}{d_{Э}} \text{ - барьерная емкость эмиттерного перехода;}$$

$$C_{KB} = \frac{\varepsilon\varepsilon_0 S_K}{d_K} \text{ - барьерная емкость коллекторного перехода;}$$

$\alpha = \gamma(1 - \frac{W^2}{2L_B^2})$  - коэффициент передачи тока эмиттера.

Анализ выражений для расчета параметров эквивалентной схемы показывает, что практически все они зависят от температуры, тока эмиттера и от напряжения на коллекторном переходе. А это означает, что параметры БТ также зависят от температуры, тока эмиттера и от напряжения на коллекторном переходе ( $T, I_{\text{э}}, U_{\text{КБ}}$ ) и при  $T = \text{const}$  рабочая точка задается током эмиттера и напряжением на коллекторе.

Для решения задач по БТ используется внутреннее уравнение транзистора (3.36).

$$R_{\text{э}} = 2\mu R_{\text{КБ}}(\gamma - \alpha) \quad (3.36)$$

и следующие из соотношения (3.36) формулы:

$$R_B'' = \frac{R_{\text{э}}}{2(\gamma - \alpha)}; \quad R_B'' \approx R_{\text{э}}(1 + \beta) \quad (3.37)$$

### 3.13. Системы $z, y$ и $h$ – параметров

Биполярный транзистор в любой схеме включения можно рассматривать как линейный четырехполюсник (рис. 3.31).

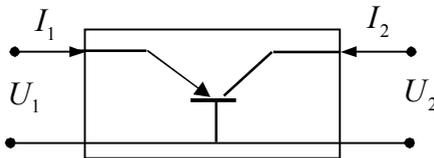


Рисунок 3.31. Биполярный транзистор как четырехполюсник

Для анализа электронных схем на БТ широко используются три системы уравнений. Их отличие заключается в том, какие из параметров четырехполюсника ( $U_1, U_2, I_1, I_2$ ) используются в качестве аргументов, а какие являются функциями.

$z$  – параметры. В системе  $z$ -параметров в качестве аргументов выступают токи, а напряжения являются функциями. Система

уравнений БТ как линейного четырехполюсника представлена формулами 3.38.

$$\left. \begin{aligned} U_1 &= z_{11}I_1 + z_{12}I_2 \\ U_2 &= z_{21}I_1 + z_{22}I_2 \end{aligned} \right\} \quad (3.38)$$

Значения токов и напряжений определяется путем измерения на внешних выводах, а  $z$ -параметры находят в режиме холостого хода на входе ( $I_1 = 0$ ) и выходе ( $I_2 = 0$ ).

$$z_{11} = \left. \frac{U_1}{I_1} \right|_{I_2=0} \quad - \text{входное сопротивление БТ при холостом ходе на}$$

выходе;

$$z_{12} = \left. \frac{U_1}{I_2} \right|_{I_1=0} \quad - \text{сопротивление обратной связи;}$$

$$z_{21} = \left. \frac{U_2}{I_1} \right|_{I_2=0} \quad - \text{сопротивление прямой передачи при холостом}$$

ходе на выходе;

$$z_{22} = \left. \frac{U_2}{I_2} \right|_{I_1=0} \quad - \text{выходное сопротивление при холостом ходе на}$$

входе.

Эта система параметров широко используется, но имеет недостаток – трудно на практике реализовать холостой ход на высокоомном выходе. Поскольку все  $z$ -параметры имеют размерность сопротивления, то данная система параметров называется параметрами сопротивлений.

На рисунке 3.32. представлены схемы замещения транзистора в  $z(a)$ ,  $y(b)$ , и  $h$ -параметрах (с).

$y$  – параметры. В системе  $y$ -параметров в качестве независимых переменных выступают напряжения  $U_1$  и  $U_2$ , а токи  $I_1$  и  $I_2$  являются функциями. Уравнения БТ в  $y$ -параметрах представлены выражениями 3.39.

$$\left. \begin{aligned} I_1 &= y_{11}U_1 + y_{12}U_2 \\ I_2 &= y_{21}U_1 + y_{22}U_2 \end{aligned} \right\} \quad (3.39)$$

$y$  - параметры определяются в режиме короткого замыкания на входе ( $U_1 = 0$ ) и выходе ( $U_2 = 0$ ).

$$y_{11} = \left. \frac{I_1}{U_1} \right|_{U_2=0} \quad \text{-входная проводимость при коротком замыкании}$$

на выходе;

$$y_{12} = \left. \frac{I_1}{U_2} \right|_{U_1=0} \quad \text{-проводимость обратной связи при коротком за-}$$

мыкании на входе;

$$y_{21} = \left. \frac{I_2}{U_1} \right|_{U_2=0} \quad \text{- проводимость прямой передачи при коротком}$$

замыкании на выходе;

$$y_{22} = \left. \frac{I_2}{U_2} \right|_{U_1=0} \quad \text{- выходная проводимость при коротком замыкании}$$

на входе.

Все параметры имеют размерность проводимости и поэтому система называется системой параметров проводимости. Недостатком системы  $y$ -параметров является трудность реализации короткого замыкания на низкоомном входе.

Недостатков, характерных для  $z$  и  $y$ -параметров лишена система смешанных  $h$ -параметров. В этой системе параметров в качестве аргументов выступает ток на входе и напряжение на выходе, а функциями является напряжение на входе и ток на выходе. Уравнения БТ в системе  $h$ -параметров представлены в (3.40)

$$\left. \begin{aligned} U_1 &= h_{11}I_1 + h_{12}U_2 \\ I_2 &= h_{21}I_1 + h_{22}U_2 \end{aligned} \right\} \quad (3.40)$$

Значения  $h$ -параметров определяются в режиме холостого хода на входе ( $I_1 = 0$ ) и короткого замыкания на выходе ( $U_2 = 0$ ).

Указанные режимы достаточно просто реализуются в низкоом-

ной входной цепи путем постановки в цепь Э-Б большой индуктивности, а режим короткого замыкания на высокоомном выходе – путем закорачивания цепи К-Б достаточно большой емкостью.

$$h_{11} = \left. \frac{U_1}{I_1} \right|_{U_2=0} \quad - \text{входное сопротивление при коротком замыкании}$$

выходной цепи;

$$h_{12} = \left. \frac{U_1}{U_2} \right|_{I_1=0} \quad - \text{коэффициент обратной связи по напряжению при}$$

холостом ходе во входной цепи;

$$h_{21} = \left. \frac{I_2}{I_1} \right|_{U_2=0} \quad - \text{коэффициент передачи тока при коротком замы-}$$

кании выходной цепи;

$$h_{22} = \left. \frac{I_2}{U_2} \right|_{I_1=0} \quad - \text{выходная проводимость при холостом ходе на}$$

входе.

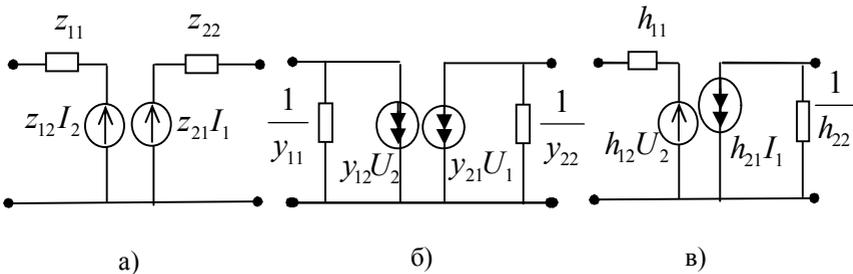


Рисунок 3.32. Схемы замещения БТ в системе  $z$ (а),  $y$ (б) и  $h$ (в)-параметров

Поскольку один и тот же объект может описываться с помощью разных схем, то между ними существует связь. В таблице 3.2 представлены формулы переходов между системами параметров.

Таблица 3.2. Формулы перехода между системами параметров

	$ z $	$ y $	$ h $
$ z $	$z_{11} \quad z_{12}$ $z_{21} \quad z_{22}$	$-\frac{y_{22}}{\Delta_y} \quad -\frac{y_{12}}{\Delta_y}$ $-\frac{y_{21}}{\Delta_y} \quad \frac{y_{11}}{\Delta_y}$	$\frac{\Delta_h}{h_{22}} \quad \frac{h_{12}}{h_{22}}$ $-\frac{h_{21}}{h_{22}} \quad \frac{1}{h_{22}}$
$ y $	$\frac{z_{22}}{\Delta_z} \quad -\frac{z_{12}}{\Delta_z}$ $-\frac{z_{21}}{\Delta_z} \quad \frac{z_{11}}{\Delta_z}$	$y_{11} \quad y_{12}$ $y_{21} \quad y_{22}$	$\frac{1}{h_{11}} \quad -\frac{h_{12}}{h_{11}}$ $\frac{h_{21}}{h_{11}} \quad \frac{\Delta_h}{h_{11}}$
$ h $	$\frac{\Delta_z}{z_{22}} \quad \frac{z_{12}}{z_{22}}$ $-\frac{z_{21}}{z_{22}} \quad \frac{1}{z_{22}}$	$-\frac{1}{y_{11}} \quad -\frac{y_{12}}{y_{11}}$ $\frac{y_{21}}{y_{11}} \quad \frac{\Delta_y}{y_{11}}$	$h_{11} \quad h_{12}$ $h_{21} \quad h_{22}$

**Некоторые соотношения по малосигнальным параметрам:**

**1. Взаимосвязь физических параметров биполярного транзистора и  $h$ -параметров в схеме с ОБ и ОЭ:**

Схема с ОБ	Схема с ОЭ
$R_{\mathcal{O}} = 2 \left[ h_{11B} - \frac{h_{12B}}{h_{22B}} (1 + h_{21B}) \right]$	$R_{\mathcal{O}} = 2 \left( \frac{h_{11\mathcal{O}}}{1 + h_{21\mathcal{O}}} - \frac{h_{12\mathcal{O}}}{h_{22\mathcal{O}}} \right)$
$R_{KB} \approx \frac{1}{h_{22B}}$	$R_K \approx \frac{1}{h_{22\mathcal{O}}}$
$\alpha = -h_{21B}$	$\beta = h_{21\mathcal{O}}$
$R_B = 2 \frac{h_{12B}}{h_{22B}} - \frac{h_{11B}}{1 + h_{21B}}$	$R_B = 2 \frac{h_{12\mathcal{O}}}{h_{22\mathcal{O}}} (1 + h_{21\mathcal{O}})$

$\mu = \frac{h_{11B}h_{22B}}{1 + h_{21B}} - h_{21B}$	$\mu = \frac{h_{11\mathcal{O}}}{h_{22\mathcal{O}}} (1 + h_{21\mathcal{O}}) - h_{12\mathcal{O}}$
--	---

**2. Представление  $h$ -параметров через параметры эквивалентной схемы:**

<u>Схема с ОБ</u>	<u>Схема с ОЭ</u>
$h_{11B} = R_{\mathcal{O}} + R_B(1 - \alpha)$	$h_{11\mathcal{O}} = R_B + R_{\mathcal{O}}(1 + \beta)$
$h_{12B} = \frac{R_B}{R_B + R_{K\mathcal{O}}}$	$h_{12\mathcal{O}} = \frac{R_{\mathcal{O}}}{R_{K\mathcal{O}} + R_{\mathcal{O}}}$
$h_{21B} = -\alpha$	$h_{21\mathcal{O}} = \beta$
$h_{22B} \approx \frac{1}{R_{KB}}$	$h_{22\mathcal{O}} \approx \frac{1}{R_{K\mathcal{O}}}$

$$R_{KB} = R_{K\mathcal{O}}(1 + h_{21\mathcal{O}})$$

**3. Представление  $Z$ -параметров через параметры эквивалентной схемы:**

<u>Схема с ОБ</u>	<u>Схема с ОЭ</u>	<u>Схема с ОК</u>
$z_{11B} = R_{\mathcal{O}} + R_B$	$z_{11\mathcal{O}} = R_{\mathcal{O}} + R_B$	$z_{11K} = R_B + R_{K\mathcal{O}}$
$z_{12B} = R_B$	$z_{12\mathcal{O}} = R_{\mathcal{O}}$	$z_{12K} = R_{K\mathcal{O}}$
$z_{21B} = R_B + \alpha R_{KB}$	$z_{21\mathcal{O}} = R_{\mathcal{O}} + \beta R_{K\mathcal{O}}$	$z_{21K} = R_{K\mathcal{O}} + (1 + \beta)R_{\mathcal{O}}$
$z_{22B} = R_B + R_{KB}$	$z_{22\mathcal{O}} = R_{\mathcal{O}} + R_{K\mathcal{O}}$	$z_{22K} = R_{\mathcal{O}} + R_{K\mathcal{O}}$

**4. Взаимосвязь  $h$ -параметров в схеме с ОБ и ОЭ:**

<u>Схема с ОБ</u>	<u>Схема с ОЭ</u>
$h_{11\mathcal{O}} = \frac{h_{11B}}{1 + h_{21B}}$	$h_{11B} = \frac{h_{11\mathcal{O}}}{1 + h_{21\mathcal{O}}}$
$h_{12\mathcal{O}} = \frac{h_{11B}h_{22B}}{1 + h_{21B}} - h_{12B}$	$h_{12B} = \frac{h_{11\mathcal{O}}h_{22\mathcal{O}}}{1 + h_{21\mathcal{O}}} - h_{12\mathcal{O}}$

$h_{21Э} = \frac{-h_{21Б}}{1 + h_{21Б}}$	$h_{21Б} = \frac{h_{21Э}}{1 + h_{21Э}}$
$h_{22Э} = \frac{h_{22Б}}{1 + h_{21Б}}$	$h_{22Б} = \frac{h_{22Э}}{1 + h_{21Э}}$

При установлении связи между  $h$ -параметрами и параметрами эквивалентной схемы легко доказывается, что коэффициент передачи тока в схеме с ОБ при коротком замыкании выходной цепи  $h_{21Б}$  равен физическому параметру БТ - коэффициенту передачи тока эмиттера  $\alpha$ , а коэффициент передачи тока в схеме с ОЭ - равен  $\beta$ .

$$h_{21Б} = -\alpha ; \quad h_{21Э} = \beta \quad (3.41)$$

В настоящее время в справочной литературе используют как параметры БТ не значения  $\alpha$  и  $\beta$ , а значения коэффициентов  $h$ -параметров -  $h_{21Б}$  и  $h_{21Э}$ , а также частоту  $f_\alpha$  обозначают  $f_{h_{21Б}}$  и частоту  $f_\beta$  обозначают  $f_{h_{21Э}}$ .

По поводу метода определения  $h$ -параметров можно отметить, что их можно найти, используя формулы, измерить с помощью приборов (измерителей  $h$ -параметров) или рассчитать по семейству входных ( $h_{11}$  и  $h_{12}$ ) и выходных ( $h_{21}$  и  $h_{22}$ ) характеристик.

### 3.14. Модели биполярного транзистора

Для проектирования электронных схем на БТ с помощью ЭВМ необходимо представить транзистор в виде определенной модели. В любом случае модель прибора представляет совокупность схемы замещения и аналитических выражений, позволяющих определять параметры модели. Наиболее широко для этих целей используются две модели: Эберса-Молла и зарядоуправляемая модель.

Схема замещения БТ по Эберсу-Моллу представлена на рис. 3.33.

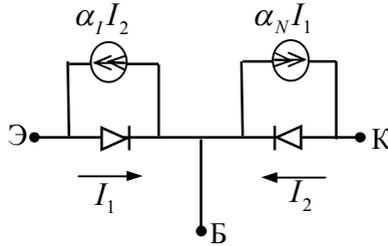


Рисунок 3.33. Схема замещения БТ по модели Эберса-Молла

Исходные выражения модели следующие:

$$\left. \begin{aligned} I_{\text{Э}} &= I_1 - \alpha_I I_2 \\ I_{\text{К}} &= \alpha_N I_1 - I_2 \end{aligned} \right\} \quad (3.42)$$

Значения токов  $I_1$  и  $I_2$  задаются выражениями (3.43):

$$\left. \begin{aligned} I_1 &= I_{\text{ЭБК}} \left( \exp \frac{qU_{\text{ЭБ}}}{kT} - 1 \right) \\ I_2 &= I_{\text{КБК}} \left( \exp \frac{qU_{\text{КБ}}}{kT} - 1 \right) \end{aligned} \right\} \quad (3.43)$$

Заменяя значения начальных токов на обратные токи через соотношения (3.44)

$$I_{\text{ЭБК}} = \frac{I_{\text{ЭБ0}}}{1 - \alpha_I \alpha_N}; \quad I_{\text{КБК}} = \frac{I_{\text{КБ0}}}{1 - \alpha_I \alpha_N} \quad (3.44)$$

Запишем выражение 3.42 в конечном виде (3.45):

$$\left. \begin{aligned} I_{\text{Э}} &= \frac{I_{\text{ЭБ0}}}{1 - \alpha_I \alpha_N} \left( \exp \frac{qU_{\text{ЭБ}}}{kT} - 1 \right) - \frac{\alpha_I I_{\text{КБ0}}}{1 - \alpha_I \alpha_N} \left( \exp \frac{qU_{\text{КБ}}}{kT} - 1 \right) \\ I_{\text{К}} &= \frac{\alpha_N I_{\text{ЭБ0}}}{1 - \alpha_I \alpha_N} \left( \exp \frac{qU_{\text{ЭБ}}}{kT} - 1 \right) - \frac{I_{\text{КБ0}}}{1 - \alpha_I \alpha_N} \left( \exp \frac{qU_{\text{КБ}}}{kT} - 1 \right) \\ I_{\text{Б}} &= \frac{(1 - \alpha_N) I_{\text{ЭБ0}}}{1 - \alpha_I \alpha_N} \left( \exp \frac{qU_{\text{ЭБ}}}{kT} - 1 \right) + \frac{(1 - \alpha_I) I_{\text{КБ0}}}{1 - \alpha_I \alpha_N} \left( \exp \frac{qU_{\text{КБ}}}{kT} - 1 \right) \end{aligned} \right\} \quad (3.45)$$

Таким образом совокупность схемы замещения (рис. 3.29) и системы уравнений (3.45) представляют модель Эберса-Молла.

Основное достоинство модели Эберса-Молла – наглядность БТ, заложенная в уравнениях (3.45). Модель применима для всех режимов работы БТ.

Зарядоуправляемая модель.

Зарядоуправляемая модель относится к категории динамических. Схема замещения БТ представлена на рис. 3.34, а уравнения модели заданы выражениями (3.46).

$$\left. \begin{aligned} I_{\text{Э}} &= \frac{dQ_{\text{Э}}}{dt} + \frac{Q_{\text{Э}}}{\tau_{\text{Э}}} - \alpha_I \frac{Q_K}{\tau_{\text{Э}}} \\ I_K &= \frac{dQ_K}{dt} + \frac{Q_K}{\tau_K} - \alpha_N \frac{Q_{\text{Э}}}{\tau_K} \end{aligned} \right\} \quad (3.46)$$

Недостатком модели является отсутствие наглядной связи между параметрами БТ и значением зарядов.

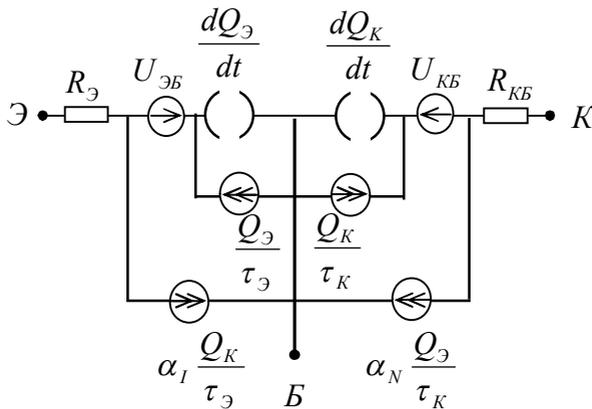


Рисунок 3.34. Схема замещения БТ

### 3.15. Некоторые разновидности биполярных транзисторов

В данном разделе рассмотрены некоторые разновидности БТ: составной транзистор (транзистор Дарлингтона), однопереходной транзистор, инжекционный транзистор, лавинный и гетеробиполярный транзисторы.

Составной транзистор (транзистор Дарлингтона).

Для получения мощных транзисторов необходимо обеспечить возможность подавать большие (до 1000 В и более) напряжения на коллекторный переход. Для исключения прокола базы толщина базы должна быть достаточно большой, что задает низкое значение коэффициента передачи тока базы. Для мощных одноступенчатых БТ значение  $\beta$  обычно не превышает десяти единиц.

Проблема повышения  $\beta$  в мощных транзисторах решена путем применения составного транзистора, называемого также транзистором Дарлингтона, представленного на рис. 3.35. В этом случае коэффициент передачи тока базы  $\beta$  определяется произведением  $\beta_1$  и  $\beta_2$  транзисторов  $VT_1$  и  $VT_2$ :

$\beta \approx \beta_1 \cdot \beta_2$  и достигает приемлемых для мощных транзисторов значений.

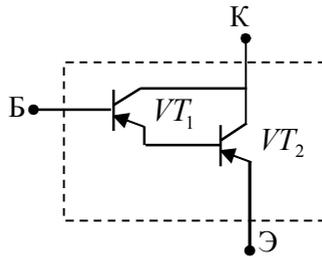
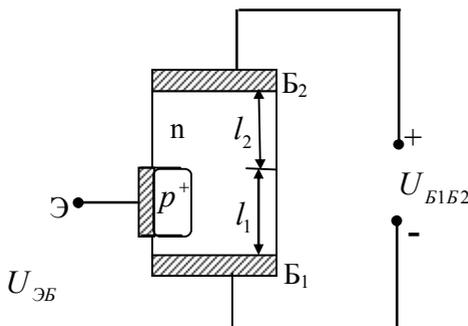


Рисунок 3.35. Схема составного транзистора

**Однопереходной транзистор (двухбазовый диод).** Структура однопереходного транзистора представлена на рис. 3.36.

Транзистор представляет брусок полупроводника с омическими контактами в торцевых частях, создающими выводы электродов Б1 и Б2.



В нижней части кристалла формируется эмиттерный переход. Основной характеристикой, используемой при работе однопереходного транзистора является входная характеристика, представленная на рис. 3.37.

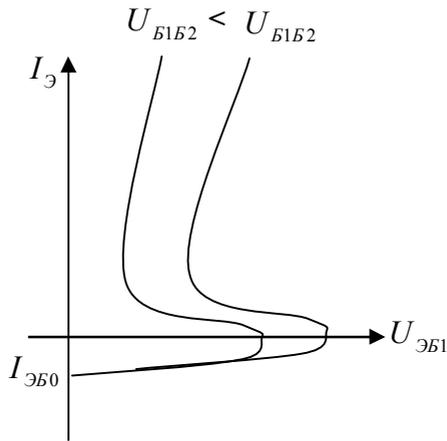


Рисунок 3.37. Входная характеристика однопереходного транзистора

Если напряжение на эмиттерный переход не подано, то за счет протекания тока между базой Б1 и базой Б2 создается падение напряжения на участке  $l_1$ , вызывающее обратное смещение эмиттерного перехода и протекание в цепи эмиттерного тока  $I_{\text{эб0}}$ .

При подаче прямого смещения между эмиттером и базой Б1

происходит постепенное уменьшение обратного напряжения на эмиттерном переходе. Когда падение напряжения на участке  $l_1$  станет равным напряжению  $U_{ЭБ1}$ , эмиттерный переход начнет смещаться в прямом направлении. При этом из эмиттера в базу на участке  $l_1$  начнется инжекция дырок. Это приведет к уменьшению сопротивления на участке  $l_1$  и уменьшению напряжения обратного смещения эмиттерного перехода, что равносильно увеличению прямого смещения эмиттерного перехода. Увеличение прямого смещения эмиттерного перехода вызывает увеличение уровня инжекции дырок и дальнейшее уменьшение сопротивления на участке  $l_1$ , что приводит к уменьшению падения напряжения  $\Delta U_{l_1}$ , и увеличению прямого смещения эмиттерного перехода. Таким образом, в транзисторе возникает положительная обратная связь, приводящая к появлению участка отрицательного дифференциального сопротивления на ВАХ.

Эквивалентная схема однопереходного транзистора представлена на рис. 3.38, а условно-графические обозначения на рис. 3.39.

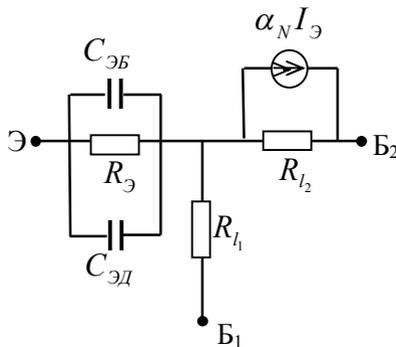


Рисунок 3.38. Эквивалентная схема однопереходного транзистора



Рисунок 3.39. Условно-графические обозначения однопереходных транзисторов

**Инжекционный транзистор** (биполярный транзистор с инжекционным питанием). Структура БТ с инжекционным питанием представлена на рис. 3.40. Кроме традиционных для БТ выводов в рассматриваемом приборе существует еще один вывод – инжектор.

Структуру инжекционного БТ можно представить как совокупность двух БТ:

$p_1^+ - n_1 - p_2$  – токозадающий БТ

$n_1 - p_1 - n_2$  – переключающий БТ.

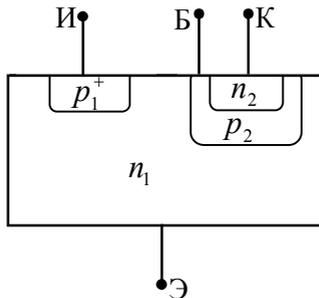


Рисунок 3.40. Структура БТ с инжекционным питанием

Принцип работы инжекционного транзистора сводится к следующему. При прямом включении инжекторного р-п перехода в слой  $n_1$  инжектируются дырки. За счет градиента концентрации они доходят до эмиттерного перехода  $n_1 - p_2$  и его полем экстрагируются в слой  $p_2$ -базы переключающего транзистора и вызывают прямое смещение эмиттерного перехода. Инжектируемые из эмиттерного перехода  $n_1 - p_2$  электроны собираются коллекторным переходом, создавая в цепи коллектора ток, величина которого зависит от заряда дырок, поступающих из инжекторного перехода, т.е. от тока инжектора. Выходные харак-

теристики транзистора представлены на рис. 3.41, а его условно-графические обозначения – на рис. 3.42.

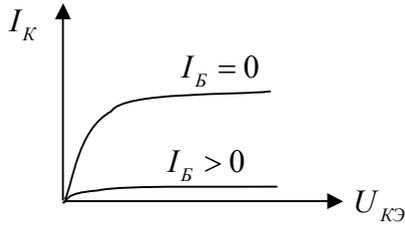


Рисунок 3.41. Выходные характеристики инжекционного транзистора

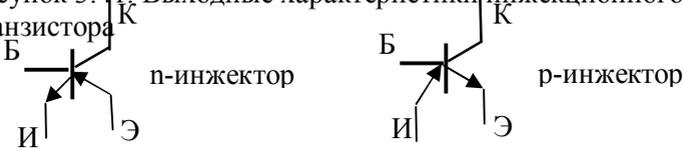


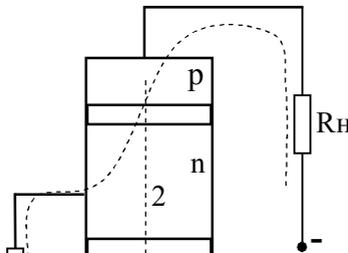
Рисунок 3.42. Условно-графическое изображение инжекционного транзистора

### Лавинный транзистор

На рисунке 3.43. представлена схема включения БТ, поясняющая сущность работы лавинного БТ, а на рис. 3.44. выходные ВАХ.

Сопротивление резистора  $R_B$  подобрано так, что при малых напряжениях  $U_{КЭ}$  сопротивление эмиттерного перехода  $R_э \gg R_B$  и ток течет по цепи 1, т.е. реализуется условие  $I_э = 0$ .

Однако при определенном напряжении  $U_{КЭ}$  падение прямого напряжения на эмиттерном переходе возрастает и сопротивление  $R_э$  становится меньше, так, что выполняется условие  $R_э \ll R_B$ . При этом ток протекает по цепи 2, т.е. реализуется ситуация, что  $I_B = 0$  (рис.3.43).



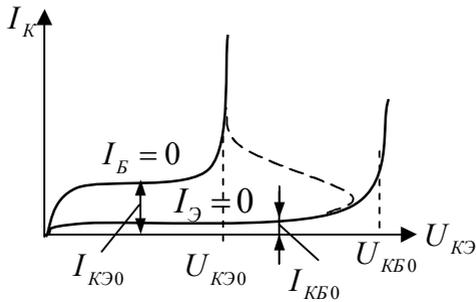


Рисунок 3.44. Выходные характеристики БТ при  $I_B = 0$  и  $I_B \neq 0$

Переход от режима пробоя при условии  $I_B \neq 0$  к условию  $I_B = 0$  происходит с наличием положительной обратной связи, так что выходная ВАХ лавинного БТ имеет вид, представленный на рис. 3.45.

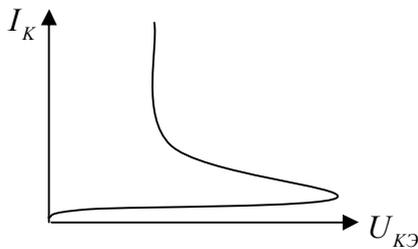


Рисунок 3.45. Выходные ВАХ лавинного транзистора

Условно-графическое обозначение лавинного БТ представлено на рис. 3.46.

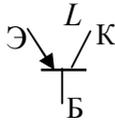


Рисунок 3.46. Условно-графическое обозначение лавинного транзистора

Основное применение лавинных транзисторов – создание мощных генераторов импульсов с крутыми фронтами.

**Гетеробиполярный транзистор** – это БТ, у которого эмиттерный переход выполнен в виде гетероперехода или эмиттерный и коллекторный переходы являются гетеропереходами.

Замена эмиттерного гомоперехода на гетеропереход позволяет увеличить эффективность эмиттера до единицы при возможности низкого уровня легирования слоя эмиттера и высокого уровня легирования базы.

Использование коллекторного перехода в виде гетероперехода позволяет уменьшить длительность переходных процессов из-за отсутствия инжекции неосновных носителей из коллектора в базу в режиме насыщения.

И в том и другом случаях используется основное отличие гетероперехода от гомоперехода – ток через переход осуществляется носителями одного знака.

### 3.16. Основные параметры биполярных транзисторов и их ориентировочные значения

1) коэффициенты передачи эмиттерного и базового тока (дифференциальные коэффициенты передачи, которые в первом приближении считают равными интегральным)

$$h_{21\varepsilon} = \left. \frac{dI_K}{dI_B} \right|_{U_{K\varepsilon} = \text{const}} > 1; \quad h_{21Б} = \left. \frac{dI_K}{dI_{\varepsilon}} \right|_{U_{KB} = \text{const}} < 1;$$

2) дифференциальное сопротивление эмиттерного перехода

$$R_{\varepsilon} = \left. \frac{dU_{\varepsilon B}}{dI_{\varepsilon}} \right|_{U_{KB} = \text{const}} \quad (r_{\varepsilon} - \text{Ом} \div \text{десятки Ом});$$

3) обратный ток коллекторного перехода при заданном обратном напряжении

$$I_{KB0} = I_K \Big|_{I_{\varepsilon} = 0}; \quad U_{KB} < 0 \quad (I_{KB0} - \text{несколько нА} \div \text{десятки мА});$$

4) объемное сопротивление базы  $R'_b$  (десятки - сотни Ом);

5) коэффициент внутренней обратной связи по напряжению ( $h_{12} = 10^{-3} \div 10^{-4}$ );

6) выходная проводимость  $h_{22}$  или дифференциальное сопротивление коллекторного перехода  $R_{KB} = \frac{1}{h_{22B}} = \left. \frac{dU_{KB}}{dI_K} \right|_{I_{\varepsilon} = \text{const}};$

$$R_{K\varepsilon} = \frac{1}{h_{22\varepsilon}} = \left. \frac{dU_{K\varepsilon}}{dI_K} \right|_{I_B = \text{const}} \quad (h_{22} - \text{доли} \div \text{сотни микро См});$$

$$R_{KB} = R_{K\varepsilon}(1 + h_{21\varepsilon});$$

7) максимально допустимый ток коллектора  $I_{K \max}$  (сотни мА  $\div$  десятки А);

8) напряжение насыщения коллектор - эмиттер  $U_{K\varepsilon \text{нас}}$  (десятые доли  $\div$  один вольт);

9) наибольшая мощность рассеяния коллектором  $P_{K \max}$  (мВт  $\div$  десятки Вт);

10) емкость коллекторного перехода  $C_k$  (пФ  $\div$  десятки пФ);

11) тепловое сопротивление между коллектором транзистора и корпусом  $R_T = \frac{\Delta T}{P_{K \max}}$ , где  $\Delta T$  - перепад температур между

коллекторным переходом и корпусом;

12) предельная частота коэффициента передачи тока  $f_{h_{21}}$  или  $\omega_{h_{21}}$ , на которой коэффициент передачи тока  $h_{21}$  уменьшается до 0,7 своего низкочастотного значения:  $\omega_{h_{21\beta}} \approx \omega_{\beta}$ ;  $\omega_{h_{21\alpha}} \approx \omega_{\alpha}$  (задаются или  $f_{h_{21\beta}}$  или  $f_{h_{21\alpha}}$ ).  $f_{h_{21}}$  - кГц ÷ сотни МГц. Иногда вместо предельной задают граничную частоту  $f_{ep}$  или  $\omega_{ep}$ , как частоту, при которой  $f_{h_{21}} \rightarrow 1$ ;

13) максимальная частота генерации  $f_{\max} \approx \sqrt{f_{ep} / (30R'_B C_{KB})}$  - это наибольшая частота, при которой транзистор может работать в схеме автогенератора. На этой частоте коэффициент усиления транзистора по мощности равен единице.

### 3.17. Маркировка транзисторов

Обозначения биполярных транзисторов состоят из шести или семи элементов. **Первый элемент** – буква, указывающая исходный материал: Г – германий, К – кремний, А – арсенид галлия. Для транзисторов специального назначения первый элемент – цифра: 1 – германий, 2 – кремний, 3 – арсенид галлия. **Второй элемент** – буква Т. **Третий элемент** – число, присваиваемое в зависимости от частоты и мощности транзистора (табл. 3.3). **Четвертый, пятый и шестой элементы** – цифра, означающая порядковый номер разработки. **Шестой (седьмой) элемент** – буква, указывающая разновидность типа из данной группы приборов. Например, ГТ108А, 2Т144А, КТ3102А и т.д.

Классификация БТ проводится

- 1) **по мощности**: маломощные – менее 0,3 Вт; средняя мощность – 0,3 ÷ 1,5 Вт; мощные – более 1,5 Вт;
- 2) **по граничной частоте**: низкочастотные – до 3МГц; средней частоты - 3 ÷ 30МГц; высокочастотные – более 30 МГц.

Таблица 3.3.

Обозначение транзистора	Мощность, рассеиваемая транзистором	Граничная частота, МГц				
		до 3	до 30	более 30	30 - 300	Свыше 300

Шестизначное	Малая	1	2	3		
	Средняя	4	5	6		
	Большая	7	8	9		
Семизначное	До 1 Вт		1		2	4
	Свыше 1 Вт		7		8	9

По конструктивно-технологическим признакам БТ делятся на сплавные, диффузионно-сплавные, диффузионно-планарные, эпитаксиально-планарные и мезапланарные.

### 3.18. Четырехслойные структуры

*Тиристор* — это полупроводниковый прибор с тремя или более  $p$ - $n$  переходами, на вольт-амперной характеристике которого имеется участок с отрицательным дифференциальным сопротивлением. Тиристор может находиться в одном из двух устойчивых состояний - закрытом или открытом. В закрытом состоянии сопротивление тиристора высоко и он пропускает малый ток. В открытом состоянии сопротивление тиристора мало и через него протекает большой ток.

Типичная структура тиристора - четырехслойная, с чередующимися слоями полупроводника  $p$ -типа и  $n$ -типа:  $p_1$ - $n_1$ - $p_2$ - $n_2$  (рис. 3.46, а)

Схематическое устройство тиристора показано на рис. 7,1. Исходным материалом служит кремний  $n$ -типа, в кристалле которого создается структура  $p$ - $n$ - $p$ - $n$ .

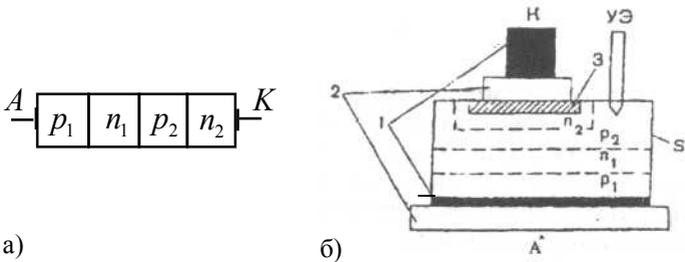


Рисунок 3.47. Тиристор:

а — упрощенная структура; б — схематическое устройство;  
1 — алюминий; 2 — молибден; 3 — золото-сурьма

Пластину кремния с готовой четырехслойной структурой

припаивают к кристаллодержателю. Контактные площадки создают металлизацией, а соединение их с внешними выводами осуществляется через вольфрамовые прокладки. Герметизированный корпус предохраняет кристалл от воздействия окружающей среды.

В зависимости от конструктивных особенностей и свойств тиристоры делят на диодные и триодные.

В *диодных* тиристорах различают: тиристоры, запираемые в обратном направлении; проводящие в обратном направлении; симметричные.

*Триодные* тиристоры подразделяют: на запираемые в обратном направлении с управлением по аноду или катоду; проводящие в обратном направлении с управлением по аноду или катоду; симметричные (двунаправленные). Кроме того, в их составе различают группу выключаемых тиристоров.

Условные обозначения тиристоров приведены на рис. 3.47.

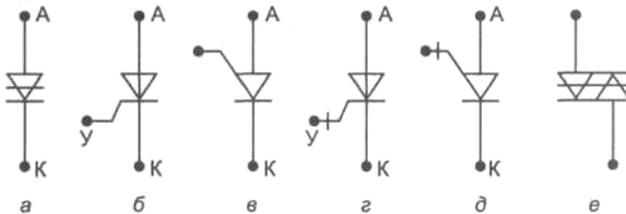


Рисунок 3.47. Условные графические обозначения тиристоров: а – диодный тиристор (динистор); б – незапираемый триодный тиристор (тринистор) с управлением по катоду; в – незапираемый триодный тиристор с управлением по аноду; г – запираемый тринистор с управлением по катоду; д – запираемый тринистор с управлением по аноду; е – симметричный диодный тиристор

Для понимания работы всех видов тиристоров необходимо уяснить принцип действия диодного тиристора (рис. 3.48). Для этого необходимо представлять тиристор как совокупность двух разноструктурных БТ, работающих при прямом включении тиристора (рис. 3.49), в активном режиме. При таком включении

переходы 1 и 3 смещены в прямом направлении, а переход 2 – в обратном направлении.

Ток в цепи анода в этом случае определяется сопротивлением обратносмещенного коллекторного перехода 2, он мал и равен  $I_{КБ0}$  (рис. 3.50, участок 1).

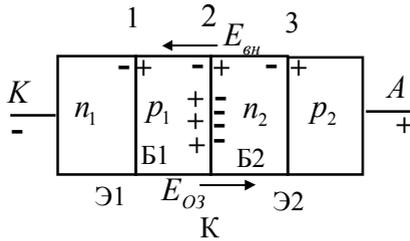


Рисунок 3.48. Рисунок, поясняющий принцип действия диодного транзистора

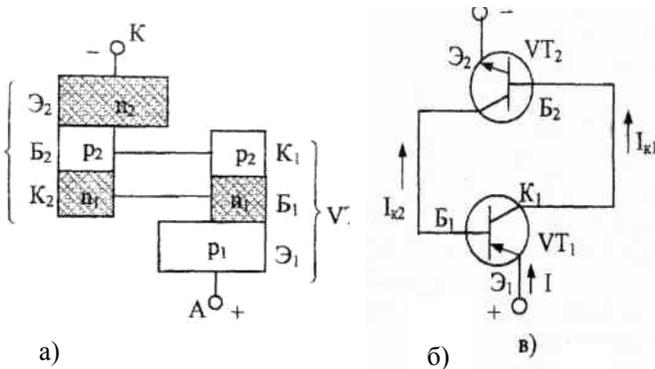
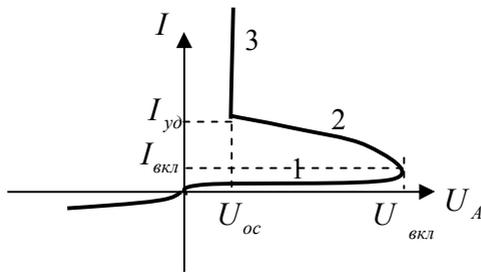


Рисунок 3.49. Представление тиристора как совокупности двух биполярных транзисторов (б,в)



По мере увеличения напряжения на аноде возрастает падение напряжения на эмиттерных переходах 1 и 3. Поскольку транзисторы работают в активном режиме, то это приводит к тому, что электроны из эмиттера Э1 инжектируются в базу Б1 и пройдя ее экстрагируются полем коллекторного перехода  $E_{вн}$  и накапливаются в базе Б2 (знаки “-“ в Б2). Одновременно инжектированные переходом Э2 дырки накапливаются в базе Б1, создавая положительный объемный заряд (знаки “+” в Б1). Возникающие заряды в базах создают электрическое поле  $E_{ОЗ}$ , вектор которого направлен противоположно вектору электрического поля коллекторного перехода  $E_{вн}$ . Как только поле  $E_{ОЗ}$  станет больше поля  $E_{вн}$ , коллекторный переход из обратносмещенного перейдет в прямосмещенный и тиристор откроется. Т.е. в нем установится большой ток, поскольку все три р-п перехода будут смещены в прямом направлении и имеют малое сопротивление (участок 3 на ВАХ). Таким образом, для того чтобы тиристор открылся необходимо, чтобы коллекторный переход из обратносмещенного стал бы прямосмещенным. Это достигается за счет поля объемных зарядов  $E_{ОЗ}$ , создаваемого электронами и дырками в базах Б1 и Б2. Если по какой-либо причине это поле станет меньше  $E_{вн}$ , то тиристор закроется, т.е. перейдет в состояние с высоким сопротивлением (участок 1 на ВАХ).

Переход из состояния 1 в состояние 3 происходит достаточно быстро из-за наличия положительной обратной связи. Она проявляется в том, что накапливающиеся в базе Б2 электроны увеличивают прямое смещение перехода Э2, что вызывает повышенный уровень инжекции перехода Э2 и увеличение положи-

тельного заряда в базе Б1. Это, в свою очередь, увеличивает прямое смещение перехода Э1 и уровня инжекции электронов, которые попадая в базу Б2 вновь увеличивают прямое смещение перехода Э1 и уровня его инжекции. Состояние 2 в тиристоре является неустойчивым и в работе не используется. Процессом накопления носителей зарядов в одной из баз можно управлять с помощью дополнительного электрода к базам Б1 или Б2 в триодном тиристоре, ВАХ которой представлена на рис. 3.51.

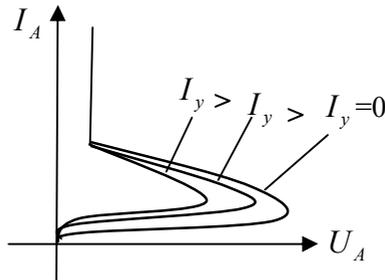


Рисунок 3.51. ВАХ триодного тиристора

Триодные тиристоры отличаются от диодных тем, что одна из баз имеет внешний вывод, который называют управляющим электродом (УЭ). УЭ необходим для подключения цепи управления. Назначение цепи управления состоит в управлении моментом включения тиристора при напряжениях в основной цепи меньших, чем напряжение переключения.

#### Основные параметры тиристоров:

- ✓ напряжение переключения (постоянное -  $U_{np.k}$ , импульсное (десятки – сотни вольт));
- ✓ напряжение в открытом состоянии  $U_{oc}$  - падение напряжения на тиристоре в открытом состоянии ( $U_{oc} = 1 \div 3$  В);
- ✓ обратное напряжение  $U_{обр}$  - напряжение, при котором тиристор может работать длительное время без нарушения его работоспособности (единицы—тысячи В);
- ✓ ток в открытом состоянии  $I_{oc}$  - максимальное значение тока открытого тиристора (сотни мА - сотни А).

- ✓ ток удержания  $I_{уд}$  (десятки - сотни мА);
- ✓ обратный ток  $I_{обр}$  (доли мА);
- ✓ отпирающий ток управления  $I_{от}$  — наименьший ток управляющего электрода, необходимый для включения тиристора (десятки мА);
- ✓ скорость нарастания напряжения в закрытом состоянии - максимальная скорость нарастания напряжения в закрытом состоянии (десятки - сотни В/мкс);
- ✓ время включения  $t_{вкл}$  - интервал времени, в течение которого тиристор переходит из закрытого состояния в открытое (мкс - десятки мкс);
- ✓ время выключения  $t_{выкл}$  - наименьший интервал времени, в течение, которого восстанавливаются запирающие свойства тиристора (десятки - сотни мкс); по прошествии этого времени на тиристор может быть снова подано прямое напряжение; тиристор остается закрытым до следующего отпирающего импульса.

#### 4. ПОЛЕВЫЕ ТРАНЗИСТОРЫ

*Полевыми транзисторами* называют трехэлектродные полупроводниковые приборы, в которых управление током осуществляется изменением проводимости токопроводящего канала путем воздействия электрического поля, поперечного к направлению тока. Токопроводящий канал соединяет две сильнолегированных области. Область, из которой носители заряда уходят в канал, называется *истоком*, а область, в которую они приходят, - *стоком*. Электрическое поле, изменяющее проводимость канала, создается путем подачи управляющего напряжения на электрод, называемый *затвором*. В полевых транзисторах от истока к стоку перемещаются только основные носители заряда (либо электроны, либо дырки), поэтому их часто называют *униполярным*, в отличие от биполярных, в которых перемещаются как основные, так и неосновные носители заряда.

Существует две разновидности полевых транзисторов, различающихся физической структурой и способом управления проводимостью канала: полевые транзисторы с управляющим переходом (р-п переходы или контакт Шоттки) и транзисторы с изолированным затвором. В транзисторах *с управляющим р-п переходом* в качестве затвора используется область, тип электропроводности которой противоположен типу электропроводности канала, в результате чего между затвором и каналом образуется р-п переход. В транзисторах с управляющим переходом *металл—полупроводник* металлический затвор образует с приповерхностным слоем канала выпрямляющий контакт (барьер Шоттки). В транзисторах *с изолированным затвором* между металлическим затвором и проводящим каналом расположен тонкий слой диэлектрика так, что образуется структура *металл-диэлектрик - полупроводник* (МДП-структура). Такие транзисторы обычно называют *МДП-транзисторами*. Они подразделяются на транзисторы с индуцированным и встроенным каналом. Особенностью всех полевых транзисторов является незначительный ток в цепи затвора. В этом состоит важнейшее отличие полевых транзисторов от биполярных, во входной цепи которых протекает сравнительно большой ток.

#### 4.1. Полевые транзисторы с управляющим р-п переходом

В транзисторах с управляющим *p-n* переходом проводимость канала, соединяющего исток со стоком, изменяется путем изменения ширины ОПЗ *p-n* перехода, изолирующего затвор от канала.

Устройство транзистора с управляющим *p-n* переходом и каналом *n*-типа показано на рис. 4.1. На кремниевой подложке *p*-типа создается карман с электронной электропроводностью, в котором формируются две сильнолегированные области *n*<sup>+</sup>-типа, выполняющие функции истока и стока.

Над слоем *n*-типа формируется слой *p*-типа, выполняющий функции затвора. Между затвором *p*-типа и каналом *n*-типа образуется *p-n* переход, отделяющий затвор от канала. Концентрация примеси в затворе значительно превышает концентрацию примеси в канале, поэтому *p-n* переход толщиной *d* почти целиком расположен в канале. Толщина канала  $d_K$  зависит от отрицательного напряжения на затворе  $u_{з-и}$ , изменяющего *d*, то есть  $d_K = d_0 - d$ , где  $d_0$  - металлургическая толщина канала.

Чем больше отрицательное напряжение  $u_{з-и}$ , тем больше ширина ОПЗ *p-n* перехода и, соответственно, меньше толщина канала  $d_K$  и его проводимость. При некотором напряжении  $u_{з-и} = u_{омс}$ , называемом *напряжением отсечки*, канал полностью перекрывается.

$$U_{омс} = \frac{qN_K d_0^2}{2\epsilon\epsilon_0} - \phi_k^0,$$

где  $d_0$  - начальная ширина канала,

$N_K$  - концентрация примесей в канале.

Принцип действия данного вида ПТ очень прост: ток между истоком и стоком модулируется напряжением на затворе. При этом причиной изменения тока является изменение геометрических размеров канала. За счет изменения обратного напряжения на управляющем *p-n* переходе меняется ширина его ОПЗ и, как следствие, ширина канала.

При подаче на сток положительного напряжения  $u_{c-u}$  в канале возникает ток  $i_c$ , создающий падение напряжения вдоль канала  $\varphi(x)$ , вследствие чего толщина  $d$  и, соответственно,  $d_K$  оказываются зависящими от координаты (рис. 4.2).

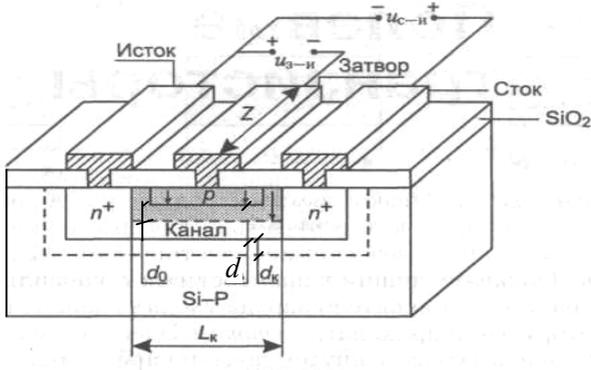


Рисунок 4.1. Устройство транзистора с управляющим р-п переходом

При небольших значениях  $u_{c-u}$  (рис. 4.2, а) канал вдоль оси  $x$  постепенно сужается.

При некотором значении  $u_{c-u} = u_{нас}$  называемом *напряжением насыщения*, канал у стока полностью перекрывается (рис.4.2, б).

При напряжении  $u_{c-u} > u_{нас}$  участок перекрытия  $\delta$  расширяется, а проводящая часть канала  $L'_K$  укорачивается (рис. 4.2, в).

В этом режиме внешнее напряжение  $u_{c-u}$  перераспределяется между каналом и областью перекрытия.

На проводящем участке канала напряжение сохраняется равным  $u_{нас}$ , а к перекрытому участку канала оказывается приложенным напряжением  $u_{c-u} - u_{нас}$ . Режим работы с частично перекрытым каналом называется *режимом насыщения*, а с неперекрытым каналом - *линейным режимом*.

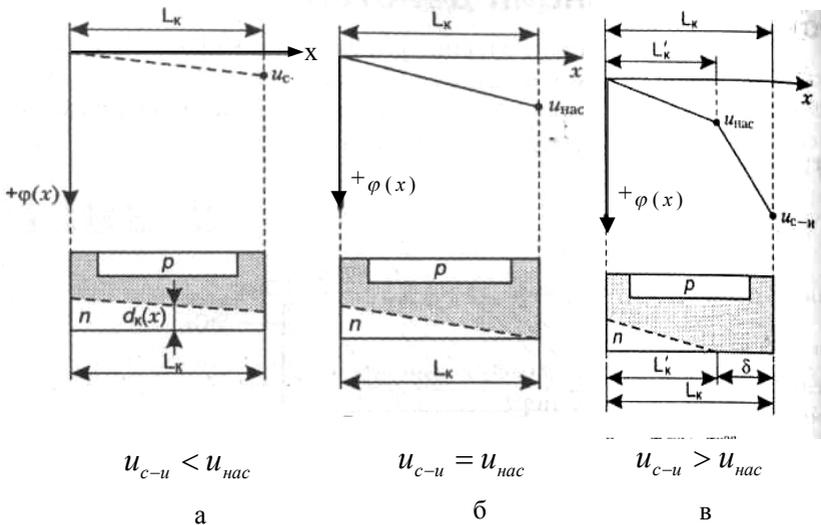


Рисунок 4.2. Зависимость параметров полевого транзистора от координаты

#### 4.2. Дифференциальные параметры

Ток стока зависит от напряжения на затворе  $u_{з-u}$  и от напряжения стока  $u_{c-u}$ .

Поэтому выражение для полного дифференциала тока можно представить в виде

$$di_c = \frac{\partial I_c}{\partial u_{з-u}} du_{з-u} + \frac{\partial I_c}{\partial u_{c-u}} du_{c-u} \quad (4.1)$$

В этом выражении частные производные, определяющие приращения тока при изменении соответствующих напряжений, можно рассматривать как дифференциальные параметры транзистора.

**Крутизна  $S$ :**  $S = \partial i_c / \partial u_{з-u}$  характеризует управляющее действие затвора. Ее измеряют в миллиамперах на вольт  $\left[ \frac{mA}{B} \right]$  и определяют по передаточной характеристике, как это показано



менение тока (вертикальный катет характеристического треугольника), вызванное изменением напряжения  $\Delta U_{C-I}$  (горизонтальный катет характеристического треугольника). Величина выходной проводимости очень мала и обусловлена изменением длины канала при изменении напряжения стока. Чем короче канал, тем больше относительное изменение его длины при одном и том же приращении  $\Delta U_{C-I}$ , следовательно, тем больше проводимость  $G_i$ . Часто вместо параметра  $G_i$  применяют обратную величину  $R_i = 1/G_i$ . Этот параметр называется внутренним сопротивлением транзистора.

**Коэффициент усиления  $\mu$**  характеризует сравнительное воздействие напряжений стока и затвора на ток стока. Он равен отношению приращений напряжений стока и затвора, вызывающих одинаковые по величине и противоположные по знаку приращения тока стока

$$\mu = - \frac{dU_{C-I}}{dU_{з-И}} \Big|_{I = const} \quad (4.2)$$

Знак «минус» в этой формуле учитывает, что положительному приращению  $dU_{C-I}$  увеличивающему ток на  $dI_C$ , соответствует отрицательное приращение  $dU_{з-И}$ , уменьшающее ток на ту же самую величину  $dI_C$ , благодаря чему обеспечивается постоянство тока  $I_C$ .

Дифференциальные параметры полевого транзистора связаны между собой соотношением:

$$SR_i = \mu. \quad (4.3)$$

Эквивалентная схема транзистора представлена на рис. 4.4.

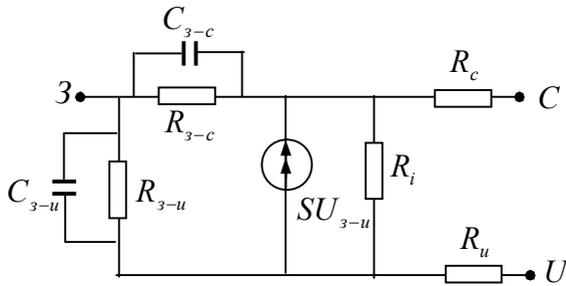


Рисунок 4.4. Эквивалентная схема транзистора с управляющим  $p-n$  переходом

### 4.3. Полевые транзисторы с управляющим переходом металл – полупроводник

Полевые транзисторы с управляющим переходом металл-полупроводник (МЭП-транзисторы) находят применение в арсенид-галлиевых интегральных схемах, характеризующихся повышенным быстродействием, что обусловлено рядом преимуществ арсенида галлия по сравнению с кремнием. Арсенид галлия имеет более широкую запрещенную зону ( $\Delta E_g = 1,43$  эВ), благодаря чему подложка может рассматриваться как диэлектрик ( $\rho \approx 10^7 \dots 10^9$  Ом·см). Подвижность электронов в слабых электрических полях в арсениде галлия примерно в 5 раз выше, чем в кремнии ( $\mu_n \approx 8 \cdot 10^3$  см<sup>2</sup>/В·с), а скорость насыщения в сильных полях больше примерно в 2,5 раза ( $V_{нас} \approx 2 \cdot 10^7$  см/с). По некоторым параметрам арсенид галлия хуже кремния. Так, у него низкая подвижность дырок и малое время жизни неосновных носителей заряда, что затрудняет разработку биполярных транзисторов. Слишком высокая плотность поверхностных состояний не позволяет создавать на его основе МДП-транзисторы.

Простейшая структура арсенид-галлиевого МЭП-транзистора представляет из себя следующее. Транзистор создается на подложке из нелегированного арсенида галлия. У поверхности создаются области истока и стока  $n^+$ -типа, а также тонкий слой  $n$ -типа толщиной  $d_0 = 0,1 \div 0,2$  мкм с концентрацией при-

меси  $N_D = 10^{17} \text{ см}^{-3}$ . На поверхность подложки над слоем n-типа наносят металлический электрод затвора в виде сплава титан-вольфрам. Металлические электроды и из сплава золото-германий образуют омические контакты к областям истока и стока. Выводы от всех электродов формируются в окнах диэлектрика. Металлический электрод затвора образует со слоем n-типа выпрямляющий контакт-барьер Шоттки. Толщина обедненного слоя зависит от напряжения, подаваемого на затвор по указанным ранее причинам. Проводящий канал формируется между обедненным слоем и подложкой. Принцип действия МЭП-транзистора заключается в том, что при изменении напряжения на затворе изменяется толщина проводящего канала, а следовательно, его проводимость и ток стока. То есть принцип действия практически не отличается от принципа действия транзистора с управляющим p-n переходом. Для МЭП-транзистора справедливы соотношения, данные в предыдущем разделе. Существуют лишь количественные различия.

Полевые транзисторы с управляющим p-n переходом и МЭП-транзисторы относятся к категории нормально открытых: т.е. при отсутствии напряжения на затворе ток в цепи исток-сток при приложенном напряжении  $U_{C-II}$  протекает.

#### 4.4. Полевые транзисторы с изолированным затвором

Полевые транзисторы с изолированным затвором отличаются от транзисторов с управляющим p-n переходом тем, что у них затвор, выполненный в виде металлической пленки, изолирован от канала тонким слоем диэлектрика. В качестве диэлектрика обычно используют диоксид кремния  $\text{SiO}_2$ .

Полевые транзисторы делятся на транзисторы с индуцированным и встроенным каналами.

**Устройство и принцип действия.** Устройство транзистора с изолированным затвором и встроенным каналом n-типа показано на рис. 4.5.

На подложке p-типа создают две сильнолегированные области  $n^+$ -типа. Одна из этих областей является истоком, другая –

стоком. Между истоком и стоком существует канал, который либо создается в процессе изготовления транзистора (встроенный канал), либо индуцируется при подаче на затвор положительного напряжения (индуцированный канал).

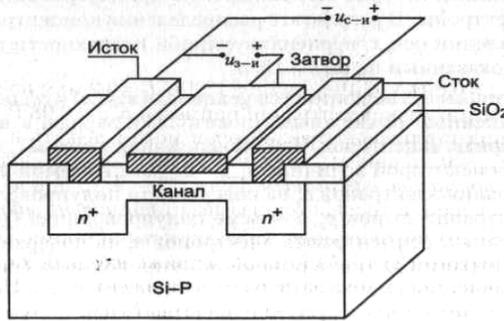


Рисунок 4.5. Устройство транзистора с изолированным затвором

Условно-графическое обозначение транзисторов со встроенным каналом  $n$ -типа показано на рис. 4.6, а, а транзисторов с индуцированным каналом - на рис. 4.6, б.

Помимо транзисторов с электронным каналом существуют транзисторы с дырочным каналом. Их схематические изображения показаны на рис. 4.6, в и г. В  $p$ -канальном транзисторе на сток подается отрицательный потенциал.

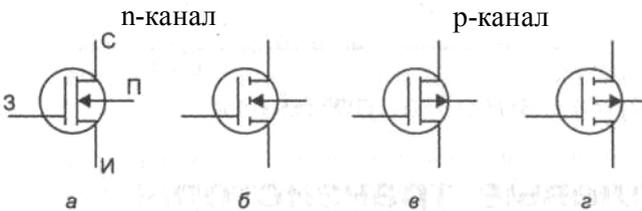


Рисунок 4.6. Схематическое обозначение транзисторов

При подаче на затвор отрицательного напряжения возникает вертикальное электрическое поле между подложкой и затвором, которое выталкивает электроны из канала, в результате чего проводимость канала уменьшается. При положительном напря-

жении канал обогащается электронами, и его проводимость возрастает.

В транзисторе с индуцированным каналом (рис.4.7) при подаче на сток положительного напряжения и нулевом напряжении на затворе ток в проводящем канале между истоком и стоком отсутствует, т.к. один из р-п переходов (стоковый) смещен в обратном направлении. При подаче на затвор положительного напряжения возникает поперечное электрическое поле, направленное перпендикулярно поверхности полупроводника, которое выталкивает из приповерхностного слоя дырки и притягивает электроны.

При определенном напряжении на затворе, называемом пороговым напряжением ( $U_{з-и,пор}$ ) произойдет явление инверсии поверхностной проводимости: на поверхности р-полупроводника под затвором образуется слой с n-типом проводимости и в цепи стока потечет ток.

Изменяя напряжение  $u_{з-и}$  можно изменять толщину канала  $d_K$ , а следовательно, его проводимость.

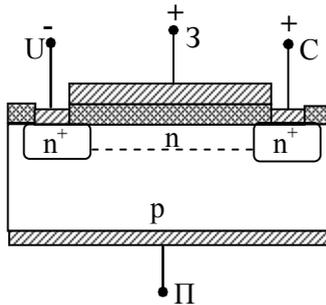


Рисунок 4.7. Структура ПТ с изолированным затвором, индуцированным каналом n-типа

Семейство выходных (а) и передаточных (б) характеристик для ПТ с индуцированным и встроенным каналом приведены на рис. 4.8 - 4.9.

На рис. 4.9, а -  $U'_{з-и}$  - напряжение на затворе, вызывающее обогащение канала носителями;  $U''_{з-и}$  - напряжение на затворе, вызывающее обеднение канала носителями.

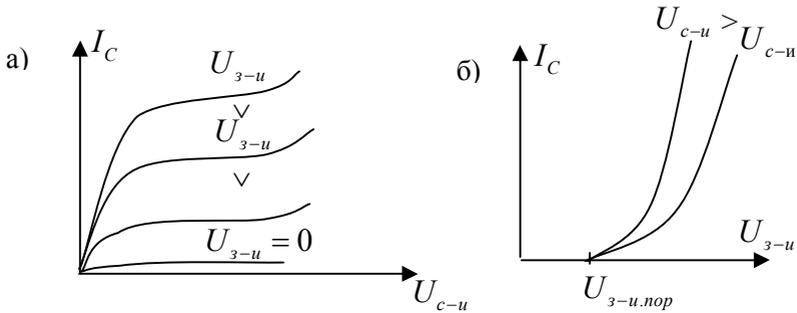


Рисунок 4.8. Семейство выходных (а) и передаточных (б) характеристик ПТ с индуцированным каналом

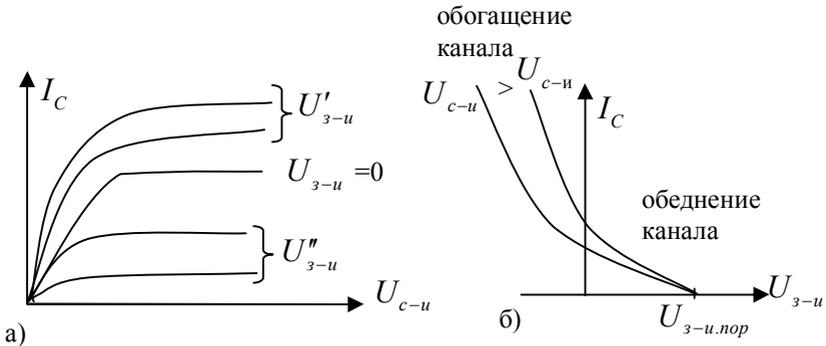


Рисунок 4.9. Семейство выходных (а) и передаточных (б) характеристик ПТ со встроенным каналом

Эквивалентная схема ПТ с изолированным затвором приведена на рис. 4.10.

Параметры ПТ с изолированным каналом такие же, что и для транзисторов с управляющими переходами:  $S$ ,  $R_i$ ,  $\mu$ .

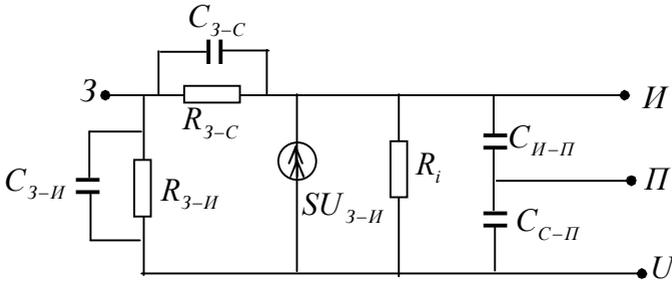


Рисунок 4.10. Эквивалентная схема ПТ с изолированным каналом

#### 4.5. Импульсный режим полевых транзисторов

В современных цифровых интегральных схемах широкое применение находят МДП-транзисторы, работающие в режиме электронного ключа (рис.4.11, а).

В этом режиме на затвор транзистора от источника сигнала  $u_{\Gamma}$ , имеющего внутреннее сопротивление  $R_{\Gamma}$  подаются импульсы напряжения, открывающие и запирающие МДП-транзистор.

Если на вход транзистора подается напряжение  $u_{3-u0} < u_{нор}$ , транзистор находится в запертом состоянии и на его выходе будет напряжение  $u_{c-u1} \approx E_{u-n}$  (точка А на рис. 4.11,в). Если на затвор подается напряжение  $u_{3-u1} > u_{нор}$ , то транзистор находится в открытом состоянии и на его выходе будет невысокое напряжение  $u_{cu0}$ , определяемое точкой пересечения нагрузочной линии с выходной характеристикой, соответствующей напряжению  $u_{3-u} = u_{3-u1}$  (точка В на рис.4.11, в). Как правило, эта точка пересечения находится на восходящем участке выходной характеристики, соответствующем линейному режиму работы транзистора. Желательно, чтобы этот участок был достаточно крутым, для того чтобы напряжение  $u_{cu0}$  было как можно меньше.

Ввиду наличия паразитных емкостей  $C_{вх.экв.} = C_{3-u} + C_{3-c} (K_u + 1)$  и  $C_H = C_{c-n} + C_{вх.экв2} \cdot (C_{вх.экв2} -$

входная емкость следующего каскада) переключение транзистора из одного состояния в другое не может протекать мгновенно. В закрытом состоянии режим работы транзистора характеризуется точкой А (см. рис. 4.11, в). В момент времени  $t_0$  напряжение генератора скачком изменяется от значения  $U_{3-II0}$  до значения  $U_{3-II1}$  (рис. 4.11, б). В течение интервала времени  $t_3 = t_1 - t_0$ , называемого *временем задержки включения*, происходит заряд паразитной емкости  $C_{\text{вх экв}}$ :

$$\tau_3 = \frac{C_{\text{вх.экв}} u_{\text{нор}}}{i_{\text{вх}}} = C_{\text{вх.экв}} R_{\Gamma} \frac{u_{\text{нор}}}{u_{3-u1}}$$

Если внутреннее сопротивление  $R_{\Gamma}$  небольшое, то время задержки  $\tau_3$  пренебрежимо мало. Время задержки уменьшается также при снижении порогового напряжения.

В момент  $t_1$  напряжение на затворе достигает порогового значения, транзистор открывается, появляется ток стока (рис. 4.11, г) и начинается разряд емкости  $C_H$  через открывшийся транзистор. В интервале времени  $\tau_n = t_2 - t_1$  происходит формирование проводящего состояния канала, в ходе которого ток стока быстро нарастает с постоянной времени  $\tau_s = C_{3.к} R_k$  и в момент времени  $t_2$  ток достигает значения  $I_p$ , при этом рабочая точка переходит из положения А в положение А<sub>1</sub>.

С момента времени  $t_2$  емкость  $C_H$  разряжается практически постоянным током  $I_p$ . При этом для тока разряда конденсатора справедливо соотношение:

$$I_c = C_H \frac{du_{c-u}}{dt}.$$

По мере разряда конденсатора  $C_H$  напряжение на нем уменьшается и в интервале времени  $\tau_p = t_3 - t_2$  транзистор находится в режиме насыщения, рабочая точка переходит из положения А<sub>1</sub> в положение А<sub>2</sub>. Интервал времени можно определить

$$\tau_p = \frac{C_H (E_{u.n} - u_{\text{нас}})}{I_c}.$$

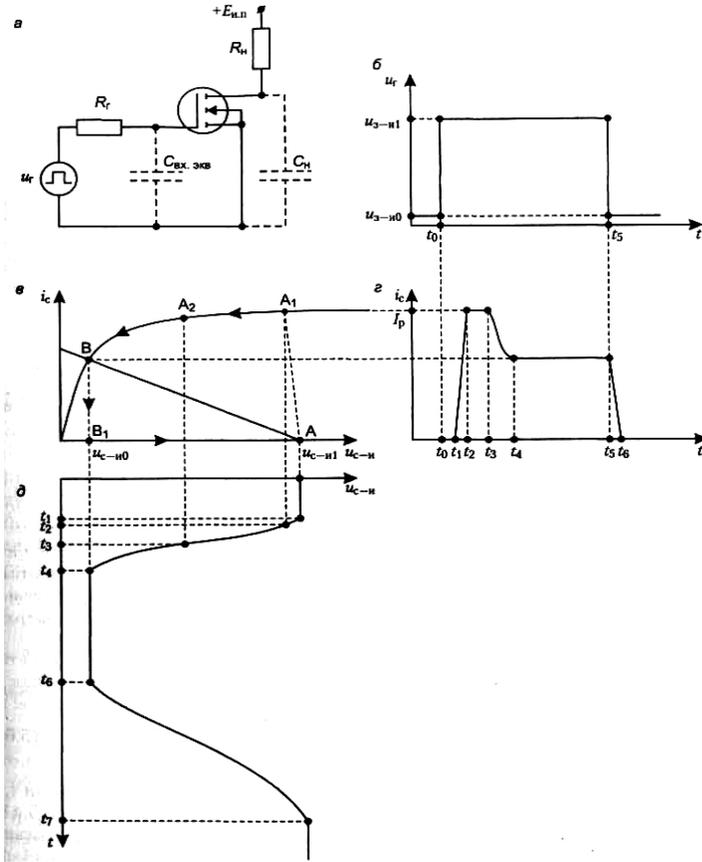


Рисунок 4.11. Переходные процессы в транзисторах

В момент  $t_3$  транзистор переходит в линейный режим, и в интервале времени  $\tau_k = t_4 - t_3$  разряд емкости происходит током стока, который равен току канала -  $I_c$ . В момент времени  $t_4$  процесс включения завершается и на выходе схемы устанавливается напряжение  $u_{c-u0}$ , определяемое точкой В (рис.4.11, в). Длительность временного интервала  $\tau_k$  можно ориентировочно определить с помощью соотношения для элементарной RC цепочки

$\tau_k \approx 2,3R_{k0}C_H$ . Здесь  $R_{k0}$  - сопротивление канала, через который происходит разряд конденсатора.

Для ориентировочных расчетов время включения можно оценить, поделив накопленный емкостью заряд  $C_H$  на постоянный ток разряда  $I_p$ .

$$\tau_{вкл} \approx \frac{E_{и.п} C_H}{I_p}$$

По окончании импульса транзистор закрывается, и емкость  $C_H$  заряжается от источника питания через резистор  $R_H$ . При этом время выключения  $\tau_{выкл}$  значительно отличается от времени  $\tau_{вкл}$ . Этот недостаток удачно разрешается использованием комплементарной пары, в которой заряд и разряд  $C_H$  идет через открытые разноканальные транзисторы, один из которых заменяет  $R_H$  в схеме (рис. 4.11)

## 5. ЭЛЕМЕНТЫ ИНТЕГРАЛЬНЫХ СХЕМ

### 5.1 Методы изоляции элементов ИМС

Качество и процент выхода годных полупроводниковых ИМС в значительной мере зависят от совершенства методов изоляции элементов ИМС друг от друга. Выбор метода изоляции во многом определяет технологию производства микросхем. Наиболее широко используются следующие три способа изоляции элементов: обратным смещенным  $p$ - $n$ -переходом, диэлектриком и путем комбинации обратным смещенного  $p$ - $n$ -перехода с диэлектрической изоляцией.

*Изоляция элементов ИМС обратным смещенным  $p$ - $n$ -переходом.*

Для этого способа изоляции характерны следующие разновидности:

- а) диодная изоляция (обратным смещенным  $p$ - $n$ -переходом, созданным методом разделительной диффузии);
- б) коллекторная изолирующая диффузия (КИД);
- в) базовая изолирующая диффузия (БИД);
- г) метод трех фотошаблонов;
- д) метод самоизоляции  $n$ -областью (метод двойной диффузии).

*Диодная изоляция.* Достоинство этого наиболее распространенного способа изоляции, иллюстрируемого рис. 5.1, заключается в простоте и сравнительно малой стоимости изготовления ИМС. Однако этот способ изоляции имеет ряд недостатков.

Самый большой недостаток структур с диодной изоляцией обусловлен наличием паразитных емкостей, ограничивающих быстрое действие ИМС. Кроме того, при использовании такой изоляции большая часть площади кристалла занята изолирующими диффузионными областями. Это объясняется тем, что при проведении изолирующей диффузии примеси  $p$ -типа проникают в боковом направлении на расстояние, равное толщине эпитаксиального слоя, которая при стандартном методе диодной изоляции составляет 7...10 мкм. Дальнейшее повышение плотности элементов и уменьшение паразитных емкостей было достигнуто с появлением возможности наращивания эпитаксиальных слоев толщиной 1...3 мкм.

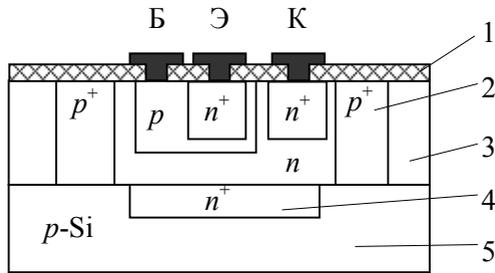
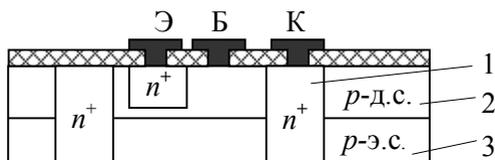


Рисунок. 5.1 – Диодная изоляция:

1 – пленка  $\text{SiO}_2$ ; 2 – разделительная диффузия  $p^+$ ; 3 – эпитаксиальный слой  $n$ ; 4 – скрытый слой  $n^+$ ; 5 – подложка  $p$ -типа

*Коллекторная изолирующая диффузия.* Этот способ основан на использовании кремниевых эпитаксиальных структур со скрытыми слоями. Однако тонкий эпитаксиальный слой (толщиной 1...2 мкм) имеет проводимость  $p$ -типа, а не  $n$ -типа, как в случае создания ИМС с диодной изоляцией. Для изоляции элементов ИМС (рис. 5.2) проводят селективную диффузию донорной примеси через эпитаксиальный  $p$ -слой так, чтобы по периферии образовался контакт со скрытым слоем. Полученная диффузионная  $n^+$ -область полностью окружает каждый участок скрытого слоя и является контактом к коллекторной области. Затем проводится диффузия акцепторной примеси для создания тонкого  $p$ -слоя по всей поверхности пластины. Такая диффузия улучшает качество транзистора, и для ее проведения не требуется использование фотшаблона. Далее последовательно проводятся следующие операции: диффузия донорной примеси для формирования эмиттерных областей, травление контактных окон и создание алюминиевой металлизации. Эти операции проводятся так же, как и при изготовлении транзисторных структур с диодной изоляцией.

Коллекторная изолирующая диффузия позволяет сократить площадь элементов в 3–4 раза по сравнению со стандартным методом диодной изоляции.



С помощью КИД достаточно легко выполняются диффузионные перемычки, так как в этом случае не требуется изолирующая область. Кроме того, площадь, занимаемая диффузионной перемычкой, составляет лишь четверть площади, необходимой для создания такой же перемычки при диодном методе изоляции.

Напряжение насыщения между коллектором и эмиттером и сопротивление насыщения получаемого при этом транзистора, представляющие собой важнейшие параметры переключения, значительно ниже соответствующих параметров транзистора с диодной изоляцией. При использовании КИД количество фотолитографических операций уменьшается на одну по сравнению с технологией изготовления ИМС с диодной изоляцией. Это позволяет повысить процент выхода годных и уменьшить стоимость изготовления ИМС.

*Базовая изолирующая диффузия.* БИД (рис. 5.3) применяется при изготовлении ИМС, работающих на малых уровнях мощности. При таком способе изоляции используется подложка  $p$ -типа с тонким эпитаксиальным  $n$ -слоем. В отличие от структур с коллекторной изолирующей диффузией, использование скрытого слоя  $n^+$ -типа не является обязательным

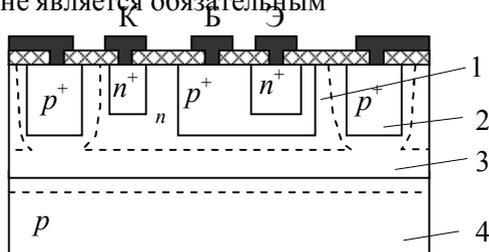


Рисунок 5.3 – Базовая изолирующая диффузия:

1 – эпитаксиальный слой  $n$ -типа;

Технологически этот метод еще более прост, чем КИД. Формирование базовых областей и изолирующих участков  $p$ -типа вокруг базовых областей производится одновременно в процессе локальной диффузии акцепторных примесей. Эмиттерные области получают путем диффузии донорных примесей. Эта же диффузия используется и для создания омических контактов к коллекторной области. Диффузия акцепторной примеси проводится не на всю глубину эпитаксиального слоя. Поэтому изоляция элементов ИМС осуществляется путем приложения к изолирующим участкам  $p$ -типа отрицательного напряжения, вызывающего расширение обедненного слоя до подложки. Недостаток этого способа изоляции элементов ИМС обусловлен необходимостью использования дополнительного источника питания для обратного смещения изолирующих участков.

*Метод трех фотошаблонов.* При использовании этого метода для создания и изоляции элементов ИМС требуются три операции фотолитографии. В структурах, изготовленных по этой технологии (рис. 5.4), ток протекает в горизонтальном направлении. Подложка выполняется из слаболегированного кремния  $p$ -типа с удельным сопротивлением около 1000 Ом·см. Для создания базовых областей в подложку на небольшую глубину проводят диффузию акцепторных примесей. Эмиттерные и коллекторные области создают одновременно путем диффузии донорной примеси сквозь базовую  $p^+$ -область. При этом коллекторная область полностью окружает базовую и обеспечивает изоляцию в поперечном направлении. Эмиттер расположен внутри коллекторного кольца. Вертикальная изоляция обеспечивается широкой областью объемного заряда, возникающей в подложке

под коллекторным кольцом при обратном смещении коллекторного  $p$ - $n$ -перехода. Метод трех фотошаблонов наиболее прост по сравнению с рассмотренными методами изоляции, однако с его помощью нельзя обеспечить высокое быстродействие ИМС.

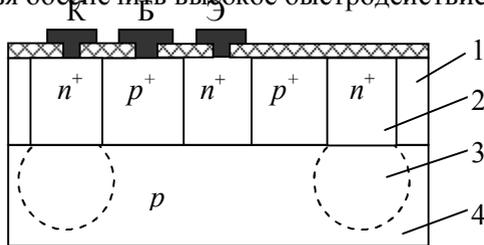
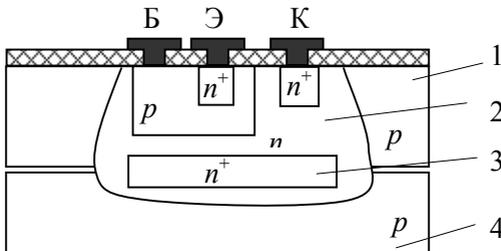


Рисунок 5.4 – Транзистор, созданный методом трех фотошаблонов:

- 1 – диффузионный слой  $p^+$ ;
- 2 – диффузия примеси  $n^+$ ;
- 3 – обедненная область;
- 4 – подложка  $p$ -типа

*Метод самоизоляции  $n$ -областью.* Исходной в этом случае является кремниевая подложка  $p$ -типа (рис. 5.5). Для получения скрытого слоя и подколлектора в эту подложку проводят локальную диффузию фосфора и мышьяка. Затем наращивают эпитаксиальный слой  $p$ -типа и подвергают структуру высокотемпературной обработке, в процессе которой идет диффузия фосфора и мышьяка в эпитаксиальный слой (процесс автолегирования). Поскольку коэффициенты диффузии этих примесей различны, то фосфор диффундирует на большую глубину, в результате чего образуется  $n$ -область. Последующие технологические процессы формирования элементов ИМС аналогичны процессам создания элементов ИМС с диодной изоляцией. Метод самоизоляции  $n$ -областью позволяет уменьшить размеры ИМС более чем вдвое по сравнению с обычным методом диодной изоляции, причем электрические характеристики ИМС не ухудшаются.



*Диэлектрический способ изоляции.* Применение диэлектрической изоляции позволяет повысить рабочую частоту линейных и быстродействие цифровых ИМС, а также увеличить пробивные напряжения и практически свести до нуля ток утечки. При этом способе изоляции улучшается также радиационная стойкость ИМС. Рабочая частота и быстродействие увеличиваются вследствие того, что при изоляции диэлектриком примерно на два порядка уменьшается удельная паразитная емкость. При диэлектрической изоляции пробивное напряжение определяется электрической прочностью и толщиной диэлектрического материала:

$$U_{np} = E \cdot d,$$

где  $E$  – диэлектрическая прочность;  $d$  – толщина.

Пробивные напряжения при использовании диэлектрического способа изоляции достигают нескольких сотен вольт.

В настоящее время наиболее распространены три способа диэлектрической изоляции:

- а) тонкой пленкой диэлектрика;
- б) воздушными промежутками;
- в) диэлектрическими материалами.

*Изоляция элементов ИМС тонкой пленкой диэлектрика.* Наиболее характерным для этой группы методов изоляции является эпок-процесс (рис. 5.6). В качестве исходной подложки используют монокристаллическую кремниевую пластину  $n$ -типа. На одной из сторон пластины наращивают эпитаксиальный слой  $n^+$

типа или создают диффузионный  $n^+$ -слой. Затем проводят окисление поверхности подложки. С помощью процесса фотолитографии в пленке  $\text{SiO}_2$  вскрываются окна, т.е. создается маска для глубинного травления. Через эту маску вытравливают канавку в кремнии, стенки которой затем снова подвергают окислению. Поверх пленки  $\text{SiO}_2$  наращивают эпитаксиальный поликристаллический слой кремния толщиной 300...600 мкм.

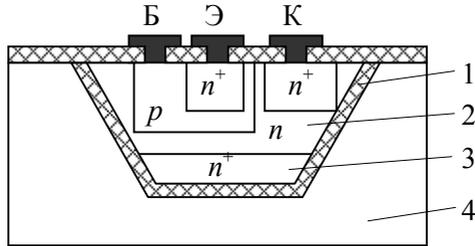


Рисунок 5.6 – Изоляция тонкой пленкой диэлектрика:

- 1 – пленка  $\text{SiO}_2$ ;
- 2 – подложка  $n$ - типа;
- 3 – эпитаксиальный слой  $n^+$ ;
- 4 – поликристаллический Si

Затем пластину переворачивают, шлифуют и полируют со стороны монокристаллического кремния почти до пленки  $\text{SiO}_2$ . Оставшийся перед пленкой  $\text{SiO}_2$  слой монокристаллического кремния снимают в полирующем травителе. В результате получается подложка с изолированными областями (карманами) монокристаллического кремния. В каждом из карманов обычными приемами планарной технологии формируют необходимые структуры активных и пассивных элементов ИМС. Таким образом, изоляция элементов ИМС осуществляется тонкой пленкой  $\text{SiO}_2$ . Слой поликристаллического кремния, в котором утоплены области монокристаллического кремния, играет роль несущей подложки.

*Изоляция элементов ИМС воздушными промежутками.* Принципиальное отличие изоляции воздушными промежутками от изоляции тонкой пленкой диэлектрика заключается в наличии

непроводящей подложки. Этим отличием обусловлены качественно новые характеристики ИМС.

К методам изоляции элементов ИМС воздушными промежутками относятся: декаль-метод, метод балочных выводов, метод «кремний на сапфире» (КНС) и др.

*Комбинированный способ изоляции.* Стремление к использованию преимуществ, которыми обладают методы изоляции с помощью обратно смещенного  $p-n$ -перехода и диэлектрической изоляции в единой структуре, привело к созданию комбинированного способа изоляции. При комбинированном способе изоляция элементов с боковых сторон осуществляется диэлектриком, а со стороны дна – обратно смещенным  $p-n$ -переходом. Способы комбинированной изоляции, (изопланар, эпиланар, полипланар и др.) наиболее перспективны для получения высокой плотности размещения элементов и улучшения электрических параметров ИМС.

## **5.2 Конструирование и выбор структуры интегральных транзисторов**

Процесс проектирования планарных транзисторов состоит из следующих этапов: для данной серии ИМС или нескольких серий, исходя из быстродействия, потребляемой мощности, необходимой степени интеграции, задают электрические параметры транзисторов как базовых элементов ИМС; выбирают технологию производства ИМС, параметры материала подложки и эпитаксиального слоя, приближенно оценивают основные размеры конструкции транзисторов в плане и в сечении, проводят расчет электрических параметров транзисторов и, если они существенно отличаются от заданных, путем ступенчатого изменения конструктивных размеров и последующих расчетов подбирают геометрию всех областей транзисторной структуры, не выходя за рамки технологических ограничений. Затем осуществляют экспериментальную проверку проведенной работы: разрабатывают комплект фотошаблонов, выпускают опытные партии транзисторных структур и измеряют их характеристики. Если параметры транзисторов отличаются от заданных, то методом

последовательных приближений путем изменения размеров транзисторных областей и их характеристик, корректировки режимов технологических процессов добиваются необходимого соответствия параметров.

Расчет транзисторов сложен и трудоемок. Поэтому часто этап расчета конструкции транзисторов опускают, акцентируя внимание на экспериментальном этапе. При этом на предприятии, выпускающем ИМС, формируют банк интегральных транзисторов с широким спектром характеристик. При таком подходе задача конструктора ИМС состоит в подборе конкретных типов интегральных транзисторов для данной ИМС в соответствии с ее электрической схемой.

Сначала выбирают физическую структуру различных областей транзистора. Удельное сопротивление подложки должно быть большим (1...10 Ом·см), что обеспечивает высокое напряжение пробоя и малую емкость обратно смещенного  $p$ - $n$ -перехода коллектор-подложка.

При выборе уровня легирования коллекторной области (эпитаксиального слоя) необходимо выполнить ряд противоречивых требований: для получения малого последовательного сопротивления коллектора уровень его легирования должен быть высоким, а для получения малой емкости и высокого напряжения пробоя перехода база-коллектор – низкий.

Обычно удельное сопротивление эпитаксиального слоя выбирают равным 0,1...0,5 Ом·см, а толщину – в пределах 2...15 мкм. Использование тонких эпитаксиальных слоев (до 3 мкм) позволяет уменьшить паразитные емкости и увеличить плотность размещения элементов. В структурах со скрытым  $n^+$ -слоем и подлегированием области коллекторного контакта последовательное сопротивление коллектора составляет 10...50 Ом.

При выборе уровней легирования базовой и эмиттерной областей необходимо также учитывать несколько противоречивых требований. Так, для уменьшения паразитного сопротивления между активной областью базы и контактом к базе следует увеличивать уровень легирования базы. Однако это приводит к снижению эффективности эмиттера и уменьшению напряжения

пробоя перехода база-эмиттер. Кроме того, поверхностная концентрация примеси в базовом слое не должна быть меньше  $5 \cdot 10^{16} \text{ см}^{-3}$ , так как на поверхности этого слоя возможно образование инверсного проводящего канала  $n$ -типа, индуцированного встроенным зарядом в окисле. Высокий уровень легирования эмиттера необходим для получения большого коэффициента инжекции. Однако при уровнях легирования эмиттерной области, достигающих предела растворимости примеси в кремнии, в кристаллической решетке образуются точечные и линейные дефекты, которые значительно уменьшают время жизни носителей заряда, что, в свою очередь, приводит к уменьшению коэффициента инжекции.

Частотные характеристики транзисторов зависят в основном от паразитных емкостей переходов и последовательных сопротивлений его областей. Влияние паразитных параметров уменьшают конструктивно за счет максимально возможного уменьшения геометрических размеров транзистора.

После выбора физической структуры выбирают конфигурацию транзистора. Поскольку характеристики в значительной степени зависят от размеров различных областей транзистора, нужно учитывать, что периметр эмиттера определяет токовые характеристики транзистора, площадь эмиттера – частотные характеристики, площадь базы – емкость перехода база-коллектор и распределенное сопротивление базы, площадь коллектора – емкость перехода коллектор-подложка и последовательное сопротивление коллектора. В маломощных ( $0,3 < P < 3$  мВт) и микро-мощных ( $1 < P < 300$  мкВт) цифровых ИМС размеры всех областей транзистора стремятся выполнить минимальными, на пределе возможностей технологии, хотя это может привести к снижению выхода годных изделий. Обычно анализируют несколько типовых конфигураций транзисторов. Взаимное расположение контактов к различным областям транзисторной структуры выбирают в зависимости от конкретного топологического рисунка микросхемы и удобства расположения выводов.

Транзистор  $n$ - $p$ - $n$ -типа является основным схемным элементом полупроводниковых ИМС на биполярных транзисторах. Он обладает лучшими характеристиками, чем транзистор  $p$ - $n$ - $p$ -типа, а технология его изготовления более проста. Остальные элементы

ИМС выбирают и конструируют таким образом, чтобы они совмещались со структурой транзистора  $n-p-n$ -типа. Их изготавливают одновременно с  $n-p-n$ -транзистором на основе какой-либо из его областей.

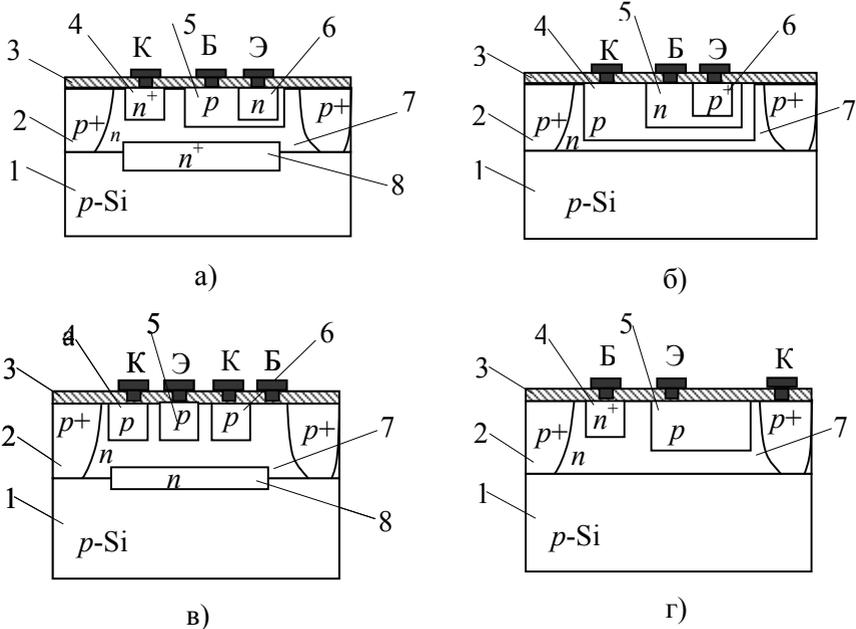


Рисунок 5.7 – Конструкции биполярных интегральных транзисторов: а –  $n-p-n$ -транзистор; б – вертикальный  $p-n-p$ -транзистор, изготовленный методом тройной диффузии; в – горизонтальный  $p-n-p$ -транзистор; г – вертикальный  $p-n-p$ -транзистор, использующий подложку в качестве коллектора. 1 – подложка; 2 – разделительная диффузия; 3 – пленка диэлектрика; 4, 5, 6 – диффузионные области; 7 – эпитаксиальный слой; 8 – скрытый слой

Наиболее широкое распространение получила транзисторная структура типа  $n^+-p-n$  – со скрытым подколлекторным  $n^+$ -слоем (рис. 5.7, а). Этот слой обеспечивает низкоомный путь току от активной коллекторной зоны к коллекторному контакту без снижения пробивного напряжения перехода коллектор – база.

Транзисторы типа  $p-n-p$

Интегральные транзисторы типа  $p-n-p$  существенно уступают транзисторам типа  $n-p-n$  по коэффициенту усиления и предельной частоте. Для их изготовления используют стандартную технологию, оптимизированную для формирования транзистора типа  $n^+-p-n$ . Естественно, что получение транзисторов типа  $p-n-p$  с близкими к теоретическим пределам параметрами в этом случае невозможно.

#### *Вертикальные транзисторы $p-n-p$ типа*

Для изготовления  $p-n-p$  транзистора можно использовать структуру, показанную на рис. 5.7, б. В этом случае необходимо проводить более глубокую диффузию для формирования  $p$ -слоя и вводить дополнительную операцию диффузии для создания  $p^{++}$ -слоя, причем для получения  $p^{++}$ -слоя требуется акцепторная примесь, у которой предельная растворимость больше, чем у донорной примеси в  $n^+$ -слое. Фактически перед проведением диффузии акцепторов приходится стравливать наиболее легированную часть  $n^+$ -слоя, т.е. вводить еще одну дополнительную операцию.

#### *Горизонтальные транзисторы $p-n-p$ типа*

В настоящее время эти транзисторы используют в ИМС наиболее часто (рис. 5.7, в). Их изготавливают одновременно с транзисторами  $n^+-p-n$  типа по обычной технологии. Эмиттерный и коллекторный слои получают на этапе базовой диффузии, причем коллекторный слой охватывает эмиттер со всех сторон. Базовая область формируется на основе эпитаксиального слоя с подлегированием контактной области во время эмиттерной диффузии. Перенос носителей заряда в таком транзисторе происходит в горизонтальном направлении. Дырки, инжектированные из боковых частей эмиттера в базу, диффундируют к коллекторной области. Перенос наиболее эффективен в приповерхностной области, так как здесь расстояние  $\omega$  между коллектором и эмиттером минимально и, кроме того, наиболее высокая концентрация примеси в  $p$ -слоях. Ширину базы  $\omega$  удастся выполнить равной 3...4 мкм (мешает боковая диффузия под маску), в результате чего коэффициент усиления оказывается меньше 50. Недостатком такого транзистора является также однородность распределения примеси в базе (транзистор бездрейфовый).

В некоторых случаях применяют конструкцию  $p-n-p$  транзистора, изображенную на рис. 5.7, *з*. В данном транзисторе используют в качестве коллектора материал исходной полупроводниковой пластины, базой служит эпитаксиальный слой  $n$ - типа, а эмиттер получают в процессе формирования базовых областей  $n-p-n$ -транзисторов. Такой транзистор может быть включен только по схеме с общим коллектором, так как его коллектор является подложкой микросхемы. Эта особенность, а также малый частотный диапазон (из-за большого значения емкости коллекторного перехода и значительного сопротивления базы) ограничивают область применения подобных приборов.

Для определенного типа микросхем применяют и другие конструкции интегральных транзисторных структур. В логических микросхемах широко используется *многоэмиттерный транзистор* (МЭТ), типовая структура которого приведена на рис. 5.8. МЭТ представляет собой совокупность нескольких  $n-p-n$ -транзисторов. Такая структура имеет общую базу и коллектор.

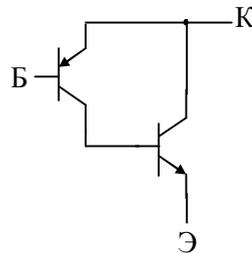
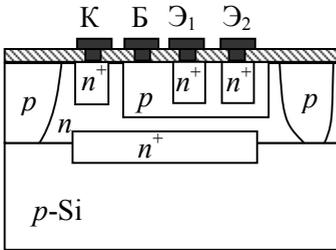


Рисунок 5.8 – Многоэмиттерный транзистор

Рисунок 5.9 – Композитный транзистор

Число эмиттеров может быть равным 5...8. Активные базовые области, находящиеся под эмиттерными переходами, объединяются между собой с помощью пассивной области базы. Особенностью МЭТ является наличие паразитного транзистора эмиттер-база-эмиттер. Действие паразитного межэмиттерного транзистора существенно для структур, у которых расстояние между эмиттерами соизмеримо с расстоянием от эмиттера до коллектора. Для уменьшения паразитных токов через эмиттеры

искусственно увеличивают сопротивление пассивной области базы.

#### *Многоколлекторные транзисторы (МКТ)*

МКТ – это, практически, МЭТ, используемый в инверсном режиме: общим эмиттером является эпитаксиальный слой, а коллекторами –  $n^+$ -области. Такая структура составляет основу интегральной инжекционной логики (И<sup>2</sup>Л). Главной проблемой при конструировании МКТ является обеспечение достаточно высокого коэффициента усиления в расчете на один коллектор, для чего необходимо скрытый  $n^+$ -слой располагать как можно ближе к базовому слою.

#### *Супер-бета-транзисторы*

Для получения транзисторов с повышенным значением коэффициента усиления  $\beta$  создаются специальные транзисторные структуры, которые называются супер-бета-транзисторами. Обычно значение  $\beta = 150 \dots 250$  для вертикальных  $n$ - $p$ - $n$ -транзисторов достигается при ширине базы  $\omega \approx 0,7$  мкм и отношении сопротивлений эмиттера и базы  $\rho_{\text{э}}, \rho_{\text{б}} \approx 5 \cdot 10^{-3}$ . Для повышения  $\beta$  необходимо увеличивать сопротивление базы и уменьшать ее ширину.

Транзисторы с повышенным значением  $\beta = 2000 \dots 3000$  получают, применяя глубокую базовую и эмиттерную диффузию. Ширина базы при этом достигает  $0,2 \dots 0,3$  мкм. Недостатком таких транзисторов является малое напряжение смыкания базы, которое составляет  $0,5 \dots 1$  В. Транзисторы этого типа применяются в основном в операционных усилителях и не могут использоваться как универсальные.

#### *Композитные транзисторы*

Одним из недостатков горизонтального транзистора  $p$ - $n$ - $p$  является малый коэффициент передачи тока. При соединении транзистора  $p$ - $n$ - $p$  с вертикальным транзистором  $n$ - $p$ - $n$  по схеме рис. 5.9 получают составной, или композитный, транзистор, который по полярности эквивалентен транзистору  $p$ - $n$ - $p$ , но значение  $\beta$  у него соответствует транзистору  $n$ - $p$ - $n$ .

Наибольшее распространение в БИС среднего быстродействия получили совмещенные транзисторные структуры с инжекционным питанием. На основе этих структур строят логические

элементы интегральной инжекционной логики (И<sup>2</sup>Л) и инжекционно-полевой логики (ИПЛ). Использование совмещенных транзисторных структур позволяет отказаться от применения специальных видов изоляции элементов и существенно повысить плотность компоновки БИС.

В И<sup>2</sup>Л-элементах совмещаются однотипные области  $n-p-n$ - и  $p-n-p$ -транзисторов. На рис. 5.10, а изображено поперечное сечение совмещенной транзисторной структуры с горизонтальным инжектором, в которой совмещаются области вертикального (поперечного)  $n-p-n$ - и горизонтального (продольного)  $p-n-p$ -транзисторов: эмиттер вертикального инверсно включенного  $p-n-p$ -транзистора совмещен с базой горизонтального  $p-n-p$ -транзистора, база вертикального  $n-p-n$ -транзистора совмещена с коллектором горизонтального  $p-n-p$ -транзистора. Схема структуры, соответствующая вышеуказанному объединению областей транзисторов, показана на рис. 5.10, б.

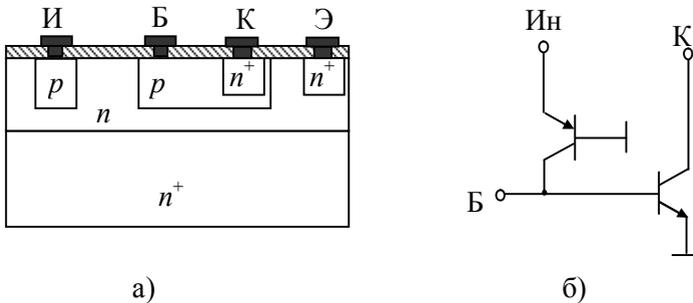


Рисунок 5.10 – Совмещенная транзисторная структура с горизонтальным инжектором: а – структура; б – принципиальная схема

В схемах, построенных на основе совмещенных транзисторных структур, продольный  $p-n-p$  транзистор выполняет роль активной нагрузки.

Эмиттер  $p-n-p$  транзистора получил название «инжектор», потому что при положительном смещении он инжектирует дырки в область базы структуры, которые экстрагируются коллектором  $p-n-p$  транзистора. Этот дырочный ток является током источника питания баз или коллекторов ключевых  $n-p-n$  транзисторов,

поэтому микросхемы, построенные на основе рассматриваемых структур, называются интегральными схемами с инжекционным питанием.

Для совмещенных транзисторных структур с инжекционным питанием, применяемых в логических устройствах, характерны два граничных режима работы: база  $B$  замкнута и база  $B$  разомкнута.

При работе совмещенной транзисторной структуры в режиме короткозамкнутой базы  $B$  ключевой транзистор заперт (ток коллектора  $I_k \approx 0$ ), т.к. эмиттерный переход имеет нулевое смещение. Из базы  $B$  вытекает ток  $I_B$ , равный дырочному току коллектора  $p$ - $n$ - $p$  транзистора в режиме короткозамкнутого выхода, когда  $U_{KB} \approx 0$ ;

$$I_B = \alpha_N^p \cdot I_{Ин},$$

где  $\alpha_N^p$  – нормальный коэффициент передачи тока  $p$ - $n$ - $p$  транзистора;  $I_{Ин}$  – ток инжектора.

При разомкнутой базе  $B$  дырочный ток, втекающий в базу со стороны инжектора, является внутренним базовым током  $I_{Бвн}$  вертикального  $n$ - $p$ - $n$  транзистора, который обеспечивает его открытое состояние (режим насыщения). Коллекторный ток структуры равен

$$I_K = I_{Бвн} \cdot B_{стl}^n \approx \alpha_N^p \cdot B_{стl}^n \cdot I_{Ин} = K_{Ин} \cdot I_{Ин},$$

где  $B_{стl}^n$  – инверсный коэффициент усиления тока базы вертикального  $n$ - $p$ - $n$  транзистора;  $K_{Ин}$  – коэффициент использования тока инжектора.

Нагруженная совмещенная транзисторная структура с инжекционным питанием выполняет элементарную логическую операцию НЕ. Для разветвления выхода инвертора применяют многоколлекторные структуры с инжекционным питанием. На основе двухколлекторных инверторов можно построить  $RS$ -триггер. Применение коллекторов позволяет развязать входы и выходы  $RS$ -триггера. На основе  $RS$ -триггеров строятся запоминающие и регистровые устройства БИС.

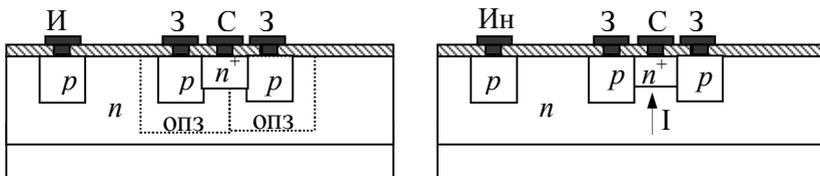
В совмещенной транзисторной структуре с вертикальным инжектором (рис. 5.11) осуществлено совмещение одностипных областей вертикальных  $p$ - $n$ - $p$  и  $n$ - $p$ - $n$  транзисторов. Роль инжектора выполняет общая для всего кристалла БИС  $p$ -подложка, на

которую подается положительный потенциал. Внутренний  $n^+$ -слой обеспечивает малое сопротивление общей заземленной шины. Окно в этом слое необходимо для получения достаточно высокого прямого коэффициента передачи вертикального  $p$ - $n$ - $p$  транзистора

Вертикальные совмещенные транзисторные структуры позволяют получить высокую плотность размещения логических элементов, так как с поверхности кристалла полностью убираются шина питания ( $p$ -подложка) и шина заземления ( $n^+$ -слой). На поверхности кристалла остаются только проводники, необходимые для осуществления логических связей.

Для повышения параметров инжекционной логики применяются также конструкции с диодами Шоттки и транзисторами Шоттки, что увеличивает быстродействие данных схем.

В логических элементах инжекционно-полевой логики (ИПЛ) используется совмещение одностипных полупроводниковых областей полевых транзисторов с затворами, изолированными  $p$ - $n$ -переходами, и биполярных транзисторов. На рис.5.12 показана совмещенная транзисторная структура ИПЛ, состоящая из вертикального  $n$ -канального полевого транзистора и горизонтального биполярного  $p$ - $n$ - $p$  транзистора. В этой структуре области коллектора  $p$ -типа и базы  $n$ -типа горизонтального  $p$ - $n$ - $p$  транзистора совмещены соответственно с областями затвора и истока  $n$ -канального полевого транзистора. В роли стока  $n$ -канального полевого транзистора используется сильнолегированная  $n^+$ -область, сформированная внутри  $p$ -области затвора.

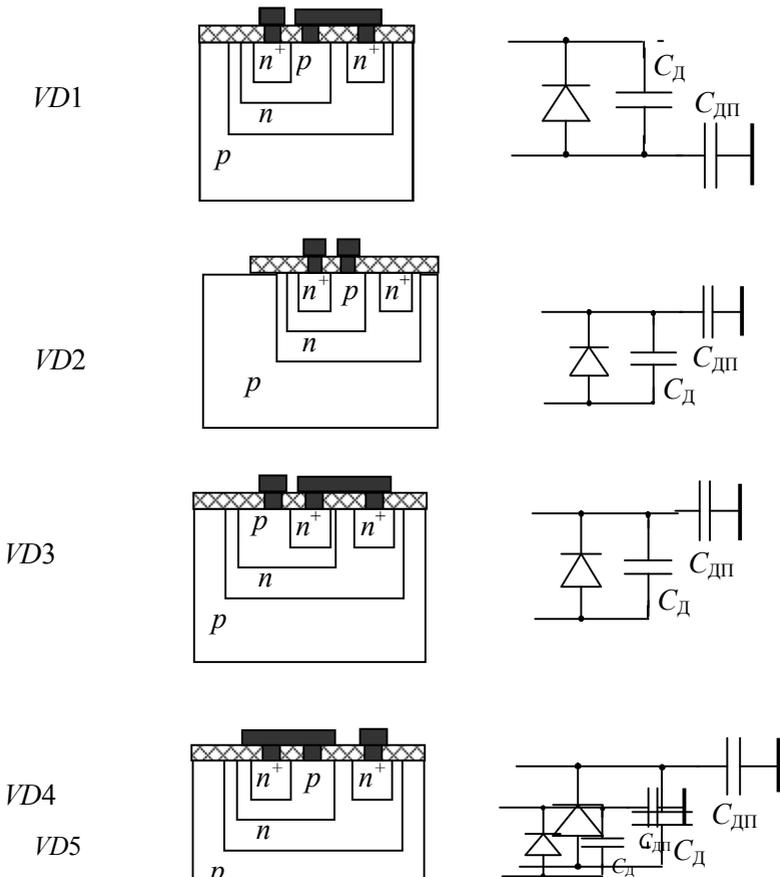


Состояние полевого транзистора (открыто, закрыто) определяется потенциалом затвора. Удельное сопротивление  $n$ -слоя и размеры поперечного сечения канала выбираются так, что при нулевом потенциале затвора (рис. 5.12, а) область объемного заряда  $p$ - $n$ -перехода затвор-канал полностью перекрывает поперечное сечение канала и ток стока практически равен нулю. В этом случае в цепи затвора протекает ток  $I_3 = -\alpha^p N_{\text{ин}}$ . Если же цепь затвора разомкнута (рис. 5.12, б), то область затвора (коллектор биполярного транзистора) заряжается положительно за счет экстракции дырок из  $n$ -базы биполярного  $p$ - $n$ - $p$  транзистора. В этом случае область объемного заряда  $p$ - $n$ -перехода затвор-канал сужается так, что образуется проводящий канал  $n$ -типа между истоком и стоком. Ток канала определяется потенциалом затвора. При повышенных токах инжектора возможны переинжекция дырок из  $p$ -области затвора в  $n$ -область канала и, следовательно, модуляция проводимости канала.

### 5.3 Конструирование и расчет диодов

Диоды широко применяются в логических ИМС в качестве элементов, выполняющих элементарные логические преобразования, элементов смещения (сдвига уровня на величину напряжения открытого  $p$ - $n$ -перехода), элементов развязки и т.п. Конкретная конструкция диода определяется требованиями к его вольт-амперной характеристике и электрическим параметрам. Основные электрические параметры диода – обратный ток  $I_0$ , напряжение пробоя  $U_{пр}$ , время восстановления обратного сопротивления диода  $t_{вос}$ , емкость диода  $C_D$ .

В полупроводниковых микросхемах в качестве диода используют один из переходов интегрального  $n$ - $p$ - $n$ -транзистора (рис. 5.13). Изготовление таких диодов является более экономичным по сравнению с изготовлением специальных диодных структур.



Интегральный диод состоит из нескольких определенным образом скоммутированных переходов, однако его характеристики незначительно отличаются от характеристик одиночного перехода. Характерное отличие интегрального диода от его дискретного аналога заключается в наличии паразитной емкости и транзистора. Интегральный диод, по существу, представляет собой трехполюсный прибор, третьим электродом которого служит подложка. Действие паразитного транзистора, состоящего из базы, коллектора и подложки *n-p-n*-транзистора, необходимо учитывать при проектировании полупроводниковых микросхем. Так как в полупроводниковой микросхеме, изолированной с помощью *p-n*-перехода, подложка соединяется с наиболее отрицательной точкой схемы, то коллекторный переход паразитного транзистора смещен в обратном направлении. Если интегральный диод смещается в прямом направлении, то эмиттерный переход паразитного транзистора также будет смещен в прямом направлении (исключая диод *VD1*).

Паразитный транзистор работает в режиме усиления, поэтому часть тока, протекающего через диод, ответвляется в подложку, т.е. ток, втекающий в диод, не равен току, вытекающему из него. Значение ответвляющегося тока зависит от коэффициента передачи тока паразитного транзистора, включенного по схеме с общим эмиттером. Коэффициент инжекции эмиттера паразитного транзистора обычно достаточно мал, поэтому значение коэффициента усиления по току  $h_{21Э}$  не превышает 1...3. Устранение активных свойств паразитного транзистора осуществляется путем легирования золотом коллекторной области *n-p-n*-транзистора или базовой области *p-n-p*-транзистора. Это приводит к резкому уменьшению коэффициента переноса носителей

через базу паразитного транзистора, который становится практически равным нулю. Для легированных золотом структур коэффициент усиления по току  $h_{21Э}$  имеет порядок 0,01.

Паразитный  $p-n-p$ -транзистор не оказывает никакого влияния на диод  $VD1$ , так как переход коллектор – база  $n-p-n$ -транзистора короткозамкнутый.

При конструировании полупроводниковых микросхем необходимо учитывать параметры, определяющие вольт-амперные характеристики, а также паразитную емкость диода и время восстановления обратного сопротивления.

Вольт-амперная характеристика диода определяется соотношением

$$I_{д} = I_{обр} \left[ \exp(qU_{д} / kT) - 1 \right]$$

где  $I_{д}$  – ток, протекающий через диод;  $U_{д}$  – напряжение, приложенное к переходу;  $I_{обр}$  – обратный ток перехода, пропорциональный его площади.

К числу параметров диода, характеризующих вольт-амперную характеристику, относится падение прямого напряжения при заданном постоянном прямом токе.

При малых токах падение напряжения на диодах определяется идеализированными характеристиками переходов, при больших токах важную роль играют также последовательные объемные сопротивления. Наименьшее падение напряжения в прямом направлении при одних и тех же значениях тока наблюдается для диода  $VD1$ . Это объясняется тем, что  $VD1$  работает как транзистор с замкнутым коллекторным переходом. Инжектируемые эмиттером электроны перемещаются через базу, достигают коллекторного перехода и свободно попадают в коллектор. Следовательно, основная часть входного тока протекает через коллектор и падение напряжения на сопротивлении базы будет значительно меньше, чем в других диодных структурах. В диоде  $VD4$  транзисторная структура находится в инверсном включении. Поскольку инверсный коэффициент передачи тока мал, то базовый ток, протекающий в такой структуре, будет большим, что вызывает значительное падение напряжения на диоде. Если интегральные диоды расположить в порядке убывания падения напряжения при протекании

через них большого тока, то получим следующую последовательность:  $VD2$ ,  $VD3$ ,  $VD5$ ,  $VD4$ ,  $VD1$ .

Напряжения обратных смещений диода и изолирующего  $p-n$ -перехода не должны превышать пробивных напряжений соответствующих переходов. Так, максимально допустимое обратное напряжение диодов  $VD1$ – $VD3$  ограничено напряжением пробоя перехода эмиттер-база, а диодов  $VD4$ – $VD5$  – напряжением пробоя перехода коллектор-база.

К параметрам диода, характеризующим обратную ветвь вольт-амперной характеристики, относится постоянный обратный ток, протекающий через диод при приложении к нему обратного смещения. В кремниевых  $p-n$ -переходах главной составляющей обратного тока является составляющая тока термогенерации, зависящая от площади  $p-n$ -перехода и от количества центров рекомбинации в области объемного заряда перехода. Для диодов  $VD1$  и  $VD2$  наблюдаются меньшие значения обратного тока, так как они формируются на переходе эмиттер-база, который имеет наименьшую площадь и самую узкую область объемного заряда. Диоды  $VD4$ – $VD5$ , формируемые на основе перехода коллектор-база, имеют большие обратные токи. Диод  $VD3$  обладает наибольшим значением обратного тока, поскольку при этом варианте включения транзисторной структуры оба перехода коллектор-база и эмиттер-база оказываются включенными параллельно. У всех рассматриваемых диодов обратные токи изменяются в пределах  $0,1 \dots 100$  мкА.

Быстродействие полупроводниковых ИМС в значительной степени, определяется паразитной емкостью элементов. Поэтому для каждой из диодных структур необходимо знать значение паразитной емкости. На рис. 5.13 показаны емкости, действующие в пяти диодных схемах включения транзистора. Любая емкость, соединяющая какую-либо точку схемы с землей, снижает быстродействие схемы и, следовательно, является паразитной. Поскольку подложка обычно соединена с точкой наиболее низкого потенциала, то вывод емкости перехода коллектор-подложка оказывается заземленным по высокой частоте. Наибольшую паразитную емкость имеет диод  $VD3$ , а наименьшую – диод  $VD2$ .

Быстродействие диодов характеризуется временем восстановления обратного сопротивления. Основная причина инерционности

диодов при работе в импульсном режиме обусловлена процессом накопления неравновесных носителей заряда в областях транзисторной структуры. Время восстановления обратного сопротивления зависит от размеров областей транзисторной структуры, времени жизни неравновесных носителей заряда и от величины прямого тока, протекающего через диод. При одном и том же прямом токе накопление заряда в различных диодных структурах будет различным. В диоде  $VD1$  время восстановления обратного сопротивления будет наименьшим, так как в коллекторной области не происходит накопление дополнительного заряда (переход коллектор-база является короткозамкнутым).

В диоде  $VD1$  цепь коллектора разомкнута, поэтому инжекция неосновных носителей в область базы смещает коллекторный переход в прямом направлении. Это вызывает появление дополнительного заряда в базовой и коллекторной областях. Время восстановления обратного сопротивления диода  $VD2$  оказывается значительно большим, чем диода  $VD1$ .

В диоде  $VD5$  эмиттерный переход, работающий в режиме холостого хода, приобретает небольшой потенциал, смещающий его в прямом направлении. Это приводит к дополнительному накоплению заряда в структуре. Диод  $VD3$  обладает наибольшим временем восстановления обратного сопротивления, так как оба перехода коллектор-база и эмиттер-база смещены в прямом направлении и в структуре происходит накопление наибольшего заряда. В табл. 5.1 обобщены характеристики диодов при различных схемах соединения. Эти диоды выполнены на транзисторных структурах со следующими значениями параметров:  $\rho_k = 0,5 \text{ Ом}\cdot\text{см}$ ;  $R_{S5} = 200 \text{ Ом}/\square$ ;  $R_{S3} = 2,2 \text{ Ом}/\square$ ;  $S_6 = 0,063 \times 0,1 \text{ мм}^2$ ;  $S_9 = 0,025 \times 0,038 \text{ мм}^2$ . Анализ параметров диодов позволяет сделать следующее заключение. Диод  $VD1$  с замкнутым переходом коллектор-база предпочтительнее использовать в логических микросхемах, так как он может обеспечивать получение наибольшего быстродействия. Диод  $VD2$  может применяться в логических микросхемах в качестве накопительного диода. Диоды  $VD4$  и  $VD5$ , имеющие наибольшее значение напряжения пробоя, могут использоваться в качестве диодов общего назначения.

Таблица 5.1 – Параметры диодов полупроводниковых ИМС

Параметр	VD1	VD2	VD3	VD4	VD5
Напряжение пробоя $U_{пр}$ , В	7	7	7	55	55
Обратный ток $I_{обр}$ , нА	5	5	25	20	20
Время восстановления обратного сопротивления $t_{вос}$ , нс	9	56	100	53	85
Емкость диода $C_d$ , пФ	0,5	0,5	1,2	0,7	0,7
Паразитная емкость $C_{п}$ , пФ	2,9	1,2	2,9	2,9	2,9

#### 5.4 Диоды и транзисторы с барьером Шоттки

Кроме обычных диодных структур, в полупроводниковых ИМС широкое применение находят диоды Шоттки (рис. 5.14). Это обусловлено их специфическими характеристиками, позволяющими улучшить ряд важнейших параметров логических схем и схем памяти. Прежде всего с помощью диодов Шоттки удается увеличить их быстродействие и снизить рассеиваемую мощность.

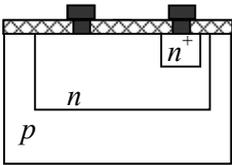


Рисунок 5.14 – Структура диода Шоттки

Как известно, в обычном  $p-n$ -переходе, смещенном в прямом направлении, перенос носителей обусловлен инжекцией неосновных носителей из одной области в другую. При этом вблизи от перехода образуется избыток неосновных носителей заряда. Если полярность напряжения изменяется, то эти носители протекают через переход в обратном направлении. Следовательно, через переход будет протекать большой обратный ток, пока избыточная концентрация неосновных носителей не снизится до нуля. Это означает, что переход не может быть мгновенно заперт. В диодах с барьером Шоттки отсутствует накопление зарядов, так как принцип их действия основан на свойст-

вах контакта кремния *n*-типа с металлом. Весь прямой ток, протекающий через такой контакт, создается электронами, перемещающимися из полупроводника в металл, которые быстро приходят в равновесие с другими электронами в металле. Этим объясняется отсутствие в диодах Шоттки сколько-нибудь значительного накопления заряда, мешающего быстрому выключению перехода. Быстродействие диодов Шоттки определяется в основном временем перезаряда барьерной емкости, которая зависит от ширины области объемного заряда и не связана с накоплением заряда. Время выключения диодов Шоттки не превышает 0,1 нс.

Другая особенность диодов Шоттки, отличающая их от обычного *p-n*-перехода, заключается в том, что напряжение их отпирания меньше, чем у обычных диодов, имеющих ту же площадь, и может регулироваться подбором типа металла, образующего контакт с полупроводником. Напряжение на диодах Шоттки в открытом состоянии  $U_{пр}=0,35...0,45$  В при токе  $I_{пр}=1$  мА, что примерно вдвое меньше падения напряжения на *p-n*-переходе.

Для ослабления сильного электрического поля у краев перехода металл-полупроводник, которое вызывает появление больших токов утечки и преждевременный обратный пробой, используют так называемую «расширенную» металлизацию. При этом частично происходит перекрытие слоя окисла кремния металлизацией. Металлический контакт, лежащий над окислом, вызывает при обратном смещении на диоде обеднение поверхностного слоя, находящегося под областью перекрытия. Это приводит к уменьшению напряженности электрического поля на периферии обедненной области и увеличивает напряжение пробоя. При конструировании диодов Шоттки с расширенной металлизацией следует учитывать, что ширина перекрытия не должна быть излишней, так как такое перекрытие увеличивает емкость диода и, следовательно, снижает его быстродействие. Другой метод, позволяющий снизить напряженность электрического поля у краев перехода металл-полупроводник, заключается в создании защитного кольца, формируемого под краями металлического электрода диффузией акцепторных примесей. При обратном смещении сформированного таким образом *p-n*-перехода возникает область объемного заряда, смыкающаяся с областью объ-

емного заряда диода Шоттки. Поскольку  $p$ - $n$ -переход имеет достаточно высокое пробивное напряжение, то он не оказывает существенного влияния на работу диода Шоттки.

Особенности характеристик диодов Шоттки определяют области их применения в логических ИМС. С помощью этих диодов достигается увеличение быстродействия схемы за счет уменьшения времени переключения ее активных элементов и уменьшения перепада уровней напряжений в узлах схем, подключенных к большой емкостной нагрузке.

*Транзисторы с барьером Шоттки.* Быстродействие ключевого биполярного транзистора в значительной степени определяется длительностью процесса рассасывания заряда неосновных носителей, накопленных в базе и коллекторе при работе транзистора в режиме насыщения, когда коллекторный переход смещен в прямом направлении. Шунтирование коллекторного перехода диодом Шоттки позволяет сильно ослабить инжекцию неосновных носителей открытым переходом, так как диод Шоттки ограничивает напряжение открытого коллекторного  $p$ - $n$ -перехода на уровне 0,35...0,45 В. Накопление заряда неосновных носителей происходит только в области базы в результате инжекции эмиттерного перехода. Применение диода Шоттки позволяет приблизительно в  $V_{ст}$  раз уменьшить время рассасывания заряда неосновных носителей.

Рассмотрим конструкцию интегрального транзистора с диодом Шоттки (рис. 5.15). Транзистор содержит металлический электрод, перекрывающий коллекторный  $p$ - $n$ -переход и образующий барьер Шоттки с коллекторной областью и омический контакт с областью базы. Для надежной фиксации потенциала открытого коллекторного  $p$ - $n$ -перехода действительная ВАХ диода Шоттки должна приближаться к ВАХ идеального барьера. Это обеспечивается качеством технологического процесса и малым сопротивлением объема полупроводникового материала  $r_{дш}$  в области контакта металл-полупроводник. Падение напряжения на сопротивлении  $r_{дш}$ , последовательно соединенном с барьером Шоттки, спрямляет ВАХ диода. Для уменьшения  $r_{дш}$  скрытый  $n^+$ -слой должен охватывать область расположения контакта металл-полупроводник.

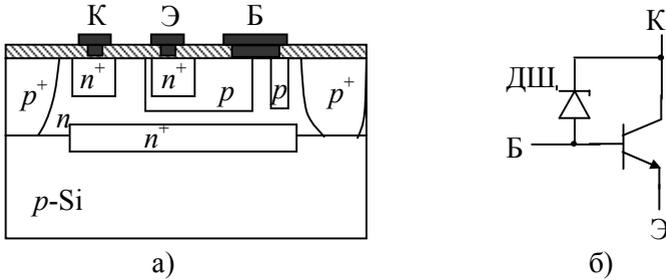


Рисунок 5.15 – Конструкция эпитаксиально-планарного транзистора с диодом Шоттки: а – структура; б – принципиальная схема

Уменьшению  $r_{\text{ДШ}}$  способствует также снижение удельного сопротивления материала коллектора  $\rho_{V_K}$  и увеличение площади металлического контакта диода Шоттки  $S_{\text{ДШ}}$ . Однако величина  $\rho_{V_K}$  ограничена снизу условием образования барьера Шоттки и напряжением пробоя коллекторного перехода. Барьер Шоттки формируется при  $\rho_{V_K} \geq 0,1 \text{ Ом}\cdot\text{см}$  ( $N_{\text{дк}} \leq 10^{17} \text{ см}^{-3}$ ). Для уменьшения емкости диода Шоттки  $C_{\text{ДШ}}$  желательно увеличивать  $\rho_{V_K}$  и уменьшать  $S_{\text{ДШ}}$ . С увеличением  $\rho_{V_K}$  также уменьшается емкость коллекторного перехода  $C_K$ . Таким образом, требования к  $\rho_{V_K}$  и  $S_{\text{ДШ}}$  исходя из условия обеспечения достаточно малых  $r_{\text{ДШ}}$ ,  $C_{\text{ДШ}}$  и  $C_K$  противоречивы. Оптимизацией конструкции можно подобрать оптимальные значения  $\rho_{V_K}$  и  $S_{\text{ДШ}}$ , при которых обеспечиваются минимальная емкость  $C_K$  и необходимая ВАХ диода Шоттки.

## 5.5 Полевые транзисторы в интегральных микросхемах

### 5.5.1 Полевые транзисторы с управляющим $p-n$ переходом

Интегральные полевые транзисторы с управляющим  $p-n$  переходом используются в современных микросхемах в сочетании с биполярными транзисторами в одном кристалле.

На рисунке 5.16 показаны конструкции полевых транзисторов с управляющим  $p-n$  переходом и каналами различной проводимости, совместимые с технологией изготовления микросхем на биполярных транзисторах  $n^+-p-n$ -типа.

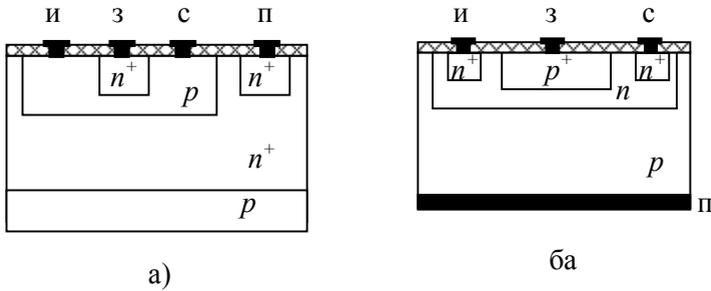


Рисунок 5.16 – Структура полевого транзистора с управляющим  $p$ - $n$  переходом: с каналом  $p$ -типа (а); с каналом  $n$ -типа (б)

В структуре полевого транзистора с каналом  $n$ -типа можно выделить следующие переходы: затвор – исток, затвор – сток, подложка – исток и подложка – сток. Все эти переходы при работе полевого транзистора должны быть смещены в обратном направлении, поэтому напряжение на затворе относительно стока должно быть отрицательным, а напряжение на стоке положительным. Подложка, как правило, соединяется с точкой, имеющей наименьший потенциал.

Для полевого транзистора с каналом  $p$ -типа знаки напряжений на электродах необходимо заменить на противоположные.

### 5.5.2 Типы МДП-транзисторов

Транзисторы со структурной МДП представляют собой одну из разновидностей полевых транзисторов – активных полупроводниковых приборов, в которых используются эффекты дрейфа основных носителей под действием продольного электрического поля и модуляции дрейфового тока поперечным электрическим полем. Действие полевых транзисторов основано на перемещении только основных носителей заряда в полупроводниковом материале, в связи с чем эти транзисторы называют униполярными, в отличие от биполярных, использующих оба типа носителей.

МДП-транзисторы имеют существенные преимущества перед биполярными по конструкции (размеры и занимаемая ими пло-

щадь относительно невелики, в принципе, отсутствует необходимость их изоляции), электрофизическими параметрам (низкий уровень шумов, устойчивость к перегрузкам по току, высокие входное сопротивление и помехоустойчивость, малая мощность рассеивания, низкая стоимость).

В то же время БИС на МДП-транзисторах уступают БИС на биполярных транзисторах в технологической воспроизводимости, стабильности параметров и быстродействию.

МДП-транзистор имеет четыре электрода: исток, сток, затвор и подложку. Полупроводниковая область, от которой начинается дрейф основных носителей, называется истоком; область, в которой осуществляется дрейф основных носителей и амплитудная модуляция дрейфового тока – каналом, область, к которой под действием поля движутся (дрейфуют) основные носители – стоком; металлическая или полупроводниковая область, используемая для создания модуляции дрейфового тока – затвором. Подложка является конструктивной основой МДП-транзистора.

Области истока и стока одного типа электропроводности формируют на некотором расстоянии  $l_k$  друг от друга локальной диффузией или ионным легированием (рис. 5.17). Они самоизолированы друг от друга  $p$ - $n$  переходами. Между ними поверх слоя диэлектрика расположен затвор, выполненный из проводящего материала.

Принцип действия МДП-транзистора основан на эффекте модуляции электропроводности поверхностного материала, расположенного между истоком и стоком.

Этот эффект вызывают наложением поперечного электрического поля в пространстве между проводящим затвором и полупроводниковым материалом (подложкой) за счет напряжения, подаваемого на затвор

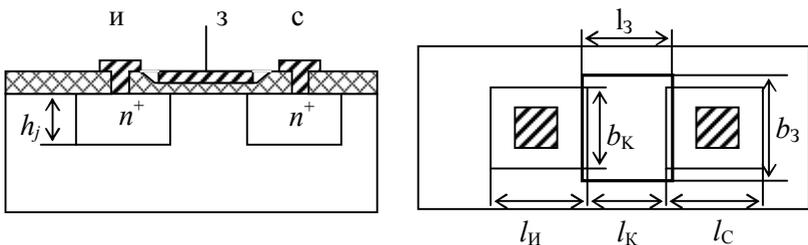
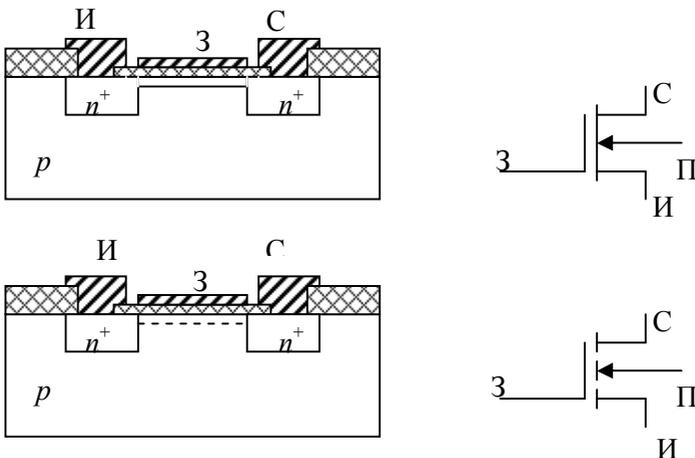


Рисунок 5.17 – Конструкция МДП-транзистора

Тип электропроводности канала обязательно совпадает с типом электропроводности областей истока и стока. Так как тип электропроводности истока, стока и канала противоположен типу электропроводности подложки, то сток, исток и канал образуют с подложкой  $p$ - $n$  переход.

В зависимости от типа основных носителей тока в канале различают  $n$ -канальные и  $p$ -канальные МДП-транзисторы. По конструктивно-технологическому исполнению МДП-транзисторы подразделяют на две разновидности: со встроенным и индуцированным каналами (рис. 5.18). Встроенный канал предусмотрен конструктивно и создается на этапе производства транзистора легированием приповерхностной области между истоком и стоком.

Создавая электрическое поле в структуре металл-диэлектрик – полупроводник, можно управлять электропроводностью канала и соответственно током, протекающим между истоком и стоком. Так, при отрицательном относительно  $n$ -канала напряжении на затворе в канале у границы полупроводника с диэлектриком концентрация электронов снижается и проводимость канала уменьшается (режим обеднения). В  $p$ -канальном МДП-транзисторе в зависимости от величины и полярности напряжения на затворе наблюдается обеднение ( $u_3 > 0$ ) или обогащение ( $u_3 < 0$ ) канала дырками.



б)

В МДП-транзисторе с индуцированным каналом при нулевом напряжении на затворе канал отсутствует.

Электрическое сопротивление канала зависит от его длины  $l_k$  и ширины  $b_k$ , оно модулируется напряжением на затворе  $u_3$  и зависит от напряженности наведенного поля в полупроводнике, обратно пропорционально толщине диэлектрика  $h_d$  и прямо пропорционально диэлектрической проницаемости диэлектрика  $\epsilon_d$ . Таким образом, для формирования индуцированного канала в  $n$ -канальном транзисторе на затвор необходимо подать положительное напряжение определенной величины, а в  $p$ -канальном – отрицательное. Транзисторы с индуцированным каналом работают только в режиме обогащения.

Исток и сток, в принципе, обратимы, и их можно менять местами при включении транзисторов схем. В этом случае при симметричной структуре (сток и исток могут различаться формой, размерами, площадью) его параметры сохраняются.

Помимо деления МДП-транзисторов по основному признаку – способу формирования и типу электропроводности проводящего канала – существует и более детальная классификация, учитывающая конструктивно-технологическое исполнение МДП-транзисторов, например, по материалу затвора (с алюминиевыми, молибденовыми, поликремниевыми, затворами); сочетанию с другими элементами в микросхеме, например, комплементарные МДП-транзисторы (КМДП-транзисторы), т.е. взаимодополняющие, сформированные в одном кристалле  $p$ - и  $n$ -канальные транзисторы; по функциям, выполняемым в схеме, например, активные и нагрузочные транзисторы.

Нагрузочные МДП-транзисторы используют в составе микросхем в качестве резисторов. Необходимое значение сопротивления каналов этих транзисторов создается конструктивно (выбором геометрических размеров каналов) и схематически (подачей на его затвор потенциала определенной величины).

Каждый из указанных типов МДП-транзисторов может быть использован в качестве нагрузки, а его подложка присоединена к источнику питания или нулевой шине. Затвор же может иметь пять вариантов подключения: ко выходу схемы, шине питания, нулевой шине, автономному источнику питания положительной или отрицательной полярности, к входу микросхемы. Иными словами, существуют более десяти вариантов использования МДП-транзистора в качестве нагрузки в инверторе.

Базовой схемой многих МДП-микросхем является инвертор – ключевая схема, содержащая активный транзистор и нагрузку, включенные между шиной питания и землей. С учетом всех вариантов использования МДП-транзисторов в качестве нагрузки и четырех вариантов схемного включения активного транзистора существует достаточно большое количество вариантов построения инверторов на основе двух МДП-транзисторов. В настоящее время используются лишь немногие из них: с линейной, нелинейной, квазилинейной, токостабилизирующей нагрузками и вариант инвертора на КМДП-транзисторах.

МДП-транзисторы могут служить в схеме и в качестве конденсаторов для чего можно использовать емкости структур затвор-подложка или емкости обратно смещенных  $p-n$ -переходов сток (исток)-подложка.

Таким образом, МДП-транзистор может быть основным и единственным элементом МДП-микросхем. Он может выполнять функции как активных приборов (ключевой транзистор в инверторе, усилительный транзистор), так и пассивных элементов (нагрузочный транзистор в инверторе, конденсатор в элементе памяти). При проектировании МДП-микросхем можно обходиться только одним элементом – МДП-транзистором, конструктивные размеры которого и схема включения будут зависеть от выполняемой функции. Это обстоятельство дает существенный выигрыш в степени интеграции (полупроводниковые резисторы и конденсаторы занимают большую площадь и требуют

для себя отдельную изолированную область, кроме того, наличие пассивных полупроводниковых элементов, в частности паразитных емкостей, существенно ухудшает частотные свойства микросхем).

*Конструктивно-технологические разновидности МДП-транзисторов.*

Конструкции МДП-транзисторов в микросхемах с алюминиевой металлизацией. Вариант конструкции активного транзистора с прямоугольным каналом и со средним значением крутизны стоко-затворной характеристики представлен на рис. 5.19. Под алюминиевым затвором находится тонкий слой термически выращенного окисла кремния (0,05...0,10 мкм). За пределами области канала толщина окисла составляет 1 мкм.

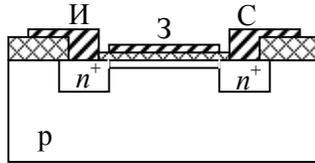


Рисунок 5.19 – МДП-транзистор с алюминиевой металлизацией

Этот сравнительно толстый слой окисла выполняет функции защитного диэлектрика, позволяет существенно снизить значения паразитных емкостей сигнальных шин и повысить пороговое напряжение паразитных МДП-транзисторов в местах прохождения алюминиевых проводников над диффузионными шинами питания.

В нагрузочных транзисторах значение крутизны сток-затворной характеристики может быть небольшим, и соответственно отношение длины канала к его ширине выбирается таким, чтобы при заданной крутизне нагрузочный транзистор занимал минимальную площадь. В том случае, когда для обеспечения высоких значений крутизны характеристик активного транзистора отношение  $b_k / l_k$  должно быть равно или больше 20, с целью экономии площади рекомендуется П-образная форма канала.

Конструкции *D*-МДП-транзисторов. Конструкция *D*-МДП-

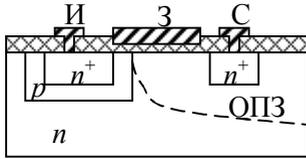


Рисунок 5.20 – *D*-МДП-транзистор

транзистора разработана специально для обеспечения высокого быстродействия за счет уменьшения длины канала до субмикронных размеров. Короткий канал получают по принципу формирования тонкой базы в биполярном транзисторе – за счет медленного, хорошо контролируемого и управляемого процесса диффузии (поэтому *D*-МДП, т.е. диффузионный

МДП-транзистор). В этом транзисторе (рис. 5.20) области канала *p*-типа и истока *n*<sup>+</sup>-типа формируются в процессе двух диффузий в одно и то же окно в окисной маске. Конструкция *D*-МДП-транзистора не требует высокой точности совмещения затвора с областями истока и стока, как в обычном МДП-транзисторе. В связи с этим оказалась возможной реализация МДП-структур с длиной канала 0,4...1 мкм даже при ограниченных возможностях фотолитографического процесса по разрешающей способности. Короткий канал формируется в приповерхностной области кремния *p*-типа электропроводности в промежутке между двумя *p-n*-переходами. Число носителей заряда в канале определяется напряжением на затворе, а скорость их перемещения – напряжением, приложенным между истоком и стоком. Произведение числа носителей на их скорость пропорционально току стока. В *n*-канальных *D*-МДП-транзисторах при длине канала менее одного микрона электроны, инжектированные из области истока, даже при сравнительно небольших напряжениях на стоке приобретают значительную скорость.

В обеденной *n*-области между каналом и стоком при нормальных смещениях ( $U_c > U_{c\text{нас}}$ ) электроны, прошедшие канал, инжектируются в область объемного пространственного заряда, прилегающую к *n*<sup>+</sup>-области стока, и дрейфуют к стоку в сильном электрическом поле. Такая же область дрейфа существует и в обычных МДП-транзисторах при  $U_c > U_{c\text{нас}}$ .

Таким образом, несмотря на различия в конструкциях принцип работы *D*-МДП- и МДП-транзисторов одинаков. В производстве

*D*-МДП-транзисторов использованы достижения как биполярной технологии (малое расстояние между *p-n*-переходами), так и технологии изготовления МДП-структур (формирование тонкого подзатворного диэлектрика с малой толщиной, низкой дефектностью и плотностью поверхностных состояний).

Освоение технологий микросхем на *D*-МДП-транзисторах с использованием эпитаксиальных структур позволяет, кроме того, формировать на одной и той же подложке биполярные *n-p-n*-транзисторы и изолированные от них *D*-МПД-транзисторы, что имеет исключительное значение для производства аналоговых (например, операционных усилителей) и логических микросхем. Прикрытие электродом затвора обедненной области объемного заряда дает лишь незначительный вклад в паразитную емкость  $C_{зс}$ , наличие этой области позволяет повысить рабочее напряжение прибора до нескольких сотен вольт. Короткий канал и малая емкость  $C_{зс}$  позволили увеличить быстродействие микросхем с *D*-МДП-транзисторами примерно в 5 раз при том же минимальном проектном геометрическом размере, что и в БИС на обычных МДП-транзисторах: значения времен переключения и задержки в логических микросхемах на *D*-МПД-транзисторах составляют 1 нс и менее. Пробивное напряжение *D*-МПД-транзисторов составляет 300...400 В.

*Конструкции V-МДП-транзисторов.* Все рассмотренные ранее МДП-транзисторы имеют планарную конструкцию, т.е. являются двумерными. *V*-МДП-технология добавляет в конструкцию МДП-транзисторов третье измерение, позволяя формировать исток прибора под его затвором и стоком, а не рядом с ними. Это третье измерение дает *V*-МДП-приборам преимущества как по быстродействию, так и по плотности упаковки перед такими структурами, как *n*-канальные МДП-приборы с кремниевыми затворами.

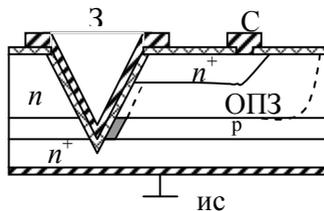


Рисунок 5.21—*V*- МДП- транзистор

Термин «*V*-МДП-транзистор» относится к МДП-приборам, в которых буква *V* означает, во-первых, вертикальное направление протекания тока от расположенного в подложке истока к расположенному над ним стоку и, во вторых, способ формирования приборов селективным вытравливанием в исходной заготовке углубления *V*-образного сечения (рис. 5.21). *V*-МДП-транзистор получает на боковых стенках этого углубления. Особо следует отметить, что  $n^+$ -исток, расположенный под  $n^+$ -стоком, не требует для своего формирования дополнительной площади на поверхности пластины, что обуславливает высокую компактность *V*-МДП-структуры. Кроме этого, истоковая область  $n^+$ -типа выполняет роль земляной шины и не требует, как это бывает в других конструктивно-технологических вариантах, дополнительной площади кристалла для заземляющих шин.

Пирамидальная ямка вытравливается на такую глубину, чтобы она пересекла ионно-легированный слой  $n^+$ -типа и эпитаксиальный слаболегированный *p*-слой, диффузионно-легированный *n*-слой, достигнув вершиной высоколегированной подложки  $n^+$ -типа. Сечение *p*-слоя служит основой для формирования канала. Этот слой имеет глубину менее 1 мкм, его сечение плоскостями *V*-образного углубления определяет длину канала *V*-МДП-транзистора. Ширина канала в *V*-МДП-транзисторе получается большой, так как этот канал расположен по всему периметру *V*-образного углубления. Поскольку ширина канала определяет максимальный ток транзистора и его усиление, постольку *V*-МДП-транзисторы можно непосредственно сопрягать с системами, требующими больших управляющих токов, например со схемами, содержащими большое количество ТТЛ-нагрузок, светодиодными индикаторами и даже небольшими электродвигателями.

Слой подзатворного диэлектрика формируется на поверхности *V*-образного углубления. В качестве материала затвора применяют алюминий либо поликремний. Область объемного пространственного заряда выполняет в *V*-МДП-транзисторе ту же роль, что и обедненная область пространственного заряда в *D*-

МДП-транзисторе: увеличивает пробивное напряжение транзистора, дает пониженные значения паразитной области  $C_{зс}$ .

Трехмерность  $V$ -МДП-транзисторной структуры является фактором существенного повышения плотности упаковки БИС.

Такие структуры обладают уникальными способностями управления очень большим  $p$ - и токами с высокой скоростью их переключения. Они нашли применение в звуковых высококачественных усилителях мощности, в широкополосных усилителях, в источниках вторичного электропитания для преобразования постоянного тока в переменный при меньших затратах, массе и габаритных размерах, чем традиционные источники питания.

Известно, что снижение мощности, потребляемой логической схемой, за счет простого изменения электрического режима ухудшает ее быстродействие и другие параметры. Поэтому для решения этой задачи необходимо использовать специально разработанные схемы, обладающие хорошими характеристиками, несмотря на снижение их энергетического уровня. К числу таких схем относятся КМДП ИМС, которым, по сравнению с МДП ИМС на транзисторах с каналами одного типа проводимости, свойственны следующие преимущества:

- а) малая потребляемая мощность в статическом режиме;
- б) высокое быстродействие;
- в) высокая помехоустойчивость за счет большого перепада уровней логического нуля и логической единицы.

Принцип построения и функционирования КМДП ИМС можно рассмотреть на примере инвертора, схема которого приведена на рис. 5.22. Инвертор из двух последовательно включенных МДП-транзисторов с каналами  $n$ - и  $p$ -типа. Истоки подключаются к соответствующим полюсам источника напряжения. Транзистор  $VT_1$  является ключевым, его исток соединен с заземленной шиной питания, а сток подсоединяется к стоку нагрузочного транзистора  $VT_2$ . Подложки транзисторов соединены с истоками. Затворы обоих транзисторов объединены и служат входом инвертора. Особенности построения и функционирования комплементарного каскада заключаются в следующем:

- а) входное напряжение управляет не только ключевым, но и нагрузочным транзистором;

б) это управление является противофазным (инверсным), поскольку напряжения на затворах ключевого и нагрузочного транзисторов определяются как  $U_{зк} = U_{вх}$ ,  $U_{знаг} = E - U_{вх}$ . При поступлении на вход напряжения логической единицы, когда  $U_{вх} = U(1) = E_{п}$ , открывается ключевой транзистор ( $R_{к} \approx 0$ ), а нагрузочный закрывается ( $R_{н} \approx \infty$ ). На выходе формируется уровень логического нуля, близкий к потенциалу земли. Когда на вход подается напряжение, соответствующее напряжению логического нуля, то ключевой транзистор закрывается, а нагрузочный открывается. Это приводит к формированию на выходе уровня логической единицы, близкого к  $+E_{п}$ .

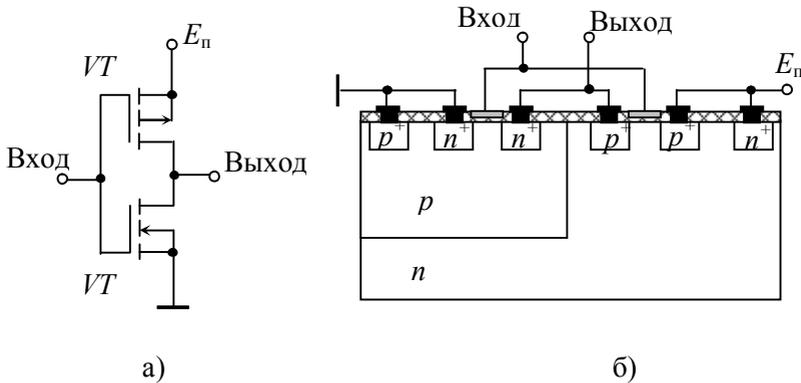


Рисунок 5.22 - Схема (а) и топологическое сечение (б) КМДП-пары

Уровни логического нуля и логической единицы в КМДП ИМС имеют экстремальные значения  $U(0)=0$ ,  $U(1)=E_{п}$ , а логический размах равен напряжению питания. Поэтому отпадает необходимость топологического расчета КМДП ИМС исходя из статических требований. КМДП ИМС имеют высокое быстродействие, поскольку перезарядка емкости нагрузки как при включении, так и при выключении происходит через открытый МДП-транзистор. Благодаря этому быстродействие КМДП ИМС оказывается выше по сравнению с обычными МДП ИМС на транзисторах с каналами одного типа проводимости, у которых пе-

резарядка емкости осуществляется значительно меньшими токами.

КМДП ИМС практически не потребляют мощность ни в одном из логических стационарных состояний. Это обусловлено самой конфигурацией инвертора. В статическом состоянии транзисторы  $n$ - и  $p$ -типа не могут быть открыты одновременно, поэтому полный статический ток равен всего лишь току утечки закрытого транзистора ( $I=1$  нА). Такие схемы расходуют энергию только при переключении из одного логического состояния в другое.

### 5.6 Интегральные резисторы

В полупроводниковых микросхемах функцию резистора выполняет объем полупроводника, имеющий определенные размеры и конфигурацию, или транзисторная схема (аналог резистора). Интегральные резисторы могут быть разделены на следующие типы в зависимости от их структуры: диффузионные (на основе эмиттерной или базовой области); эпитаксиальные (на основе коллекторной области); пинч-резисторы, а также резисторы, изготавливаемые методом ионного легирования. Все интегральные резисторы, кроме последнего из перечисленных типов, изготавливаются одновременно с активными элементами микросхем без введения дополнительных этапов обработки. Они создаются на основе коллекторной, базовой или эмиттерной областей транзистора.

В планарно-эпитаксиальном транзисторе эпитаксиальный слой является коллекторной областью и имеет наименьшую концентрацию примеси и, соответственно, высокое удельное сопротивление (порядка 500...5000 Ом/квadrat). Учитывая, что распределение концентрации примеси по толщине эпитаксиального слоя однородное, проводимость резистора на основе эпитаксиального слоя постоянна по всему сечению. Эпитаксиальный резистор формируется на стадии разделительной диффузии и имеет сечение, образованное двумя глубокими  $p^+$ -областями разделительной (изолирующей) диффузии (рис. 5.23, а). Так как глубокая разделительная диффузия проводится длительное время (около 2 часов), точное выполнение размеров диффузионных областей затруднено (в частности, за счет боковой диффузии).

Это дает значительный разброс номиналов эпитаксиальных резисторов. Кроме того, вследствие малости концентрации примеси эпитаксиальные резисторы имеют большой ТКС. К особенностям эпитаксиальных резисторов можно отнести высокое значение напряжения пробоя (более 100 В).

Диффузионный резистор получается путем локальной диффузии примеси через маску, ограничивающую область, которая будет использована в качестве резистора, причем эта диффузия проводится одновременно с диффузией, формирующей базовый или эмиттерный слой биполярного транзистора. Таким образом, в качестве резистивного слоя используется диффузный слой, ограниченный поверхностью кристалла и  $p$ - $n$ -переходом в объеме кристалла (рис. 5.23).

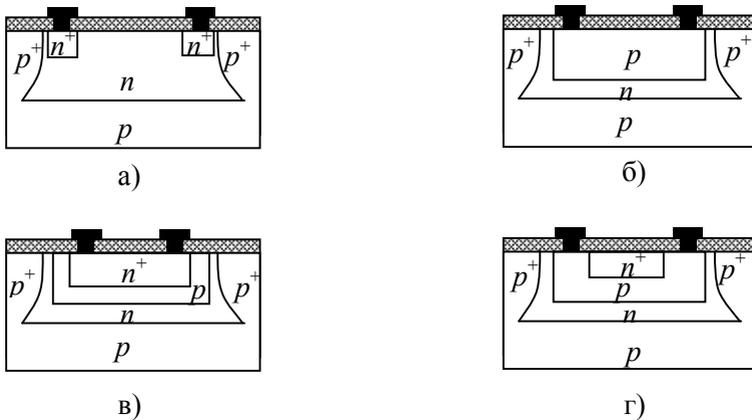


Рисунок 5.23 – Конструкции интегральных резисторов:

а – в эпитаксиальном слое; б – в базовом слое;

в – в эмиттерном слое; г – пинч-резистор

В области от эпитаксиального резистора, концентрация примеси в диффузном слое выше, следовательно, удельное сопротивление ниже. Кроме того, распределение примеси на глубине неоднородное и зависит от режима диффузии. При проектировании ИС параметры диффузных слоев оптимизируют, исходя из характеристик транзистора, поэтому получение необходимых номиналов диффузионных резисторов осуществляется путем подбора соответствующей конфигурации и размеров (топологии) резисторов. Эмиттерный и базовый диффузионные слои

отличаются концентрацией и распределением примеси, а также толщиной. Однако в расчетах используется величина удельного поверхностного сопротивления слоя, определяемая как:

$$\rho_s = \frac{\rho_V}{X_{p-n}},$$

где  $\rho_V$  – среднее удельное сопротивление диффузного слоя, Ом·см;  $X_{p-n}$  – глубина залегания  $p-n$ -перехода, см.

Пинч-резистор представляет из себя диффузный слой, ограниченный с двух сторон  $p-n$ -переходами (рис. 5.23, з). Так как в качестве резистивного слоя используется донная, слаболегированная часть базового слоя, можно получить сопротивление пинч-резистора порядка 200...300 кОм. Однако пинч-резисторы характеризуются большим разбросом сопротивлений (до 50%) из-за трудностей получения точных значений глубин залегания  $p-n$ -переходов. Они имеют большой ТКС, так как концентрация в донной части базового слоя мала. Кроме того, вольт-амперная характеристика пинч-резистора при напряжении выше 1 В становится нелинейной, мало пробивное напряжение. Можно повысить пробивное напряжение пинч-резисторов путем использования в качестве резистивного эпитаксиального слоя, ограниченного сверху базовым слоем.

Замена диффузии на ионное легирование позволяет в ряде случаев получить выигрыш как в качестве резисторов, так и в площади, занимаемой ими. Конструкции ионно-легированных резисторов мало чем отличаются от диффузионных. Ионная имплантация позволяет получать легированные слои малой толщины с большим  $\rho_s$ , малыми ТКС и  $R$ .

Сравнительные характеристики резисторов даны в табл. 5.2.

Таблица 5.2 – Параметры интегральных резисторов полупроводниковых ИМС

Тип резистора	Толщина слоя, мкм	$\rho_s$ , Ом/□	$\gamma_R$ , %	ТКС, 1/°C
Эпитаксиальный	4,0-10,0	(0,5-5)·10 <sup>3</sup>	(15-30)	(3-5)·10 <sup>-3</sup>
Диффузионный	2,5-3,5	100-300	(5-20)	(0,5-

на базовом слое				$3) \cdot 10^{-3}$
Диффузионный на эмиттерном слое	1,5-2,5	1,0-10,0	20	$(1-5) \cdot 10^{-4}$
Пинч-резистор	0,5-1,0	$(2-5) \cdot 10^3$	50	$(1,5-3) \cdot 10^{-3}$
Ионно-легированный	0,1-0,1	$(5-10) \cdot 10^3$	5	$(1,5-5) \cdot 10^{-3}$

### 5.7 Конструирование и расчет конденсаторов

В полупроводниковых микросхемах возможно применение двух типов конденсаторов. Реализация первого типа основана на свойствах обратносмещенного  $p-n$ -перехода, а второго – на обычном использовании свойств какого-либо диэлектрического материала (рис. 5.24).

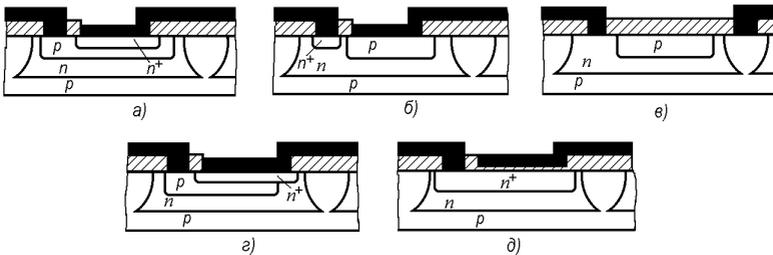


Рисунок 5.24 – Структуры конденсаторов полупроводниковых ИМС на основе переходов: эмиттер-база (а), коллектор-база (б), коллектор-подложка (в), параллельно включенных переходов эмиттер-база и коллектор-база (г), МДП-конденсатора (д)

в обеспечении достаточно высоких значений удельной емкости. С этим связано существенное ограничение, затрудняющее применение обоих типов конденсаторов в полупроводниковых микросхемах. Максимальное практически достижимое значение емкости лежит в пределах  $100 \dots 200$  пФ с допуском  $\pm 20\%$ .

В настоящее время широкое применение находят конденсатора на основе  $p-n$ -перехода.

Наибольшее распространение этого типа конденсаторов объяс-

няется тем же, что и распространение диффузионных резисторов, т.е. возможностью их формирования одновременно с получением диффузионных областей транзисторных структур. Для получения таких конденсаторов может использоваться емкость следующих обратносмещенных переходов: коллектор-подложка, коллектор-база, эмиттер-база.

Конденсатор с диэлектриком представляет собой обычный плоский конденсатор. Структура такого конденсатора включает нижнюю обкладку, в качестве которой используется эмиттерная область, диэлектрик (обычно диоксид кремния) и верхнюю обкладку, представляющую собой металлизированный слой соответствующих формы и размеров. Этот тип конденсаторов имеет ряд преимуществ перед диффузионными, так как их удельная емкость не зависит от приложенного напряжения. Кроме того, они обладают большей добротностью и являются неполярными, т.е. для них не имеет значения знак потенциала на любой из обкладок.

Емкость диффузионного конденсатора прямоугольной формы на основе обратного смещенного  $p-n$ -перехода

$$C = C_{\text{дон}} + C_{\text{бок}} = C_0 a \cdot b + 2C_{06}(a + b)X_j,$$

где  $C_0$  и  $C_{06}$  – удельные емкости донной и боковых частей  $p-n$ -перехода;  $a$ ,  $b$  и  $X_j$  – геометрические размеры  $p-n$ -перехода.

Соотношение слагаемых зависит от отношения  $a/b$ . Оптимальным является отношение  $a/b = 1$ , при этом доля «боковой» емкости оказывается минимальной. Параметры интегральных конденсаторов, необходимые для расчета приведены в табл. 5.4.

По заданным значениям  $C$ ,  $C_0$ ,  $C_{06}$ ,  $X_j$  находят геометрические размеры конденсатора квадратной формы; если для топологии ИМС требуется конденсатор прямоугольной формы, то один из размеров прямоугольника выбирают исходя из конструктивных соображений. Для расчета  $\Delta C$  необходимо учесть погрешности технологии при выполнении геометрических размеров диффузионных слоев и отклонения емкости от номинального значения за счет изменения температуры.

Емкость МДП-конденсатора определяется выражением

$$C = 8,85 \cdot 10^{-12} \varepsilon \cdot S / d = C_0 \cdot S,$$

где  $\varepsilon$  и  $d$  – относительная диэлектрическая проницаемость (для

$\text{SiO}_2$   $\varepsilon = 4$ ) и толщина диэлектрика;  $C_0$  – удельная емкость (см. табл. 5.4);  $S$  – площадь верхней обкладки конденсатора.

Таблица 5.3 – Параметры интегральных конденсаторов полупроводниковых ИМС

Тип конденсатора	Удельная емкость $C_0$ , пФ/мм <sup>2</sup>	Удельная емкость $C_{0б}$ , пФ/мм <sup>2</sup>	Разброс номинала, %	ТКЕ $(\alpha_c) \cdot 10^{-3}$ , 1/°C	$U_{пр}$ , В	Добротность
Переход база-коллектор	150	350	±20	-1,0	30-70	50-100
Переход эмиттер-база	600	1000	±20	-1,0	7-8	1-20
Переход коллектор-подложка	100	250	±20	-	35-70	-
МДП с диэлектриком $\text{SiO}_2$	400-600	-	±20	0,015	30-50	25-80
МДП с диэлектриком $\text{Si}_3\text{N}_4$	800-1600	-	±20	0,01	50	-

Рабочее напряжение МДП-конденсаторов (обычно 10–50 В) ограничено напряжением пробоя диэлектрика, которое рассчитывают по формуле  $U_{пр} = E_{пр} \cdot d$ , где  $E_{пр}$  – электрическая прочность диэлектрика (для  $\text{SiO}_2$   $E_{пр} = 10^7$  В/см). При расчете геометрических размеров МДП-конденсатора задаются  $d$ , определяют  $C_0$  и рассчитывают площадь верхней обкладки.

## 6. ПЕРСПЕКТИВНЫЕ ЭЛЕМЕНТЫ И ПРЕДЕЛЬНЫЕ ВОЗМОЖНОСТИ ИНТЕГРАЛЬНОЙ МИКРОЭЛЕКТРОНИКИ

### 6.1. Некоторые тенденции развития микроэлектроники

Двадцать первый век характеризуется как век микроэлектроники, компьютеров и информационной революции. И все это стало возможным благодаря появлению интегральных схем (ИС) и особенно сверхбольших интегральных схем (СБИС). Микроэлектроника, как научно-техническое направление, связанное с разработкой и созданием ИС, является катализатором научно-технического прогресса. Уровень развития и объемы производства изделий микроэлектроники, в частности ИС, во многом определяют экономический, оборонный и культурный уровень государства. По современной классификации к технически развитым странам могут относить себя лишь те, которые способны производить мощные персональные компьютеры и компьютерные системы на базе собственных ИС.

В микроэлектронной промышленности показателем прогресса является неуклонный рост плотности упаковки элементов. Известен закон Г. Мура, согласно которому удвоение плотности элементов в ИС происходит каждые два года.

На рис. 6.1. представлен график изменения числа элементов  $N$  в ИС по годам.

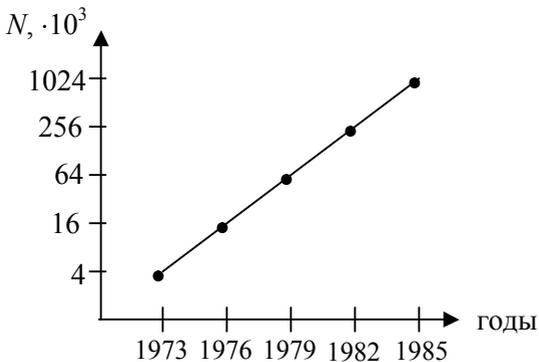


Рисунок 6.1. Рост сложности ИС по годам

Г. Мур выявил три основных причины увеличения сложности схем: увеличение размера кристалла, появление «разумных» схем и уменьшение размера отдельных элементов. Последнее является основной тенденцией современной макроэлектроники. Можно говорить о том, что данный этап развития интегральной электроники связан с созданием ультрабольших интегральных схем (УБИС) с числом элементов более миллиона. Предполагается, что количество транзисторов на одном кристалле ИС микропроцессора за ближайшие 10 лет должно возрасти до  $3 \cdot 10^9$ . При этом длина затвора транзистора должна уменьшиться до 8 нм.

До настоящего времени основной технологией увеличения количества элементов ИС за счет уменьшения геометрических размеров является технология масштабирования — пропорциональное уменьшение всех размеров транзистора (длины канала, толщины подзатворного диэлектрика, расстояния исток-сток и т.д.). Однако при уменьшении размеров элементов ИС начинает проявляться ряд эффектов в приборах, которые ограничивают возможности технологии масштабирования. К числу таких ограничений относятся применительно, в частности, к элементам памяти и логическим элементам, фундаментальные ограничения: термодинамические ограничения на подключение и квантовые ограничения.

Из наиболее широко используемых элементов ИС таких, как биполярные транзисторы, полевые МДМ-транзисторы и полевые транзисторы с барьером Шоттки, последние в меньшей степени подвержены ограничению размеров при масштабировании. Вероятно поэтому, основной тенденцией развития ИС является тенденция создания ИС на арсениде галлия с использованием полевых транзисторов с барьером Шоттки (ПТШ). Именно поэтому в последующих параграфах будут рассмотрены свойства арсенида галлия, его технологические особенности и ПТШ на основе арсенида галлия.

## **6.2. Технологические особенности арсенида галлия**

В настоящее время более 90% всех полупроводниковых приборов изготавливается на основе кремния. В то же время свыше 70% научных и технических публикаций в области полупровод-

никовой электроники посвящено исследованию соединений  $A^{III}B^V$ , среди которых самое важное место принадлежит арсениду галлия.

Доминирующее положение кремния в электронике объясняется несколькими причинами: замечательными изолирующими свойствами диоксида кремния, возможностью получения очень чистого материала, простотой процесса легирования кремния. Широко используемые элементарные полупроводники ( $Ge$ ,  $Si$ ) принадлежат к четвертой группе периодической системы, т.е. имеют по четыре валентных электрона на атом. Это привело к идее синтеза полупроводниковых соединений, в которых среднее число электронов на атом также равно четырем и которые, таким образом, до некоторой степени имитируют свойства кремния. Упомянутые соединения можно составить из элементов III и V групп (так называемые соединения  $A^{III}B^V$ ) или элементов II и VI групп (соединения  $A^{II}B^{VI}$ ).

Благодаря успешной реализации указанной идеи микроэлектроника располагает рядом полупроводников типа  $A^{III}B^V$  и  $A^{II}B^{VI}$  с самыми разнообразными свойствами. Основное преимущество арсенида галлия — более высокое значение подвижности электронов по сравнению с кремнием, особенно в тонких слоях. В таблице 6.1 представлены параметры для некоторых полупроводников, позволяющие оценивать достоинства материалов в сравнении с другими.

В последние годы все большее внимание разработчиков в области микроэлектроники концентрируется на использовании арсенида галлия. Хотя кремний на протяжении многих лет широко применялся практически во всех областях микроэлектроники, в диапазоне СВЧ приборы на основе арсенида галлия обладают рядом несомненных преимуществ перед приборами на основе кремния.

Физические параметры важнейших полупроводников

Параметр		Обозначение	Si	Ge	GaAs	InSb	4H-SiC	GaN	
Ширина запрещенной зоны, эВ	300 К	$E_g$	1,12	0,66	1,43	0,18	3,0	3,44	
	0 К		1,21	0,80	1,56	0,23	3,1	3,50	
Подвижность при 300 К, $\text{см}^2\text{В}^{-1}\text{с}^{-1}$	электронов	$T = 300 \text{ К}$	$\mu_n$	1500	3900	8500	78000	650	8500
		$T = 77 \text{ К}$							
	дырок	$T = 300 \text{ К}$	$\mu_p$	600	1900	400	1700	300	400
		$T = 77 \text{ К}$							
Эффективная масса, $m^*/m_0$	электронов	$m_{dn}^*$	1,08	0,56	0,068	0,013	0,60	0,19	
	дырок	$m_{dp}^*$	0,56	0,35	0,45	0,6	1,0	0,60	
Эффективная плотность состояний в зоне проводимости, $\text{см}^{-1}$	$T = 300 \text{ К}$	$N_C$	$2,8 \cdot 10^{19}$	$1,04 \cdot 10^{19}$	$4,7 \cdot 10^{17}$	$3,7 \cdot 10^{16}$	$1,2 \cdot 10^{19}$	$2,2 \cdot 10^{18}$	
	$T = 77 \text{ К}$		$3,6 \cdot 10^{18}$	$1,4 \cdot 10^{18}$	$5,8 \cdot 10^{16}$	$5,1 \cdot 10^{15}$	$1,5 \cdot 10^{18}$	$2,7 \cdot 10^{17}$	

Эффективная плотность состояний в валентной зоне, $\text{см}^{-1}$	$T = 300 \text{ K}$	$N_v$	$1,02 \cdot 10^1$	$6,11 \cdot 10^1$	$7,0 \cdot 10^{18}$	$1,16 \cdot 10^1$	$2,5 \cdot 10^{19}$	$1,2 \cdot 10^{19}$
	$T = 77 \text{ K}$		$1,4 \cdot 10^{18}$	$6,9 \cdot 10^{18}$	$9,8 \cdot 10^{17}$	$1,5 \cdot 10^{18}$	$3,3 \cdot 10^{18}$	$1,5 \cdot 10^{18}$
Диэлектрическая постоянная		$\epsilon_s$	11,8	16,0	13,2	17,7	10,2	12,2
Электронное сродство		$\chi$	4,05	4,00	4,07	4,60	4,1	4,2
Собственная концентрация носителей, $\text{см}^{-1}$	$T = 300 \text{ K}$	$n_i$	$1,6 \cdot 10^{10}$	$2,5 \cdot 10^{13}$	$1,1 \cdot 10^7$	$2,0 \cdot 10^{16}$	$1,1 \cdot 10^{-4}$	$9,2 \cdot 10^{-10}$
	$T = 77 \text{ K}$		$3 \cdot 10^{-20}$	$1,4 \cdot 10^{-7}$	$2,8 \cdot 10^{-33}$	$1,2 \cdot 10^{18}$	$9,7 \cdot 10^{-84}$	$2,1 \cdot 10^{-95}$
Время жизни носителей, с		$\tau$	$2,5 \cdot 10^{-3}$	$1,0 \cdot 10^{-3}$	$1 \cdot 10^{-8}$	$1 \cdot 10^{-8}$		
Показатель преломления		$n$	3,44	4,0	3,4	3,75	2,6	2,4
Температурный коэффициент		$\alpha$	$2,4 \cdot 10^{-6}$	$5,8 \cdot 10^{-6}$	$5,8 \cdot 10^{-6}$	$5,1 \cdot 10^{-4}$	$4,0 \cdot 10^{-6}$	$5,59 \cdot 10^{-6}$
Постоянная решетки, нм		$a, b, c$	5,43	5,65	5,65	6,48	0,308(a) 1,511(c)	0,318 (a) 0,5166(c)
Температура плавления, °C		$N$	1415	936	1238	525	2830	2530

В настоящее время арсенид галлия интенсивно внедряется во все новые области. Промышленность выпускает различные типы интегральных схем и дискретных приборов на *GaAs*, функционирующие в недоступной ранее области частот. Это связано с уникальными свойствами арсенида галлия (высокая подвижность электронов) и возможностью создания гетероструктур. Последнее обстоятельство привело к появлению преимущественно новых приборов, в частности, селективно-легированного транзистора с гетеропереходом, называемого транзистором с высокой подвижностью электронов (HEMT — *high electron mobility transistor*).

Проведение широкомасштабных исследований по арсениду галлия сопровождается информационным взрывом. При этом на фоне возрастающего потока оригинальных работ фактически отсутствуют обобщающие труды, особенно в виде учебной литературы.

Исследования арсенида галлия, начатые в конце пятидесятих годов прошлого века, тем не менее, не давали существенных результатов долгие годы и только в последнее время успехи в создании ИС на *GaAs* стали ощутимыми.

Арсенид галлия, кроме высокой подвижности электронов, имеет также малое время жизни неосновных носителей и большую ширину запрещенной зоны. Большее, чем у кремния, значение ширины запрещенной зоны позволяет увеличить рабочую температуру приборов, а малое время жизни — быстродействие. Пластины арсенида галлия могут обладать высоким удельным сопротивлением. Это позволяет использовать такой материал в качестве диэлектрика в ИС, предназначенных для работы в сантиметровом и миллиметровом диапазоне длин волн.

Однако имеются причины, затрудняющие практическую реализацию тех преимуществ, которые может дать применение *GaAs* в технологии микроэлектроники. Определенный недостаток арсенида галлия заключается в том, что он является двухкомпонентным соединением. В связи с этим приходится понижать температуры во время технологических процессов, предотвращая тем самым диссоциацию состава поверхности структур. Легирование с помощью процесса диффузии, нашедшее широкое применение при производстве кремниевых приборов, оказалось

практически неприемлемым при переходе к *GaAs*. У арсенида галлия не существует и стабильного, легко формируемого естественного окисла, возможность получения которого у кремния явилась важным фактором при создании технологии производства кремниевых МДП-транзисторов. Поверхность *GaAs* более восприимчива к воздействию различных химических веществ, используемых в технологических процессах, что требует в ряде случаев разработки нового подхода к реализации этих процессов. Кроме того, *GaAs* весьма хрупкий материал и подвержен разрушению при технологической обработке.

Преимущества, которые дает *GaAs* при создании некоторых типов приборов, стимулировали расширение его применения в течение нескольких последних лет несмотря на необходимость решения ряда непростых проблем. Благодаря усилиям многих лабораторий и фирм во всем мире в настоящее время наблюдается ускорение исследований и разработок, а в ряде случаев и производства приборов на *GaAs*.

Обсуждаются свойства дискретных приборов на *GaAs*, прежде всего перспективных для применения в ИС. Наиболее важным классом приборов в этом отношении являются полевые транзисторы, создание и совершенствование которых является одной из основных задач в области разработки технологий изготовления приборов на *GaAs*. Успехи, достигнутые в совершенствовании процессов эпитаксиального роста пленок для приготовления исходных материалов и структур, позволили значительно улучшить качество последних и разработать новый подход к созданию приборов на их основе.

### **6.3. Физические ограничения на уменьшение размеров элементов интегральных схем**

Улучшение параметров ИС, обеспечивающих снижение потребляемой мощности на процесс обработки информации и повышение быстродействия, достигается за счет усложнения схем путем увеличения количества элементов в ИС при одновременном уменьшении геометрических размеров элементов. В микроэлектронике до настоящего времени при проектировании ИС используется принцип пропорционального масштабирования.

Согласно основным положениям пропорционального масштабирования при уменьшении длины, например, канала полевого транзистора, в  $N$  раз для сохранения тех же характеристик прибора другие его параметры (толщина окисла подзатворного диэлектрика, ширина канала, напряжение питания и т.д.) также необходимо уменьшить в  $N$  раз. При этом такие параметры, как время пролета носителей через канал, определяющее быстродействие прибора, уменьшится в  $N$  раз, ток канала уменьшится в  $N$  раз, потребляемая мощность в  $N^2$  раз. Принцип пропорционального масштабирования позволил, например, фирме Intel, увеличить число элементов в своих процессорах с 25 тыс. в 1971 году до 125 млн. в 2004 году при уменьшении технологического типоразмера элемента с 10 мкм до 0,09 мкм и увеличить тактовую частоту с 108 кГц до 2,4 – 3,8 ГГц. Динамика уменьшения размеров транзистора представлена на рис. 6.2.

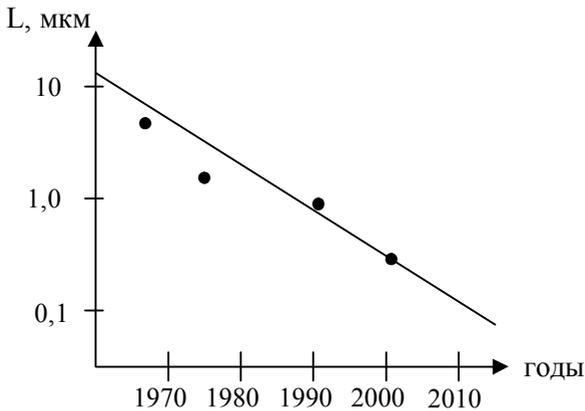


Рисунок 6.2. Динамика уменьшения размеров транзистора при пропорциональном масштабировании

В таблице 6.2 представлены некоторые характеристики МДП-транзисторов в различные годы.

Опыт разработки МДП-транзисторов с длиной канал 0,1 – 0,25 мкм показал, что в таких приборах резко нарастает количество новых физических явлений, в том числе и квантовых. Таким образом, принцип пропорциональной миниатюризации позволил вплотную приблизиться к размерам базового элемента, ниже

которого наступает предел, обусловленный физическими ограничениями, и применение принципа масштабирования становится проблематичным. Масштабирование основывалось на идее использования всего тока на передачу информации, при этом потерями, связанными с утечками (паразитные потери) пренебрегают из-за их малости. По мере уменьшения размеров элементов паразитные потери становятся большими, и принцип масштабирования требует устранения причин, приводящих к его нарушению.

Таблица 6.2. Эволюция размеров и параметров МДП-транзисторов в ИС

Параметры	1972	1980	1989	2000
Длина канала $L$ , мкм	6	2	0,6– 1,0	0,13
Глубина залегания $p$ - $n$ -переходов, мкм	2,0	0,8	–	0,07 ÷ 0,13
Толщина подзатворного диэлектрик, нм	120	40	20	10
Напряжение питания	4 – 15	2 – 4	–	0,5 – 1,0
Минимальное время задержки, нс	12 – 15	0,5	–	0,01 ÷ 0,02
Мощность на один вентиль, мВт	1,5	0,4	–	< 0.1
Количество транзисторов в процессоре Intel, тыс.	2,5	80	1200	4200

В таблице 6.3 представлены некоторые параметры транзисторов, дальнейшее уменьшение которых ограничено рядом физических явлений.

Прокомментируем некоторые из проблем физического ограничения на уменьшение размера элементов ИС.

Таблица 6.3. Физические явления, ограничивающие возможности уменьшения размера элементов ИС

Параметр прибора	Физические ограничения
Минимальная величина одного элемента ИС (100×100 нм)	Статистические флуктуации легирования подложки; разрешение резиста; конечная ширина <i>p-n</i> -перехода
Минимальная толщина подзатворного диэлектрика (5,0 нм)	Туннелирование носителей через подзатворный диэлектрик из затвора в канал
Минимальное напряжение питания (0,025 В)	Тепловой потенциал $\varphi_T = \frac{k T}{q}$
Минимальная плотность тока ( $10^{-6}$ А/см <sup>2</sup> )	Дискретность заряда электрона, дробовой шум, флуктуация величины встроенного заряда
Минимальная мощность переключения ( $10^{-12}$ Вт/элемент)	Шумы, тепловая энергия
Предельное быстродействие (0,03 нс)	Скорость света
Максимальное напряжение питания	Пробой подзатворного диэлектрика, смыкание областей истока и стока
Максимальная плотность тока	Электромиграция, падение напряжения на сопротивлениях контактов
Максимальная мощность	Теплопроводность подложки и компонентов схемы
Количество элементов на кристалл ( $10^8$ )	Совокупность всех перечисленных ограничений

1. Пусть под затвором МДП-транзистора в среднем находится  $N$  атомов легирующей примеси. Тогда неопределенность в числе атомов, действительно присутствующих под затвором, из-за систематического разброса в процессе легирования будет порядка

$\delta \sim \frac{1}{\sqrt{N}}$ . В настоящее время такая неопределенность со-

ставляет примерно 0,1%, поскольку  $N \sim 10^6$ . Уменьшение размеров приводит к тому, что под затвором МДП-транзистора с шириной канала, например, 0,5 и длиной 0,2 мкм в среднем будет находиться около 100 атомов примеси. В этом случае неопределенность в числе атомов составит уже  $\delta \sim 10\%$ . Если изготовить ИС из  $10^6$  транзисторов, то какая-то часть их будет иметь количество примесных атомов, столь сильно отличающихся от среднего значения, что микросхема будет практически дефектной.

2. Необходимый для переноса одного бита информации в таком транзисторе заряд составляет около  $10^{-8}$  Кл, что соответствует приблизительно 600 электронов со средним отклонением не более 4%. Таким образом, встает проблема исключения ошибок, порождаемых при переключениях статистическими флуктуациями количества зарядов. Это тем более существенно, что схемы должны производить около  $10^9$  переключений в секунду. Если диапазон 0,1 – 1,0 мкм в транзисторах потребовал решения сложных технологических задач, то диапазон 0,05 – 0,1 — это фундаментальный физический барьер, за которым все свойства твердого тела, включая электропроводность, резко меняются. Наглядные образы и привычные теоретические модели теряют силу из-за того, что начинают проявляться в полной мере квантовые эффекты. Диапазон характеристических размеров полупроводниковых структур 10 – 100 нм (нанометровый диапазон) является передовым в современной электронике. Именно с такими типоразмерами связывают дальнейшие перспективы развития электроники. Но следует иметь в виду, что в структурах с размером 20 нм содержится всего 100 атомов по одному из размеров структуры.

3. Минимальную длину канала в МДП-транзисторах, определяющую частотные свойства и крутизну, ограничивает эффект, связанный со смыканием областей истока и стока при приложенном напряжении между ними за счет расширения области пространственного заряда стокового *p-n*-перехода. Этого можно было бы избежать за счет увеличения концентрации легирующей примеси в подложке, однако при этом становится вероятным туннельный пробой стокового *p-n*-перехода.

4. Достижение высоких эксплуатационных параметров требует уменьшения толщины подзатворного диэлектрика. Физические процессы, определяющие возможность использования тонких слоев диэлектрика, сводятся к трем моментам. Во-первых, диэлектрик должен иметь такую толщину и качество, чтобы исключить протекание тока в цепи затвора. Во-вторых, электрическая прочность подзатворного диэлектрика должна обеспечивать высокую надежность МДП-транзистора и не допускать возникновения пробоя. В-третьих, свойства диэлектрика должны быть такими, чтобы исключалась возможность временного дрейфа порогового напряжения.

Если задать в качестве критерия минимальный ток через диэлектрик, то, используя для расчета формулу Фаулера-Нордгейма для туннелирования через треугольный потенциальный барьер, получается, что при толщине диэлектрика более 5,0 нм ток в цепи затвора будет ничтожно мал. Этим и ограничивается минимальная толщина подзатворного диэлектрика.

При толщине диэлектрика 6,0 нм и напряжении на затворе 5В в последнем возникает электрическое поле  $10^7$  В/см, что близко к электрической прочности диоксида кремния и надежность прибора уменьшается. Но даже при напряжениях на затворе 0,5В напряженность поля в диэлектрике составляет  $10^6$  В/см. В этом случае в слое диэлектрика за счет сильного поля могут протекать медленные процессы, приводящие к возникновению дефектов и к сдвигу порогового напряжения в течение эксплуатации ИС.

5. Минимальное напряжение питания не может быть менее теп-

лового потенциала  $\varphi_T = \frac{K T}{q}$  из-за тепловых флуктуаций тока.

При напряжениях, меньших  $\varphi_T$ , носители сигналов не будут управляться напряжением сигнала. Кроме того, уровни сигналов должны быть много больше  $\varphi_T$  и превышать уровень тепловых шумов.

6. Одно из принципиальных ограничений на пути миниатюризации заключается в возникновении взаимодействия между элементами ИС из-за сближения их на достаточно малые расстоя-

ния при неполной изоляции друг от друга. Эти взаимодействия могут приводить к отказу в работе ИС.

7. Увеличение плотности элементов УБИС приводит к значительному возрастанию выделяющейся в ИС мощности и это также является ограничением физического характера.

Кроме того, повышение плотности размещения элементов приводит к необходимости уменьшать ширину токопроводящих шин. При этом в них возникает плотность токов до  $10^5$  А/см<sup>2</sup>, что сопровождается появлением процесса электромиграции, разрушением разводки.

Важнейшей характеристикой ИС является произведение мощности, рассеиваемой одним вентиляем на время задержки в этом вентиле. При этом надо иметь в виду, что увеличение мощности дает уменьшение времени задержки. Таким образом, две важнейшие характеристики взаимосвязаны: для увеличения скорости обработки информации требуются большие затраты мощности. В этом отношении ИС на КМДП-транзисторах являются наиболее привлекательными.

В заключение данного раздела хотелось бы отметить, что вопрос о предельных значениях размера элементов ИС является достаточно сложным и неоднозначным. Анализ литературы раннего этапа развития микроэлектроники показывает, что предсказываемые предельные размеры постоянно изменяются и уточняются, и возможно, те подходы, которые заложены в литературе 80 – 90 годов, в настоящий момент устарели. Указываемые ранее значения предельных размеров элементов в ИС на уровне  $10^6 \div 10^7$  элементов давно пройдены.

#### **6.4. Ограничения и пределы развития кремниевых БИС**

Причина, заставляющая уменьшать размеры элементов и повышать степень интеграции, одна — снижение стоимости БИС и всей разрабатываемой аппаратуры на БИС. Однако со снижением стоимости вычислений и (или) хранения информации при росте степени интеграции улучшаются также рабочие характеристики элементов и схем, технико-эксплуатационные параметры собственно БИС. Следовательно, снижается стоимость не просто вычислительных средств, а более качественных вычислительных средств.

Однако если бы темпы микроминиатюризации — двукратное увеличение степени интеграции за два года — сохранились до 2000 г., то размеры БТ и МОПТ уменьшились бы до размеров вируса, число элементов в СБИС превысило бы триллион, а размеры линий литографического рисунка оказались бы в несколько сотен раз меньше размеров атома. Нереальность этих выводов по прогрессу уровня интеграции БИС, а также перспектива уменьшения системного быстродействия БИС с ростом интеграции заостряют проблему текущих ограничений и фундаментальных пределов развития БИС.

К ограничениям, преодолеваемым на пути развития сверхинтегрированных быстродействующих БИС, следует отнести три группы взаимосвязанных факторов: 1) сложность и высокую стоимость технологии субмикронных БИС; 2) сложность и значительные сроки проектирования, верификации БИС; 3) экономические проблемы обеспечения выхода годных схем при разработке субмикронных БИС с высокими (оптимальными) технико-эксплуатационными параметрами.

Диалектические противоречия, присущие разработкам перспективных БИС, связанные с постоянным преодолением внутренних ограничений в ходе создания опытных образцов и дальнейшего массового производства БИС, обуславливают «естественный экономический отбор». В конечном итоге экономичны только те технологические процессы, методы, структуры и схемы, физика и функционирование которых допускают надежное массовое производство.

***Геометрические пределы.*** Прогресс микроминиатюризации будет уменьшать геометрические размеры компонентов до тех пор, пока есть возможность активно и целенаправленно регулировать изменение размеров с целью достижения лучших электрических параметров прибора. Однако должен наступить такой критический момент, когда некоторые фундаментальные геометрические размеры прибора не будут поддаваться изменению при сколь угодно полезной модификации технологического процесса, направленной на кардинальное уменьшение геометрических размеров структуры. К таким фундаментальным геометрическим размерам следует отнести толщину  $p$ - $n$ -перехода, которая зависит от концентрации легирующих примесей и не

зависит, например, от литографических методов создания поверхностных конфигураций полупроводниковой структуры. Толщина обедненного слоя  $p$ - $n$  перехода  $0,025 - 0,3$  мкм будет определять минимальные геометрические размеры сверхмикроминиатюризованных гипотетических приборных структур. Для оценки минимальных площадей приборов требуется учитывать размеры физических областей, необходимых для функционирования приборов при статистическом рассмотрении ансамбля подвижных носителей, пересекающих области полупроводника. В качестве оценки минимальной площади прибора примем величину  $S_{\min} = 1 \text{ мкм}^2$ ; элементарный логический вентиль с коэффициентами объединения и разветвления 4, даже в сверхинтегрированных элементах требует как минимум двух площадей прибора  $S_B \approx 2 \text{ мкм}^2$  (при допущении, что область изоляции приборов друг от друга очень мала, все резисторы — поликремниевые типа и находятся над поверхностью активного элемента). Тогда максимальная плотность компоновки (геометрическая

интеграция)  $D_{\max} = \frac{1}{S_B} = 5 \cdot 10^7 \text{ вент/см}^2 \approx 10^8 \text{ эл/см}^2$ . Достигну-

тый уровень интеграции промышленных БИС отстает от уровня геометрической интеграции на полтора-два порядка.

**Быстродействие и размеры кристалла БИС. Максимальная тактовая частота устройства.** Единицей производительности ЭВМ является скорость выполнения арифметических, логических или других операций. Производительность универсальных ЭВМ оценивают по формуле  $W_{\text{пр}} \approx \frac{1}{0.7t_k + 0.3t_d}$ , где  $t_k$ ,

$t_d$  — времена выполнения «коротких» и «длинных» операций; 0,3, 0,7 — коэффициенты, учитывающие относительную частоту выполнения этих операций при реализации типовых алгоритмов. Времена выполнения различных операций существенно отличаются. Например, для «коротких» операций (сложение или вычитание двоичных чисел) требуется обычно 4 – 5 циклов (тактов машинного времени), для «длинных» операций (умножение и деление) — несколько десятков циклов. При этом мож-

но оценить, что отношение длительности цикла выполнения операции к времени переключения простейшего логического элемента (ЛЭ) равно примерно 12 – 20.

Для получения длительности цикла перспективной однопроцессорной ЭВМ около 1 нс нужны ЛЭ с временем переключения  $\approx 50$  нс. Но увеличение быстродействия элементов ЭВМ не является еще полным решением проблемы. Поскольку за 1 нс сигнал по плосковой линии связи проходит расстояние всего 10 см, для достижения такой малой длительности цикла процессор необходимо разместить в минимально возможном объеме

( $\sim 400 \text{ см}^3$ ), чтобы не ухудшить системное быстродействие. Рассмотренный пример заостряет проблемы оценки реального быстродействия элементов БИС с учетом размеров кристалла, а также минимизации потребляемой мощности элементов в БИС высокой степени интеграции.

Найдем связь предельной степени интеграции БИС и тактовой частоты вычислительного устройства. Скорость передачи сигналов по внутренним линиям связи в БИС  $v_c \approx (5 \div 10) \cdot 10^9$  см/с. Самое длительное время распространения сигнала в системе определяет ее тактовую частоту  $f_c$ . На кристалле БИС максимальное расстояние  $t_{\max}$  — половина его периметра; следова-

тельно, полная площадь  $A_{кр} = \frac{L_M^2}{4}$ , а максимальный уровень

интеграции (максимальное число вентилях или компонентов, которые можно разместить на площади кристалла)

$I_M = A_{кр} D_{\max}$ . Для размеров кристалла  $1 \text{ см}^2$   $v_c = 10^{10}$  см/с;

$f_c = 5 \cdot 10^8$  Гц; для увеличения диапазона до 1 ГГц необходимо уменьшить размеры кристалла до  $0,25 \text{ см}^2$  с размещением  $10^6$

вент/крист; для  $f_c = 10 \text{ ГГц}$   $A_{кр} = 0,25 \text{ мм}^2$ ,  $I_M = 6,25 \cdot 10^4$

вент/крист. В последних двух случаях времена переключения БТ или МОПТ должны быть меньше 200 и 20 пс соответственно.

**Предельное соотношение быстродействие – потребляемая мощность.** Уменьшая размеры элементов БИС, разработчики борются не только за повышение степени интеграции, но и за их

высокое быстродействие, и, следовательно, не могут пропорционально размерам снижать мощность, поскольку при этом увеличивается системное время задержки вентилях (уменьшается рабочая частота вычислительных устройств). Когда плотность компоновки становится большой, кристалл не справляется с отводом теплоты. Чем выше требуемое быстродействие элементов БИС, тем выше рассеиваемая мощность, ниже плотность компоновки и степень интеграции. Недавно была предложена уникальная конструкция охлаждений, использующая поток жидкости непосредственно вдоль каналов, вытравленных на обратной стороне кристалла. Данная схема охлаждения позволяет эффективно отводить с кристалла теплоту до  $1000 \text{ Вт/см}^2$  при обеспечении нормального функционирования БИС.

Для оценки предельного соотношения мощность – быстродействие сверхинтегрированных БИС воспользуемся тем фактором, что энергия в элементе рассеивается преимущественно от зарядки или разрядки эффективной внутренней емкости, присущей прибору в БИС (это справедливо для достаточно малых токов переключения). Выражение для эквивалентной емкости  $C = \varepsilon \varepsilon_0 L^2 / d$ , где  $\varepsilon, \varepsilon_0$  — диэлектрическая проницаемость и электрическая постоянная;  $S = L^2$  — площадь;  $d$  — толщина диэлектрика при пропорциональной микроминиатюризации, может быть преобразовано в равенство  $C \approx \Lambda L$ , где  $\Lambda$  — константа пропорциональности, связанная с величиной  $\varepsilon \varepsilon_0$ ; обычно для инженерных оценок  $\Lambda \approx 10^{-10} \text{ Ф/см}$ . Для времени цикла  $t_c$  и логического перепада  $U_n$  мощность, рассеиваемая элементом на внутренней емкости,

$$p \approx \Lambda U_n^2 L / t_c. \quad (6.1)$$

При ограничении на удельное тепловыделение с возможностью отвода теплоты с единицы площади кристалла  $Q$  должно выполняться соотношение

$$p / L^2 < Q \quad (6.2)$$

Из (6.1) и (6.2) следует неравенство

$$p t_c^2 > (\Lambda U_n^2)^2 / Q, \quad (6.3)$$

позволяющее для сверхвысокой плотности компоновки элементов в БИС связать основные эксплуатационные параметры  $p$ ,  $t_c$ ,  $Q$ ,  $U_n$ . Термическое ограничение (6.3) можно трактовать следующим образом. Энергия, приложенная к схеме, используется для зарядки или разрядки эквивалентной внутренней емкости, причем емкость пропорциональна линейному размеру  $L$ . В процессе микроминиатюризации энергия на переключение может быть уменьшена пропорционально линейному размеру  $L$ . В то же время количество вентилях (элементов) увеличивается обратно пропорционально  $L^2$  и мощность, рассеиваемая на единице площади, обратно пропорциональна  $L$  при неизменной длительности цикла. В конечном итоге плотность рассеиваемой мощности становится больше скорости отвода теплоты, что отражено термическим пределом  $pt_c^2 = const$ . При этом константа  $(\Delta U_n^2)^2 / Q$  определяет качество элементов БИС (для улучшения разработки БИС следует уменьшать  $U_n$  и увеличивать  $Q$ ). Взаимодействие трех типов пределов разработки БИС — геометрического, термического и распространения сигналов для двух уровней технологии: современного ( $Q=20$  Вт/см<sup>2</sup>) и перспективного ( $Q=1000$  Вт/см<sup>2</sup>) показывает, что при  $Q=1000$  Вт/см<sup>2</sup> возможно достижение  $t_c$  на уровне  $10^{-10} \div 10^{-11}$  с. Увеличение максимальной (термически ограниченной) плотности интеграции  $D_T = Q/p$  с ростом  $Q$  позволяет добиваться получения одновременно больших тактовых частот и уровня интеграции разрабатываемых БИС, причем для небольших размеров кристалла системное быстродействие вентилях определяется быстродействием активных компонентов, а для больших размеров кристалла становятся доминирующими задержки в соединениях. Из рассматриваемых предельных характеристик БИС видно, что для развития технологии, системо- и схмотехники имеется значительный диапазон прогресса. Однако получение максимального быстродействия и степени интеграции БИС, в первую очередь логических БИС, будет несколько сдерживаться влиянием межэлементных линий связи на кристалле, а также получением экономичных и эффективных конструкций отвода теплоты от кристалла.

### 6.5. Полевые транзисторы на арсениде галлия

Полевые транзисторы с управляющим переходом металл – полупроводник являются основными активными элементами арсенид галлиевых микросхем. Главная цель их разработки состояла в повышении быстродействия. Цифровые арсенид-галлиевые микросхемы относятся к классу сверхскоростных, а аналоговые, как правило, предназначены для работы в диапазоне сверхвысоких частот.

При разработке полевых транзисторов с управляющим переходом металл-полупроводник и микросхем на их основе используются следующие преимущества арсенида галлия по сравнению с кремнием: более высокие подвижность электронов в слабых электрических полях и скорость насыщения в сильных полях, большая ширина запрещенной зоны и, как следствие, значительно более высокое удельное сопротивление нелегированного арсенида галлия, позволяющее создавать полуизолирующие подложки микросхемы.

Арсенид галлия уступает кремнию по ряду параметров, важных для создания транзисторов и микросхем. Так, слишком высокая плотность поверхностных состояний в МДП-структурах на арсениде галлия пока не позволяет создавать на его основе высококачественные МДП-транзисторы. Низкая подвижность дырок и малое время жизни неосновных носителей затрудняют разработку биполярных транзисторов. По этим причинам наиболее оптимальным активным элементом, позволяющим реализовать в микросхемах преимущества арсенида галлия по сравнению с кремнием, является *полевой транзистор с управляющим переходом металл-полупроводник (МЕП-транзистор)*. В отечественной литературе их называют ПТШ (полевой транзистор с барьером Шотки).

В данной главе рассмотрены основные разновидности конструкций, характеристики и параметры МЕП-транзисторов арсенид-галлиевых микросхем. Кроме того, описаны *гетероструктурные* полевые транзисторы с управляющим переходом металл – полупроводник.

### 6.5.1. Простейшая структура МЭП – транзистора

Одна из первых структур арсенид-галлиевого МЭП-транзистора (поперечный разрез) показана на рис. 6.3. Транзистор создают на подложке 1 из нелегированного арсенида галлия. Нелегированный арсенид галлия имеет слабо выраженную проводимость  $p$ - типа. Для ее уменьшения при выращивании монокристаллов иногда вводят в небольших количествах атомы хрома, компенсирующие действие акцепторов. Подложки, изготовленные из такого материала, обладают повышенным удельным сопротивлением, и их называют *полуизолирующими*.

У поверхности подложки методом ионного легирования формируют сильнолегированные области 2 истока и стока  $n^+$ -типа, а затем – тонкий слой канала 3  $n$ - типа. Типичная толщина слоя 3  $d_0 \sim 0,1 - 0,2$  мкм, концентрация доноров в канале  $N_{d,k} = (1 - 2) \cdot 10^{17} \text{ см}^{-3}$ . В качестве легирующих примесей (доноров) обычно используют кремний, селен, серу и др.

На поверхность подложки над слоем 3 наносят металлический электрод 4 затвора 3, например, в виде сплава титан – вольфрам. Металлические электроды 5, для которых применяют композицию золото-германий, обеспечивают омические контакты к областям истокам И и стоку С. На поверхность подложки, не используемую для контактов, наносят слой диэлектрика 6, например диоксида кремния.

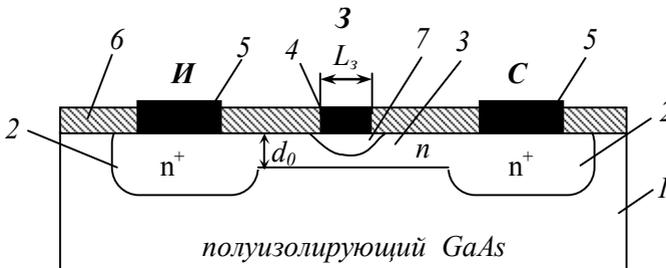


Рисунок 6.3. Структура полевого транзистора с барьером Шотки ПТШ.

Металлический электрод затвора образует со слоем 3 выпрямляющий контакт – барьер Шотки, типичная равновесная высота которого 0,8 В. Проводящий канал между истоком и стоком

располагается в слое 3 и ограничен сверху обедненной областью 7 барьера Шотки, а снизу – подложкой 1. Толщина проводящего канала равна  $d_0 - L_{об}$ , где  $L_{об}$  – толщина обедненной области 7. Типичное расстояние исток – сток  $L_{ИС} = 1,5 - 3$  мкм, а длина затвора  $L_3 = 0,5 - 1$  мкм.

**Принцип работы полевого транзистора с барьером Шотки.**

Между затвором и истоком подается управляющее напряжение  $U_{ЗИ}$ , на сток – положительное напряжение  $U_{СИ}$ . При изменении управляющего напряжения изменяются толщина обедненного слоя 7  $L_{об}(U_{ЗИ})$ , толщина проводящего канала  $d_K(U_{ЗИ}) = d_0 - L_{об}(U_{ЗИ})$ , его проводимость и ток стока.

Если напряжение на затворе равно пороговому  $U_{пор}$  (его также называют напряжением отсечки  $U_{отс}$ ), то граница обедненного слоя 7 достигает полуизолирующей подложки (толщина канала и ток стока равны нулю). Пороговое напряжение определяется из условия  $L_{об}(U_{пор}) = d_0$ :

$$U_{пор} = \frac{\varphi_{0з} - qN_{д,к}d_0^2}{2\varepsilon_0\varepsilon_n} \quad (6.4)$$

где  $\varphi_{0з}$  - равновесная высота потенциального барьера контакта металл – полупроводник;

$\varepsilon_n$  - относительная диэлектрическая проницаемость арсенида галлия,  $\varepsilon_n = 13,1$ .

Требуемое пороговое напряжение обеспечивают выбором концентрации доноров в канале  $N_{д,к}$  и толщины канала  $d_0$  слоя 3. Например при  $\varphi_{0з} = 0,8$  В,  $N_{д,к} = 1 \cdot 10^{17}$  см<sup>-3</sup> и  $d_0 = 0,2$  мкм имеем  $U_{пор} = -2$  В. При малой толщине  $d_0$  пороговое напряжение может быть положительным. Так, при  $d_0 = 0,1$  мкм и той же концентрации доноров в слое 3  $U_{пор} = 0,08$  В. В арсенид – галлиевых микросхемах применяют транзисторы, для которых  $U_{пор} = -2,5 \dots +0,2$  В. Если  $U_{пор} < 0$ , то при  $U_{ЗИ} = 0$  В канал является проводящим и транзистор называют *нормально открытым* – он аналогичен МДП-транзистору со встроенным каналом. При  $U_{пор} > 0$ , и  $U_{ЗИ} = 0$  В канал перекрыт обедненным слоем 7 и транзистор называют

нормально закрытым – он аналогичен МДП-транзистору с индуцированным каналом.

На рис. 6.4 приведены стоко-затворные характеристики нормально открытого 1 и нормально закрытого 2 транзисторов, а также их входная характеристика 3. Для нормально открытых МЭП-транзисторов управляющее напряжение затвора, при котором протекает ток стока, может изменяться от отрицательных значений, превышающих пороговое, до небольших положительных (не более 0,6 В). При больших положительных напряжениях на затворе в его цепи появляется нежелательный ток  $I_3$ , так как открывается переход металл — полупроводник (кривая 3). Поэтому ток стока ограничен величиной  $I_{C\text{ макс}1}$ . Для нормально закрытых транзисторов напряжение затвора, при котором протекает ток стока, положительно и может изменяться лишь в узких пределах 0 - 0,6 В. Максимальный ток стока ограничен значением  $I_{C\text{ макс}2}$ . Для транзисторов с одинаковыми размерами канала (длиной и шириной)  $I_{C\text{ макс}1} > I_{C\text{ макс}2}$ .

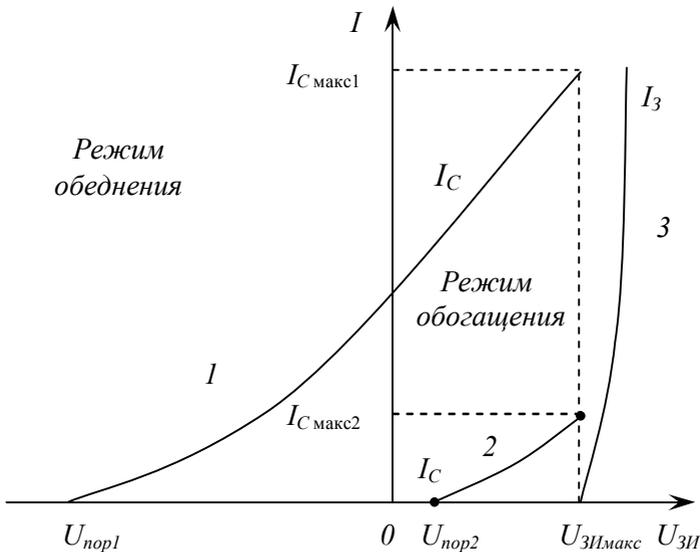


Рисунок 6.4. Передаточная характеристика

Для арсенид-галлиевых цифровых микросхем наиболее перспективны нормально закрытые МЭП-транзисторы. При создании этих транзисторов необходимо обеспечивать как можно меньший технологический разброс пороговых напряжений. Снижение разброса пороговых напряжений представляет серьезную технологическую проблему, так как согласно формуле (6.4) пороговое напряжение линейно зависит от концентрации доноров в канале и квадратично – от толщины слоя  $\bar{z}$ .

В некоторых микросхемах используют как нормально открытые, так и нормально закрытые транзисторы. Для их создания на одном кристалле необходимы дополнительные технологические операции. Один из вариантов технологии состоит в локальном травлении части слоя  $\bar{z}$   $n$ -типа (рис. 6.3). Тогда на более толстом слое  $n$ -типа получают нормально открытые транзисторы, а на более тонком – нормально закрытые. Последние называют транзисторами с *заглубленным затвором*. В другом варианте используют две операции селективного ионного легирования подложки из полуизолирующего арсенида галлия, с помощью которых последовательно формируют области  $n$ -типа для транзисторов разных типов.

Для транзисторов с длинным каналом крутизна

$$S = \frac{b\mu_n \varepsilon_0 \varepsilon_n (U_{зи} - U_{пор})}{L_3 d_0}, \quad (6.5)$$

где  $b$  – ширина канала. Здесь длина затвора  $L_3$  играет роль эффективной длины канала. Благодаря более высокой подвижности электронов  $\mu_n$  обеспечиваются большие, чем в кремниевых МДП-транзисторах, значения крутизны при тех же размерах. В отличие от кремния для арсенида галлия характерна меньшая критическая напряженность поля (около  $3 \cdot 10^3$  В/см), при которой дрейфовая скорость достигает насыщения. Поэтому в арсенид-галлиевых МЭП-транзисторах эффект сильного поля проявляется при большей длине канала и меньшем напряжении на стоке, чем в кремниевых МДП-транзисторах. В этом случае вследствие уменьшения подвижности с ростом напряженности поля реальное значение крутизны получается ниже, чем следует из (6.5).

В транзисторах с коротким каналом дрейфовая скорость достигает насыщения, стоко-затворная характеристика близка к линейной, а крутизна слабо зависит от напряжения на затворе. Ее можно оценить по формуле

$$S = \frac{bv_{нас} \varepsilon_0 \varepsilon_n}{d_0} \quad (6.6)$$

При этом большее значение крутизны арсенид-галлиевых МЭП-транзисторов по сравнению с кремниевыми МДП-транзисторами (при тех же размерах) обусловлено большей скоростью насыщения, приблизительно равной  $2 \cdot 10^7$  см/с.

Формула (6.6) может давать заниженное значение крутизны. При очень коротком канале ( $L_3 < 0,5$  мкм) время пролета электронов через канал меньше среднего времени свободного пробега, в этом случае понятия подвижности и дрейфовой скорости теряют смысл. Электроны движутся через канал без рассеяния, подобно электронам в вакууме. Такое движение называют *баллистическим*. Скорость электронов  $v$  в конце непокрытого участка канала определяется напряжением на этом участке

$U_{3И} - U_{нор}$  из соотношения  $\frac{m_n v^2}{2} = q(U_{3И} - U_{нор})$ , где  $m_n$  - эффективная масса электрона. Беря в качестве эффективной

скорости  $v_{эф} = \frac{v}{2} = \sqrt{\frac{q(U_{3И} - U_{нор})}{2m_n}}$ , получим, например, при

$d_0 = 0,2$  мкм,  $b=400$  мкм,  $U_{3И} - U_{нор} = 0,25$  В,  $m_n = 0,7 m_0$  ( $m_0$  - масса покоя электрона)  $v_{эф} = 5,5 \cdot 10^7$  см/с и предельное значение крутизны (при данных размерах)  $S = 11$  мА/В, тогда как при  $v_{нас} \approx 2 \cdot 10^7$  см/с и соответствующая ей крутизна  $S = 4$  мА/В.

В отличие от кремниевых МДП-транзисторов с индуцированным каналом в МЭП-транзисторе очень малы паразитные емкости затвор - исток и затвор - сток, так как затвор (рис. 6.3) не перекрывает область 2. Кроме того, малы и барьерные емкости сток - подложка, исток - подложка, поскольку подложка является полуизолирующей - концентрация примесей в ней очень низкая, а толщина обедненной области  $n^+ - i$  переходов велика. Большое значение имеет только емкость затвор - канал  $C_{зк}$ ,

представляющая собой барьерную емкость перехода металл – полупроводник. При  $U_{3И} > U_{пор}$  ее можно оценить по формуле

$$C_{зк} = \frac{\varepsilon_0 \varepsilon_n b L_3}{L_{об}}. \text{ Для снижения этой емкости следует уменьшить}$$

длину затвора.

Предельная частота крутизны  $f_s$  определяется временем пролета электронов через канал  $t_{пр.к}$ . При малой длине затвора

$$t_{пр.к} \approx \frac{L_3}{v_{эф}}. \text{ Следовательно, } f_s \approx \frac{v_{эф}}{2\pi L_3}. \text{ При } L_3 = 0,5 \text{ мкм}$$

получаем  $f_s > 60$  ГГц.

При работе МЭП-транзисторов в импульсном режиме время их переключения определяется временем пролета электронов через канал и временем перезарядки нагрузочной емкости. Чем больше крутизна, тем больше ток стока при заданном напряжении на затворе и тем быстрее перезаряжается нагрузочная емкость. Повышение быстродействия арсенид-галлиевых цифровых микросхем по сравнению с кремниевыми обусловлено главным образом увеличением крутизны используемых в них МЭП-транзисторов, а также уменьшением времени пролета и паразитных емкостей транзисторов.

По формулам (6.5) и (6.6) определяются значения крутизны без учета влияния сопротивления истока  $R_{И}$ . С ростом  $R_{И}$  крутизна уменьшается в соответствии с формулой

$$S' = \frac{S}{(1 + R_{И} S)}, \quad (6.7)$$

где  $S$  определяется из (6.5) или (6.6). Для получения высоких значений крутизны необходимо выполнение условия  $SR_{И} \ll 1$ . Основной вклад в сопротивление истока вносят часть слоя 3 (рис. 6.3), расположенная вне затвора под диэлектриком (диоксидом кремния). Как показал эксперимент, на границе арсенида галлия с диэлектриком находятся поверхностные состояния, заряд которых отрицателен. Под влиянием отрицательного поверхностного заряда указанная часть слоя 3 у поверхности обедняется электронами, ее удельное сопротивление возрастает, что приводит к увеличению сопротивления истока. В этом со-

стоит один из недостатков рассмотренной структуры. Для его устранения была разработана структура МЭП-транзистора с самосовмещенным затвором (см. п. 6.5.2).

Ниже приведены типовые параметры МЭП-транзисторов со структурой, показанной на рис. 6.3.

Концентрация доноров в канале, $\text{см}^{-3}$	$(1 - 3) \cdot 10^{17}$
Подвижность электронов в канале, $\text{см}^2/(\text{В} \cdot \text{с})$	$(4 - 5) \cdot 10^3$
Толщина канала, нм	50 – 200
Высота барьера Шотки, В	0,7 – 0,8
Длина затвора, мкм	0,5 – 1
Ширина затвора, мкм	5 – 20
Расстояние исток – сток, мкм	2 – 3
Длина транзистора, мкм	10 – 12
Пороговое напряжение, В:	
нормально открытого транзистора	-2,5...-0,5
нормально закрытого транзистора	0...0,2
Крутизна на единицу ширины канала $(S/b)$ , мСм/мм	100 – 150
Удельная емкость, пФ/мм:	
Затвор – исток $C_{зи}/b$	0,5 – 1,5
затвор – сток $C_{зс}/b$	0,1 – 0,2
сток – исток $C_{си}/b$	0,05 – 0,1
Граничная частота, ГГц	15 – 200

При малой длине канала в МЭП-транзисторах проявляются эффекты короткого канала. Пороговое напряжение в этом случае оказывается меньше получаемого из (6.4). Оно снижается при уменьшении длины канала и увеличении напряжения на стоке. Качественно эти зависимости имеют такой же вид, как для МДП-транзисторов.

При достаточно высоком напряжении на стоке может наблюдаться смыкание стокового и истокового переходов, приводящее к появлению в цепи стока тока  $I_{смк}$ , изменяющего вид стоковых

характеристик. Однако критическая напряженность поля, при которой дрейфовая скорость достигает насыщения, в арсениде галлия значительно ниже, чем в кремнии. Например, при  $L_3 = 1$  мкм дрейфовая скорость достигает насыщения при напряжении на непокрытой части канала  $U_{3II} - U_{nop} = 0,3$  В. Поэтому этот эффект сильнее других влияет на параметры и форму характеристик.

Насыщение дрейфовой скорости приводит к тому, что крутизна (формула (6.6)) при дальнейшем повышении напряжения на затворе почти постоянна, а на стоко-затворной характеристике (кривая  $I$  на рис. 6.4) появляется линейный участок. Этот эффект также частично компенсирует эффект модуляции длины канала, т. е. уменьшает угол наклона стоковых характеристик в области насыщения и увеличивает выходное сопротивление.

### 6.5.2. Разновидности структур МЭП-транзисторов

Рассмотрим структуру транзистора с самосовмещенным затвором. Основные технологические этапы ее изготовления поясняет рис. 6.5. Структуру создают на полуизолирующей подложке из арсенида галлия. Слой  $n$  – типа (рис. 6.5, а) для канала каждого транзистора микросхемы формируют селективным ионным легированием подложки кремнием через маску из диоксида кремния. Пороговое напряжение транзисторов (формула (6.4)) регулируется изменением дозы ионов кремния. Например, при одинаковой энергии ионов, равной 59 кэВ, доза для нормально закрытых транзисторов  $10^{12}$  см<sup>-3</sup> и вдвое больше для нормально открытых. Затем наносят металлический затвор  $Z$ , материалом которого служит сплав титан – вольфрам.

При формировании истоковой и стоковой областей  $n^+$  - типа (рис. 6.5, б) затвор используют в качестве маски. Поэтому указанные области непосредственно граничат с каналом. Далее наносят слой диоксида кремния (рис. 6.5, в), проводят отжиг для устранения дефектов, возникающих при ионном легировании, вскрывают контактные отверстия в диоксиде кремния и создают омические контакты к истоковой и стоковой областям, используя сплав золото – германий (рис. 6.5, г).

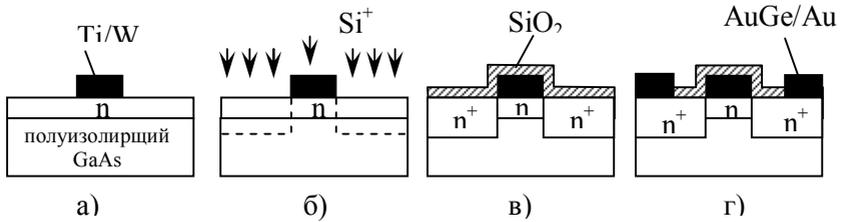


Рисунок 6.5. Получение ПТШ по технологии самосовмещения

Для транзистора с самосовмещенным затвором при  $L_3 = 1,5$  мкм и  $b = 1$  мм получены следующие параметры:  $U_{nop} = 0,05$  В,  $R_{II} = 0,75$  Ом,  $S/b = 87$  мСм/мм. По сравнению с транзистором со структурой, показанной на рис. 6.3, имеющим те же размеры, сопротивление истока меньше в 5 раз, а крутизна больше в 3 раза. В структуре с самосовмещенным затвором пробивное напряжение затвора определяется распределением концентраций примесей в  $n^+$ -областях, так как они непосредственно примыкают к границам затвора. При энергии ионов 175 кэВ и дозе  $1,7 \cdot 10^{13}$  см<sup>-2</sup> максимальная концентрация доноров в областях  $n^+$ -типа  $1 \cdot 10^{18}$  см<sup>-3</sup> пробивное напряжение затвора 6 В. Недостатком данной структуры являются большие паразитные емкости затвор – исток и затвор – сток.

Технологию самосовмещения используют и при создании структуры МЭП-транзистора, приведенной на рис. 6.6 (указанных размеры в микрометрах).

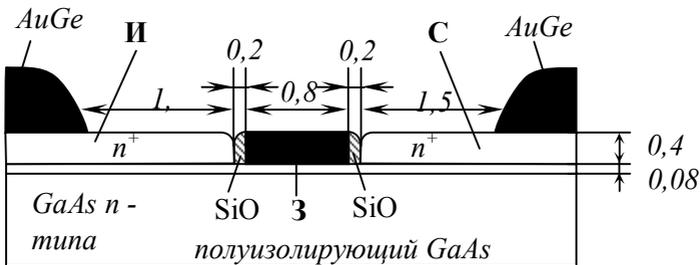


Рисунок 6.6. Структура полевого транзистора ПТШ

Селективным ионным легированием кремнием полуизолирующей арсенид-галлиевой подложки, как и в структуре на рис. 6.5, формируют слой с проводимостью  $n$  – типа толщиной 0,08 мкм. В этом слое располагается канал МЭП-транзистора. Затвор транзистора представляет собой полоску силицида вольфрама, его длина 0,8 мкм. Силицид вольфрама выбран в качестве материала затвора потому, что может выдерживать последующие технологические операции, проводимые при температурах выше 700 °С.

По обеим сторонам затвора создают «прокладки» из диоксида кремния, обеспечивающие в дальнейшем самосовмещение стоковой и истоковой областей с затвором. Эти области  $n^+$  – типа толщиной 0,4 мкм получают селективным эпитаксиальным выращиванием с помощью химического осаждения из металлоорганических соединений. Омические контакты к истоковой и стоковой областям создают нанесением металлического слоя, представляющего собой сплав золото – германий. Малые расстояния исток – затвор и сток – затвор позволяют уменьшить паразитные (неуправляемые) сопротивления этих областей и повысить крутизну транзистора до  $S/b = 250$  мСм/мм. В данной структуре ослабляются эффекты короткого канала, проявляющиеся в рассмотренных выше структурах с имплантированными областями истока и стока, проникающими в подложку на глубину, большую чем глубина самого канала.

Специфика МЭП-транзисторов, используемых в аналоговых микросхемах диапазона СВЧ, определяется тем, что помимо высоких граничных частот (десятки гигагерц) требуется обеспечить большие рабочие токи (десятки миллиампер) для достижения большой мощности. В связи с этим ширина затвора должна во много раз превышать его длину, а сопротивление затвора должно быть минимальным. Эти требования определяют особенности топологии СВЧ- транзистора.

Вариант топологии СВЧ-транзистора приведен на рис. 6.7. Для снижения сопротивления затвора вывод сделан от середины затвора 3. Переходные сопротивления контактов к истоку  $I$  и стоку  $C$  должны быть как можно меньше, поэтому при изготовлении транзисторов применяют специальную очистку поверхности, а в качестве материалов для выводов – специальные метал-

лы. Например, поверх слоя из сплава золото – германий наносят слой никеля. Используют также топологию с несколькими выводами от затвора, соединенными между собой широкими проводниками. В СВЧ-микросхемах применяют также двухзатворные транзисторы, называемые *полевыми тетрадами*. Их используют в усилителях с регулируемым усилением, преобразователях частоты, переключающих устройствах, фазовращателях.

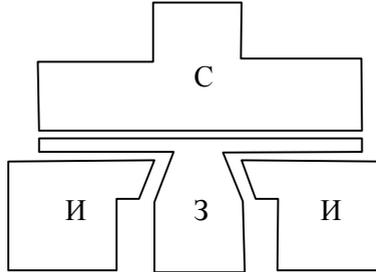


Рисунок 6.7. Топология СВЧ-транзистора.

### 6.5.3. Паразитная связь между элементами через изолирующую подложку

Полуизолирующая подложка из компенсированного хромом или нелегированного арсенида галлия, обладающего высоким удельным сопротивлением (более  $10^6$  Ом·см), позволяет обеспечивать очень малые токи утечки переходов исток – подложка, сток – подложка и паразитные токи между соседними транзисторами микросхемы при малых (несколько микрометров) расстояниях между ними. Однако серьезной причиной, ограничивающей минимальные расстояния между транзисторами на кристалле и степень интеграции арсенид-галлиевых микросхем, создаваемых на полуизолирующей подложке, является паразитная связь между соседними элементами, обусловленная эффектом поля в подложке.

Для пояснения этого эффекта на рис. 6.8 показана активная часть структуры транзистора (см. рис. 6.3) между истоком и стоком. В этой части в слое  $n$  – типа существуют три области (заштрихованы), обедненные электронами: 1 – под затвором, 2 – под диэлектриком у поверхности, 3 – на границе с подложкой 5.

Кроме того, имеется область отрицательного объемного заряда 4, расположенная в подложке. В области 4 находятся неподвижные отрицательные ионы. Они представляют собой примеси и дефекты в подложке (центры захвата), которые захватывают электроны, переходящие из слоя  $n$  - типа.

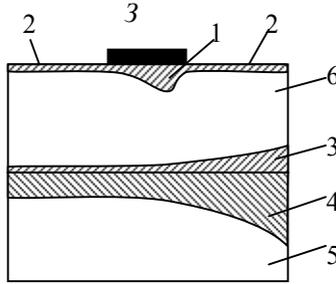


Рисунок 6.8. Часть структуры МЭП-транзистора

Толщина обедненной области 3 тем больше, чем ниже концентрация доноров в слое  $n$  - типа и чем выше концентрация примесей и дефектов в подложке. Толщина области 3 также зависит от потенциала подложки под электрическим  $n - i$  переходом 3 - 4. При изменении этого потенциала изменяется толщина области 3, а следовательно, толщина канала и ток стока при неизменных напряжениях на электродах транзистора. Изменение потенциала подложки в области, расположенной под каналом транзистора, в кристалле микросхемы может быть обусловлено изменением напряжения на электродах соседних элементов. Поэтому ток стока данного транзистора может зависеть не только от напряжений на его электродах, но и от напряжений на электродах соседних элементов. В этом состоит сущность паразитной связи между соседними элементами, расположенными на полупроводниковой подложке. Электрод соседнего элемента, напряжение на котором влияет на ток стока рассматриваемого транзистора, по отношению к нему выполняет функцию второго затвора, расположенного сбоку от транзистора. Поэтому в литературе данный эффект паразитной связи называется *эффектом бокового затвора*.

Толщина  $i-n$  перехода может изменяться при изменении степени заполнения центров захвата в подложке под влиянием температуры или оптического и ионизирующего излучений. Поэтому плохая воспроизводимость параметров транзисторов в пределах одной пластины может быть обусловлена не только технологией их изготовления, но неоднородностью распределения центров захвата в самой полуизолирующей подложке.

Для измерения эффекта бокового затвора используют тестовую структуру (рис. 6.9). Она содержит МЭП-транзистор, вблизи истоковой области  $I$  которого на расстоянии  $L_{ки}$  расположена дополнительная область  $n^+$  - типа с омическим контактом  $K$ , играющим роль бокового затвора. В кристалле микросхемы такая  $n^+$  - область может быть истоковой или стоковой областью соседнего транзистора. Это может быть область  $n$  - типа, в которой создается диод Шотки, резистор и т. д. Затвор  $З$  транзистора обычно соединяют с заземленным истоком, а на сток  $C$  подают постоянное положительное напряжение, превышающее напряжение насыщения:  $U_{СИ} > U_{СИ \text{ нас.}}$ . Далее измеряют зависимость тока стока  $I_C$  от напряжения на боковом контакте  $U_{ки}$  относительно истока.

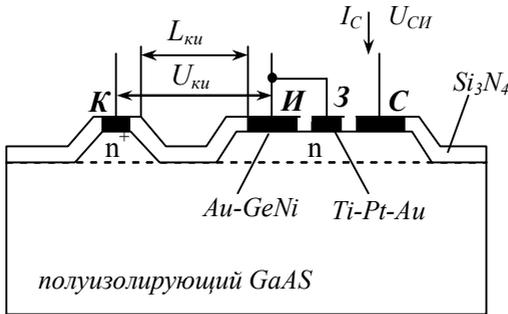


Рисунок 6.9. Тестовая структура.

Типичные зависимости тока стока от напряжения контакт – исток при трех значениях расстояния  $L_{ки}$  между ними и при  $U_{ЗИ} = 0$ ,  $U_{СИ} = 2,5$  В представлены на рис. 6.10, а. Приблизительно их можно аппроксимировать кусочно-линейными зависимостями (рис. 6.10, б): ток стока остается постоянным, равным  $I_C(0)$ , пока отрицательное напряжение на контакте не превышает (по

модулю) пороговое напряжение паразитной связи  $U_{\text{пор.п.с.}}$ . При  $U_{\text{ки}} < U_{\text{пор.п.с.}}$  ток стока линейно уменьшается с ростом (по модулю) напряжения контакт – исток.

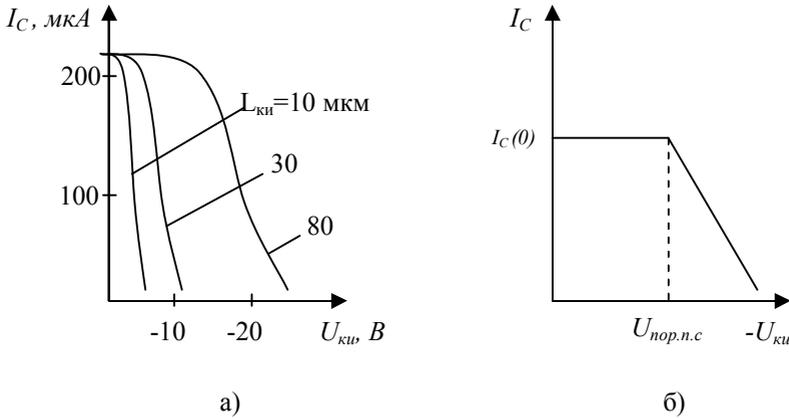


Рисунок 6.10. Зависимость тока стока от напряжения на боковом затворе.

Пороговое напряжение  $U_{\text{пор.п.с.}}$  увеличивается (по модулю) при росте расстояния контакт – исток. Поэтому для устранения или ослабления указанной паразитной связи необходимо размещать элементы на достаточно больших расстояниях друг от друга, что ограничивает плотность упаковки. Кроме того, при проектировании топологии микросхемы следует выявлять ее критические электроды и элементы, наиболее подверженные влиянию паразитной связи, т. е. учитывать не только взаимное расположение элементов, но и полярность и амплитуды изменения напряжений на электродах элементов микросхемы в процессе ее работы. При этом нужно учитывать, что чем больше амплитуда изменения напряжения на данном электроде, тем больше он влияет на токи тех ближайших транзисторов, потенциалы истоков которых выше потенциала этого электрода.

Степень влияния паразитной связи зависит от типа транзистора. Для нормально закрытого транзистора толщина  $d_0$  слоя  $3n$  – типа (рис. 6.3) или (и) концентрация доноров в этом слое ниже, чем для нормально открытого. Поэтому стоковые характеристики

ки нормально закрытого транзистора при прочих одинаковых условиях изменяются сильнее.

Таким образом, для уменьшения паразитной связи через подложку необходимо: совершенствовать технологию получения материала для полуизолирующих подложек с целью более точной компенсации примесей и уменьшения концентрации дефектов, приводящих к образованию отрицательных ионов в области 4 (рис. 6.8); уменьшать амплитуду изменения напряжения на электродах элементов микросхемы, например, за счет снижения напряжения питания; использовать элементы, менее чувствительные к влиянию бокового затвора; выбирать достаточно большие расстояния между критическими электродами соседних элементов при проектировании топологии микросхемы.

Помимо паразитной связи, обусловленной эффектом поля, может наблюдаться инжекция электронов из области  $n^+$  - типа в подложку. Эти электроны могут захватываться центрами захвата и усиливать эффект паразитной связи. Влияние инжекции ослабляют, создавая между элементами микросхемы специальные изолирующие области, получаемые, например, протонной бомбардировкой полуизолирующей подложки. В этом случае пороговое напряжение  $U_{пор.н.с}$  может быть увеличено в несколько раз.

#### **6.5.4. Полевые транзисторы с управляющим переходом металл – полупроводник и гетеропереходом**

Перспективным элементом цифровых сверхскоростных микросхем и аналоговых микросхем диапазона СВЧ является гетероструктурный полевой транзистор с управляющим переходом металл-полупроводник (*ГМЕП- или НЕМТ-транзистор*). В этом транзисторе используют свойства гетероперехода между тонкими монокристаллическими слоями двух полупроводниковых материалов с близкой кристаллической структурой, но различной шириной запрещенной зоны. Наиболее широко применяют гетеропереход между арсенидом галлия и арсенидом галлия-алюминия  $Al_xGa_{1-x}As$  (рис. 6.11, а). Величина  $x$  показывает относительное содержание алюминия. Ширина запрещенной зоны

$\Delta E_3$  арсенида галлия-алюминия линейно увеличивается с ростом  $x$ . Типичное значение  $x=0,3$ , ему соответствует  $\Delta E_3 \approx 1,8$  эВ.

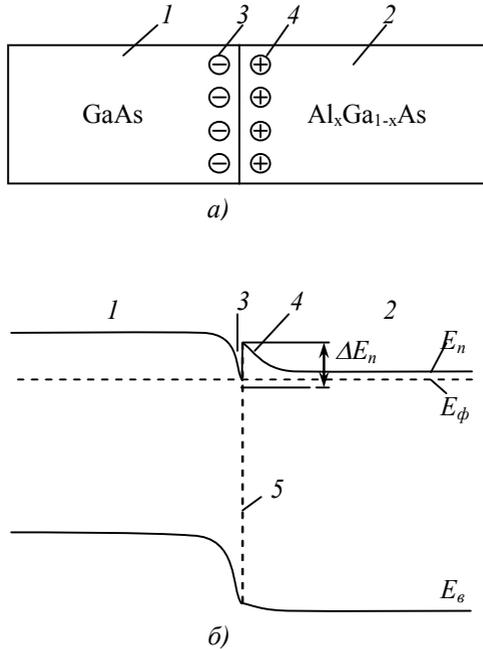


Рисунок 6.11. Энергетическая диаграмма гетероперехода

Равновесная энергетическая диаграмма гетероперехода между нелегированным арсенидом галлия и легированными донорными примесями, например кремнием, арсенидом галлия-алюминия, приведена на рис. 6.11, б. Штриховая горизонтальная линия соответствует уровню Ферми  $E_\phi$ , в равновесном состоянии его энергия одинакова для обоих полупроводников,  $E_V$  — энергия, соответствующая границе валентной зоны. В нелегированном арсениде галлия (область 1) уровень Ферми располагается ближе к середине запрещенной зоны, а в легированном донорами (типичная концентрация доноров  $N_d = (1-20) \cdot 10^{17} \text{ см}^{-3}$  арсениде галлия-алюминия (область 2) — вблизи дна зоны проводимости  $E_C$ .

В арсениде галлия у границы раздела 5 двух полупроводников в зоне проводимости образуется область 3 с минимальной энергией электронов. В этой области происходит накопление электронов, переходящих из области 4, расположенной в арсениде галлия-алюминия. Область 4 обеднена электронами и заряжена положительно, так как содержит нескомпенсированные ионы доноров. Разрыв дна зоны проводимости (скачок энергии  $\Delta E_n$ ) на границе 5 при  $x=0,3$  около 0,3 эВ.

Электроны, накопленные в области 3, находятся в потенциальной яме и в слабых электрических полях могут перемещаться только вдоль границы 5 в плоскости, перпендикулярной плоскости рисунка. Поэтому совокупность электронов в области 3 называют *двумерным электронным газом*, подчеркивая тем самым, что в слабых полях эти электроны не могут перемещаться в третьем измерении, т. е. переходить, например, из области 3 в область 4, так как этому препятствует потенциальный барьер, образованный разрывом дна зоны проводимости  $\Delta E_n$ .

Электроны, образующие двумерный электронный газ, возникают вследствие тепловой ионизации донорных примесей в арсениде галлия алюминия, где концентрация примесей велика (более  $10^{17} \text{ см}^{-3}$ ) и перемещаются в область 3, расположенную в нелегированном арсениде галлия, где концентрация примесей мала (менее  $10^{14} \text{ см}^{-3}$ ). Таким образом достигается пространственное разделение свободных электронов (в области 3) и рассеивающих центров (ионов акцепторов), сосредоточенных в арсениде галлия-алюминия.

Вследствие хорошего соответствия кристаллических решеток двух полупроводниковых материалов в гетеропереходе (рис. 6.11, а) обеспечивается низкая плотность поверхностных состояний и дефектов. По указанным причинам для электронов, накопленных в области 3, в слабых электрических полях достигается очень высокая подвижность, близкая к объемной подвижности для нелегированного арсенида галлия ( $8 - 9 \cdot 10^3 \text{ см}^2/(\text{В} \cdot \text{с})$  при  $T = 300 \text{ К}$ ). Поскольку в нелегированном слое арсенида галлия преобладает решеточное рассеяние, подвижность резко увеличивается при понижении температуры.

Для лучшего пространственного разделения двумерного электронного газа и рассеивающих центров между нелегированным арсенидом галлия и легированным донорами арсенидом галлия-алюминия вводят тонкий (толщиной несколько нанометров) разделительный слой нелегированного арсенида галлия-алюминия. Концентрация рассеивающих центров в разделительном нелегированном слое ниже, чем в легированном, поэтому подвижность электронов, накопленных в области  $\bar{z}$  дополнительно увеличивается.

Температурная зависимость подвижности электронов для двумерного электронного газа в гетероструктуре с разделительным слоем приведена на рис. 6.12 (кривая 1).

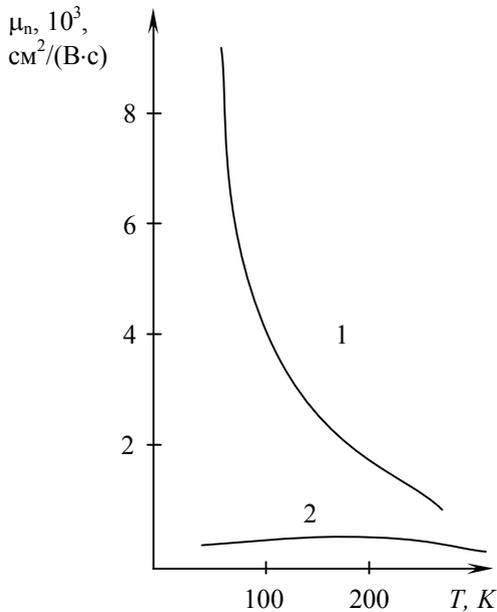


Рисунок 6.12. Зависимость подвижности электронов в двумерном электронном газе от температуры

При температурах жидкого азота (77 К) и жидкого гелия (4 К) подвижность соответственно возрастает до  $1,4 \cdot 10^6$  и  $2 \cdot 10^6$

см<sup>2</sup>/(В·с). На этом же рисунке показана температурная зависимость подвижности электронов в слое арсенида галлия (кривая 2), содержащем доноры с концентрацией  $10^{17}$  см<sup>-3</sup>. Слой такого типа используется в рассмотренных выше структурах МЭП-транзисторов (см., например, рис. 6.3).

Подвижность электронов двумерного электронного газа, особенно при пониженных температурах, сильно зависит от технологии изготовления слоев гетероструктуры. Для их создания используют различные способы эпитаксиального наращивания тонких полупроводниковых слоев. Наилучшее качество эпитаксиальных слоев в рассматриваемой гетероструктуре, наименьшую плотность дефектов на их границах и наибольшую подвижность обеспечивает молекулярно-лучевая эпитаксия.

Описанный выше гетеропереход используют в структурах полевых транзисторов с управляющим переходом металл – полупроводник. Примеры конструкций нормально открытого и нормально закрытого ГМЭП-транзисторов показаны на рис. 6.13. При изготовлении нормально открытых транзисторов на легированную хромом полуизолирующую подложку из арсенида галлия (рис. 6.13, а) методом молекулярно-лучевой эпитаксии последовательно наносят: нелегированный слой арсенида галлия  $p^-$  – типа проводимости, нелегированный разделительный слой арсенида галлия-алюминия, легированный кремнием ( $N_d=7 \cdot 10^{17}$  см<sup>-3</sup>) слой арсенида галлия-алюминия. Для формирования затвора  $Z$  используют слой алюминия, для контактов к истоковой  $I$  и стоковой  $C$  областям – сплав AuGe/Ni. В нормально закрытом транзисторе с индуцированным каналом (рис. 6.13,б) верхний слой арсенида галлия-алюминия частично стравливают до толщины 50 нм. Таким способом на одной подложке изготавливают нормально открытые и нормально закрытые транзисторы.

Пороговое напряжение ГМЭП-транзистора

$$U_{пор} = \varphi_{0з} - \frac{\Delta E_n}{q} - \frac{qN_d d^2}{2\varepsilon_0 \varepsilon_{n2}} \quad (6.8)$$

где  $\varphi_{0з}$  - равновесная высота потенциального барьера перехода металл (затвор) – полупроводник (арсенид галлия-алюминия);  $d_0$



В нормально закрытом транзисторе вследствие меньшей толщины верхнего слоя арсенида галлия-алюминия (см. рис. 6.13, б) при  $U_{3И} = 0$  проводящий канал отсутствует, так как  $ОН$  двумерного электронного газа перекрыта обеднённой областью управляющего перехода. Канал возникает при некотором положительном напряжении, равном пороговому (см. формулу (6.8)), когда обедненная область управляющего перехода сужается настолько, что ее нижняя граница попадает в  $ОН$  электронов.

На рис. 6.14 приведены стоко – затворные характеристики нормально открытого 1 и нормально закрытого 2 транзисторов при длине затвора  $L_3 = 0,8$  мкм и расстоянии сток – исток 4 мкм; толщины слоев соответствуют указанным на рис. 6.13. Благодаря высокой подвижности электронов и малой длине затвора практически во всем диапазоне изменения напряжения затвора (за исключением малой области вблизи порогового напряжения) достигается насыщение дрейфовой скорости электронов в канале и наблюдается линейная зависимость

$$I_C = S'(U_{3И} - U_{пор} - E_{кр} L_3), \quad (6.9)$$

где  $E_{кр}$  – критическая напряженность поля;  $S'$  - находится из соотношения (6.7), в котором:

$$S = \frac{bv_{нас} \varepsilon_0 \varepsilon_n}{d_0}$$

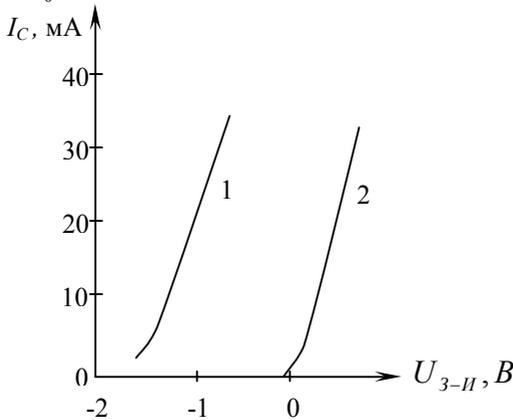


Рисунок 6.14. Передаточная характеристика НЕМТ- транзистора

Важными достоинствами структуры ГМЕП-транзистора (по сравнению со структурой МЭП-транзистора на рис. 6.3) являются меньшая плотность поверхностных состояний на границе арсенида галлия – алюминия с диэлектриком и большая высота барьера Шотки ( $\varphi_{0_3} \approx 1 \text{ В}$ ). Вследствие меньшей плотности поверхностных состояний уменьшаются отрицательный поверхностный заряд и толщина обедненных областей в промежутках исток – затвор, затвор – сток, что позволяет обеспечивать меньшие паразитные сопротивления этих областей, не используя дополнительные технологические операции селективного ионного легирования, необходимые для транзисторов с самосовмещенным затвором (рис. 6.5). Вследствие большей высоты барьера Шотки для ГМЕП-транзисторов допустимо большее (до 0,7 В) прямое напряжение затвор – исток, что особенно важно для нормально закрытых транзисторов, рабочие напряжения на затворах которых могут изменяться лишь в узком диапазоне, ограниченном сверху напряжением отпирающего управляющего перехода металл – полупроводник.

Импульсные и частотные свойства ГМЕП-транзисторов в основном определяются временем пролета электронов через канал; где они движутся со скоростью насыщения:

$$t_{np.к} = \frac{L_3}{v_{нас}}$$

При  $T = 300 \text{ К}$   $v_{нас} \approx 2 \cdot 10^7 \text{ см/с}$ , при понижении температуры скорость насыщения увеличивается по закону  $v_{нас} \sim 1/T$ .

ГМЕП-транзисторы перспективны для использования в СВЧ-микросхемах. Наилучшие параметры эти транзисторы имеют при низких температурах. Однако и при комнатной температуре их основные параметры (коэффициенты шума и усиления) лучше, чем у МЭП-транзисторов. Одинаковые параметры для МЭП- и ГМЕП-транзисторов достигаются при большей длине затвора ГМЕП-транзисторов. Например, в диапазоне частот 18 — 26,5 ГГц МЭП-транзисторы при длине затвора 0,25 мкм имеют коэффициент шума 1,8 дБ и коэффициент усиления 9 дБ. Аналогичные значения этих параметров для ГМЕП-транзисторов получены при длине затвора 0,4 мкм. Разрабатываются ГМЕП-транзисторы с длиной затвора 0,2 мкм, которые смогут работать на частотах до 100 ГГц.

Недостатком ГМЭП-транзисторов (по сравнению с МЭП-транзисторами) является более высокая стоимость, обусловленная усложнением технологии изготовления.

### 6.6. Современные тенденции развития технологии интегральных микросхем

Рассмотрение предельных возможностей роста технического уровня по таким параметрам интегральных микросхем (ИМС), как степень интеграции, быстродействие выявило целый ряд физико-технических ограничений, в первую очередь, на значения основных параметров элементов СБИС: длину и ширину канала (для МДП—ИМС); пороговое напряжение и среднюю длину межсоединений. Главным лимитирующим фактором является возможность уменьшения минимального топологического размера до теоретически предельного значения 0,1–0,2 мкм. Однако существуют технико-экономические утверждения о *нецелесообразности* перехода в область субмикронных размеров ниже *0,3 мкм*.

Практическим пределом фотолитографии считают 0,3 мкм из-за таких ограничений транзисторных структур, как падение крутизны характеристики, прокол окисла, рост удельного сопротивления и длины межсоединений при большом количестве транзисторов на кристалле ( $\sim 10^9$  транзисторов) и, как следствие, уменьшение надежности.

За два десятилетия (1970 – 1990 гг.) в области создания ИМС произошли большие перемены. На смену кристаллам ДОЗУ с емкостью 1 Кбит пришли кристаллы емкостью 4 Мбит, схемам с минимальными размерами элементов 10 мкм – схемы с размерами 0,7 – 0,8 мкм; пластинам диаметром 75 мм – пластины диаметром 200 мм.

С 1975 г. на рынке полупроводниковых изделий доминируют ДОЗУ. Такое положение сохранилось и в 90-х годах – в период создания и освоения производством ДОЗУ емкостью 4, 16, 64, 256 Мбит.

Наиболее важными характеристиками для производства ДОЗУ является разрешение в производственных условиях и межслойное совмещение. Прогноз тенденций этих характеристик, а так-

же размеров кристалла и максимальных дефектов, вызывающих отказ схемы, приведены в таблице 6.3.

Таблица 6.3 – Характеристики ДОЗУ различной емкости

Характеристика	Емкость ДОЗУ, бит					
	1 М	4 М	16 М	64 М	256 М	1 Г
			1992-93	1995-96	1998-99	2001-05
Кол-во транзисторов на кристалле, млн	3	6	30	140		
Площадь кристалла, мм <sup>2</sup>	40-70	100-140	120-150	200-250		
Разрешение, мкм	1,0	0,7	0,45	0,35	0,25	0,18
Минимальные размеры, мкм	1-1,2	0,8-1	0,5	0,3		
Точность совмещения, мкм	0,25	0,20	0,12	0,08	0,06	0,05
Дефект, мкм	0,33	0,25	0,15	0,1	0,08	0,06
Диаметр пластин, мм	150	150	200	200	200	300
Кол-во фотошаблонов	12	15	18	20		

На кристалле ИМС площадью 10x10 мм, изготовленной по КМОП-технологии с шириной линии 0,8 мкм, фирмы IBM размещено 2 млн. транзисторов.

Фирма Intel разрабатывает микропроцессор, на кристалле (размером 25x25 мм) которого будет расположено 100 млн. транзисторов.

Сообщение Hitachi о разработке тестовой структуры ДОЗУ емкостью 64 Мбит (140 млн. на кристалле размером 9,7x20,3 мм по КМОП-технологии с 0,3 мкм размерами).

Анализ тенденций развития мировой микроэлектроники показывает, что ключевой задачей на ближайшее десятилетие является освоение производства ультра больших интегральных

микросхем (УБИС). Количество транзисторов на одном кристалле ИМС микропроцессора за ближайшие 10 лет должно возрасти от  $4 \cdot 10^8$  до  $3 \cdot 10^9$  штук, а физическая длина затвора транзистора уменьшиться с 25 нм до 8 нм.

До недавнего времени рост рабочих частот ИМС обеспечивался пропорциональным уменьшением всех размеров транзистора (длины затвора, толщины подзатворного диэлектрика, расстояния исток – сток, толщины легированных областей и т. д.), то есть достигался за счёт масштабирования размеров элементов (см. рис. 6.15).

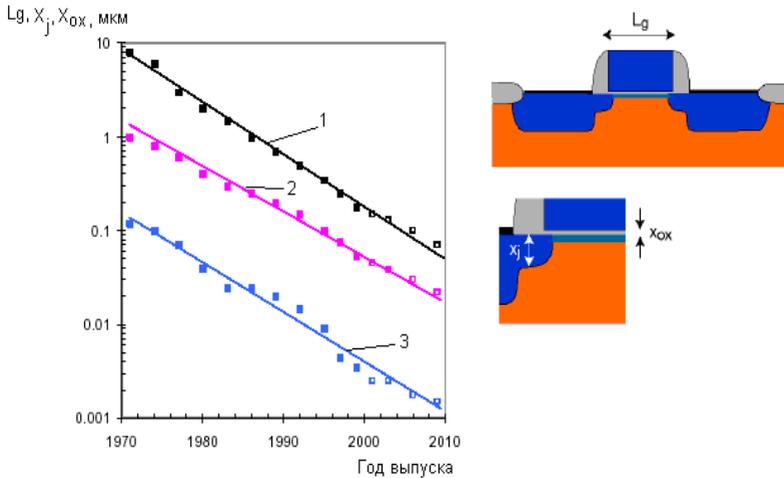


Рисунок 6.15 – Уменьшение размеров элементов транзисторов в зависимости от года выпуска ИС: 1 - длина затвора  $L_g$ ; 2 - толщина легированных областей  $X_j$ ; 3 - толщина подзатворного диэлектрика  $X_{ox}$

Масштабирование основывалось на идее использования всего тока на передачу (обработку) сигнала, при этом потерями, связанными с утечками (паразитными потерями), пренебрегали за их малость. По мере уменьшения размеров эти паразитные потери стали настолько большими (30 – 40 % от потребляемой мощности для процессора, изготовленного по технологии с 90

нм топологической нормой), что «правило масштабирования» нарушилось.

При переходе к субмикронным размерам элементов требуется совершенствование практически всех технологических процессов создания ИМС: окисления, литографии, диффузии, ионного легирования, травления, металлизации.

**Процесс окисления** должен совершенствоваться в направлении уменьшения толщины и дефектности слоя окисла. При этом переход от топологической нормы 1 мкм к норме 0,5 мкм потребует уменьшения толщины окисла с 0,4–0,8 мкм до

0,1 мкм, а его пористости с 10 до 1 см<sup>-2</sup>. Для указанных требований необходимо развивать методы низкотемпературного (не выше 1170 к 900° С) осаждения из газовой фазы при пониженном давлении. Энергетическая стимуляция химического взаимодействия газовых компонентов с помощью плазменного разряда или УФ-излучения дает возможность получить ещё более низкую температуру процесса. Так, плазменная стимуляция позволяет довести температуру формирования слоев до 673 К, фотостимуляция — до 773 К.

**Процесс литографии** должен развиваться в направлении совершенствования фотолитографии, использования электронной и ионной литографий и др. С целью уменьшения топологических размеров и повышения прецизионности в новейших разработках фотолитографического оборудования для экспонирования используется более коротковолновое УФ-излучение ( $\lambda = 160$  нм вместо  $\lambda = 460$  нм), что за счет уменьшения влияния дифракции позволяет получить минимальный топологический размер 0,5 мкм и менее — до 0,4 мкм. Дальнейшее уменьшение топологических размеров (до 0,2 мкм) может быть достигнуто методами электронной литографии и др.

**Диффузия и ионное легирование.** Уменьшение топологических размеров выдвигает более строгие требования к обеспечению воспроизводимости процессов диффузии и ионного легирования. При переходе от размера 1,0 мкм к 0,5 мкм точность воспроизведения глубины диффузии должна изменяться с  $\pm 0,03$  до  $\pm 0,01$  мкм. Ионное легирование — самый перспективный

метод внедрения примесей в полупроводник. При субмикронной технологии необходимо реализовать безмасочную имплантацию.

**Процесс травления.** Тенденция перехода от топологических размеров 1,0 мкм к 0,5 мкм обуславливает уменьшение допустимого подтравливания с **0,1** до **0,01 мкм**, допуска при указанной ширине линии с **10** до **3 %**, неравномерности скорости травления по пластине с 3 до 1 % и т.д. Указанные требования могут быть реализованы при замене жидкостного травления ионным и плазмохимическим. Перспективным считается метод селективного удаления тонких пленок с помощью эксимерных лазеров.

**Система межсоединений.** Число слоев металла при снижении топологических норм до 0,5 мкм достигает пяти с минимальным шагом металлизации 0,75 мкм. Толщина проводящих слоев должна уменьшиться до 0,05 мкм, однородность по толщине с 3 до 1 %. Самым распространенным методом нанесения пленок металлов является высокочастотное магнетронное распыление. При субмикронной технологии концентрация примесей в материале мишени должна снизиться до достижимого предела, а адгезия напыляемых слоев к рельефу возрасти до пределов, ограниченных текучестью материалов.

В настоящее время основные усилия сосредоточены не только на развитии технологий формирования элементов со всё уменьшающимися размерами, но и на нахождении способов устранения конкретных причин мешающих масштабированию. Среди принципиальных методов решения проблемы масштабирования следует назвать следующие:

- использование новых полупроводниковых материалов для формирования канала транзистора (например, напряжённого Si);
- дополнительное прецизионное ионное легирование истока, стока и области канала транзистора;
- замена затвора из легированного поликристаллического Si на металлический затвор;
- применение при формировании подзатворного диэлектрика материалов с высокой диэлектрической проницаемостью  $\epsilon$  (high- $k$  dielectric);

- применение при формировании межуровневой изоляции материала с низкой диэлектрической проницаемостью  $\epsilon$  (low- $k$  dielectric);
- замена алюминиевых проводников на медную межэлементную и межуровневую разводку.

Технологический маршрут изготовления кремниевых ИМС обычно делится на две части. Первая часть маршрута называется front end processing или front end of line (FEOL) и включает процессы изготовления активных приборов (транзисторов). Вторая часть носит название back end processing или back end of line (BEOL) и включает в себя процессы формирования межэлементных соединений и межуровневой разводки.

Согласно этому делению, первые четыре способа решения проблемы масштабирования относятся к процессам FEOL, а оставшиеся два – к процессам BEOL, при этом все они затрагивают базисные этапы формирования кристалла ИС в целом.

В связи с вышесказанным, можно констатировать, что в настоящее время большая часть технологического маршрута изготовления ИС подвергается значительной модернизации.

Основным документом, регламентирующим развитие мировой микроэлектронной промышленности, является Международная технологическая дорожная карта для полупроводникового производства. Данный документ составляется силами международного сообщества экспертов, включающего более 1200 специалистов из США, Японии, Тайваня, Европы и Кореи. Международная технологическая дорожная карта издаётся с 1999 года, обновляется каждый год и содержит информацию по всем аспектам развития производства кремниевых ИС на 15 лет вперёд. Практически, это подробнейший план развития отрасли, содержащий главные тенденции, ближайшие и отдалённые задачи, а также нерешённые проблемы по каждому разделу полупроводникового производства. Ниже приводится неполный список параграфов, включённых в Международную дорожную карту (ITRS):

- основные положения и резюме;
- тестирование и измерительное оборудование;
- интеграция процессов, приборы и структуры;

- процессы создания активных элементов;
- литография;
- межсоединения;
- интеграция внутри предприятия;
- сборка и упаковка;
- экология, безопасность и здоровье;
- улучшение процента выхода годных приборов;
- метрология;
- моделирование.

Важно отметить, что основными целями ITRS является формирование технических требований к приборам, технологиям и оборудованию, определение потенциальных путей решения имеющихся проблем, а также формирование календарного плана развития для полупроводниковой промышленности. Данные цели реализуются с помощью проведения международных форумов, на которых обсуждаются важнейшие вопросы развития отрасли, а также посредством организации кооперации и достижения соглашений между ведущими производителями полупроводниковых приборов, технологического оборудования, поставщиками материалов, программного обеспечения и научным сообществом.

### **Закон Мура и другие тенденции**

Одна из основных тенденций развития микроэлектронной промышленности была впервые сформулирована ещё в 1965 году сотрудником компании Intel Гордоном Муром (Gordon Moore). На основе анализа имевшихся в его распоряжении данных, он констатировал, что количество транзисторов в ИС за год увеличивается примерно в два раза. Это формулировка получила названия закона Мура. В несколько изменённой форме закон Мура и сегодня является одним из основных законов, определяющих развитие микроэлектроники, а ITRS составляется таким образом, чтобы отвечать его положениям. Понятно, что закон Мура не является физическим законом, и его исполнение зависит от многих факторов, определяющих развитие мировой экономики. На рис. 6.16 приведены зависимости количества транзисторов на одном кристалле от года изготовления ИС.

Видно, что до 1970 года закон Мура исполнялся в точности так, как его сформулировал автор. Однако затем произошло снижение темпов интеграции и в настоящее время закон Мура обычно формулируют в следующем виде: «Количество транзисторов на кристалле удваивается каждые 1,5–2 года». Данные, приведённые на рис.6.16 свидетельствуют о том, что интеграция схем памяти происходит с большими темпами, чем развитие микропроцессорных ИС. Прогноз на будущее предполагает возможность некоторого снижения темпов интеграции ИС памяти, что связано с трудностями, возникающими при масштабировании.

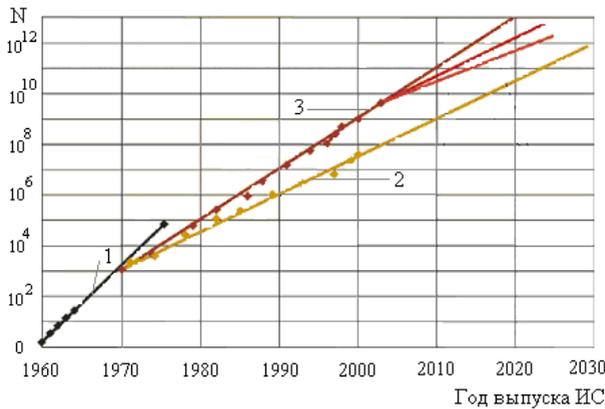


Рисунок 6.16 - Степень интеграции ИС (количество транзисторов в одной ИС) в зависимости от года их выпуска:

1 – ранняя стадия выпуска ИС (удвоение количества транзисторов каждые 12 месяцев); 2 – микропроцессоры компании Intel (удвоение каждые 24 месяца); 3 – схемы оперативной памяти (удвоение каждые 18 месяцев)

Вторая тенденция развития микроэлектроники напрямую связана с первой и заключается в непрерывном и пропорциональном уменьшении характерных размеров элементов ИС (см. рис. 6.15). В настоящее время на лабораторных образцах ИС показано, что закон Мура может сохранить своё действие вплоть до 2020 г., когда топологическая норма для схем памяти достигнет величины 14 нм, а физическая длина затвора для микропроцессорных ИС составит 6 нм.

Непрерывное уменьшение характерных размеров элементов и рост числа транзисторов на кристалле обуславливают ещё одну достаточно очевидную тенденцию – уменьшение стоимости изготовления одного транзистора. Видно, что за 30 лет, начиная с 1970 года, стоимость изготовления одного транзистора упала на 5 порядков величины.

Ещё одна чрезвычайно важная тенденция – это увеличение диаметра полупроводниковых пластин, используемых для изготовления ИС. Рост диаметра пластины сопровождается увеличением площади пластины. При этом площадь растёт пропорционально квадрату диаметра и, следуя аналогичной закономерности, увеличивается количество кристаллов ИС (чипов), снимаемых с пластины. Последнее обстоятельство существенно уменьшает себестоимость изготовления одного чипа, что экономически оправдывает переход на больший диаметр пластин, сопровождаемый сменой технологического оборудования. За сравнительно короткий период времени полупроводниковая промышленность освоила технологию изготовления ИС на пластинах диаметром 100 мм (начало выпуска пластин 1975 г.), 150 мм (начало выпуска пластин 1983 г.), 200 мм (1987 г.) и в настоящее время работает на пластинах с максимальным диаметром 300 мм (1995 г.). Согласно ITRS переход на пластины кремния диаметром 450 мм начнётся в 2012 году, и пластины данного диаметра будут использоваться вплоть до 2020 года. Переход на пластины всё большего диаметра сопровождается увеличением длительности времени их использования в производстве. Так время «жизни» пластин диаметром 100 мм в среднем составило 9 лет, диаметром 150 мм – 14 лет. Время жизни пластин диаметром 200 мм составит не менее 20 лет, пластин диаметром 300 мм – не менее 30 лет.

Новая тенденция в микроэлектронике, которую необходимо отметить, касается конструирования ИС и заключается в объединении нескольких функционально различных ИС на одном кристалле, что приводит к созданию, так называемых «систем на кристалле» (system-on-chip, SoC). Другой вариант интеграции заключается в объединении нескольких различных кристаллов ИС в одном корпусе и создание, так называемых «систем в корпусе» (system-in-package, SiP). Такая интеграция позволяет с

помощью одного устройства микроэлектроники решать целый комплекс задач. Например, микропроцессоры общего назначения могут соединяться с системами обработки сигналов для приложений беспроводной связи или других встроенных приложений.

Прогресс в микроэлектронной промышленности происходит на фоне непрерывного усложнения технологии производства, удорожания стоимости разработки ИС, стоимости технологического оборудования, а также стоимости фабрики в целом. Так, например, если в 1979 году при производстве схем динамической памяти емкостью 64 Кбит с минимальным размером элементов 3.0 мкм проводилось 100 технологических операций и семь операций литографии, то производство 1-Гбит схем с минимальным размером элементов 0,13 мкм в 2001 году потребовало 440 технологических операций и 21 операцию литографии. За 30 лет, начиная с 1970 года, стоимость литографического оборудования выросла на 3 порядка. Чуть меньшими темпами происходит рост стоимости создания новой фабрики. За 30 лет, начиная с 1970 года, стоимость фабрики возросла на 2 порядка. В настоящее время стоимость фабрики составляет около 2,5 млрд. долларов и ожидается, что в ближайшем будущем эта цифра может возрасти до 5 – 10 млрд. долларов.

Особый интерес представляет ответ на вопрос, как долго будет продолжаться эра МОП-транзисторов, и при какой длине затвора транзистор будет ещё сохранять свою работоспособность. Согласно ITRS редакции 2006 года транзистор данного типа будет функционировать вплоть до длины затвора 5 – 6 нм. Дальнейший прогресс может идти по пути перехода от МОП-транзистора к прибором, имеющим или другую конструкцию и/или другой физический принцип функционирования, то есть к квантовым приборам нанoeлектроники.

### **Субмикронная фотолитография**

В настоящее время в производстве интегральных схем существуют три типа установок для экспонирования фоторезиста: контактные, проекционные в масштабе М1:1 и установки пошагового мультиплицирования с уменьшением изображения в 10 или 5 раз (мультипликаторы). Мультипликаторы (МП) по простоте, производительности, стоимости явно предпочтительнее, чем

электронно-лучевые и рентгеновские установки. Это позволяет с экономической точки зрения считать их более перспективными для применения в массовом производстве микросхем с субмикронными размерами.

Характеристики оптических систем мультипликаторов ограничиваются явлениями дифракции и определяются следующими параметрами:

1) минимальной шириной  $b_{\min}$ , воспроизводимой в изображении маски

$$b_{\min} = K_1 \lambda / (NA),$$

где  $K_1$  — технологический фактор,

$(NA)$  — числовая апертура объектива.

Числовой коэффициент  $K_1$  является неявной функцией дополнительных параметров оптической системы, а также зависит от свойств фоторезиста, режимов его обработки и др. Желательно, чтобы  $K_1$  было возможно меньшим. Если сделать  $K_1 \leq NA$ , то  $b_{\min} \approx \lambda$ . Однако это трудно достижимо. Чаще всего для систем с дифракционными ограничениями  $K_1 = 0,6 - 0,8$  с однослойным позитивным фоторезистом. Чем больше числовая апертура объектива, тем выше его разрешающая способность;

2) допустимыми изменениями фокусировки, при которых сохраняется минимальная ширина линии в изображении. Эту величину называют глубиной резкости  $\Delta f$

$$\Delta f = \pm K_2 \lambda / (NA)^2,$$

где  $K_2$  — технологический фактор.

Для компенсации aberrаций оптической системы, искривления поверхности подложек и изменения толщины слоя ФР необходима наибольшая глубина резкости. Глубина резкости оптической системы должна превышать  $\pm 10$  мкм. Это ограничивает апертуру линз  $(NA)$  и, следовательно, разрешающую способность метода. Технологический фактор  $K_2$  в реальных условиях меньше 1 ( $K_2 \approx 0,8$ );

3) величиной поля изображения  $\eta$ , в пределах которой воспроизводится минимальная ширина линии

$$\eta = H / K_3(NA),$$

где  $H$  — инвариант Гельмгольца-Лагранжа оптической системы;

$K_3$  — эмпирический коэффициент близкий к 1.

Затруднительно изготовить систему линз, одновременно удовлетворяющую условиям получения высококачественного изображения и равномерного освещения всей поверхности пластин. Размер пластин для СБИС возрастает до 15–20 см.

Большинство МП работает на  $\lambda \approx 436$  нм для ртутных ламп и  $NA = 0,35-0,43$ . Более существенный рост разрешения возможен при использовании эксимерных лазеров с  $\lambda \approx 100-300$  нм. Однако улучшение разрешения сопровождается уменьшением глубины фокуса до 1 мкм и менее, что может быть достигнуто только в случае идеальной плоскостности подложки и очень тонкой пленки фоторезиста (ФР). На практике толщина пленки ФР должна находиться в пределах 1,0–1,5 мкм для обеспечения перекрытия ступенек рельефа на поверхности подложки, отсутствия проколов в пленке ФР и для обеспечения необходимой плазмостойкости маски. На подложке с высотой рельефа 1 мкм в отдельных местах толщина пленки ФР может превышать 2 мкм, что больше, чем требуемая глубина резкости. Отсюда видно, что традиционная фотолитография не обеспечивает реализации возможностей современного оборудования экспонирования по разрешению. Реально достигаемое разрешение определяется фактором  $K_1$ , который зависит от свойств ФР, подложки и технологии формирования маски. Для уменьшения  $K_1$  прибегают к различным методам сглаживания рельефа, использованию многослойных резистов и др. Для лучших разработок субмикронной фотолитографии его значение достигает величины  $K_1 = 0,4$ .

### **Разрешающая способность диффузии и ионного легирования**

В технологии ИМС р-п переходы создаются с помощью диффузии и ионного легирования. Сущность легирования состоит во внедрении легирующей примеси в кристаллическую решетку

полупроводника и образование области с противоположным типом проводимости. Эта область ограничивается р-п переходом. Количество вводимой примеси должно быть достаточным для компенсации ранее введенной примеси и создания ее избытка. Реализация процесса диффузии показана на рис. 6.17.

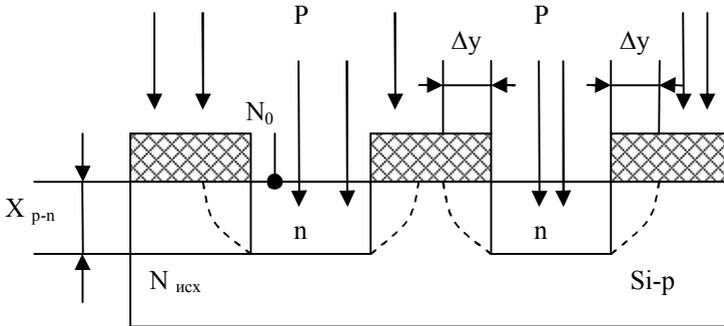


Рис.6.17 – Диффузия донорной примеси (фосфор) в подложку (Si-p)

Переход образуется на глубине  $x_{pn}$ , где концентрация введенной примеси оказывается равной концентрации исходной примеси  $N_{исх}$  (рис. 6.17).

Диффузия проводится при высокой температуре (1000 – 1250 °C) и сопровождается боковой диффузией. Процесс практически изотропен, т.е. уширение области легирования  $\Delta y$  приблизительно равно с каждой стороны глубине легирования  $x_{pn}$ . При

диффузии с высокой воспроизводимостью получают  $x_{pn}$  не менее 1 мкм. Отсюда следует, что получать легированные области с субмикронными размерами и с высокой плотностью элементов невозможно. Кроме того, при высокой температуре диффузии происходит перераспределение примесей в ранее сформированных областях, что совершенно недопустимо в субмикронной технологии.

Ионным легированием (ионной имплантацией) называют процесс внедрения ионов в твердое тело (мишень, подложка) с

энергией, достаточной для проникновения в поверхностные слои. Примесь предварительно ионизируется, ускоряется до высоких энергий (100 – 300 кэВ) и направляется на подложку. Ионное легирование, как и диффузия (см. рис. 6.18) проводится через окна в маске, т.е. локально. Однако ионное легирование проводится при низкой температуре подложки (25 – 100 °С) и не сопровождается диффузионными процессами.

Распределение примеси по глубине подчиняется закону Гаусса (рис. 6.18).

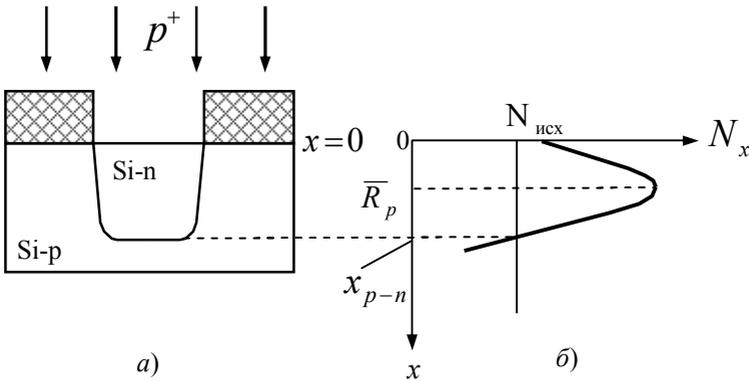


Рисунок 6.18 – Пример ионной имплантации фосфора в кремний р-типа проводимости (а) и образование р–п перехода (б)

Максимум концентрации примеси находится на глубине, равной среднему проецированному пробегу ионов  $\overline{R_p}$  и характеризуется среднеквадратичным отклонением от проецированного пробега

$$\Delta \overline{R_p}^2 = \frac{\overline{R_p}^2}{2\pi}.$$

Величина пробега  $\overline{R_p}$  для данной комбинации ион-подложка зависит от энергии ионов. Например, Si – P<sup>+</sup>  $\overline{R_p} = 0,025$  мкм при

$E=20$  кэВ и  $\overline{R_p}=0,12$  мкм при  $E=100$  кэВ. Чем меньше энергия ионов, тем меньше  $\overline{R_p}$  и тем меньше глубина  $x_{pn}$ .

Боковое рассеяние  $\Delta R_{\perp}$ , которое претерпевают падающие ионы от направления  $x$ , рассчитывается для тяжелых ионов при отношении массы атомов мишени  $M_2$  к массе иона  $M_1$

$$M_2 / M_1 \ll 1 \text{ по формуле } \Delta R_{\perp} = \overline{R_p} \cdot \sqrt{\frac{M_2}{3 \cdot M_1}}.$$

Боковое рассеяние ионов значительно меньше боковой диффузии, отсюда разрешающая способность ионного легирования значительно выше, чем для диффузии.

Для получения мелкозалегающих р-п переходов необходимо выбирать тяжелые ионы или ионы в виде ионизированных молекул. Энергией ионизируют трехатомную молекулу фторида бора -  $BF_2^+$  и ускоряют ее до энергии  $E$ . Молекулярные ионы, внедряясь в подложку, обычно сразу же распадаются на отдельные атомы. Для подсчета энергии, которой будет обладать ион бора с молекулярной массой  $M_1$ , входящий в ион  $BF_2^+$  с массой  $M_m$  используют соотношение  $E_1 = E \cdot \frac{M_1}{M_m}$ .

Если  $E=50$  кэВ, то получается  $E_1=11,8$  кэВ. Уменьшение энергии пропорционально отношению  $\frac{M_1}{M_m}$ . Чем тяжелее молекула, тем

меньше энергия  $E_1$ .

В глубоко субмикронной технологии КМОП УБИС малым размерам в плоскости кристалла должны соответствовать супермелкие р-п переходы стоков и истоков. Так для минимального топологического размера 0,1 мкм глубина залегания р-п переходов стока и истока должна быть меньше 0,05 мкм (50 нм р-п переходы), формирование которых становится трудной проблемой из-за необходимости удовлетворить жестким требованиям к токам утечки, сопротивлению и их воспроизводимости.

Для решения этой задачи в последние годы интенсивно развиваются плазменные иммерсионные ионные имплантеры, которые предназначены для имплантации в пластины диаметром 200 - 300 мм с равномерностью 98 - 99 %, могут быть рассчитаны на большие токи (например, 1 мА/см<sup>2</sup>), высокие скорости набора дозы и широкий диапазон энергий ионов (100 эВ – 100 кэВ).

Недостатком ионного легирования является появление радиационных дефектов и нарушение монокристаллической структуры подложки. Для устранения радиационных дефектов и восстановления монокристаллической структуры применяют отжиг. В субмикронной технологии проводят быстрый термический отжиг, чтобы отсутствовало перераспределение примеси.

### **Общие принципы субмикронной технологии микроэлектроники**

Задачу создания УБИС с топологической нормой менее 100 нм необходимо решать комплексно, совершенствуя все технологические процессы. Необходимо уменьшать размеры элементов, увеличивать их плотность размещения на подложке, уменьшать глубину залегания р-п переходов, уменьшать толщину всех слоев при одновременном повышении их качества и др.

### **Субмикронная литография**

Для дальнейшего развития субмикронной литографии требуются источники излучения с длиной волны меньше чем 100 нм. При рентгенолитографии изображение на полупроводниковую подложку переносится с шаблона, называемого рентгеношаблоном, с помощью мягкого рентгеновского излучения, длина волны которого  $\lambda = 0,5 - 2$  нм.

Для реализации рентгенолитографии необходимы:

- мощный источник рентгеновского излучения с малой расходимостью пучка;
- рентгеношаблоны, обладающие высокой прочностью, контрастностью и малым температурным коэффициентом линейного расширения;
- рентгенорезисты высокой разрешающей способности и чувствительности.

В настоящее время рентгенолитография не нашла широкого применения в серийном производстве полупроводниковых при-

боров и ИМС из-за сложности технологии и используемого оборудования.

Электронно-лучевая литография основана на непосредственном создании или изображения с помощью электронного луча. Техника формирования электронного луча во многом напоминает идею телевизионной трубки.

Электронный пучок, ускоренный электрическим полем при разности потенциалов  $U$ , характеризуется длиной волны:

$$\lambda = h / \sqrt{2me \cdot U} ,$$

где  $h$  - постоянная Планка;

$m$ ,  $e$  - масса и заряд электрона;

$U$  - ускоряющее напряжение.

При разности потенциалов 15000 В длина волны составляет 0,01 нм, а это почти в десять тысяч раз меньше длины волны ультрафиолетового излучения, используемого при фотолитографии. Следовательно, при субмикронных размерах топологии такая длина волны не вызовет паразитных оптических эффектов, присущих ультрафиолетовому экспонированию.

В основе метода лежит воздействие управляющего остросфокусированного электронного луча на резист. Электроны либо локально разрушают его, либо сшивают молекулы, изменяя его свойства. В процессе проявления селективно удаляется экспонированная часть (позитивный резист), либо неэкспонированная часть (негативный резист).



Рисунок 6.19 - Последовательность операций электронно-лучевой литографии

Формирование топологического рисунка осуществляют: векторным сканированием, при котором сначала лучом рисуют требуемую фигуру, затем скачком перемещают его в другое поле сканирования и приступают к формированию следующей фигуры; растровым сканированием, при котором сканирование происходит по всей площади, наподобие телевизионного растра, однако воздействие осуществляется только на тех участках, которые должны быть экспонированы.

Максимальная разрешающая способность определяется минимальной шириной линии экспонирования. Она зависит от диаметра электронного пучка и размера области обратного рассеяния, т.е. области резиста, в которую проникают электроны, отразившиеся от рабочего материала (рис. 6.19). Характеристики рассеяния зависят от энергии, плотности тока и геометрии электронного луча, толщины слоя электронорезиста и материала подложки. Обратное рассеяние электронов оказывает влияние на экспонирование электронорезиста (рис. 6.20).

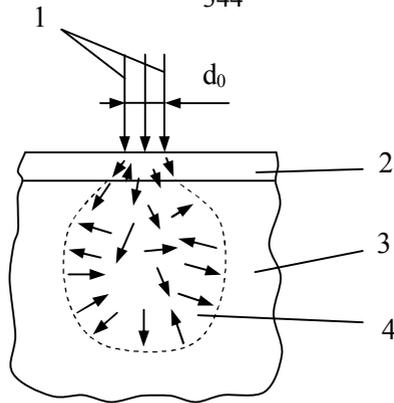


Рис. 6.20. Рассеяние пучка электронов в слое электронорезиста и подложке: 1 - первичный пучок электронов; 2 - слой электронорезиста; 3 - подложка; 4 - область прямого и обратного рассеяния электронов;  $d_0$  – диаметр падающего пучка электронов.

Разрешающая способность электронной литографии определяется диаметром электронного луча и его уширением в слое резиста при экспонировании. При непосредственном формировании рисунка остросфокусированным электронным лучом минимальный размер экспонируемой линии, т.е. разрешающая способность, оценивается

$$b_{\min} = d_{\min} + \Delta y,$$

где  $d_{\min}$  - минимальный диаметр электронного луча при оптимальном значении угла сходимости;

$\Delta y$  - уширение электронного луча в слое резиста.

При ионной литографии сохраняются принципы формирования изображения элементов, применяемые при электронно-лучевой литографии, но вместо пучка электронов используется ионный пучок. Разрешающая способность ионной литографии 0,1-0,2 мкм.

Ионная литография обладает рядом достоинств, которые обусловлены особенностями взаимодействия ионов с материалом резиста.

*Первое достоинство* состоит в том, что ионы, обладая значительно большей массой, чем электроны, активно взаимодействуют с материалом резиста, следовательно, больше тормозятся и имеют малый пробег, а значит и меньше, чем электроны, рассеиваются. Таким образом, эффект близости при ионной литографии проявляется незначительно, что обуславливает ее высокую разрешающую способность.

*Второе достоинство* связано с сильным поглощением ионов, поэтому перенос изображения можно проводить при меньших, чем при электронолитографии, дозах.

Кроме того, пучком ионов можно непосредственно локально легировать структуру ИМС, т.е. формировать им соответствующие структурные области (базы, эмиттеры, стоки, истоки и др.). При этом пользуются узким прямоугольным пучком переменной формы, которым непосредственно сканируют соответствующие области или обрабатывают их широким пучком через трафаретный шаблон. Остальные элементы этих установок такие же, как в установках электронно-лучевой литографии.

Таким образом, при формировании структур ИМС узким пучком процесс литографии в обычном понимании заменяется процессом размерного легирования, называемым имплантографией. Основными элементами установок ионной литографии, создание которых вызывает наибольшие трудности, являются источники ионов и системы фокусировки и развертки ионных пучков. Источник ионов должен обеспечивать формирование ионного пучка необходимой энергии и высокой плотности тока. Энергией ионов, как и при ионном легировании, определяется глубина их проникновения в подложки.

В последнее время созданы и исследуются возможности применения источников ионов H, He, Ar, Ga, Au, In, Si, Al, Ge. Можно предполагать, что процессы имплантографии займут ведущее место в автоматизированных технологических системах создания СБИС.

### **Методы травления**

Возможность получения субмикронных размеров определяется не только способом экспонирования, но и способом последующего травления рабочего слоя (рис.6.21). С помощью литографии создается рисунок в слое резиста и разрешающая способ-

ность этого процесса характеризуется минимальным размером линии или окна, который можно получить в слое резиста  $b_{min}$ .

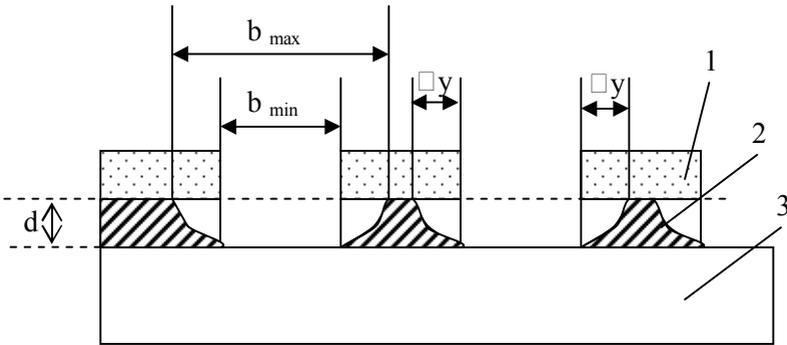


Рис. 6.21 – Процесс травления: 1 – фоторезистивная маска; 2 – рабочий слой; 3 – подложка.

При травлении имеет место боковой подтрав  $\Delta y$  и размер элемента в рабочем слое будет составлять:

$$b_{max} = b_{min} + 2\Delta y$$

Величина бокового подтрав с одной стороны  $\Delta y$  при жидкостном химическом травлении равна толщине травимого слоя и погрешность этого метода получается высокой. При получении субмикронных размеров более эффективными методами травления являются «сухие» методы травления, основанные на взаимодействии ионов (газоразрядной плазмы) с материалом рабочего слоя. При нормальном падении ионов на подложку степень бокового подтрав значительно меньше, чем при жидкостном травлении, и определяется степенью анизотропии  $A$ . Например, при  $A=200$  боковой подтрав в 200 раз меньше, чем глубина травления. Разновидности ионно-плазменных методов травления обеспечивают при  $A=100-1000$  высокую разрешающую способность и гарантируют получение субмикронных размеров.

Процессы получения диэлектрических пленок и металлизации – это должны быть процессы низкотемпературные, в основном, с применением стимулирующих процессов ионно-плазменного осаждения.

В типовой технологии основным методом получения диэлектрических слоев  $\text{SiO}_2$  является термическое окисление кремния при очень высокой температуре подложки (более  $1000^\circ\text{C}$ ). При этом получают пленки  $\text{SiO}_2$  высокого качества. Однако высокие температуры приводят к перераспределению ранее введенной примеси и не позволяют получать диэлектрические слои на других материалах. В технологии СБИС и УБИС, когда металлизация делается в нескольких уровнях, этот метод получения диэлектрической пленки для изоляции вообще не годится. Используются методы химического осаждения из газовой фазы при  $T=450-750^\circ\text{C}$ , которые позволяют получать диэлектрические пленки  $\text{SiO}_2$ ,  $\text{Si}_3\text{N}_4$ . Для снижения температуры процесса химические реакции проводят в плазме – плазмохимическое осаждение  $\text{SiO}_2$ ,  $\text{Si}_3\text{N}_4$ ,  $\text{AlN}$ ,  $\text{Si}$  и др. Плазмохимические методы составляют в настоящее время альтернативу высокотемпературным методам и рекомендуются для получения разнообразных пленок малой толщины с малым количеством дефектов.

## **7. АНАЛОГОВЫЕ ИНТЕГРАЛЬНЫЕ МИКРОСХЕМЫ**

### ***7.1. Основные функции, выполняемые аналоговыми МС***

Аналоговые ИМС предназначены для преобразования и обработки сигналов, изменяющихся по закону непрерывной функции, причем выходная информация таких ИМС часто сходна по форме с входным сигналом.

Частным случаем аналоговых ИМС являются микросхемы с линейной характеристикой - линейные ИМС. Хотя термин «аналоговая микросхема» является более общим; термин «линейная микросхема» получил большее распространение в специальной литературе. Поэтому оба эти термина можно считать равноправными и пользоваться ими исходя из конкретной функции рассматриваемого устройства обработки сигнала.

Выполняемые реальными аналоговыми ИМС преобразования можно представить в виде аналоговых функций, описывающих действия, производимые над сигналами.

Аналоговые функции (АФ) - математическая формулировка операций, т. е. преобразований, совершаемых над аналоговыми сигналами. При этом аналоговыми сигналами являются физические величины (напряжение, ток, частота и др.), мера которых отображает (кодирует) информацию.

Многообразие аппаратурных задач, для выполнения которых требуются аналоговые ИМС, предопределяет большое количество разновидностей АФ.

Исходя из схемотехнической унификации и удобства проектирования микроэлектронной аппаратуры, целесообразно сведение многообразия АФ к небольшому числу, приняв их за основные, подобно тому, как это принято в цифровой технике, где основополагающими являются операции дизъюнкции, конъюнкции и инверсии. Поэтому в технике аналоговых ИМС приняты пять основных аналоговых функций: усиление, сравнение, ограничение, перемножение, частотная фильтрация.

Под функцией усиления понимают увеличение напряжения (или тока) точно в  $K_U$  раз в неограниченной полосе частот без нелинейных искажений сигнала. Такую функцию приблизительно реализует *операционный усилитель* (ОУ), который может иметь один или два входа. Если операционный усилитель имеет два входа, соответствующих напряжениям  $U_1$  и  $U_2$ , то сигнал на его выходе

$$U_{\text{вых}} = K_U \bar{U}_v = K_U (U_1 - U_2),$$

где  $K_U$  — коэффициент усиления ОУ по напряжению без обратной связи;  $U_v = U_1 - U_2 = 2U_d$  разность входных напряжений (удвоенный дифференциальный сигнал  $U_d = (U_1 - U_2)/2$ ).

*Функция сравнения* позволяет сопоставить две аналоговые величины  $U_1$  и  $U_2$  с некоторой точностью  $\Delta$ . Результат сопоставления отождествляется одним из состояний двузначной логики «0» или «1».

Реализуется функция сравнения *компаратором*. При совпадении поступающих на входы компаратора величин  $U_1$  и  $U_2$  на его выходе  $U_{\text{вых}} = A$ , а при отсутствии совпадения состояние компаратора считается противоположным, т. е.  $U_{\text{вых}} = \bar{A}$ . С учетом погрешности  $\Delta$  напряжениям на выходе компаратора присваиваются следующие значения:

$$U_{\text{вых}} := A \text{ при } U_2 - \Delta/2 \leq U_1 \leq U_2 + \Delta/2,$$

$$U_{\text{вых}} := \bar{A} \text{ при } U_1 < U_2 - \frac{\Delta}{2} \text{ и } U_1 > U_2 + \frac{\Delta}{2}$$

Идеальный компаратор реализует функцию сравнения с нулевой погрешностью ( $\Delta = 0$ ), т. е.

$$U_{\text{вых}} := A \text{ при } U_1 = U_2,$$

$$U_{\text{вых}} := \bar{A} \text{ при } U_1 \neq U_2$$

*Функция ограничения* преобразует зависимость  $f(U_1)$  в функцию, состоящую из трех участков:

$$U_2 = f(U_1) \text{ при } U_2' < U_2 < U_2'',$$

$$U_2 = U_2'' \text{ при } U_2 \geq U_2'',$$

$$U_2 = U_2' \text{ при } U_2 \leq U_2'.$$

Реализуется данная функция с помощью ограничителя, который применяют для изменения формы сигнала.

*Функция перемножения* определяет результат  $U_{\text{вых}}$  умножения аналоговой величины  $U$  на другую величину  $V$ :

$$U_{\text{вых}}^* = kUV$$

где  $k$  - масштабный коэффициент, не зависящий от  $U$  и  $V$ .

Идеализированное выражение последней формулы с определенной точностью реализуется *перемножителями*.

*Функция частотной фильтрации* реализует выделение требуемого диапазона частот из полного спектра., подвергаемого преобразованию, для чего служат различные фильтры.

Рассмотренные основные аналоговые функции в совокупности образуют полный набор операций, необходимых для построения аналоговой техники. Схемотехническая реализация определяет номенклатуру аналоговых ИМС, которые в большинстве случаев реализуются в виде полупроводниковых ИМС и БИС.

## **7.2. Номенклатура и схемотехника построения аналоговых ИМС**

До недавнего времени производство аналоговых ИМС ограничивалось техническими возможностями изготовления активных и пассивных элементов с требуемыми параметрами, а их применение определялось мощностью и способностью преобразования сигналов переменного тока. По мере усовершенствования технологии и методов проектирования номенклатура и выпуск аналоговых ИМС увеличиваются. Этому способствуют такие факторы:

- а) создание транзисторных структур с высокими пробивными напряжениями;
- б) создание высокочастотных транзисторов в интегральном исполнении;
- в) высокая степень согласования одинаковых параметров различных элементов, выполненных в одном кристалле;
- г) создание биполярных транзисторов типов *n-p-n* и *p-n-p* и МДП-транзисторов в одном кристалле единым технологическим процессом;
- д) технологическая реализация *RLS*-структур с распределенными параметрами в микроэлектронном исполнении;
- е) совершенствование технологических процессов микроэлектроники в целом;
- ж) совершенствование методов проектирования, в частности моделирования, и их автоматизация.

Перечисленные факторы позволяют реализовать в интегральном исполнении различные основные и специальные аналоговые

функции, что обеспечило создание широкой номенклатуры аналоговых ИМС.

**Номенклатура.** Основу номенклатуры аналоговых ИМС составляют ИМС, реализующие основные и специальные аналоговые функции. В зависимости от выполняемой функции аналоговые ИМС подразделяются на следующие основные виды: многоцелевые усилители, операционные усилители, компараторы напряжения, ограничители, перемножители, активные и пассивные фильтры, аналого-цифровые и цифро-аналоговые преобразователи, стабилизаторы напряжения и тока, коммутаторы и ключи, формирователи, генераторы, детекторы, модуляторы, смесители и др.

*Многоцелевые усилители* предназначены для усиления сигналов в широком диапазоне частот. К ним относятся усилители низких, промежуточных и высоких частот, видеоусилители и широкополосные усилители.

Наиболее распространенным видом аналоговых ИМС широкого применения являются *операционные усилители* (ОУ), которые осуществляют функцию усиления и выполняют роль базового универсального элемента для построения многих аналоговых узлов.

*Компараторы* напряжения реализуют функцию сравнения и предназначены для преобразования пороговых сигналов в цифровую форму; основу их построения составляют ОУ.

*Ограничители*, реализующие функцию ограничения и предназначенные для изменения формы сигналов, разрабатывают на основе базовых элементов аналоговых ИМС (ОУ, компараторов и др.) при совместном включении таких нелинейных элементов, как диоды, стабилитроны, транзисторы. Следует отметить, что ограничение сигналов присутствует во всех аналоговых ИМС.

*Перемножители* реализуют функцию перемножения и предназначены для перемножения двух аналоговых сигналов. Их применение позволило унифицировать разнообразные функции радиотехнических преобразований - модуляцию, умножение, деление, гетеродирование и демодуляцию частот. В измерительной технике аналоговые ИМС перемножителей осуществляют калибровку и масштабирование сигналов.

*Фильтры* относятся к ИМС, выполняющим функции частотной селекции (фильтрации). Реализация функции частотной фильтрации совместно с функцией усиления образует радиотехнические цепи, специализированные для того или иного диапазона волн, значения реактивных параметров, полосы частот, стабильности, мощности. Фильтрация в диапазоне низких частот реализуется активными фильтрами на основе ОУ. В диапазоне радиоволн для фильтрации применяются колебательные *LC*-контуры, в диапазоне СВЧ - микрополосковые линии. Наряду с традиционными фильтрами в виде *LC*-контуров, пьезокварцевых или электромеханических резонаторов микроэлектроника обеспечила разработку и серийный выпуск ИМС частотной фильтрации в виде активных *RC*-цепей и устройств на основе поверхностных волн и приборов с зарядовой связью.

Большое распространение в номенклатуре аналоговых ИМС получили также ИМС стабилизаторов напряжения и взаимного преобразования аналоговых и цифровых сигналов. *Стабилизаторы напряжения* предназначены для стабилизации передаточных функций; они применяются практически во всех электронных блоках. Аналого-цифровые и цифроаналоговые преобразователи (АЦП и ЦАП) являются основными ИМС для преобразования соответственно аналоговых сигналов в цифровой код и цифровой информации в аналоговые сигналы. Их применение обеспечивает цифровую обработку аналоговых сигналов и последующее преобразование результатов обработки.

*Аналоговые коммутаторы* и ключи предназначены для распределения во времени информации, поступающей на обработку от нескольких датчиков.

К аналоговым ИМС относятся также некоторые схемы формирования, преобразования и сопряжения сигналов: формирователи, генераторы, детекторы, смесители, модуляторы, усилители-формирователи, усилители считывания для ЗУ и др. Поскольку число таких схем велико, а стандартизация их затруднена, для сохранения преимуществ групповых методов производства при их построении используют различные базовые элементы, чаще всего ОУ с дополнительными цепями.

В последнее время появились такие многоцелевые аналоговые БИС, как программируемые ОУ и таймеры. Программируемые

ОУ состоят из одного или нескольких ОУ, перестраиваемых на два и более режима работы. Таймеры, настраиваемые внешней коммутацией обратной связи, реализуют различные специальные аналоговые функции, характерные для импульсной техники.

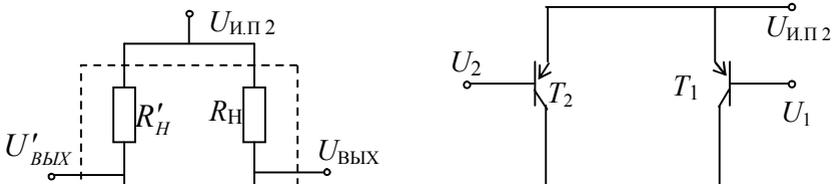
Отметим, что в отличие от цифровых аналоговые ИМС не характеризуются совокупностью параметров, единых для всех типов схем. Каждая группа аналоговых ИМС характеризуется определенными параметрами, свойственными только для однотипных ИМС.

**Схемотехника построения.** Для схемотехнического построения аналоговых ИМС характерны два принципа, отражающие специфику групповой технологии их изготовления и тенденцию роста степени интеграции:

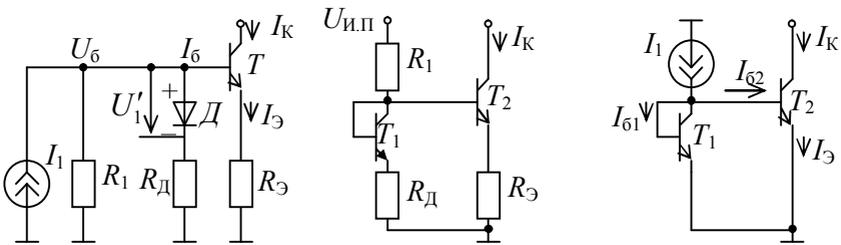
- взаимного согласования цепей;
- схемотехнической избыточности.

*Дифференциальный каскад* (ДК) представляет собой симметричную структуру из двух транзисторов  $T_1$  и  $T_2$ , резисторов  $R_H$ ,  $R'_H$ , со строго согласованными параметрами в полном диапазоне воздействующих факторов и общего резистора  $R_1$  (рис. 7.1, а). На входы  $U_1$  и  $U_2$  могут поступать синфазные сигналы (одинаковые по значению и полярности) или дифференциальные сигналы (равные по значению, но противоположной полярности). Симметрия ДК оценивается отношением коэффициентов усиления транзисторов  $T_1$  и  $T_2$ . Мерой оценки качества ДК, т. е. степени приближения ДК к его идеальной модели, служит КОСС - коэффициент ослабления синфазной составляющей сигнала, равной отношению коэффициентов усиления ДК для дифференциальной и синфазной составляющих сигнала (для идеального ДК КОСС =  $\infty$ ).

В реальном ДК значение КОСС определяется отношением сопротивлений  $R_1/r_i$  ( $r_i$  - приведенное внутреннее сопротивление транзистора).



Основным способом повышения КОСС является увеличение сопротивления  $R_1$ . Для этого в эмиттерной цепи ДК вместо  $R_1$  применяют эталоны тока (рис. 7.1, б), а для согласования последующих каскадов с ДК в нем используют транзисторы типа р-п-р или составные транзисторы типов п-р-п и р-п-р (см. рис. 7.3, в). В последнем случае применяют транзистор типа р-п-р с вертикальными р-п переходами, обладающий малым усилением, и транзистор типа п-р-п с горизонтальными р-п-переходами и тонкой базой, который обладает сверхвысоким усилением тока (супербета-транзистор). При этом используют их обычное включение (ОК – ОБ) или каскадное включение (ОЭ – ОБ).



*Эталоны тока* предназначены для ослабления температурной зависимости входных цепей аналоговых ИМС. Простейшим схемотехническим решением такого ослабления является включение в цепь базы транзистора усилителя дополнительного диода и источника тока (рис. 7.2, *а*) или транзистора в диодном включении и источника напряжения (рис. 7.2, *б*). При этом включаемые в цепь базы диод и транзистор должны быть согласованы с переходом база – эмиттер транзистора усилителя. Такие простейшие эталоны тока в микросхемотехнике называют отражателем или зеркалом тока.

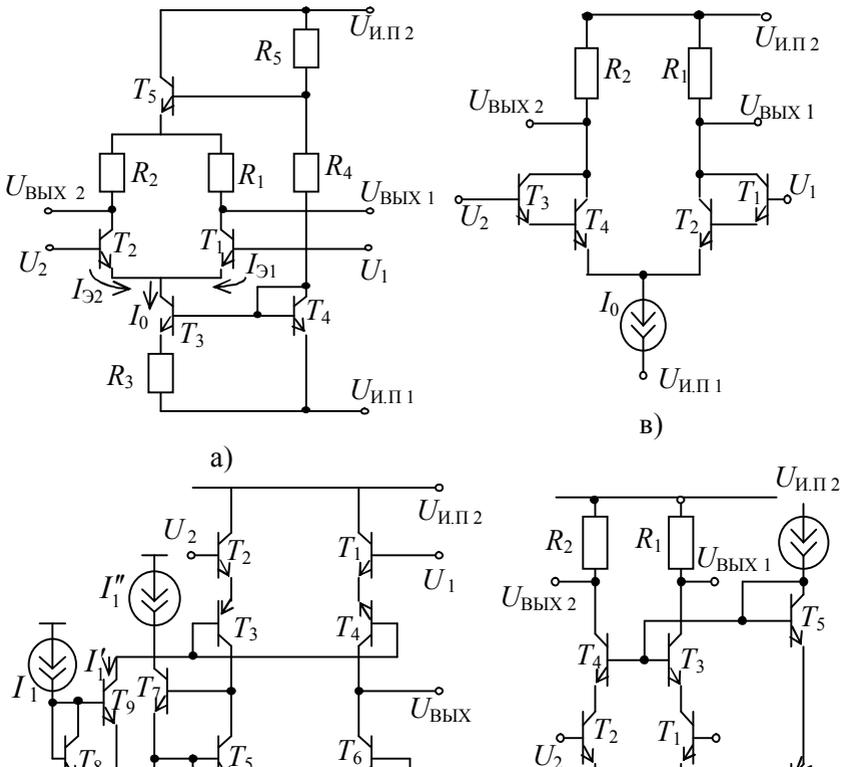
В схемотехнике аналоговых ИМС получили применение также двухтранзисторные и трехтранзисторные схемы источников тока.

Схема рис. 7.2, *в* предназначена для поддержания в коллекторной цепи транзистора  $T_2$  тока  $I_K$  с точностью, близкой к точности эталонного источника  $U$ .

Для этого в цепь базы транзистора  $T_2$  включен согласованный с ним транзистор  $T_1$ , предназначенный для компенсации измене-

ний напряжения между базой и эмиттером транзистора  $T_2$  в полном диапазоне изменения температуры и напряжения питания. В схеме рис. 7.2, з введением транзистора  $T_3$  (повторителя напряжения) достигается равенство токов  $I_1 \approx I_{K1} \approx I_{K2}$ , а в схеме рис. 7.2, д ток  $I_{K1}$  повторяет ток  $I_{Э2}$ , что обеспечивается включением транзистора  $T_3$ , согласованного с транзистором  $T_1$ . В приведенных схемах эталонов тока повышение точности достигается введением избыточности элементов, согласованных с другими элементами.

*Входные каскады* многих аналоговых ИМС (ОУ, компараторов, умножителей и др.) строят по однотипной структуре, в основу которой положены схемные решения ДК и эталонов тока. Простой входной каскад (рис. 7.3, а) состоит из ДК на взаимно согласованных транзисторах  $T_1$  и  $T_2$  и эталона тока на взаимно согласованных транзисторах  $T_3$  и  $T_4$ . Его недостатками являются малый коэффициент усиления (требуется дополнительный каскад усиления) и высокий потенциал коллекторов транзисторов  $T_1$ ,  $T_2$  в отсутствие сигналов на входах (требуется снижение уровней напряжения).



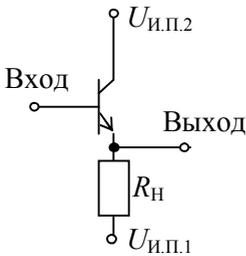
Каскад с ДК на комплементарных транзисторах и двухтранзисторной схемой эталона тока (рис. 7.3, б) обладает высоким усилением и непосредственно согласуется с выходными каскадами аналоговых ИМС.

Использование ДК на составных транзисторах, включенных по схеме Дарлингтона (рис. 7.3, в), обеспечивает увеличение входного сопротивления каскада до 20 МОм и уменьшение входных токов до 5 нА при сохранении высокого коэффициента усиления тока. Наилучшие результаты по точности достигаются в схемах с каскодным включением супербета-транзисторов  $T_1$ ,  $T_2$  и высоковольтных транзисторов  $T_3$ ,  $T_4$  типа  $n-p-n$  (рис. 7.3, г).

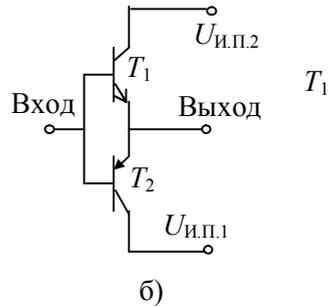
В некоторых случаях во входных каскадах для повышения входного сопротивления используют МДП-транзисторы совместно с биполярными.

*Выходные каскады* аналоговых ИМС в зависимости от конкретного применения строят как по простой, так и по сложной схемотехнике (рис. 7.4). Для снижения мощности, потребляемой в статическом режиме простым эмиттерным повторителем

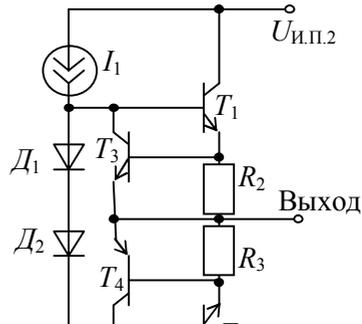
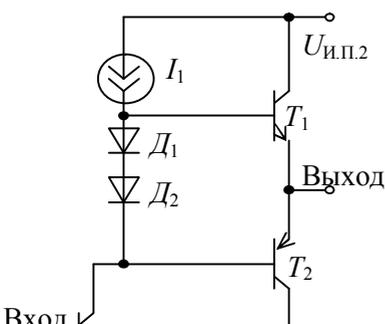
(рис.7.4, а), применяют схему комплементарного эмиттерного повторителя (рис. 7.4, б). Во избежание искажений, связанных с нелинейностью транзисторов  $T_1, T_2$  (рис. 7.4, б), в выходных каскадах применяют диодное смещение переходов база – эмиттер этих транзисторов (рис. 7.4, в). Для защиты выходных цепей аналоговых ИМС от чрезмерных значений тока используют выходные каскады со специально вводимыми для этой цели резисторами  $R_2, R_3$ , ограничивающими ток через транзисторы  $T_1, T_2$ , в сочетании с транзисторами  $T_3, T_4$  (рис. 7.4, г). В современных аналоговых ИМС применяются сложные схемы выходных каскадов, состоящие из усилителей и эмиттерных повторителей. Таким образом, качество основных структурных узлов аналоговых ИМС достигается реализацией двух принципов их схемотехнического построения: взаимного согласования и избыточности.



а)



б)



### **7.3. ИМС операционных усилителей**

Современные операционные усилители (ОУ) выпускаются в виде однокристалльных полупроводниковых ИМС в различных корпусах.

ОУ - интегральный усилитель постоянного тока (усилитель с непосредственными связями) с большим коэффициентом усиления, предназначенный для построения аналоговых узлов аппаратуры.

Параметры узлов зависят только от свойств цепи отрицательной связи (ООС), которая охватывает ОУ и снижает его усиление до значения  $K_U < K'_U$ .

Схемотехническое построение ОУ основано на применении основных каскадов, рассмотренных в п. 7.2. В большинстве случаев ОУ строят по двухкаскадной схеме. Входной каскад представляет собой ДК с эталоном тока, построенный в соответствии с одной из схем, приведенных на рис. 7.3. Во многих ОУ используется каскадное соединение двух ДК, обеспечивающих ослабление синфазных сигналов и высокое усиление по каждому входу. Дифференциальный вход ОУ обеспечивает возмож-

ность инвертирующего и неинвертирующего усиления, что упрощает введение отрицательных обратных связей при практическом применении ОУ. Выходной каскад строят по одной из схем, приведенных на рис. 7.4. Сигнал с однотактного выхода ДК поступает на второй каскад усиления, а затем на вход выходного каскада.

В ОУ применяют также схему смещения уровня усиленного сигнала. Ее назначение — смещение уровня постоянной составляющей сигнала, необходимого для получения в исходном состоянии ( $U_1 = U_2 = 0$ ) на выходе ОУ напряжения, близкого к нулю. Электрическая схема конкретного ОУ содержит кроме указанных каскадов большое количество вспомогательных элементов, обеспечивающих требуемое усиление, снижение шумов, температурную стабильность и т. д.

**Параметры ОУ.** Операционные усилители описывают совокупностью электрических параметров, характеризующих усилительные, интерфейсные, динамические, частотные, точностные и энергетические свойства. Рассмотрим основные из них.

*Коэффициент усиления*  $K_U$  — основной параметр ОУ, определяемый отношением выходного напряжения к входному:

$K_U = U_{\text{вых}} / U_{\text{вх}}$ . В общем случае коэффициент  $K_U$  ОУ по постоянному току равен произведению коэффициентов усиления всех его каскадов и для двух-трехкаскадной схемы составляет более  $10^6$  (без схемы ООС).

Значение  $K_U$  падает с увеличением частоты входного сигнала. Количественно спад  $K_U$  оценивается по логарифмической амплитудно-частотной характеристике (ЛАЧХ) ОУ, представляющей собой сумму элементарных ЛАЧХ отдельных каскадов. Поскольку каждый каскад ОУ на достаточно высоких частотах вносит фазовый сдвиг, близкий к  $90^\circ$ , а для создания ООС требуется инверсия (поворот фазы на  $90^\circ$ ), в многокаскадных ОУ возможно самовозбуждение. Во избежание этого стабилизируют ЛАЧХ каждого каскада путем коррекции их собственных АЧХ и ФЧХ. Для этого в схему ОУ вводят корректирующие нагрузочные конденсаторы, изменяющие скорость спада элементарных АЧХ, и ограничивают количество каскадов (не более трех).

*Частота*, значение которой на скорректированной ЛАЧХ соответствует  $K_U = 1$ , называется частотой единичного усиления  $f_1$ ; она характеризует максимально реализуемую для данного ОУ полосу усиления.

*Входное  $R_{вх}$  и выходное  $R_{вых}$  сопротивления* характеризуют интерфейсные свойства ОУ. Различают две составляющие входного сопротивления ОУ: входное сопротивление по сигналу, т. е. наблюдаемое между инвертирующим и неинвертирующим дифференциальными входами ОУ (дифференциальное входное сопротивление  $R_{вх.диф}$ , и входное сопротивление синфазному сигналу  $R_{вх.сф}$  (сопротивление утечки между входом и «землей»)).

Для ОУ на биполярных транзисторах входное дифференциальное сопротивление зависит от уровня входного тока и температуры:

$$R_{вх.диф} = \Delta U_{вх} / \Delta I_{вх},$$

$$2\varphi_T / U_{вх} \approx 2\varphi_T / I_{\sigma},$$

где  $\Delta U_{вх}$  - изменение напряжения между входами ОУ;  $\Delta I_{вх}$  - изменение входного тока;  $\varphi_T = 0,026$  В - температурный потенциал при  $T = 300$  К;  $I_{вх}$  - входной ток смещения ОУ;  $I_{\sigma}$  - ток базы входного транзистора.

Входное сопротивление синфазному сигналу определяется как изменение входного тока под воздействием входного синфазного напряжения:

$$R_{вх.сф} = \Delta U_{вх.сф} / \Delta I_{вх}$$

где  $\Delta U_{вх.сф}$  — приращение входного синфазного напряжения вход - «земля».

Для ИМС ОУ на биполярных транзисторах

$$R_{вх.диф} = 10 \div 10^3 \text{ кОм}, R_{вх.сф} \geq 100 \text{ МОм}.$$

Выходное сопротивление ограничивает амплитуду выходного сигнала. В зависимости от схемотехнического решения выходного каскада ОУ его  $R_{\text{вых}} = 20 \div 2000 \text{ Ом}$ .

*Динамические свойства* ОУ описываются максимальными (по модулю) значениями выходного  $\pm U_{\text{вых max}}$  и входного  $\pm U_{\text{вх max}}$  напряжений. При этом значение  $\pm U_{\text{вх max}}$ , зависит от полярностей напряжений, подаваемых на входы ДК ОУ. Если эти полярности одного знака, то  $\pm U_{\text{вх max}} = \pm U_c$ , т.е. входные сигналы синфазны. При разных знаках синфазных входных напряжений последние образуют дифференциальный входной сигнал  $\pm 2U_d$ . У современных ОУ допустимое значение  $2U_d > U_c$ , что обеспечивается специальной схемой защиты.

*Импульсные характеристики* ОУ оцениваются скоростью нарастания выходного напряжения  $v_{U_{\text{вых}}}$  и временем его установления  $t_{\text{уст}}$ .

*Скорость нарастания* - отношение изменения  $U_{\text{вых}}$  от 10 до 90% номинального значения ко времени, за которое произошло это изменение, если на вход подан идеальный скачок напряжения. В общем случае

$$v_{U_{\text{вых}}} = \frac{dU_{\text{вых}}(t)}{dt} = 2\pi f_0 K_U,$$

где  $f_0$  - частота, соответствующая полной компенсации ОУ.

*Время установления*  $t_{\text{уст}}$  - интервал времени, в течение которого  $U_{\text{вых}}$  входит в зону наперед заданной ошибки (например, 0,1%) относительно напряжения шкалы (например, 10 В).

*Точностные свойства* ОУ характеризуются напряжением смещения нуля  $U_{\text{см}}$ , разностью входных токов  $\Delta I_{\text{вх}}$  и коэффициентом ослабления входного сигнала.

*Напряжение смещения нуля*  $U_{\text{см}}$  - напряжение, приложенное между входами ОУ, чтобы на выходе ОУ установился нулевой уровень в отсутствие сигнала на входе. Появление постоянного напряжения сдвига нуля на выходе в отсутствие сигнала на входе обусловлено разностью падений напряжений  $U_{\text{б}}$ , входных

транзисторов ДК и разбросом номиналов их нагрузок. Его появлению способствуют также входные токи  $I_{вх}$  ОУ, которые обусловлены базовыми токами смещения входных биполярных транзисторов и токами утечки затворов МДП-транзисторов входного каскада ОУ. Реально токи входов ОУ отличаются друг от друга на  $10 \div 20\%$ . Для компенсации разности входных токов  $\Delta I_{вх}$  применяют балансирующие резисторы.

*Коэффициент ослабления синфазного сигнала (КОСС)  $K_{ос.сф}$*  характеризует качество ОУ:

$$K_{ос.сф} = \left| \frac{K_D}{K_C} \right| = \frac{U_{вых.д}}{U_{вых.с}} = \frac{K_1 + K_2}{K_2 - K_1} = \frac{K_U}{\Delta K},$$

где  $K_1 = K_U - \Delta K$ ,  $K_2 = K_U + \Delta K$  — коэффициенты передачи ОУ по входам  $U_1$  и  $U_2$  соответственно;

$$[K_U = (K_1 + K_2)/2, \Delta K = (K_2 - K_1)/2].$$

На практике определяют  $K_{ос.сф} = \log(K_U / \Delta K)$ . Основное влияние на точность функции, реализуемой ОУ, оказывают температурные дрейфы  $U_{см}$  и  $\Delta I_{вх}$ .

Важным параметром ОУ является *предельное значение выходного тока  $I_{вых\max}$* , определяющее минимальное сопротивление нагрузки при номинальном  $U_{вых}$ . Для ОУ, выходной каскад которых имеет защиту от короткого замыкания,  $I_{вых\max} \leq 25$  мА.

*Энергетические свойства ОУ* оцениваются напряжением источника питания  $U_{И.П}$  и током потребления  $I_{пот}$ .

**Группы и типы ОУ.** В результате постоянного совершенствования схемотехники и технологии отечественной промышленностью разработано и выпускается большое количество типов ИМС ОУ различных серий. Классифицируют ИМС ОУ по группам: общего применения, прецизионные, быстродействующие, микромощные, мощные и высоковольтные.

ИМС ОУ *общего применения* предназначены для построения узлов аппаратуры, имеющих суммарную погрешность не более

1%. Это наиболее широко распространенные ОУ, выпускаемые в большом количестве и различных типов. ИМС таких ОУ разрабатывают на основе биполярных и МДП-транзисторов, а также на основе их совместного применения. При этом наряду с биполярными транзисторами типа n-p-n применяют транзисторы типа p-n-p, которые используют как в режиме усиления, так и в режиме активной нагрузки. Тем самым обеспечивается устойчивая работа ОУ при малых и больших напряжениях питания с сохранением высокого коэффициента усиления. В качестве примера рассмотрим ИМС ОУ типа К140УД7, электрическая схема которой приведена на рис. 7.5.

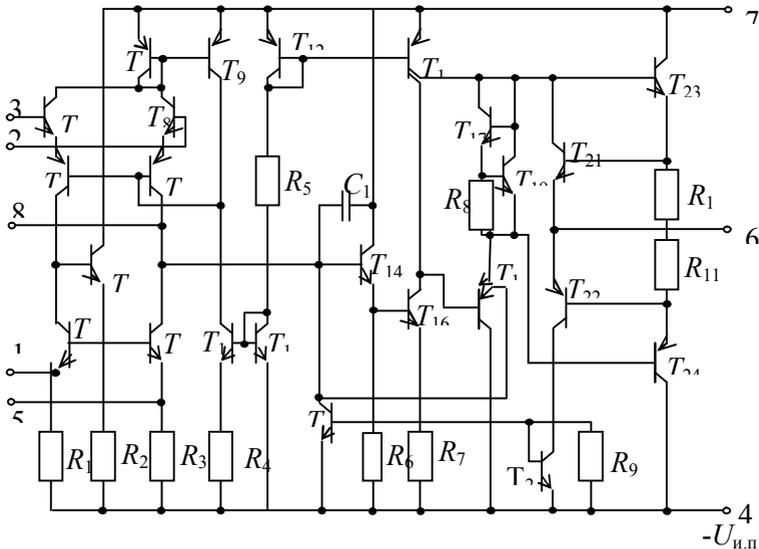


Рис. 7.5. Электрическая схема ИМС ОУ типа К140УД7

Для данной ИМС характерно применение сложного ДК на комплементарных транзисторах  $T_1$ ,  $T_2$ ,  $T_6$  и  $T_8$ , включенных по схеме ОК – ОБ, что обеспечивает значение входного сопротивления, равное

$$R_{\text{вх}} = 4m\varphi_T\beta_{T_1}/(\beta_{T_2} + 1)I_0 \approx 400 \text{ Ом},$$

где  $m$  - фактор, характеризующий отличие реального тока от идеального;  $I_0$  - ток смещения в базы транзисторов  $T_2$  и  $T_6$ .

В ИМС предусмотрена балансировка ДК, для чего в эмиттеры транзисторов  $T_3, T_7$  включены резисторы  $R_1, R_3$  и предусмотрены выводы 1, 5 для подключения внешнего потенциометра  $\pm U_{и.п}$ , средний вывод которого подключается к шине отрицательного питания ОУ (вывод 4)

Для поддержания режима усиления по постоянному току применена схема стабилизации на транзисторах  $T_9—T_{12}$  с задающей частью в виде цепи  $T_{12}—R_5—T_{11}$ , ток  $I_c$  в которой зависит от питающих напряжений:

$$I_c = (U_{и.п} - 2U_{ЭБ}) / R_5$$

При этом от напряжения  $U_{ЭБ}$  транзистора  $T_{12}$  зависит ток коллектора транзистора  $T_{10}$  и все токи питания первого усилительного каскада. Аналогично от напряжения  $U_{ЭБ}$  транзистора  $T_{12}$  зависят все токи питания выходного каскада. Тем самым обеспечивается работоспособность ОУ при изменении питающих напряжений от  $\pm 3$  до  $\pm 15$  В.

Выходное изменение тока первого каскада усиливается вторым каскадом на транзисторах  $T_{14}$  и  $T_{15}$ , режим по постоянному току которого определяется транзистором  $T_{15}$ . С выхода второго каскада напряжение поступает в базу двухэмиттерного транзистора  $T_{18}$ , регулирующего работу выходного каскада, реализованного в виде эмиттерного повторителя на транзисторах  $T_{23}$  и  $T_{24}$ . Схема сдвига ( $T_{17}, T_{18}$ ) обеспечивает шунтирование одного и открытие другого транзистора выходного эмиттерного повторителя ( $T_{23}, T_{24}$ ) в зависимости от изменения напряжения на базе транзистора  $T_{18}$ . Транзисторы  $T_{21}, T_{22}$  образуют схему защиты от короткого замыкания (они открываются падением напряжения на резисторах  $R_{10}, R_{11}$ , если импульс выходного тока превышает 25 мА).

Для защиты выходного каскада от насыщения предназначены транзистор  $T_{13}$  и цепь второго эмиттера транзистора  $T_{18}$ . Для обеспечения полностью скорректированной ЛАЧХ в схеме ОУ, имеется конденсатор  $C_1$ . В данной ИМС предусмотрено увеличение скорости нарастания выходного напряжения (опережающая коррекция), что достигается подключением к выводам 1 и 5 внешнего конденсатора.

Такому схемотехническому построению с теми или иными изменениями либо дополнениями соответствует большинство ИМС ОУ общего применения.

В табл. 7.1 приведены параметры ИМС ОУ общего применения, выпускаемых отечественной промышленностью.

ИМС прецизионных ОУ характеризуются большим коэффициентом усиления (более 105), малым напряжением смещения нуля (менее 0,5 мВ), малыми уровнями дрейфов и шумов, большим входным сопротивлением. Они предназначены для построения узлов измерительных устройств, обеспечивающих усиление без искажения слабых электрических сигналов, сопровождаемых значительным уровнем синфазных и температурных помех. Узлы, например масштабные усилители, реализованные на прецизионных ОУ, должны иметь суммарную погрешность не более 1%

Таблица 7.1. Параметры ИМС прецизионных ОУ

1. Параметр	2. К140УД13*	3. К140УД17	4. К153УД5	5.
6. Коэффициент усиления по напряжению $K_U$ , В/мВ	7. 10	8. 200	9. $10^3$	10.
11. Напряжение смещения $U_{см}$ , мВ	12. 0,005	13. 0,007	14. 1	15.
16. Входные токи $I_{вх}$ , нА	17. 0,5	18. 4	19. 100	20.
21. Разность входных токов $\Delta I_{вх}$ , нА	22. 0,2	23. 3,8	24. 20	25.
26. Дрейф разности входных токов $\Delta \Delta I_{вх} / \Delta T$ , нА/град	27.	28.	29. 1	30.
31. Коэффициент ослабления синфазного сигнала $K_{ос.сф}$ , дБ	32. 90	33.	34. 100	35.
36. Максимальный выходной ток $I_{вых.тах}$ , мА	37. —	38. 100	39. 2**	40.
41. Максимальное выходное напряжение $U_{вых.тах}$ , В	42. 1	43.	44. 10	45.

<b>46. Максимальное входное напряжение <math>U_{вх.мах}</math>, В</b>	47.	48. 15	49.	50.
<b>51. Максимальное входное синфазное напряжение <math>U_{вх.сф.мах}</math>, В</b>	52. 1	53. 15	54. 13,5	55.
<b>56. Ток потребления <math>I_{пот}</math>, мА</b>	57. 10	58. 4	59. 3,5	60.
<b>61. Коэффициент влияния источников питания <math>K_{вл.и.п.}</math>, мкВ/В</b>	62. —	63. —	64. 20	65.

\* Предусилитель.

\*\* Минимальное значение сопротивления нагрузки, кОм

*Микро мощные* ОУ характеризуются малой мощностью потребления и предназначены для применения в аппаратуре, работающей в режиме ожидания (в большинстве случаев с батарейным источником питания). Разработаны ИМС микро мощных ОУ, параметры которых приведены в табл. 7.2. В основу их построения положены двухкаскадная схема усиления и комплементарные биполярные транзисторы, причем транзисторы типа *p-n-p* формируются с вертикальными *p-n*-переходами.

Таблица 7.2 Параметры ИМС микро мощных ОУ

66. Параметр	67.				69. К153У Л4	70. К154У				
	68. К140УД12									
	71. $U_{III} = \pm 3B$	72. $I_{CM} = \pm 3B$	73. $U_{III} = \pm 3B$	74. $I_{CM} = \pm 3B$	75. $U_{III} = \pm 3B$	76. $I_{CM} = \pm 3B$	77. $U_{III} = \pm 3B$	78. $I_{CM}$	79. $U_{III} = \pm 6B$	80. $U_{III} = \pm 15B$
81. Напряжение смещения нуля $U_{CM}$ , мВ	82. 5,0	83. 5,0	84. 5,0	85. 5,0	86. 5	87. 3				
88. Дрейф напряжения смещения $\Delta U_{CM} / \Delta T$ , мкВ/град	89. 3	90. —	91. —	92. —	93. 50	94. —				
95. Входные токи $I_{BX}$ , нА	96. 3	97. 15	98. 3	99. 15	100. 50	101. 0				
102. Разность входных токов $\Delta I_{ex}$ , нА	103. 5	104. 50	105. 5	106. 0	107. 00	108. 0				
109. Дрейф разности входных токов $\Delta \Delta I_{ex} / \Delta T$ , нА/град	110.	111.	112.	113.	114.	115.				
116. Коэффициент усиления по напряжению, $K_U$ , В/мВ	117. 0	118. 0	119. 00	120. 00	121.	122. 00				

<b>123. Коэффициент ослабления синфазного сигнала <math>K_{ос.сф}</math>, дБ</b>	<b>124.</b> 0	<b>125.</b> 0	<b>126.</b> 0	<b>127.</b> 0	<b>128.</b> 0	<b>129.</b> 6
<b>130. Скорость нарастания выходного напряжения <math>\upsilon_{ВЫХ}</math>, В/мкс</b>	<b>131.</b> ,03	<b>132.</b> ,035	<b>133.</b> ,1	<b>134.</b> ,8	<b>135.</b> ,12	<b>136.</b> 0
<b>137. Время установления <math>t_{уст}</math>, мкс</b>	<b>138.</b>	<b>139.</b> ,6	<b>140.</b> ,6	<b>141.</b> ,35	<b>142.</b>	<b>143.</b>
<b>144. Входное сопротивление <math>R_{ВХ}</math>, МОм</b>	<b>145.</b> 0	<b>146.</b>	<b>147.</b> 0	<b>148.</b>	<b>149.</b>	<b>150.</b>
<b>151. Выходное сопротивление <math>R_{ВЫХ}</math>, Ом</b>	<b>152.</b> $\cdot 10^3$	<b>153.</b> $\cdot 10^3$	<b>154.</b> $\cdot 10^3$	<b>155.</b> $\cdot 10^3$	<b>156.</b>	<b>157.</b>
<b>158. Максимальный выходной ток <math>I_{вых.мах}</math>, мА</b>	<b>159.</b> ,9	<b>160.</b>	<b>161.</b>	<b>162.</b> 0	<b>163.</b> к*	<b>164.</b> к*
<b>165. Максимальное выходное напряжение <math>U_{вых.мах}</math>, В</b>	<b>166.</b>	<b>167.</b> ,1	<b>168.</b> 0	<b>169.</b> 0	<b>170.</b>	<b>171.</b> 2
<b>172. Максимальное входное напряжение <math>U_{вх.мах}</math>, В</b>	<b>173.</b>	<b>174.</b>	<b>175.</b> 0	<b>176.</b> 0	<b>177.</b>	<b>178.</b>
<b>179. Максимальное входное синфаз-</b>	<b>180.</b> ,2	<b>181.</b> ,2	<b>182.</b> 2	<b>183.</b> 2	<b>184.</b>	<b>185.</b>

<b>ное напряжение</b> <i>U<sub>вх.сф.мах</sub> В</i>						
<b>186. Ток потребления I<sub>пот</sub>, мА</b>	<b>187.</b> <b>5</b>	<b>188.</b> <b>25</b>	<b>189.</b> <b>0</b>	<b>190.</b> <b>70</b>	<b>191.</b> <b>80 ÷ 7</b> <b>00</b>	<b>192.</b> <b>20</b>

\*Минимальное значение сопротивления нагрузки кОм.

На основе планарно-эпитаксиальной технологии с изоляцией элементов *p-n*-переходами разработаны ИМС *мощных* ( $I_{\text{ВЫХ}} \geq 1 \text{ А}$ ) и *высоковольтных* ( $U_{\text{ВЫХ}} = \pm 19 \text{ В}$ ) ОУ.

**Применение ОУ.** Возможности практического применения ОУ как базовых элементов аналоговой схемотехники вытекают из многообразия вариантов их применения, что определяется включением ОУ в линейные и нелинейные цепи ООС. В общем случае различают две схемы включения ОУ, охваченного ООС: *инвертирующую* и *неинвертирующую* (рис. 7.6.).

Для инвертирующей схемы включения (рис. 7.6, а) фаза выходного сигнала ОУ сдвинута на  $180^\circ$  относительно фазы входного сигнала. В идеальном случае передаточная функция этой схемы

$$K_{U_{\text{И}}} = -U_{\text{ВЫХ}} / U_{\text{ВХ}} \approx -Z_0 / Z_1$$

где  $Z_0$  — сопротивление цепи ООС;  $Z_1$  — сопротивление источника сигнала.

Для неинвертирующей схемы включения (рис. 7.6, б) фаза выходного сигнала повторяет фазу входного. Передаточная функция ОУ в неинвертирующем включении

$$K_{U_{\text{НИ}}} = U_{\text{ВЫХ}} / U_{\text{ВХ}} = 1 + Z_0 / Z_1$$

*Инвертирующее включение* ОУ является основой построения большинства схем (устройств) обработки сигналов. На базе этого включения реализуются дифференциальные усилители постоянного тока, мостовые усилители, аналоговые интеграторы, дифференциаторы, сумматоры, усилители переменного тока с обратной связью, преобразователи ток — напряжение, стабилизаторы напряжения, а также нелинейные схемы ограничителей, логарифмических усилителей. Данные и другие устройства реа-

лизуются посредством одного или нескольких ОУ с линейной и нелинейной обратными связями.

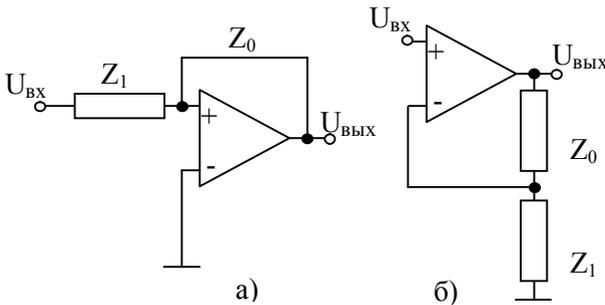


Рис. 7.6. Основные схемы включения ОУ:  
а) — инвертирующая;  
б) — неинвертирующая

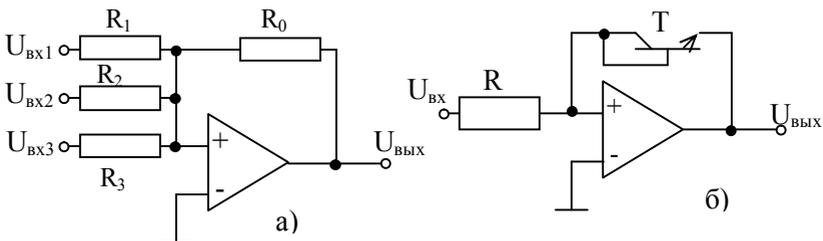
*Неинвертирующее включение ОУ* применяется в тех случаях, когда необходимо согласовать маломощный источник сигнала, обладающий большим внутренним сопротивлением с низкоомной нагрузкой. Такое включение ОУ используется в основном для построения масштабных усилителей.

Пользуясь выражениями, записанными выше можно проанализировать различные конкретные схемы включения ОУ с учетом того, что:

на входные выводы ОУ ток от источника сигнала не ответвляется ( $R_{BX} \rightarrow \infty$ );

напряжение между входами ОУ, замкнутого ООС, практически равно нулю ( $K_U \rightarrow 0$ ).

На рис. 7.7 приведены примеры включения ОУ для построения наиболее распространенных устройств. При этом передаточные функции описываются следующими выражениями:



для инвертирующего сумматора (рис. 7.7, а)

$$U_{\text{ВЫХ}} = -(R_0 / R_R)(U_1 + U_2 + U_3)$$

А при  $R_0 = R_1 = R_2 = R_3 = R_i = R_R$  и  $n$  входах

$$U_{\text{ВЫХ}} = -\sum_{i=1}^n U_i;$$

для логарифмирующего усилителя (рис. 7.7, б), когда в цепь ООС включен диод,  $U_{\text{ВЫХ}} = -\varphi_T \ln(U_{\text{ВХ}} / RI_S)$ ;

для аналогового интегратора (рис. 7.7, в)

$$u_{\text{ВЫХ}}(t) = -\frac{1}{RC} \int_0^t u_{\text{ВХ}}(t) dt;$$

для дифференциатора (рис. 7.7, г)

$$u_{\text{ВЫХ}}(t) = -RC \frac{du_{\text{ВХ}}(t)}{dt};$$

В зависимости от группы ОУ и типа ООС известно более 200 разнообразных устройств, в которых используется ОУ.

#### **7.4. БИС цифроаналоговых и аналого-цифровых преобразователей**

Для преобразования аналоговых сигналов в цифровой эквивалент используют аналого-цифровые преобразователи (АЦП), а

для обратного преобразования цифровых уровней в аналоговые — цифроаналоговые преобразователи (ЦАП).

Развитие техники АЦП и ЦАП осуществлялось поэтапно — от простых наборов ИМС, на базе которых конструировали преобразователи, до создания БИС АЦП и БИС ЦАП по различным технологиям.

**Цифроаналоговые преобразователи.** БИС ЦАП условно подразделяют на две группы:

- 1) ЦАП с резистивными матрицами;
- 2) безматричные ЦАП.

По способу формирования сигнала БИС ЦАП первой группы подразделяют на два типа: с суммированием токов и с делением напряжения, а БИС второй группы — также на два типа: с активными делителями тока и стохастические.

*Основными параметрами* БИС ЦАП являются:

— разрешающая способность, определяемая числом разрядов  $N$  и максимальным выходным напряжением

$$U_{\text{шк}}, -\delta_{\text{шк}} = U_{\text{шк}} / (2^N - 1) ;$$

— абсолютная погрешность  $\delta_{\text{ПШ}}$ , определяемая отклонением значения выходного напряжения (тока) от номинального (расчетного), соответствующая последнему шагу преобразования и измеряемая в единицах младшего значащего разряда (МЗР);

— нелинейность  $\delta_{\text{Л}}$ , определяемая как наибольшее отклонение выходного сигнала от прямой линии абсолютной точности;

— дифференциальная нелинейность,  $\delta_{\text{Л.ДИФ}}$ , определяемая минимальной разностью погрешности нелинейности двух соседних квантов преобразования;

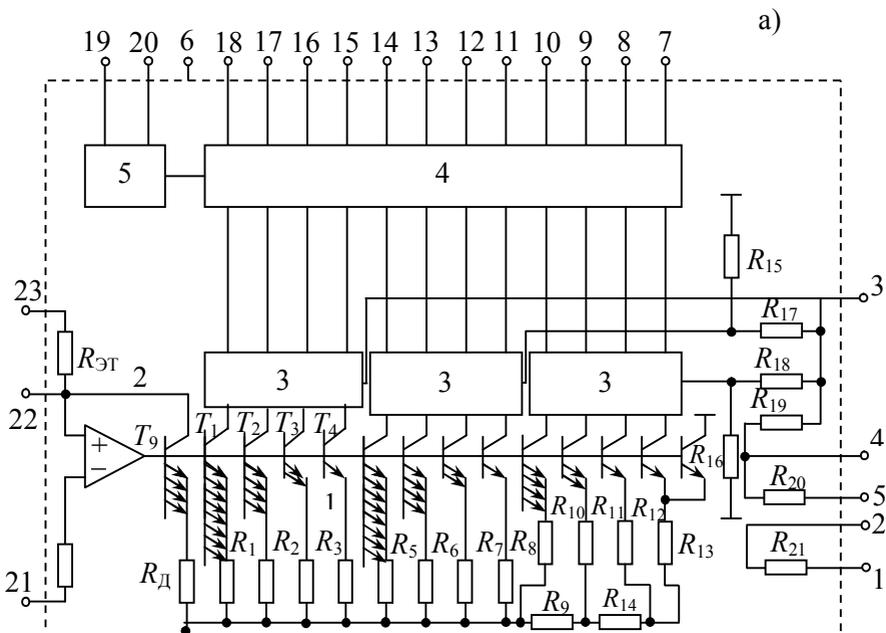
— время установления выходного напряжения или тока  $t_{\text{уст}}$  определяемое как интервал времени от подачи входного кода до вхождения входного сигнала в пределы наперед заданной зоны ошибки вокруг окончательного требуемого аналогового уровня;

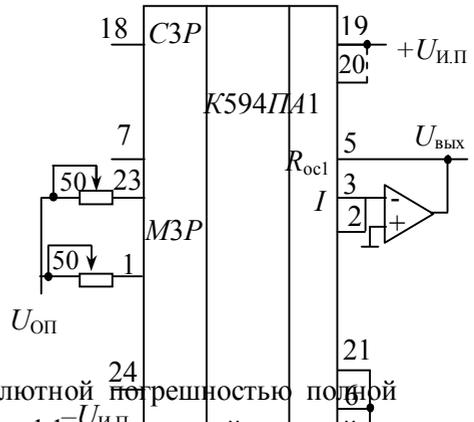
— максимальная частота преобразования  $f_{\text{прб}}$ , при которой параметры ЦАП соответствуют заданным значениям.

БИС ЦАП разрабатывают и изготавливают по таким технологиям, по которым изготавливаются другие ИМС, предназначенные для совместного применения.

Структурное построение ЦАП рассмотрим на примере БИС К594ПА1, представляющей собой 12-разрядный ЦАП параллельного двоичного кода в выходные уровни тока (рис. 7.8,а). БИС содержит три группы элементов, объединенных между собой на выходе делителями тока. Каждая группа — это четырехразрядный ЦАП с суммированием токов. БИС состоит из источников токов 1, схемы формирования опорного напряжения 2, токовых ключей 3, схемы сдвига (смещения) входных уровней 4; преобразователя напряжения источника питания 5. Для преобразования выходного тока ЦАП в уровни выходного напряжения ( $0 — U_{шк}$ ) используют совместное включение данной БИС с ИМС ОУ. Схема включения БИС ЦАП в режиме получения однополярного сигнала для работы с цифровыми ТТЛ-ИМС приведена на рис. 7.8, б, а в режиме получения однополярного выходного тока — на рис. 7.8, в. Наряду с таким построением разрабатывают БИС ЦАП с входными аналоговыми перемножителями, например К572ПА1, К572ПА2.

**Аналого-цифровые преобразователи.** По структуре построения БИС АЦП подразделяют на АЦП с применением ЦАП и без них. Основными характеристиками БИС АЦП являются: — разрешающая способность, определяемая разрядностью и максимальным диапазоном входного (аналогового) напряжения (полной шкалой);





— точность, определяемая абсолютной погрешностью полной шкалы  $\delta_{\text{пш}}$ , нелинейностью и дифференциальной нелинейностью (определяется как для ЦАП, но по отношению к входному сигналу);

— быстродействие, характеризуемое временем преобразования  $t_{\text{прб}}$ .

В настоящее время наибольшее распространение получили БИС АЦП с ЦАП развертывающего типа, в которых аналоговый сигнал преобразуется в цифровой последовательно, начиная с самого младшего значения до уровня, пока выходное аналоговое напряжение ЦАП не сравнится с входным аналоговым напряжением АЦП, а также БИС АЦП последовательного приближения со счетчиком.

На рис. 7.9 приведена функциональная схема БИС 10-разрядного быстродействующего АЦП последовательного приближения КП08ПВ1, работающего совместно с цифровыми ТТЛ-ИМС. БИС содержит ЦАП 1, регистр последовательного приближения 2, входной регистр на три состояния 3, тактовый генератор 4, источник опорного напряжения 5, компаратор 6, ОУ 7. Данная БИС предусматривает работу в 10- и 8-разрядных



## **8. ЦИФРОВЫЕ ИНТЕГРАЛЬНЫЕ МИКРОСХЕМЫ**

### **8.1. Общие сведения**

Цифровая техника применяется для обработки цифровой информации очень давно. Цифровые системы были использованы в первых вычислительных машинах (40-е годы), построенных на электромагнитных реле и электронных лампах. Появление полупроводниковых приборов, а в дальнейшем и интегральных микросхем дало новый толчок развитию цифровой техники. Интегральные микросхемы стали основной технической базой современных электронных вычислительных машин. Непрерывное повышение степени интеграции микросхем позволяет создавать на одном кристалле полупроводника цифровые системы, эквивалентные вычислительным машинам четвертого поколения (на больших и сверхбольших интегральных микросхемах).

Развитие микроэлектроники потребовало во многих случаях новых схемотехнических решений по сравнению со схемотехникой на дискретных транзисторах.

При разработке схемотехники интегральных микросхем следовало учитывать, что технологически в полупроводниковых ин-

тегральных микросхемах получать активные элементы (диоды, транзисторы) значительно проще, чем пассивные (резисторы, конденсаторы). Схемотехнические решения в микроэлектронике, используя основные решения дискретной электроники, позволили создавать аппаратуру, выполняющую весьма сложные функции.

Микроэлектроника, отличающаяся созданием сложных схем в микрообъемах твердого тела, породила ряд новых схемных решений, которые не были известны и не могли быть реализованы на дискретных компонентах.

Независимо от конструктивно-технологических особенностей и схемотехнических решений все ИМС по виду обрабатываемой информации делятся на цифровые и аналоговые.

Цифровые ИМС предназначены для преобразования и обработки сигналов, изменяющихся по закону дискретной функции. Цифровые ИМС используют элементы и структуры с двумя устойчивыми состояниями и применяются преимущественно в устройствах дискретной автоматики, вычислительной техники, а в последнее время в технике связи и других отраслях.

В основе цифровых схем лежат простейшие транзисторные ключи - аналоги металлических контактов. Ключи характеризуются двумя устойчивыми состояниями: разомкнутым и замкнутым. На базе простейших ключей строятся более сложные схемы: логические, бистабильные, триггерные (спусковые) и др.

В цифровых интегральных микросхемах обычно используется двоичная система счисления, основанием которой является число 2. При этом целое  $k$  – разрядное десятичное число  $A_{10}$  записывается в виде  $n$ -разрядного двоичного числа  $A_2$ :

$$A_{10} = \sum_{i=1}^{k-1} a_i (10^i) = A_2 = \sum_{j=1}^{n-1} a_j (2^j),$$

где  $a_i = 1, 2, \dots, 9$  - цифра в  $i$ -м разряде десятичного числа;  
 $a_i = 0$  (или  $a_i = 1$ ) - цифра в  $j$ -м разряде двоичного числа.

Введением отрицательных степеней числа 2 представляются дробные числа. Отсюда следует, что в двоичном счислении любое число можно представить двумя цифрами: 0 и 1. Для представления этих чисел в цифровых системах достаточно иметь электронные схемы, которые могут принимать два состояния, четко различающиеся значением какой-либо электрической величины - напряжения или тока. Одному из значений этой величины соответствует цифра 0, другому - 1. Относительная простота создания электронных схем с двумя электрическими состояниями и привела к тому, что двоичная система чисел стала основной в современной цифровой микроэлектронике.

Любое число в двоичной системе записывается в виде комбинации нулей и единиц. Принимая за основание 2, получаем двоичную систему счисления. Например, число 29 в двоичной системе счисления запишется так:  $29 = 1 \cdot 2^4 + 1 \cdot 2^3 + 1 \cdot 2^2 + 0 \cdot 2^1 + 1 \cdot 2^0$ . Следовательно,  $29_{(10)} = 11101_{(2)}$ .

Двоичная система счисления по сравнению с другими системами выгодна тем, что в ней арифметические действия наиболее просты.

Для представления разрядов двоичных чисел в цифровых ЭВМ необходимо реализовать два различных сигнала, один из кото-

рых должен соответствовать единице, а другой - нулю. Применяются два кода: потенциальный и импульсный. При потенциальном коде двоичным цифрам соответствуют различные уровни напряжения, обычно единице - высокий, а нулю - низкий. Эти уровни сохраняются в течение всего времени представления данной цифры. При импульсном коде двоичные цифры изображаются импульсами определенной длительности. Обычно единице соответствует наличие импульса, а нулю - его отсутствие. Иногда единицу и ноль изображают импульсами различной полярности.

Если более высокому уровню напряжения соответствует логическая «1», а более низкому - логический «0», то принято считать, что используется положительная логика. Если логической «1» соответствует низкий уровень напряжения, то принято считать, что используется отрицательная логика.

В основе построения цифровых ИМС лежат логические элементы (электронные схемы), выполняющие простейшие логические операции и различные логические функции. Логические функции и логические операции над ними изучаются в алгебре логики, или булевой алгебре.

Основой алгебры логики являются логические величины, которые обозначим  $A$ ,  $B$ ,  $C$  и т. д. Логическая величина характеризует два взаимоисключающих понятия: «есть» и «нет», «черное» и «нечерное», «включено» и «выключено» и т. д. Если одно из значений логической величины обозначено  $A$ , то второе обозначают  $\bar{A}$  (не  $A$ ).

Для операций над логическими величинами удобно использовать двоичный код, полагая  $A = 1$ ,  $\bar{A} = 0$ , или, наоборот,  $A = 0$ ,  $\bar{A} = 1$ . При этом одна и та же схема может выполнять как логические, так и арифметические операции (в двоичной системе счисления).

Если понятия «не  $A$ » обозначить другим символом, например,  $B$ , то связь между  $B$  и  $A$  будет иметь вид

$$B = \bar{A}.$$

Эта простейшая логическая функция, которую называют функцией отрицания, инверсией или *функцией НЕ*, а схему, обеспечивающую выполнение такой функции, - инвертором или *схемой НЕ*. Функция отрицания является функцией одного аргумента (одной переменной). Имеются логические функции двух аргументов: логическое сложение и логическое умножение.

*Логическое сложение, дизъюнкция или функция ИЛИ:*

$C = A+B$  определяется следующим образом:  $C = 1$ , если  $A = 1$  или  $B = 1$  или и  $A = 1$  и  $B=1$ .

*Логическое умножение, конъюнкция или функция И:*

$C = AB$  определяется таким образом:  $C = 1$ , если одновременно и  $A = 1$  и  $B=1$ .

Сочетание функции ИЛИ с инверсией приводит к комбинированной функции ИЛИ — НЕ:

$C = \overline{A+B}$ , а сочетание функции И с инверсией — к комбинированной функции И — НЕ:  $C = \overline{AB}$

С помощью функций ИЛИ — НЕ и И — НЕ можно реализовать любую другую логическую функцию. При этом число аргументов, а следовательно, и число входов у соответствующих схем может быть равно трем, четырем и более.

В схемах, реализующих логические функции, т. е. в логических элементах, логические нули и единицы обычно представлены разными значениями напряжения: напряжением или уровнем нуля  $U^0$  и напряжением или уровнем единицы  $U^1$ . Разность уровней единицы и нуля называют логическим перепадом:

$$\Delta U = U^1 - U^0.$$

Логический перепад должен быть достаточно большим, чтобы «1» и «0» отличались друг от друга и случайные помехи не давали ложных срабатываний.

Интегральные логические элементы составляют основу более сложных микросхем и аппаратуры в целом. При этом параметры логических элементов оказывают непосредственное влияние на параметры узлов и качественные показатели аппаратуры.

Цифровые (логические) ИМС предназначены для выполнения разнообразных логических функций, запоминания информации и ряда других операций и в совокупности обеспечивают возможность построения арифметических, запоминающих и управляющих устройств в ЭВМ.

Наибольшее распространение получили цифровые ИМС на биполярных и МДП-транзисторах. Развитие цифровых ИМС характеризуется непрерывным увеличением типов логических схем. При этом необходимо обеспечить высокую надежность и помехоустойчивость схем в широком диапазоне рабочих температур, большое быстродействие и малую потребляемую мощность, повышенную радиационную стойкость и низкую стоимость.

## 8.2. Классификация цифровых ИМС и их основные электрические параметры

Для классификации цифровых ИМС могут быть использованы различные признаки: вид сигнала, тип основной логической схемы, тип используемых транзисторов, режим работы транзисторов, электрические параметры и др.

По виду сигнала в зависимости от способов кодирования двоичных переменных цифровые ИМС делятся на импульсные, потенциальные и импульсно-потенциальные. Следовательно, и элементная структура цифровых ИМС определяется видом обрабатываемого сигнала. Из всех цифровых ИМС наиболее распространены потенциальные микросхемы. Это объясняется тем, что построение потенциальных микросхем любой сложности возможно без реактивных элементов. Это выгодно отличает потенциальные ИМС от остальных, поскольку процесс их изготовления наилучшим образом соответствует технологическим возможностям микроэлектроники. Отличительными признаками потенциальных ИМС является наличие связи по постоянному току между входами и выходами элементов, а также возможность управления другими микросхемами с помощью сигналов ограниченной (импульсов) и неограниченной (уровней) длительности.

Схемотехническая реализация многообразия потенциальных ИМС основана на типовых базовых функциональных элементах. По виду реализуемой логической функции функциональные элементы микросхем условно подразделяют на два класса. К первому классу относят функциональные элементы одноступенчатой логики, реализующие простейшие логические функции (операции): И, ИЛИ, НЕ, И — НЕ, ИЛИ — НЕ. Микросхемы, выполняющие только логические функции И — НЕ или ИЛИ — НЕ, называют основными логическими ИМС. Ко второму классу относят функциональные элементы двухступенчатой логики, реализующие более сложные логические функции: И — ИЛИ, ИЛИ — И, НЕ — И — ИЛИ, И — ИЛИ — НЕ, И — ИЛИ — И и др.

Логические и схемотехнические возможности базовых функциональных элементов определяются совокупностью электрических и функциональных параметров, которые являются основными для микросхем.

Основные параметры цифровых ИМС определяют допустимые сочетания схем в устройстве и в обобщенном виде характеризуют работоспособность этих схем в сложных устройствах. Основные параметры, число которых одинаково для всех типов микросхем, определяют по измеряемым электрическим параметрам (входным и выходным токам и напряжениям, временным параметрам), число которых зависит от типа микросхемы. Поэтому основные параметры являются общими для всех существующих и возможных логических ИМС и позволяют сравнивать между собой микросхемы различных типов.

**К основным параметрам относятся:** реализуемая логическая функция; нагрузочная способность - коэффициент разветвления по выходу  $n$ ; коэффициент объединения по входу  $m$ ; среднее время задержки и передачи сигнала  $t_{з,сп}$ ; статическая помехо-

устойчивость  $U_n$ ; потребляемая мощность  $P_{cp}$ ; предельная рабочая частота  $f_{np}$ .

Эти параметры связаны между собой функциональными зависимостями, специфичными для схем различных типов. Однако какими бы различными ни были эти зависимости, для всех микросхем характерно то, что улучшение одного из основных параметров при неизменных параметрах элементов в большинстве случаев возможно лишь за счет ухудшения остальных параметров.

*Нагрузочная способность* характеризует максимальное число микросхем, аналогичных рассматриваемой, которые можно одновременно подключить к ее выходу без искажения передачи информации. Часто нагрузочную способность называют коэффициентом разветвления по выходу и выражают целым положительным числом  $n$ . Чем выше коэффициент  $n$ , тем шире логические возможности микросхемы и тем меньшее число микросхем необходимо для построения сложного вычислительного устройства. Однако увеличение коэффициента  $n$  ограничено, поскольку с ростом числа нагрузок ухудшаются другие основные параметры микросхем, главным образом статическая помехоустойчивость и среднее время задержки сигнала. По этой причине в состав одной серии ИМС часто входят логические элементы с различной нагрузочной способностью, которая в зависимости от типа схемы и параметров ее элементов колеблется в пределах от 4 до 25.

*Коэффициент объединения по входу  $m$*  характеризует максимальное число логических входов функционального элемента микросхемы. С увеличением коэффициента  $m$  расширяются логические возможности микросхемы за счет выполнения функ-

ций с большим числом элементов на одном типовом элементе И — НЕ, ИЛИ—НЕ и др.; при этом для создания сложного устройства требуется меньшее число микросхем. Однако увеличение коэффициента  $m$ , как правило, ухудшает другие основные параметры микросхемы - быстродействие, помехоустойчивость, нагрузочную способность. Различают коэффициент объединения по входу И —  $m_{и}$  входу ИЛИ —  $m_{или}$ . Различные микросхемы отличаются друг от друга схемной реализацией простых логических операций. В существующих сериях ИМС основные логические элементы выполняются обычно с небольшим числом входов ( $m_{и} = 2 \div 6$ ,  $m_{или} = 2 \div 4$ ). Для увеличения коэффициента  $m$  в серию ИМС вводят специальную схему «логического расширителя», подключение которой к основному элементу позволяет увеличить  $m_{и}$  или  $m_{или}$  до 10 и более.

*Среднее время задержки сигнала  $t_{з,ср}$*  является наиболее распространенным параметром, характеризующим быстродействие логических ИМС. Оно определяет среднее время прохождения сигнала через одну микросхему в устройстве. Если цепь состоит из  $N$  последовательно включенных однотипных логических ИМС ( $N$  - четное число), то время прохождения сигнала по цепи

$$T_N = \frac{N}{2} t_3^+ + \frac{N}{2} t_3^-,$$

где  $t_3^+$  и  $t_3^-$  - времена задержки включения и выключения одной микросхемы.

Следовательно, согласно определению, среднее время задержки

$$t_{з,ср} = \frac{T_N}{N}, \text{ или } t_{з,ср} = (t_3^+ + t_3^-) / 2.$$

Параметр  $t_{з,ср}$  зависит в основном от режима работы транзисторов в микросхеме (насыщенный и ненасыщенный) и потребляемой мощности.

*Статическая помехоустойчивость* характеризует максимально допустимое напряжение статической помехи, действующей на данную (и соседние с ней) микросхему с одной из внешних цепей. При этом сохраняется работоспособность микросхемы в

устройстве для любого допустимого по техническим условиям сочетания данной микросхемы с другими аналогичными микросхемами.

Логическая ИМС в статическом режиме может находиться в одном из двух состояний - открытом или закрытом. Поэтому различают помехоустойчивости закрытой схемы по отношению к отпирающим помехам  $U_n^+$  открытой схемы по отношению к запирающим помехам  $U_n^-$ . Статическими принято называть помехи, величина которых остается постоянной в течение времени, значительно превышающего длительность переходных процессов в схеме. Причиной появления таких помех в большинстве случаев является падение напряжения на проводниках, соединяющих микросхемы в устройстве. Наиболее опасные помехи возникают в шинах питания.

К воздействию помех наиболее чувствительны микросхемы, имеющие разброс входных характеристик и низкий перепад логических уровней. Поэтому помехоустойчивость логических ИМС зависит от типа схемы, режима работы транзистора, напряжения источников питания и топологии (особенно для схем с большой степенью интеграции). Часто используют не абсолютные значения напряжений максимально допустимых статических помех по входу, а их отношения к напряжению минимально допустимого перепада логических уровней  $\Delta U_{\min}$ . В этом случае помехоустойчивость микросхемы характеризуется безразмерной величиной - коэффициентом статической помехоустойчивости:

$$K_n^{\pm} = \frac{U_n^{\pm}}{\Delta U_{\min}}.$$

Этим коэффициентом удобно пользоваться при сравнении логических ИМС различных типов.

*Мощность*, потребляемая микросхемой от источников питания, определяется выражением

$$P = \sum_{i=1}^{j=n} U_{\text{п.п.}j} I_j,$$

где  $U_{и.п.j}$  - напряжение  $j$ -го источника питания;  $I_j$  - ток в соответствующем выводе схемы.

Потребляемая схемой мощность в любой момент времени не является постоянной, а зависит от логического состояния и типа логического элемента схемы и изменяется при переключении схемы. Поэтому в качестве основного параметра используют не мгновенное, а среднее значение мощности, потребляемой микросхемой за достаточно большой промежуток времени:

$$P_{cp} = \frac{1}{2}(P_0 + P_1),$$

где  $P_0$  и  $P_1$  — мощности, потребляемые схемой в состоянии «Включено» и «Выключено» соответственно.

Такое определение справедливо, когда мощность, потребляемая схемой во время переходных процессов, значительно меньше мощности, потребляемой в одном из статических состояний. В противном случае микросхемы характеризуются еще и средним значением мощности, потребляемой при максимальной частоте переключения элемента. Учет этой мощности необходим ввиду того, что во время перехода схем из одного состояния в другое резко возрастают токи в цепях питания и, следовательно, повышается потребляемая мощность.

По потребляемой мощности цифровые ИМС делятся на:

- мощные ( $25 \leq P_{cp} \leq 250$  мВт);
- средней мощности ( $3 \leq P_{cp} \leq 25$  мВт);
- маломощные ( $0,3 \leq P_{cp} \leq 3$  мВт);
- микромощные ( $1 \leq P_{cp} \leq 300$  мкВт);
- нановаттные ( $P_{cp} < 1$  мкВт).

Цифровые ИМС, потребляющие большую мощность, характеризуются наибольшим быстродействием и применяются при создании вычислительных устройств с высокой скоростью обработки информации. Для вычислительных устройств, у кото-

рых быстродействие не является определяющим параметром, используют маломощные и микромощные схемы.

Снижение потребляемой мощности ИМС при сохранении высокого быстродействия является одной из важнейших проблем микроэлектроники.

Конкретные значения основных параметров цифровых (логических) ИМС определяются их конструктивно-технологическими и схемотехническими решениями.

### *8.3. Схемотехническая реализация основных логических функций ИМС*

По схемотехнической реализации основных логических функций цифровые ИМС на биполярных транзисторах подразделяются на следующие группы:

- 1) транзисторные с непосредственной связью - транзисторная логика с непосредственными связями между логическими элементами (ТЛНС);
- 2) транзисторные с резистивной связью - резистивно-транзисторная логика (РТЛ);
- 3) транзисторные с резистивно-емкостной связью - резистивно-емкостная транзисторная логика (РЕТЛ);
- 4) диодно-транзисторные - диодно-транзисторная логика (ДТЛ);
- 5) транзисторно-транзисторные - транзисторно-транзисторная логика (ТТЛ);

6) транзисторные с эмиттерными связями (токовые ключи, или переключатели тока) - эмиттерно-связанная логика (ЭСЛ);

7) диодные матрицы (ДМ);

8) инжекционные - инжекционная интегральная логика ( $I^2L$ ).

Каждому типу основных логических схем, реализующих функции И — НЕ или ИЛИ — НЕ, присуща определенная комбинация положительных и отрицательных свойств. Рассмотрим основные свойства этих логических схем в том порядке, в каком схемотехнические структуры разных типов воплощались в виде ИМС.

Транзисторные ИМС с непосредственной связью являются одним из первых схемотехнических направлений. На рис. 8.1 приведена логическая схема этого типа, реализующая функцию ИЛИ — НЕ (любой из входных сигналов будет инвертирован на выходе).



Рис. 8.1. Основная логическая схема ТЛНС

Достоинства схем ТЛНС - простота (используется только два типа элементов), малая потребляемая мощность и высокое быстродействие; их недостаток - влияние на параметры схемы разброса входных характеристик транзисторов. Поэтому, обладая высоким коэффициентом объединения по входу ( $m \geq 8$ ), схемы ТЛНС не обеспечивают высокой нагрузочной способности ( $n \leq 4$ ) и имеют низкую помехоустойчивость ( $U_n = 0.1 \div 0.15$  В). При построении схем ТЛНС требуется подбор транзисторов с одинаковым входным сопротивлением, что является существенным ограничением для использования в гибридных микросхемах. Применяются схемы ТЛНС в сериях 102 и 103 полупроводниковых ИМС.

Дальнейшее улучшение характеристик транзисторных схем связано с созданием микросхем, имеющих компенсированные свя-

зи между элементами - резистивные (РТЛ) и резистивно-емкостные (РЭТЛ).

В схемах РТЛ (рис. 8.2, а, б) разброс входных сопротивлений транзисторов компенсируется включением резисторов в базовые цепи транзисторов.

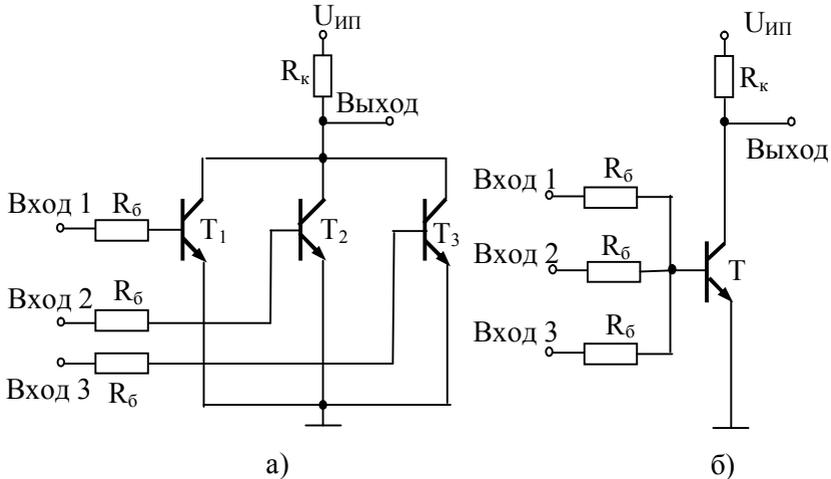
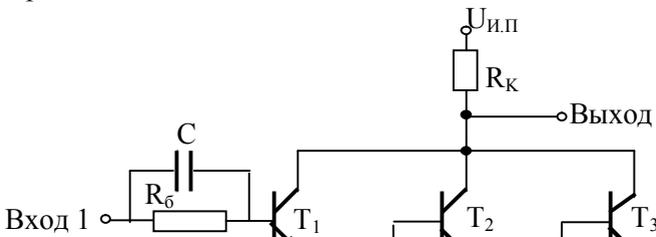


Рис. 8.2. Основные логические схемы РТЛ: а) с резистивно-транзисторной связью; б) с резисторной связью

Это позволяет повысить помехоустойчивость, существенно снизить рабочие токи, обеспечить более высокие значения коэффициентов  $n$  и  $m$  ( $n \leq 4$ ,  $m \geq 8$ ). Однако в схемах РТЛ значительно снижено быстродействие ( $t_{3,сп} = 30 \div 50$  нс). На базе схем РТЛ разработаны серии 113, 114, 115 полупроводниковых и серии 201, 205, 216 гибридных ИМС.

Для повышения быстродействия схем РТЛ параллельно базовому резистору включают формирующие конденсаторы (рис. 8.3), в результате получилась логическая схема РЭТЛ. Предельное быстродействие этой схемы  $t_{3,сп} = 10 \div 15$  нс при сохранении параметров  $n \leq 4$ ,  $m \geq 8$ .



Схемы РЕТЛ просты и экономичны, допускают большие разбросы номиналов элементов и напряжений питания. Их используют в серии 110 полупроводниковых ИМС.

Однако ввиду большой площади, занимаемой конденсаторами, микросхемы на основе РЕТЛ наиболее удобны для реализации в гибридном исполнении, где они успешно применяются (серии 204, 216 и др.).

Многие трудности, связанные с применением транзисторных схем с непосредственными, резистивными и резистивно-емкостными связями (неравномерное распределение токов во входных цепях, низкая помехоустойчивость, малое быстродействие и др.), можно устранить, если во входную цепь логического элемента включить диоды.

При этом получается схема ДТЛ, с помощью которой в зависимости от включения и питания диодов можно реализовать функции И — НЕ или ИЛИ — НЕ. Схемы ДТЛ универсальны и имеют относительно низкую стоимость. В отличие от других типов логических схем, применяемых в основном для построения цифровых устройств ЭВМ, схемы ДТЛ широко используют и в устройствах дискретной автоматики. В них удачно сочетаются такие важные параметры, как быстродействие, потребляемая мощность и помехоустойчивость.

Простейшая схема ДТЛ, реализующая функцию И — НЕ, представлена на рис. 8.4. Схема содержит  $m$  входных диодов, которые вместе с резистором  $R_1$  реализуют функцию И. Диоды  $D_{см1}$  и  $D_{см2}$  предназначены для увеличения порога запираания схемы, а следовательно, для увеличения ее помехоустойчивости.

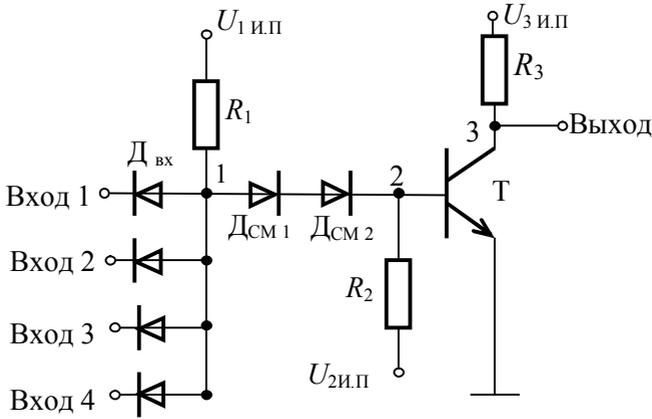


Рис. 8.4. Основная логическая схема ДТЛ

Смещающие диоды включают для того, чтобы падение напряжения на входных диодах не влияло на переключение транзистора. Простой инвертор выполняет логическую функцию НЕ и усиление сигнала. Необходимым элементом схемы является резистор  $R_2$ , который в закрытом состоянии инвертора задает ток через смещающие диоды. При подключении к резистору  $R_2$  отдельного источника питания увеличиваются быстродействие и порог запираания схемы. Поскольку элементарные логические операции И (ИЛИ) и НЕ осуществляются различными элементами схемы ДТЛ, легко увеличить число входов путем добавления входных диодов. В этом одно из преимуществ схем ДТЛ по сравнению со схемами ТЛНС, РТЛ и РЕТЛ.

Дальнейшее совершенствование схем ДТЛ идет по пути сокращения потребляемой мощности и усложнения инвертора с целью повышения нагрузочной способности. Схемы ДТЛ наиболее легко реализуются в полупроводниковых ИМС, изготовленных по планарно-эпитаксиальной технологии (серии 104, 109,

121, 152, 156, 194), но находят применение и в гибридных ИМС, например серии 217.

В схемах ТТЛ во входных цепях используются многоэмиттерные транзисторы (рис. 8.5, а). По принципу построения, а также по важнейшим параметрам они близки к схемам ДТЛ. Эмиттерные переходы многоэмиттерного транзистора выполняют функцию, аналогичную функции диодов в схемах ДТЛ, а коллекторный переход играет роль смещающего диода. Многоэмиттерный транзистор - специфичный интегральный полупроводниковый прибор, представляющий собой совокупность транзисторных структур, имеющих общий коллектор и непосредственно взаимодействующих друг с другом за счет движения основных носителей заряда. Схемы ТТЛ отличаются высоким быстродействием ( $t_{з.сп.} = 6 \div 15$  нс) и малой потребляемой мощностью ( $P = 45 \div 15$  мВт). Для повышения помехоустойчивости (допустимый уровень  $U_n = 1$  В) и нагрузочной способности ( $n > 10$ ) используются ТТЛ со сложным инвертором (рис. 8.5, б).

Схемы ТТЛ в настоящее время наиболее популярны, они реализуются в основном методами полупроводниковой технологии и имеют малую площадь, занимаемую элементами.

Разработан целый комплекс полупроводниковых ИМС на основе ТТЛ (серии 106, 130, 133, 134, 135, 136, 155 и др.), которые нашли широкое применение в ЭВМ.

Разновидностью схем ТТЛ являются схемы ТТЛ с диодами Шоттки (ТТЛШ).

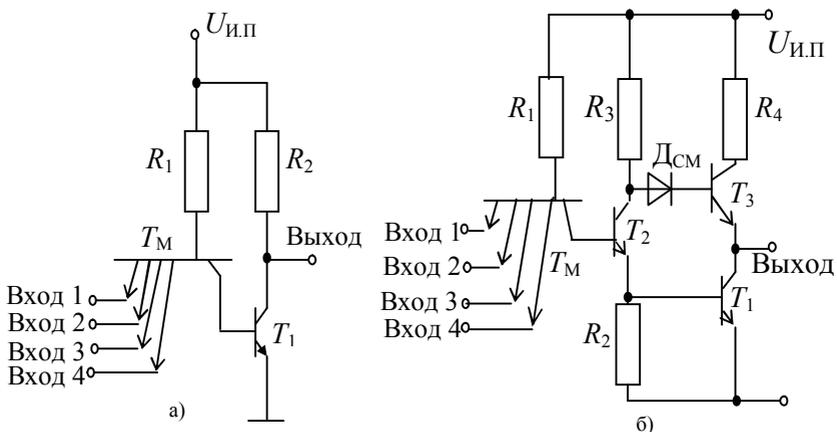


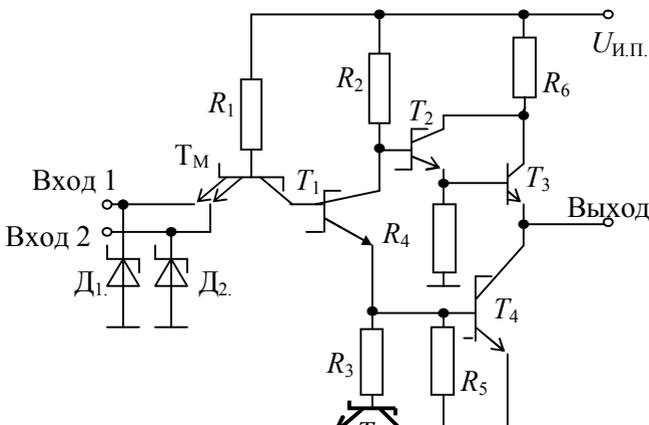
Рис. 8.5. Основные логические схемы ТТЛ с простым (а) и сложным (б) инверторами

Эти схемы имеют высокое быстродействие (средняя задержка распространения сигнала 3 нс) благодаря тому, что параллельно переходу база - коллектор транзистора включен диод Шоттки, используемый в качестве ограничивающего диода (рис. 8.6). Поскольку этот диод имеет меньшее прямое падение напряжения, чем переход база - коллектор, излишний управляющий ток базы при открывании транзистора отводится через диод, что предотвращает вхождение транзистора в режим насыщения.

Поэтому в области базы не накапливаются избыточные носители заряда. В данных схемах все входные транзисторы ТТЛ имеют фиксирующие диоды Шоттки вместо р-п переходов, которые используются в обычных схемах ТТЛ. Более низкое прямое падение напряжения диодов Шоттки дает лучшую защиту как

против отпирающих, так и против запирающих помех. Схемы ТТЛШ работают при таких же уровнях сигналов и питающих напряжениях, как и обычные схемы ТТЛ.

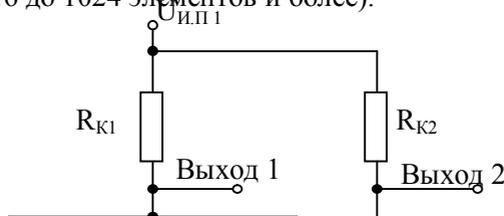
Для построения ЭВМ высокой производительности и систем автоматики повышенного быстродействия наиболее перспективны цифровые ИМС на переключателях тока, так называемые схемы ЭСЛ.



Их высокое быстродействие обеспечивается ненасыщенным режимом работы транзисторов, малым перепадом логических уровней ( $\sim 0,7 \div 0,8$  В) и малым входным сопротивлением, которое уменьшает влияние нагрузочных емкостей.

Схема ЭСЛ, представленная на рис. 8.7, состоит из двух частей: переключателя тока (дифференциального усилителя) и эмиттерного повторителя. Эмиттерный повторитель обеспечивает согласование между выходными и входными уровнями схемы и ее высокую нагрузочную способность, выполняя роль усилителя мощности. Разработанные на основе схем ЭСЛ интегральные микросхемы серии 137 характеризуются высоким быстродействием ( $t_{з.ср} = 2 \div 7$  нс), высокой нагрузочной способностью ( $n$  может достигать 100), высокой помехоустойчивостью ( $U_{\Pi} \approx 0.2$  В при  $\Delta U = 0.8$  В). Мощность, потребляемая схемами серии 137, в зависимости от быстродействия составляет  $P_{ср} = 45 \div 180$  мВт; ИМС серии 137 изготавливают по планарно-эпитаксиальной технологии.

Диодные матрицы (ДМ) представляют собой набор быстродействующих диодов, соединенных между собой по определенному принципу (от 16 до 1024 элементов и более).



Диодные матрицы используют как быстродействующие логические элементы в основном в гибридных ИМС.

Логические микросхемы с инжекционным питанием (И<sup>2</sup>Л) представляют собой микросхемы на биполярных транзисторах, в которых электрическая энергия, необходимая для преобразования сигналов, вводится инъекцией неосновных неравновесных носителей заряда. Они основаны на использовании многоколлекторных транзисторов типа n-p-n в инверсном включении и транзисторов типа p-n-p (рис. 8.8, а, б).

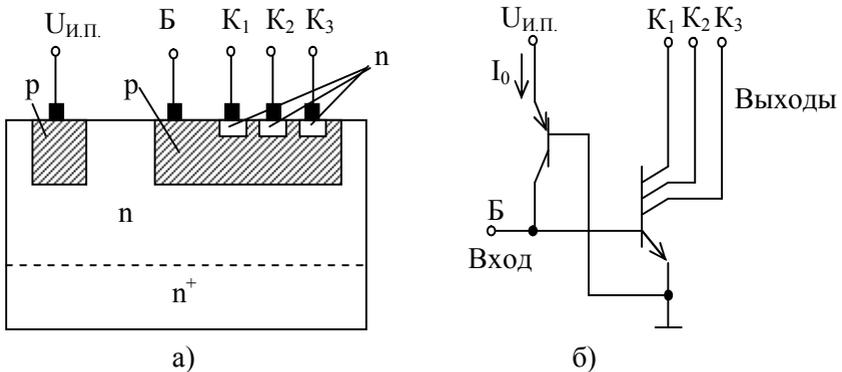


Рис. 8.8. Структура (а) и основная схема (б) логической микросхемы с инжекционным питанием (И<sup>2</sup>Л)

В инжекционном режиме ток питания схемы задается смещением эмиттерного перехода транзистора типа р-п-р. Отсутствие резисторов и изолирующих областей между активными элементами дает возможность существенно повысить плотность размещения элементов на кристалле и способствует снижению потребляемой мощности и повышению быстродействия. Поэтому этот тип логики находит широкое применение в больших и сверхбольших интегральных микросхемах.

#### **8.4. ИМС транзисторно-транзисторной логики**

Схемы транзисторно-транзисторной логики (ТТЛ) наиболее широко применяются в цифровой технике. Это объясняется тем, что микросхемы ТТЛ отличаются высоким быстродействием и малой потребляемой мощностью.

Схемы ТТЛ появились в результате преобразования схем диодно-транзисторной логики путем замены матрицы диодов многоэмиттерным транзистором, представляющим собой интегральный элемент, объединяющий свойства диодных логических схем и транзисторного усилителя.

Функция И в ТТЛ-ключе выполняется в общих для нескольких эмиттеров базовой и коллекторной областях.

Многоэмиттерный транзистор представляет собой совокупность нескольких транзисторных структур, имеющих общий коллектор и непосредственно взаимодействующих друг с другом только за счет движения основных носителей заряда. На рис. 8,9, а, б показана схема ТТЛ элемента И — НЕ с простым инвертором для различных входных сигналов.

Если на все входы многоэмиттерного транзистора поданы напряжения, соответствующие уровню логической «1» ( $U_{\text{вх}}^1$ ), то эмиттеры входного транзистора не получают открывающего тока смещения (нет достаточной разности потенциалов).

При этом ток, задаваемый в базу многоэмиттерного транзистора через резистор  $R_1$ , проходит от источника  $U_{\text{И.П}}$  в цепь коллектора  $I_K$ , смещенного в прямом направлении, и далее в базу транзистора  $T_2$ .

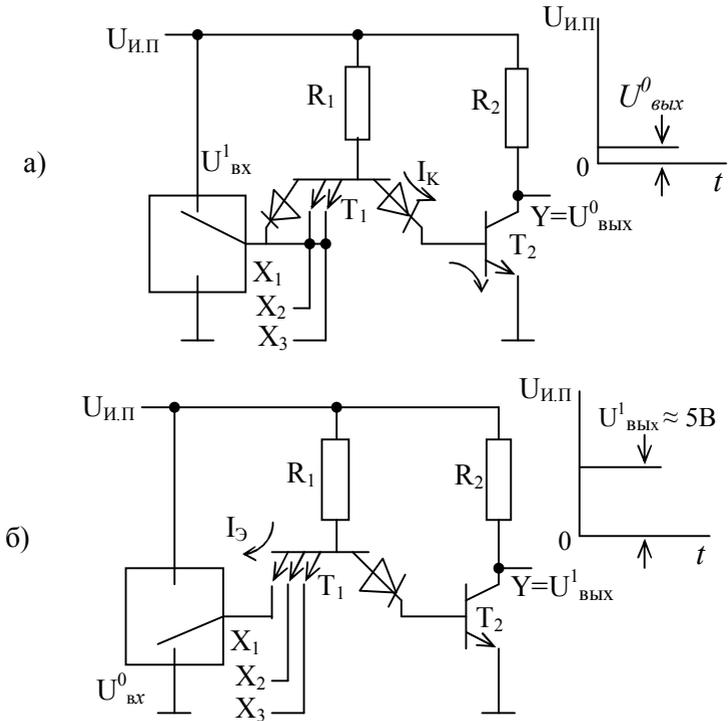


Рис. 8.9. Распределение токов в элементе И – НЕ с простым инвертором:

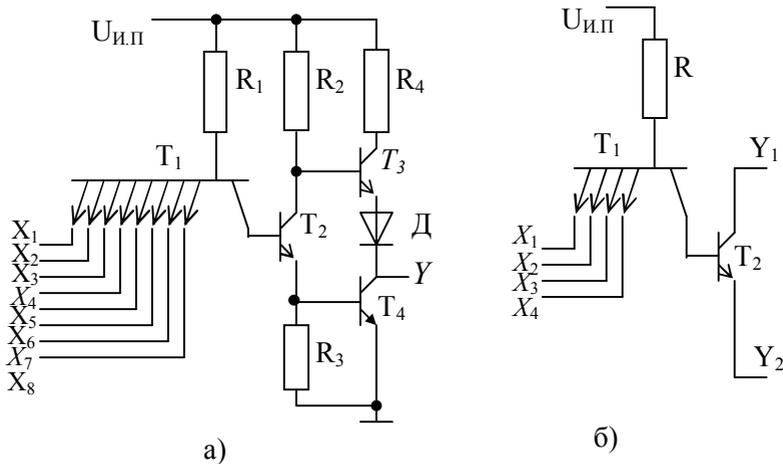
- а) — на вход подана логическая «1»;  
 б) — на вход подан логический «0»

Транзистор  $T_2$  при этом находится в режиме насыщения и напряжение на выходе схемы соответствует уровню логического «0» ( $U^0_{вых}$ ). Все транзисторные структуры многоэмиттерного транзистора находятся в этом случае в инверсном активном режиме, так как их коллекторные переходы смещены в прямом направлении, а эмиттерные - в обратном. Когда на один из входов многоэмиттерного транзистора будет подан сигнал «0»

( $U_{вых}^0$ ), соответствующий переход база — эмиттер многоэмиттерного транзистора сместится в прямом направлении. Ток, задаваемый в его базу через резистор  $R_1$  проходит в цепь этого эмиттера. При этом коллекторный ток многоэмиттерного транзистора уменьшается, транзистор  $R_2$  выключается и напряжение на выходе схемы становится равным уровню «1» ( $U_{вых}^1$ ).

Схемы ТТЛ с простым инвертором имеют низкую помехоустойчивость, малую нагрузочную способность, малое быстродействие однополярного ключа при работе на емкостную нагрузку, поэтому они не нашли широкого применения. Их используют в основном как схемы с открытым коллектором для включения элементов индикации.

С развитием и совершенствованием технологии базовым для схем ТТЛ стал ключ со сложным инвертором - двухполярный ключ (рис. 8.10, а). Использование сложного инвертора позволило по сравнению с простой схемой увеличить быстродействие, помехоустойчивость, нагрузочную способность и снизить требования к параметрам транзисторов, что привело к повышению процента выхода годных ИМС.



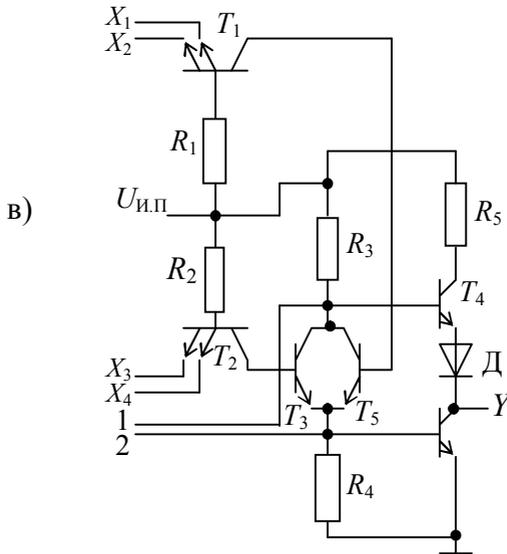


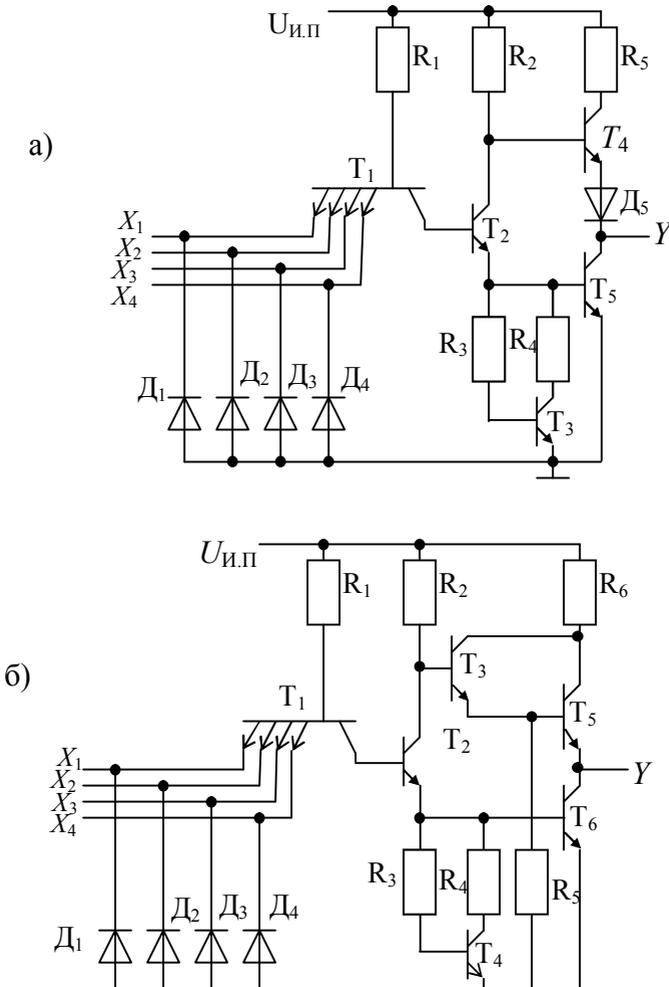
Рисунок 8.10. Схемы восьмивходового ТТЛ логического элемента И – НЕ (а), расширителя по входу ИЛИ (б), и логического элемента И – ИЛИ – НЕ (в)

Промышленностью выпускается несколько разновидностей серий микросхем ТТЛ: стандартные серии 133, К155, серии с высоким быстродействием 130, К.131, микромощная серия 134, серии с диодами Шотки 530, К531, микромощная серия с диодами Шотки К555 и др.

Логические элементы, входящие в состав указанных серий ИМС, могут быть образованы комбинированием двух базовых схем: логического элемента И — НЕ (рис. 8.10, а) и расширителя по входу ИЛИ (рис. 8.10, б). Расширитель по входу ИЛИ совместно с логическим элементом И — НЕ образует логический элемент И — ИЛИ — НЕ (рис. 8.10, в). Присоединяя расширитель (рис. 8.10, б) к входам 1, 2 (рис. 8.10, в), можно увеличить

число объединений по логическому входу ИЛИ. Для всех схем ТТЛ, имеющих возможность расширения по входу ИЛИ, максимальное число объединений равно восьми. В случае присоединения одного расширителя задержка распространения сигнала схемы увеличивается примерно на 5 нс, а потребляемая мощность — на 5 мВт. Логические элементы ТТЛ обладают большой нагрузочной способностью (порядка 10)

Большие выходные и сравнительно невысокие входные токи способствуют хорошему согласованию схем между собой. Как правило, в состав серий ТТЛ включается схема с открытым коллекторным выходом (рис. 8.11, в) и логический элемент с большим коэффициентом разветвления по выходу (рис. 8.11, б).



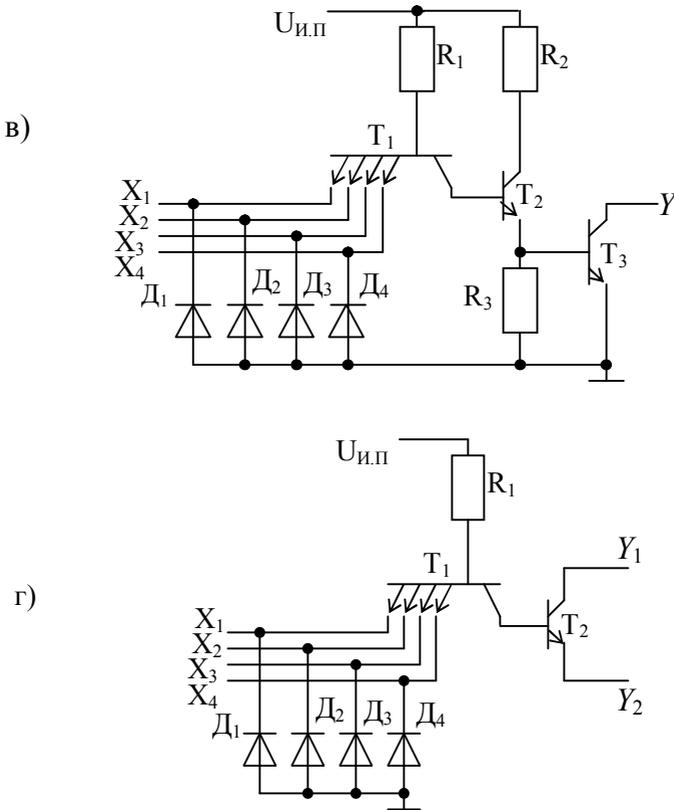


Рис. 8.11. Базовые схемы стандартных серий ТТЛ: а) логический элемент И – НЕ (ИМС типов 133ЛА1, К155ЛА1; б) логический элемент И – НЕ с большим коэффициентом ветвления по выходу (ИМС типов 133ЛА6, К155ЛА6); в) схема с открытым коллектором (ИМС типов 133ЛА7, К155ЛА7); г) расширитель по входу ИЛИ (ИМС типов 133ЛД1, К155ЛД1)

На рис. 8.11, *a – z* приведены базовые схемы стэнда серий ТТЛ, а на рис. 8.12 - базовая схема ТТЛ с диодами Шоттки. На основе этих базовых схем разработаны и выпуск различные серии ТТЛ-ИМС определенного функционального состава. Конкретные характеристики этих микросхем приведены в соответствующих справочниках.

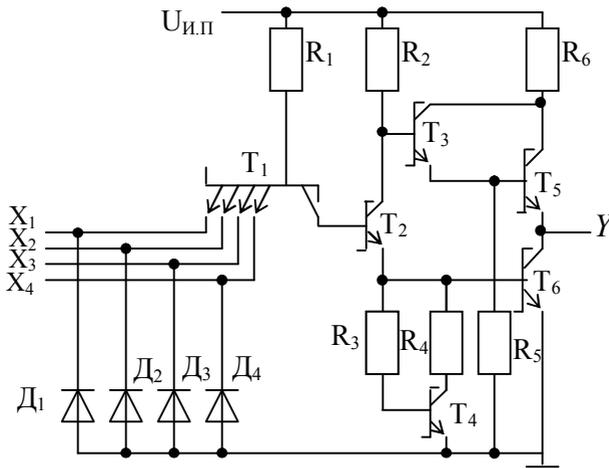


Рис. 8.12. Базовая схема ТТЛ с диодами Шоттки (логический элемент И – НЕ ИМС типов 530ЛА1, К531ЛА1)

К числу основных электрических параметров, которые достаточно полно характеризуют все схемы ТТЛ и позволяют сравнивать их между собой, относятся быстродействие, потребляемая мощность, нагрузочная способность, помехоустойчивость и коэффициент объединения по входу. К этим параметрам следует отнести также значения логических уровней, так как они определяют возможность совместной работы микросхем разных серий.

Как правило, все серии ТТЛ-ИМС имеют одинаковое напряжение питания, равное  $5\text{ В} \pm 10\%$ , и сходные значения логических уровней, что обеспечивает возможность непосредственной сты-

ковки ТТЛ-ИМС из различных серий, а также позволяет осуществлять стыковку с ИМС типа ДТЛ. В табл.8.1 приведены основные эксплуатационные электрические параметры ТТЛ-ИМС различных серий (для базовых схем).

Таблица 8.1 Электрические параметры ТТЛ – ИМС различных серий

Параметр	Серия ТТЛ – ИМС						
	Стандартные		Высокого бы- стродействия	Микро- мощные		с диодами Шотки	
	133	К155		130	К131	134	530
Входной ток «0» $I_{ВХ}^0$ , мА, не более	- 1,6	- 1,6	- 2,3	- 2,3	- 0,18	2	- 2
Входной ток «1» $I_{ВХ}^1$ , мА, не более	0,04	0,04	0,07	0,07	0,012	0,05	0,05
Выходное напря- жение «0» $U_{ВЫХ}^0$ , В, не более	0,4	0,4	0,35	0,35	0,3	0,5	0,5
Выходное напря- жение «1» $U_{ВЫХ}^1$ , В, не менее	2,4	2,4	2,4	2,3	2,3	2,7	2,7
Коэффициент разветвления по	10	10	10	10	10	10	10

выходу $n$							
Коэффициент объединения по выходу ИЛИ $m$	8	8	8	8	2	–	–
Время задержки распространения сигнала при включении $t_{зд,р}^{1,0}$ , нс, не более	15	15	10	10	100	5	5
Время задержки распространения сигнала при выключении $t_{зд,р}^{0,1}$ , нс, не более	22	22	10	10	100	4,5	4,5
Средняя статическая мощность потребления $P_{ср}$ , мВт, не более	22	22	44	44	2	19	19
Помехоустойчивость $U_{п}$ , В, не более	0,4	0,4	0,4	0,4	0,35	0,5	0,5
Частота переключения $f$ , МГц, не более	10	10	30	30	3	50	50

Данные табл. 8.1 позволяют оценить особенности, преимущества и недостатки каждой серии. Отметим, что приведенные в табл. 8.1 значения параметров указаны для полного рабочего диапазона температур.

При разработке аппаратуры необходимо учитывать предельно допустимые режимы эксплуатации ИМС, превышение которых может привести к выходу из строя ИМС и нарушению работы аппаратуры. В табл. 8.2 приведены предельно допустимые режимы эксплуатации для ТТЛ-ИМС различных серий.

Микросхемы ТТЛ являются в настоящее время основой построения устройств вычислительной техники. В составе серий ТТЛ-ИМС содержатся триггеры, дешифраторы, регистры сдвига, счетчики, сумматоры, элементы памяти ОЗУ и ПЗУ со схемами управления.

Таблица 8.2 Предельно допустимые режимы эксплуатации для ТТЛ – ИМС различных серий

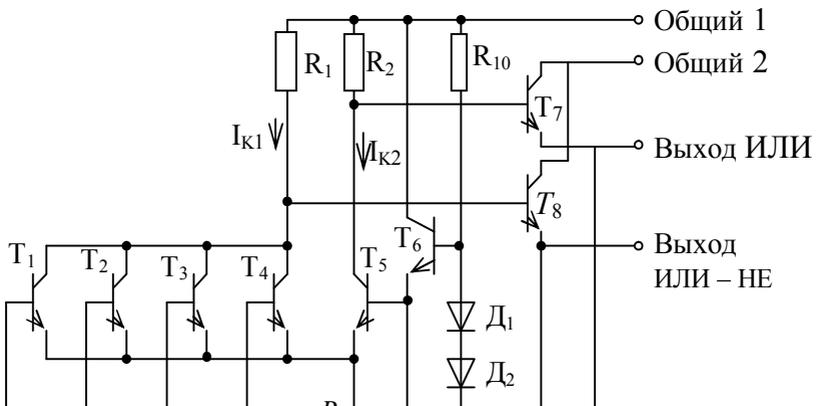
Параметр режима	Серия ТТЛ – ИМС		
	стандартные и высокого быстродействия	микро-мощные	с диодами Шоттки
Максимальное напряжение питания, $U_{ИП}$ , В	6	6	5,5
Максимальное напряжение на входе, $U_{ВХ \max}$ , В	5.5	5.5	5.0
Максимальное напряжение, приложенное к выходу закрытой системы, $U_{ВЫХ}$ , В	5,25	5,5	5,5
Минимальное напряжение на входе, $U_{ВХ \min}$ , В	- 0.4	- 1.56	- 0.4

Максимальная емкостная нагрузка, $C_{и}$ , пФ	200	200	150
---	-----	-----	-----

### 8.5. ИМС эмиттерно-связанной логики

Цифровые ИМС эмиттерно-связанной логики (ЭСЛ) представляют собой транзисторные переключательные схемы с объединенными эмиттерами, обладающие по сравнению с другими типами цифровых ключей наибольшим быстродействием и большой потребляемой мощностью. Большое быстродействие для ЭСЛ-ИМС обуславливается тем, что в этих ключах транзисторы работают в ненасыщенном (линейном) режиме. На выходах ключевой части применяются эмиттерные повторители, ускоряющие процесс зарядки емкости нагрузки. Уменьшение времени задержки распространения достигается также за счет ограничения перепада выходного напряжения, что, однако, приводит к уменьшению помехоустойчивости схем ЭСЛ. Из разработанных последние годы цифровых ЭСЛ-ИМС наибольшее распространение получили серии 100 и K500.

Рассмотрим принцип построения ключа ЭСЛ на примере базового логического элемента серии 100, выполняющего одновременно функции ИЛИ – НЕ и ИЛИ (рис. 8.13). Схема состоит из дифференциального усилителя, собранного на транзисторах  $T_1 - T_5$ . В этом усилителе при подаче на входы перепада напряжения ток  $I_Э$  может протекать либо через транзистор  $T_5$ , на базу которого постоянно подано опорное напряжение  $U_{оп} = -2.09$  В (в это время на входах  $X_1 - X_4$  имеется отрицательное запирающее напряжение), либо через транзисторы  $T_1 - T_4$ , когда на их базы попадает потенциал, больший  $U_{оп}$ .



Выходные эмиттерные повторители (транзисторы  $T_7$  и  $T_8$ ) подключаются к источнику смещения уровня  $U_{CM.Y} = -2 \text{ В} \pm 5\%$  через внешние нагрузочные резисторы  $R_{H1}$  и  $R_{H2}$  с номиналами 51 Ом. Малое входное сопротивление схем обеспечивает согласование выходных и входных напряжений уровней логических элементов при их совместной работе и возможность непосредственной подачи сигналов в кабель с волновым сопротивлением 50 Ом. Схема ЭСЛ подключается к отрицательной шине источника напряжения питания  $U_{И.П} = 5,2 \text{ В} \pm 5\%$ ; коллекторные цепи заземляются. Такое включение обеспечивает меньшую зависимость выходного напряжения от наводок по цепи питания и лучшую помехоустойчивость. Значение перепада напряжения для ЭСЛ-ИМС составляет 0,69 В, а запас помехоустойчивости — 125 мВ. Отрицательные и малые значения логических уровней схем ЭСЛ ( $U_{ВЫХ}^1 = -0,96 \text{ В}$ ,  $U_{ВЫХ}^0 = -1,65 \text{ В}$ ) не позволяют обеспечить их непосредственную стыковку со схемами ТТЛ. Совместная работа схем ТТЛ и ЭСЛ осуществляется с помощью специальных взаимных преобразователей уровней, входящих в состав всех указанных серий ЭСЛ.

Все входы базового логического элемента через резисторы утечки  $R_3 - R_6$  с сопротивлением примерно 50 кОм подключены к источнику питания  $U_{И.П} = 5,2 \text{ В} \pm 5\%$ . Такое включение позволяет оставлять в аппаратуре неиспользованные входы не-

присоединенными. Для исключения влияния на логическую часть схемы импульсных помех, возникающих в коллекторных цепях эмиттерных повторителей в момент переключения схемы при работе на низкоомную нагрузку, используются две шины «земля»: одна для входных эмиттерных повторителей, другая — для внутренней логической части схемы.

Опорное напряжение  $U_{OPP} = -2,09$  В создается специальной температурно-компенсированной схемой (транзистор  $T_6$ , диоды  $D_1, D_2$ , а также резисторы  $R_8 - R_{10}$  и выбирается таким образом, чтобы оно было ниже минимального напряжения «1». Рассмотрим принцип работы базового логического элемента. Если на все входы  $X_1 - X_4$  подано напряжение низкого уровня, соответствующее «0» ( $U_{BX}^0 = -1,85$  В), то транзисторы  $T_1 - T_4$  закрыты (проходят только токи утечки), так как их эмиттеры находятся под напряжением. Ток  $I_Э$  определяется напряжением  $U_Э$  и номиналом резистора  $R_7$ . Ток  $I_Э$  протекает через открытый транзистор  $T_5$ , на базу которого подано опорное напряжение  $U_{OPP}$ , а также через резисторы  $R_1$  и  $R_2$ . На резисторе  $R_2$  создается падение напряжения  $U_{R_2} = -0,98$  В. Напряжение на выходе ИЛИ в этот момент соответствует уровню «0» ( $U_{ВЫХ}^0 = -1,65$  В), а на выходе ИЛИ – НЕ — уровню «1» ( $U_{R_2} = -0,96$  В) (к падению напряжения на резисторе  $R_2$  следует прибавить напряжение  $U_{БЭ}$  на транзисторе  $T_7$ ).

При подаче на один из входов (или на все входы  $X_1 - X_4$ ) напряжения высокого уровня ( $U_{BX}^1 = -0,81$  В) входной транзистор открывается, так как опорное напряжение выбрано более отрицательным, чем минимальное напряжение «1». Транзистор  $T_5$  закрывается образовавшимся перепадом напряжений, и весь ток  $I_Э$  протекает через открывшийся входной транзистор (один из цепочки  $T_1 - T_4$ ) и резисторы  $R_1, R_7$ . Отрицательный потенциал на объединенных коллекторах входных транзисторов повышается до уровня  $-0,97$  В, и на входе эмиттерного повторителя  $T_8$  устанавливается уровень «0», а на входе эмиттерного повтори-

теля  $T_7$  — уровень «1». Таким образом, по выходу транзистора  $T_7$  схема выполняет логическую функцию ИЛИ, а по выходу транзистора  $T_8$  — ИЛИ – НЕ. Следовательно, скачки входного сигнала приводят к переключению тока  $I_3$ , который протекает в зависимости от перепада входного сигнала то через транзистор  $T_5$ , то через транзисторы  $T_1 - T_4$ . Поэтому схему с объединенными эмиттерами часто называют токовым ключом. Парафазные выходы базового ключа ЭСЛ сокращают путь распределения сигналов в цифровых устройствах. Наличие на выходах схемы эмиттерных повторителей, имеющих низкое выходное сопротивление, обеспечивает значительную нагрузочную способность схем ЭСЛ

Микросхемы ЭСЛ обладают по сравнению с другими типами цифровых ключей наибольшим быстродействием и большой потребляемой мощностью. Высокое быстродействие для ЭСЛ-ИМС обуславливается тем, что в этих ключах транзисторы работают в ненасыщенном режиме.

Выходные эмиттерные повторители ускоряют также процесс зарядки емкости нагрузки. Уменьшение времени задержки распространения сигнала достигается также за счет ограничения перепада выходного напряжения. Однако это приводит к некоторому уменьшению помехоустойчивости микросхем ЭСЛ.

Отечественной промышленностью выпускаются серии 100 и К500 ЭСЛ-ИМС, которые широко применяются в аппаратуре.

### 8.6. ИМС на МДП-транзисторах

Широкое распространение получили микросхемы на полевых структурах, работа которых основана на регулировании уровня тока в приповерхностном слое полупроводникового материала за счет влияния поперечного электрического поля на электропроводность канала. В цифровых ИМС практическое применение получили полевые транзисторы с оксидным диэлектриком, образующие структуру металл – диэлектрик – проводник (МДП).

На рис. 8.14 приведены обозначения МДП-транзисторов n- и p-типов (а) и четыре варианта простейших логических элементов - инверторов для реализации функции НЕ на одноканальных

МДП-транзисторах (б, в) и дополняющих транзисторах (г, д). Для схем на дополняющих транзисторах «полярность» логики зависит от последовательности включения транзисторов р- и n-типов.

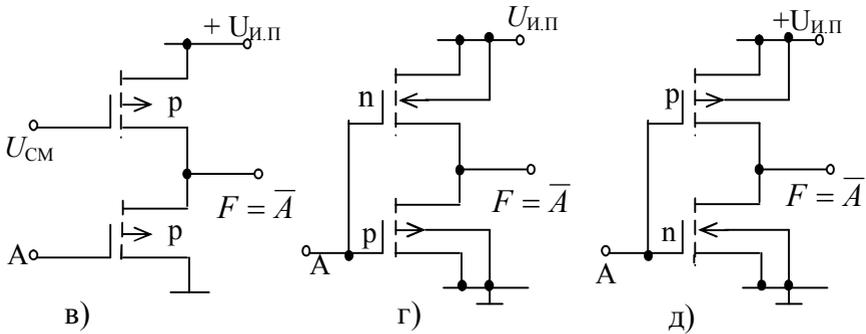


Рис. 8.14. Схема инверторов на МДП-транзисторах:

а) обозначения МДП-транзисторов  $n$  и  $p$  типов; б) инвертор на транзисторах  $n$ -типа; в) инвертор на транзисторах  $p$ -типа; г, д) инверторы на дополняющих транзисторах

Если транзистор  $n$ -типа непосредственно подключен к шине «земля», а транзистор  $p$ -типа - к источнику питания, то схема работает в режиме положительной логики (рис. 8.14, д). если же транзистор  $p$ -типа непосредственно подключен к шине «земля», а транзистор  $n$ -типа - к источнику питания, то схема работает в режиме отрицательной логики (рис. 8.14, г).

Особенностью ИМС на МДП-транзисторах является возможность реализации любых логических функций с помощью толь-

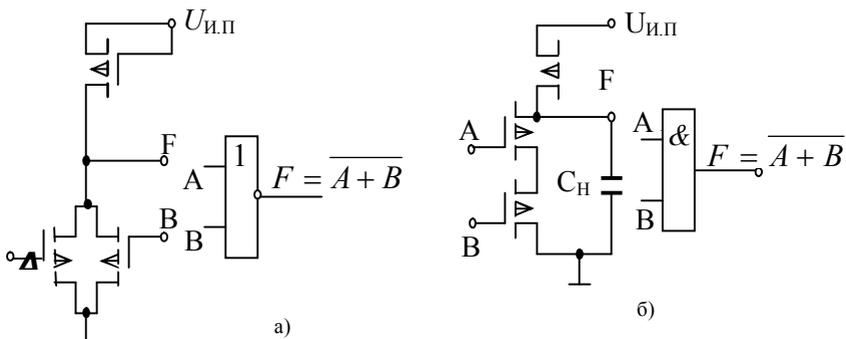
ко одних МДП-транзисторов, которые играют роль управляющего (логического) и нагрузочного элементов.

Логические ИМС на МДП-транзисторах делятся на три группы: статические, квазистатические и динамические. Элементарной основой для построения таких микросхем являются базовые логические элементы, выполняющие логические операции ИЛИ – НЕ, И – НЕ, И – ИЛИ – НЕ, НЕ – И – ИЛИ. Для построения базовых логических элементов и, следовательно, для реализации микросхем наибольшее распространение получили МДП-транзисторы  $p$ -типа и дополняющие, а в последние годы и  $n$ -канальные.

Принципы построения статических ИМС на МДП-транзисторах  $p$ -типа во многом соответствуют принципам построения транзисторных логических схем с непосредственными связями. Так, для построения многовходовой схемы ИЛИ – НЕ к одному нагрузочному МДП-транзистору подключают стоком  $m$  логических транзисторов, истоки которых заземляют. На рис. 8.15, а приведена логическая схема ИЛИ – НЕ на два входа, содержащая один нагрузочный и два логических транзистора. Поскольку при выполнении операции ИЛИ ток утечки цепи сток – исток всех входных транзисторов (за исключением одного) мал, параметр  $m_{или}$  логической схемы может достигать 10 и выше.

Обладая сверхвысоким входным сопротивлением по затвору ( $R_{вх} > 10^{12}$  Ом), МДП-транзисторы  $p$ -типа позволяют строить микросхемы с высокой нагрузочной способностью ( $n = 10 \div 20$ ).

Нагрузочная способность ИМС на МДП-транзисторах  $p$ -типа ограничивается лишь быстродействием, которое снижается с ростом числа нагрузок, так как увеличивается постоянная времени зарядки паразитной емкости нагрузки ( $C_H$ ) током, протекающим через нагрузочный транзистор.



В реальных микросхемах сопротивление  $R_H$  открытого нагрузочного МДП-транзистора находится в пределах  $15 \div 50$  кОм, что при  $C_H = 20$  пФ ( $n = 8 \div 10$ ) дает постоянную времени зарядки  $R_H C_H \approx 0.5 \div 2$  мкс. При этом рабочая частота  $f_p < 1.0$  МГц.

Интегральная технология изготовления МДП-структур позволяет использовать последовательное (ярусное) включение МДП-транзисторов, если в цепь между нагрузкой и шиной «земля» включен не один, а несколько МДП-транзисторов по схеме И. При этом исток нижнего логического МДП-транзистора подключается к земле, а его сток – к истоку верхнего транзистора и т. д. В подобной схеме ток через нагрузку протекает лишь в случае, когда открыты МДП-транзисторы всех ярусов. По этому принципу строятся схемы И – НЕ (рис. 8.15, б). Как и схемы ИЛИ – НЕ, они имеют высокую нагрузочную способность ( $n = 10 \div 20$ ), но параметр  $m_H$  значительно уступает параметру  $m_{ИЛИ}$ .

Низкое значение параметра  $m_H$  объясняется тем, что при увеличении числа ярусов схемы И требуются МДП-транзисторы с более высокой крутизной характеристик, чем в схемах ИЛИ – НЕ, для сохранения одинакового сопротивления последовательно включенных транзисторов. Кроме того, ярусное включение транзисторов усложняет топологию и уменьшает степень интеграции ИМС на МДП-транзисторах р-типа. Вместе с тем ярусное включение МДП-транзисторов позволяет создавать логические ИМС, обладающие большей гибкостью, чем ИМС на бипо-

лярных транзисторах при построении сложных функциональных узлов.

На рис. 8.16 представлены сложные логические ИМС на МДП-транзисторах  $p$ -типа, реализующие соответственно функции ИЛИ – И – НЕ, И – ИЛИ – НЕ, ИЛИ – И – ИЛИ – НЕ. Для повышения нагрузочной способности в них вводят специальные буферные усилительные элементы, реализующие функции НЕ и И. При этом достигают значения  $n > 20 \div 30$ . Возможно построение более сложных узлов, например сумматоров, экономичных по числу используемых МДП-транзисторов. Однако в таких микросхемах на МДП-транзисторах  $p$ -типа значительно возрастает потребляемая мощность, которая достигает 1 – 10 мВт/вентиль.

Потребляемая мощность значительно уменьшается в схемах на дополняющих МДП-транзисторах. Кроме того, логические ИМС на дополняющих МДП-транзисторах выгодно отличаются от микросхем на МДП-транзисторах  $n$ -типа, так как они обладают более высоким быстродействием, высокой помехоустойчивостью из-за большого перепада логических уровней, новыми логическими возможностями благодаря дополняющим структурам и высокой нагрузочной способностью ( $n \geq 15 \div 20$ ). В этих схемах для каждого логического входа применяют два транзистора – транзистор  $n$ -типа и связанный с ним по затвору транзистор  $p$ -типа.

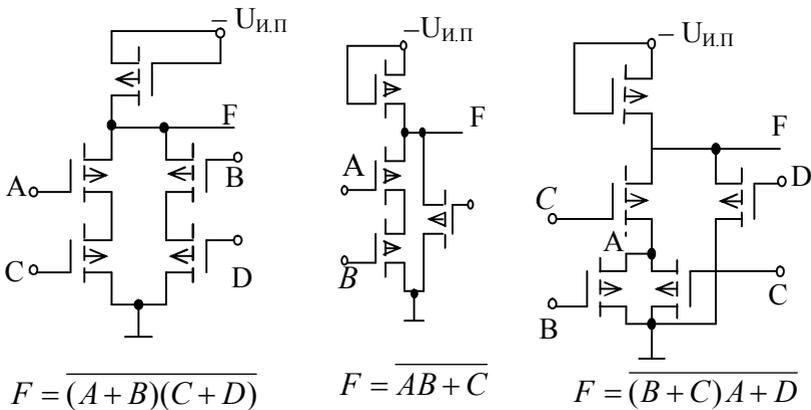


Рис. 8.16. Многоступенчатые логические ИМС на МДП-транзисторах  $p$ -типа

На основе дополняющих МДП-транзисторов можно построить схемы ИЛИ – НЕ положительной логики, если транзисторы  $p$ -типа включены параллельно, а транзисторы  $n$ -типа – последовательно, и схемы ИЛИ – НЕ отрицательной логики, если транзисторы  $p$ -типа включены параллельно, а транзисторы  $n$ -типа последовательно. Для построения схемы ИЛИ – НЕ на  $m$  входов требуется последовательное (ярусное) включение  $m$  транзисторов  $p$ -типа и параллельное включение  $m$  транзисторов  $n$ -типа (в случае положительной логики). Обычно коэффициент объединения по входу  $m \leq 4$ . Соответственно для построения схемы И – НЕ положительной логики на  $m$  входов требуется ярусное включение  $m$  транзисторов  $n$ -типа и параллельное включение  $m$  транзисторов  $p$ -типа. На рис. 8.17; а, б приведены двухвходовые схемы базовых логических элементов положительной логики на дополняющих МДП-транзисторах. Отличительная особенность этих схем - низкая потребляемая мощность:  $1 \div 5$  мкВт/вентиль в статическом режиме и  $50 \div 400$  мкВт/вентиль в динамическом режиме (на порядок ниже, чем в схемах на транзисторах одного типа электропроводности). На основе дополняющих МДП-транзисторов разрабатывают многофункциональные логические элементы, отличающиеся высокой гибкостью построения на одних и тех же структурах.

Еще большие возможности при построении экономичных по числу элементов интегральных микросхем дает применение дополняющих МДП-транзисторов с нагрузочным транзистором (комплементарных КМДП-транзисторах).

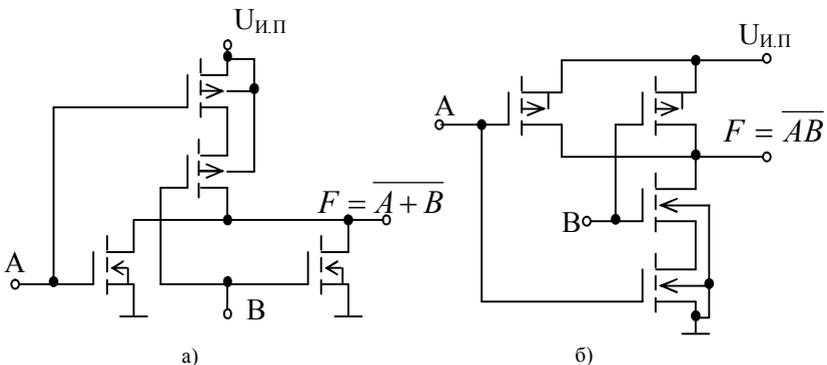


Рис. 8.17. Схемы базовых логических элементов на дополняющих МДП-

Примером таких схем могут служить сумматоры, которые по сравнению со схемами на транзисторах р-типа содержат меньшее число транзисторов и характеризуются меньшей потребляемой мощностью и повышенным быстродействием. Логические схемы с нагрузочным транзистором являются наиболее перспективными при разработке статических ИМС.

Микросхемы на КМДП-транзисторах потребляют очень малую мощность при сравнительно высоком быстродействии. В статическом режиме потребление на один инвертор не превышает  $0,01 \div 0,1$  мкВт, а в динамическом - не более 100 мкВт на частоте 1 МГц. Это приводит к уменьшению температуры кристалла и повышению надежности.

Например, снижение рассеиваемой мощности на 50 мВт приводит к уменьшению температуры кристалла на  $10^\circ\text{C}$  и увеличению надежности примерно в два раза. Это особенно важно при проектировании БИС, где степень интеграции начинает сдерживаться не столько разрешающей способностью литографии, сколько предельно допустимой рассеиваемой мощностью на кристалле ( $\sim 1$  Вт),

ИМС на КМДП-транзисторах имеют и другие преимущества: работоспособность в широком диапазоне питающих напряжений ( $3 \div 15$  В), высокую помехозащищенность ( $30 \div 45\%$  от значения питающего напряжения), высокую нагрузочную способность (до 1000 входов таких же ИМС) на частотах до нескольких килогерц, высокое входное сопротивление (до  $10^{12}$  Ом).

### **8.7. ИМС на элементах инжекционной логики**

Основная схема логической микросхемы с инжекционным питанием ( $\text{И}^2\text{Л}$ ) приведена на рис. 8.18, б. Эти микросхемы,

имеющие ряд преимуществ, нашли широкое применение при создании больших интегральных схем (БИС) и сверхбольших интегральных схем (СБИС).

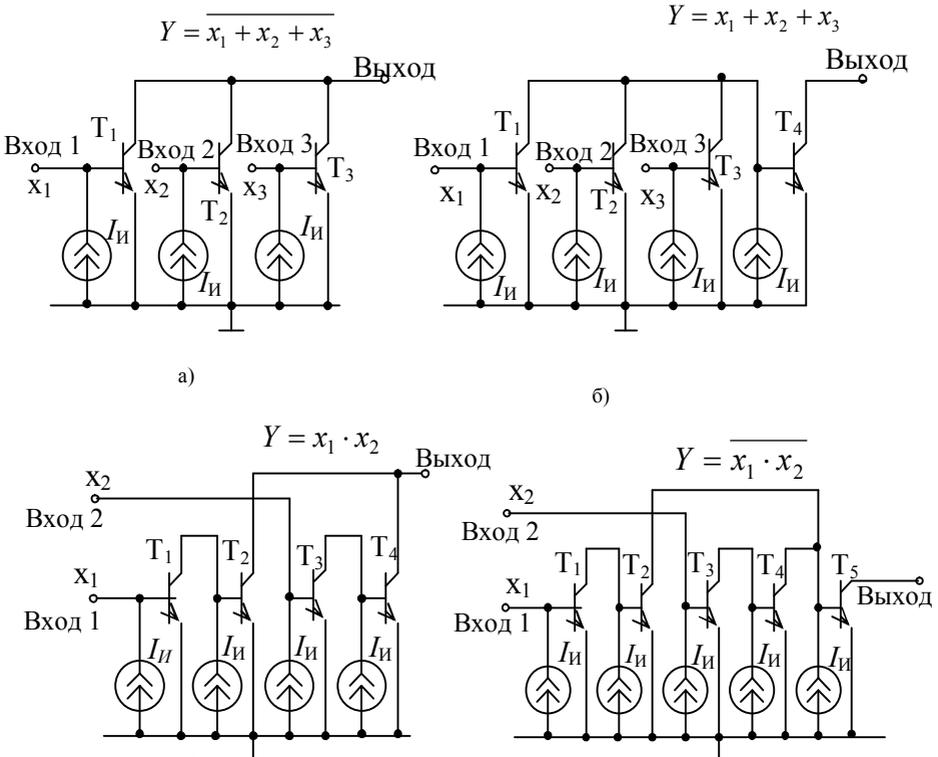


Рис. 8.18. Логические элементы с инжекционным питанием: а) элемент ИЛИ <sup>в)</sup> НЕ; б) элемент ИЛИ; в) элемент И; г) элемент И - НЕ

Основными преимуществами микросхем на элементах инжекционной логики являются: малая потребляемая мощность и очень высокая степень интеграции, использование стандартной биполярной технологии, что обусловило сравнительно низкую стоимость изготовления, создание микросхем практически для любых применений (микропроцессоров, логических БИС и

СБИС, запоминающих устройств, аналого-цифровых и цифроаналоговых преобразователей, измерительной аппаратуры и др.). Использование инжекционной логики и современной технологии позволяет создать микросхемы (БИС и СБИС) со степенью интеграции более 50 тыс. вентилей на кристалле, потребляющих мощность менее 100 мВт, с рабочими частотами 100 МГц и выше, питающими напряжениями, сниженными до  $1 \div 3$  В. Для получения таких показателей используется рентгеновская и электронно-лучевая литография, новые технологические процессы легирования и изоляции элементов, материалы с более высокими характеристиками, новые типы полупроводниковых приборов (с барьером Шотки, полевым эффектом и др.). Основа элементов И<sup>2</sup>Л - ключ, представляющий собой транзистор с инжекционным питанием, состоящий из генератора тока инжекции  $I_{и}$  и транзистора с открытым коллекторным выходом. Работу ключа рассмотрим в составе логического элемента ИЛИ – НЕ (рис. 8.18, а).

Если вход закоротить, ток  $I_{и}$  не будет проходить в базу транзистора  $T_1$  и транзистор будет закрыт - это состояние кодируется логической «1». Если вход разомкнуть (режим холостого хода на входе), то ток  $I_{и}$  начнет проходить в базу транзистора  $T_1$ , открывает его до наступления насыщения и обеспечит тем самым режим короткого замыкания на выходе - это состояние кодируется логическим «0». Параллельное соединение нескольких ключей, как на рис. 8.18, а, образует логический элемент ИЛИ — НЕ. Подключение к выходу такого элемента дополнительно ключа, т.е. инвертора, позволяет выполнить операцию ИЛИ (рис. 8.18, б). Схемы логических элементов И и И — НЕ приведены на рис. 8.18, в, г.

Достоинство элементов И<sup>2</sup>Л и микросхем на их основе - низкое энергопотребление ( $0,1 \div 1$  мкВт) при достаточном для многих потребителей быстродействии (единицы мегагерц) и высокая степень интеграции. Недостаток - малый перепад между логическими уровнями (менее 0,5 В), чувствительность к помехам и невозможность непосредственного сопряжения с логическими элементами других типов. Поэтому элементы И<sup>2</sup>Л нашли применение в больших интегральных схемах микропроцессоров, где они выполняют все функции внутри структуры, а выходы на

внешние цепи осуществляются через обычные ТТЛ-элементы, расположенные на одном кристалле с элементами И<sup>2</sup>Л.

Постоянно повышающиеся требования по расширению функциональных возможностей ИМС, увеличению их быстродействия, снижению потребляемой мощности, габаритов и стоимости повлекли за собой поиски новых путей схемотехнического построения цифровых ИМС, совершенствования структурных элементов и технологии изготовления, что позволило улучшить рабочие характеристики базовых логических элементов и их степень интеграции и тем самым осуществить промышленный выпуск цифровых БИС.

Цифровые БИС делятся на три основных класса: специализированные БИС, микропроцессоры (МП) и однокристалльные микроЭВМ, матричные БИС.

Специализированные БИС предназначены для применения в конкретных устройствах. Параметры этих БИС таковы, что они наиболее эффективно реализуют функцию заданного устройства. Применять подобные БИС для других устройств либо вообще возможно, либо нецелесообразно, так как параметры устройства будут неоптимальными. Выпуск специализированных БИС экономически оправдан только при больших объемах производства. Примерами таких БИС могут служить микросхемы для электронных часов, карманных микрокалькуляторов и других изделий. Микропроцессоры представляют собой цифровые БИС, выполняющие законченный процесс обработки информации и предназначенные для построения широкого набора различного назначения. Сюда относятся специализированные и универсальные микроЭВМ, устройства автоматического управления и др. Использование последних достижений современной микропроцессорной технологии позволяет создавать на одном кристалле процессора также устройства оперативной и постоянной памяти. Такие БИС получили название однокристалльных микроЭВМ. Матричные БИС содержат на кристалле прямоугольную матрицу, состоящую из нескольких сотен или тысяч логических элементов. Созданием определенного рисунка металлческих соединений из этих элементов получают специализированные БИС для конкретных цифровых устройств. Используя одну из таких матриц и изменяя рисунок соединений,

можно реализовать большой набор цифровых БИС различного назначения. Отдельный класс цифровых БИС составляют БИС запоминающих устройств.

### **8.8. ИМС запоминающих устройств**

Среди цифровых ИМС различного функционального назначения особое место занимают БИС запоминающих устройств (ЗУ), предназначенные для приема, хранения и выдачи информации, представленной двоичным кодом.

В настоящее время разработана и серийно производится широкая номенклатура различных типов БИС ЗУ, определяемая выполняемыми ими функциями, структурой, схемотехникой построения и технологией изготовления.

**Классификация и основные параметры.** По выполняемым функциям, что обусловлено режимами работы, БИС ЗУ условно подразделяют на четыре класса: оперативные ЗУ, постоянные ЗУ (или ЗУ с преимущественным считыванием), ассоциативные ЗУ и ЗУ последовательного типа. Наибольшее распространение получили БИС оперативных и постоянных ЗУ.

*Оперативные ЗУ (ОЗУ)* осуществляют запись, хранение и считывание произвольной (переменной) двоичной информации с заданным быстродействием. БИС ОЗУ предназначены для построения основной памяти цифровых систем, в которой хранятся программы и массив данных, определяющие процесс текущей обработки информации. Отдельную группу в этом классе БИС составляют сверхоперативные ЗУ (СОЗУ), быстродействие которых соответствует скорости работы процессора системы.

*Постоянные ЗУ (ПЗУ)* служат для хранения информации, содержание которой не изменяется в процессе работы системы. БИС ПЗУ предназначены для хранения постоянных массивов информации: стандартных подпрограмм и микропрограмм, преобразователей кодов и генераторов символов, констант, табличных значений различных функций и др. Применение БИС ПЗУ расширяет технические возможности ЭВМ, повышает их быстродействие и надежность, позволяет уменьшить количество не-

обходимых БИС ОЗУ. В зависимости от способа занесения информации (программирования) различают три основные разновидности БИС ПЗУ: собственно ПЗУ с масочным программированием (ПЗУМ), электрически программируемые ПЗУ (ППЗУ) и репрограммируемые ПЗУ (РПЗУ).

БИС ЗУ (оперативных, постоянных, ассоциативных) состоят из накопителя информации и схем управления. Накопитель предназначен для хранения информации и представляет собой матрицу запоминающих элементов (ЗЭ), реализуемых на простейших логических схемах или отдельных транзисторах (иногда диодах).

В качестве схем управления в БИС ЗУ применяют дешифраторы (ДШ), адресные формирователи, усилители считывания и записи, схемы синхронизации и местного управления. Состав схем управления зависит от типа БИС ЗУ; в них предусматривают также схемы, обеспечивающие согласование БИС ЗУ по логическим уровням с другими типами серийно выпускаемых ИМС.

По принципу построения накопителя информации БИС ЗУ строятся со словарной организацией (однокоординатной выборкой) или матричной организацией (двухкоординатной выборкой). Метод словарной организации выборки применим только в БИС с небольшим количеством ЗЭ, что обусловлено сложностью построения дешифратора с числом выходов, равным числу ЗЭ. Матричный метод предусматривает построение накопителя в виде квадратной матрицы из ЗЭ и использование двух дешифраторов для выбора столбца и строк.

По способу доступа к информации различают БИС ЗУ с произвольной и последовательной выборками. В БИС ЗУ с произвольной выборкой (ЗУПВ) в произвольный момент времени можно выполнить запись или считывание информации в любых ЗЭ. В БИС ЗУ с последовательной выборкой содержимое каждого ЗЭ может изменяться или выдаваться только через определенные интервалы времени, называемые периодом обращения (период обращения делится на отдельные такты, число которых равно количеству ЗЭ). В зависимости от структуры БИС ЗУ организация выборки в них может быть одноразрядной (осуществляется выборка ЗЭ, хранящего один разряд информации) и

словарной (одновременно выбирается слово или его часть, хранящаяся в нескольких ЗЭ).

Для построения БИС ЗУ (накопителя и схем управления) используется различная элементная база: диоды, биполярные и МДП-транзисторы, а также простейшие логические элементы типа ТТЛ, ТТЛШ, И<sup>2</sup>Л, ЭСЛ, МДПТЛ или КМДПТЛ, модифицированные применительно к ЗУ.

Схемотехническое построение и элементная база БИС ЗУ определяют и основные характеристики: информационную емкость, быстродействие и потребляемую мощность.

*Информационная емкость  $N$*  — максимальный объем хранимой информации (бит, К бит), определяется числом ЗЭ в накопителе. При одинаковой емкости БИС ЗУ могут иметь различную организацию выборки (например, для  $N = 4096 - 4096 \times 1, 1024 \times 4, 512 \times 8, 256 \times 16$ ).

*Быстродействие* БИС ЗУ характеризуется двумя основными параметрами: временем выборки адреса  $t_{в.а}$  и временем цикла записи  $t_{цзп}$  (считывания  $t_{цсч}$ ). Время  $t_{в.а}$  - интервал времени между моментом подачи сигнала выборки и появлением информации на выходе БИС. Время цикла  $t_{ц}$  - интервал времени между началами (окончаниями) сигналов на одном из управляющих входов, в пределах которого БИС выполняет одну из функций: запись  $t_{цзп}$ , считывание  $t_{цсч}$ , запись - считывание  $t_{цзп.сч}$ , считывание - запись  $t_{цсч.зп}$ . Поскольку значения  $t_{в.а}$  и  $t_{ц}$  определяются элементной базой, используемой в накопителе и схемах управления, в ряде случаев в одной БИС для накопителя и схем управления используют различные типы элементов.

*Потребляемая мощность  $P$* , логические уровни, помехоустойчивость, нагрузочная способность и другие параметры БИС ЗУ аналогичны параметрам других типов цифровых ИМС. В отдельных случаях БИС ЗУ характеризуются удельной потребляемой мощностью  $P_0$ , т. е. мощностью, потребляемой БИС, отнесенной к ее информационной емкости, или током  $I_{пот}$ , потребляемым от источника питания.

**Оперативные ЗУ.** По принципу хранения информации в ЗЭ и способу управления ими все БИС ОЗУ подразделяются на статические, динамические, псевдостатические и квазистатические.

В статических ОЗУ хранение информации в ЗЭ осуществляется постоянным источником питания. В динамических и псевдостатических ОЗУ информация хранится в ЗЭ в виде накопленных зарядов на паразитных емкостях диодов или транзисторов, а регенерация зарядов (восстановление информации) происходит периодически во время действия внешних (для псевдостатических ОЗУ) синхронизирующих сигналов. В квазистатических ОЗУ применяют статические ЗЭ и динамический способ управления периферийными схемами для снижения потребляемой мощности.

Разрабатывают БИС ОЗУ на основе биполярных и МДП-транзисторов и их модификаций. БИС ОЗУ на биполярных транзисторах представляют собой в основном статические ОЗУ. Они предназначены для применения в качестве регистров процессора, сверхоперативной и буферной памяти и характеризуются высоким быстродействием ( $t_{B.A.} = 5 \div 50$  нс). Для их построения используется схемотехника ТТЛ, ТТЛШ, ЭСЛ и И<sup>2</sup>Л. ЗЭ БИС статических ОЗУ обычно состоят из бистабильной ячейки, хранящей один бит двоичной информации. Наибольшее применение получили биполярные ЗЭ на двухэмиттерных транзисторах, тиристорах и элементах И<sup>2</sup>Л. Схемы ЗЭ на биполярных транзисторах для БИС статических и динамических ОЗУ приведены на рис. 8.19. Типовая структура БИС статических ОЗУ состоит из матричного накопителя, дешифраторов, усилителей записи — считывания, буферных схем и схем управления.

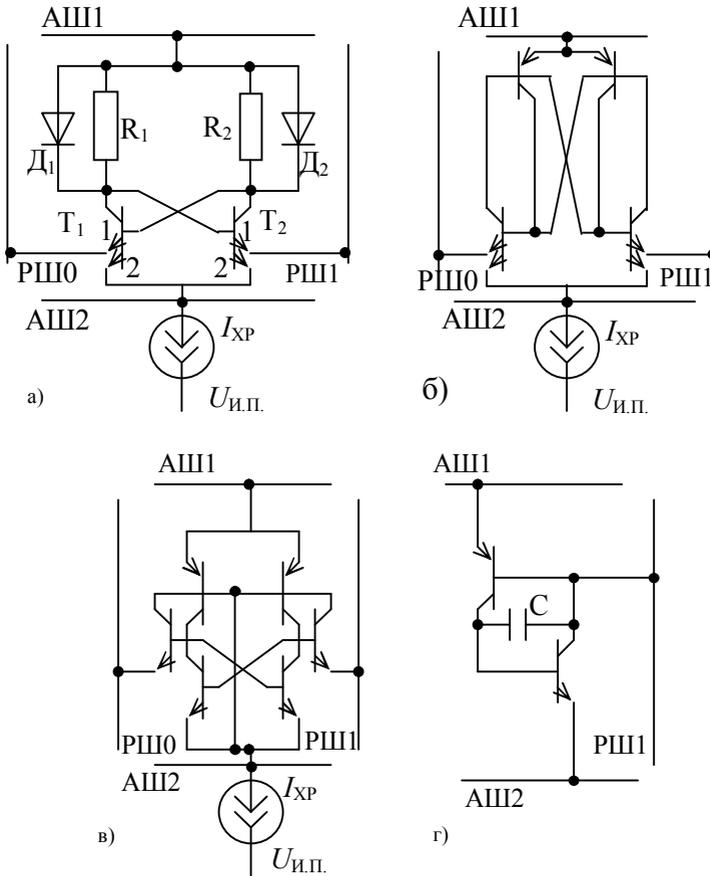


Рис. 8.19. Схемы ЗЭ БИС ОЗУ на биполярных транзисторах: а) на двухэмиттерных транзисторах; б) на тиристорах; в) на элементах  $I^2L^2$ ; г) динамического типа

В качестве примера на рис. 8.20 приведена структурная схема БИС быстродействующего статического ОЗУ К500РУ470 типа ЭСЛ емкостью 4 К бит ( $4096 \times 1$ ). В данной БИС накопитель представляет собой матрицу  $64 \times 64$ , где симметричные статические ЗЭ (см. рис. 8.19, а) объединяются в строки по адресной шине АШ1 и адресной шиной АШ2, соединенной с общим источником тока хранения. По столбцам ЗЭ объединяются двумя

разрядными шинами РШ0 и РШ1, к которым подключаются первые эмиттеры двухэмиттерных транзисторов. По этим шинам производится дифференциально запись или считывание информации. В режиме хранения на шине АШ1 пониженный потенциал, переходы транзисторов база – эмиттер 1 закрыты и триггер образован на транзисторах с эмиттерами 2, в одном из которых проходит ток хранения. При выборке строки повышается потенциал на шине АШ1 и через переход база – эмиттер 1 открытого транзистора проходит ток считывания. Необходимое значение тока считывания обеспечивают генераторы тока, подключенные к шинам РШ. Вход выбора микросхемы CS (рис. 8.20) обеспечивает нужный режим выборки (считывания) или хранения (записи) информации.

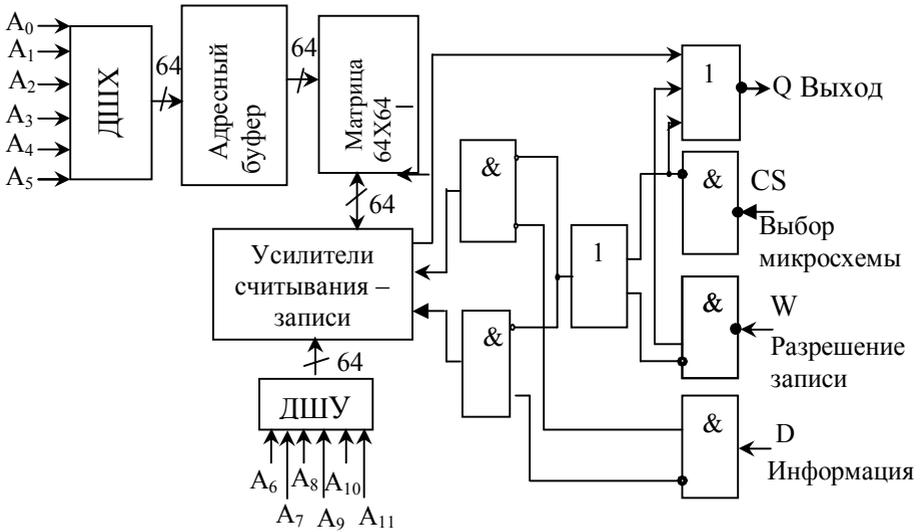


Рис. 8.20 Структурная схема БИС статического ОЗУ типа ЭСЛ. Выборка информации осуществляется при подаче соответствующих адресных сигналов на дешифраторы ДШХ и ДШУ, в

результате адресный дешифратор ДШХ выдает сигнал выборки в адресную шину, а разрядный дешифратор ДШУ - в разрядную

шину и включает соответствующие усилители записи – считывания.

Вход разрешения записи  $W$  позволяет производить запись «0» и «1» в зависимости от состояния входа информации  $D$ . Выход ОЗУ  $Q$  нагружается на резистор сопротивлением 50 Ом, подключенный к источнику питания - 2 В.

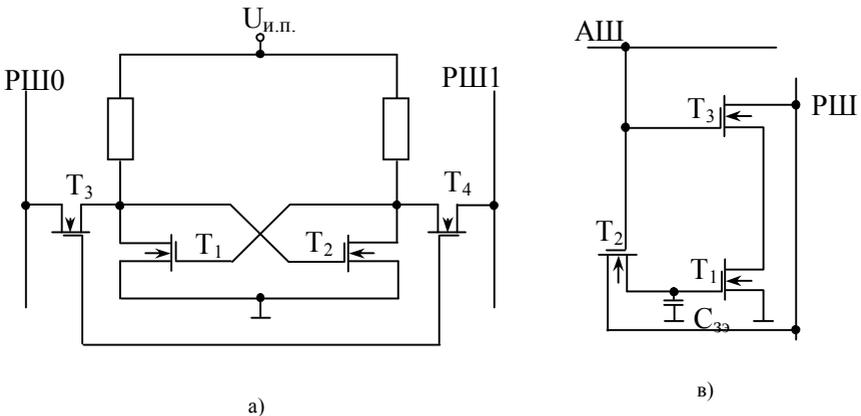
Аналогично строятся БИС статических ОЗУ на других биполярных ЗЭ. Использование ЗЭ типа ТТЛШ направлено на повышение быстродействия БИС ОЗУ, а ЗЭ типа И<sup>2</sup>Л - на повышение информационной емкости. При этом для построения схем выборки микросхемы дешифраторов и других схем управления используют простейшие вентили типа ЭСЛ. В буферных схемах, предназначенных для согласования внешних управляющих схем с БИС ОЗУ, используются преобразователи уровней ТТЛ → ЭСЛ и ЭСЛ → ТТЛ.

БИС статических ОЗУ на биполярных транзисторах развиваются в основном в область максимального быстродействия ( $t_{0.A.} = 3 \div 10$  нс для информационной емкости  $64 \div 16\ 384$  бит).

БИС ОЗУ на МДП-транзисторах представляет собой класс статических и динамических ОЗУ среднего быстродействия. Их разновидность и технические характеристики определяются типом ЗЭ и структурой МДП-транзисторов. БИС ОЗУ на р-МДП-транзисторах являются самыми простыми по схемотехнической и технологической реализации, но обладают низким быстродействием ( $t_{B.A.} = 500 \div 1000$  нс). БИС ОЗУ на КМДП-транзисторах статического и динамического типов имеют  $t_{B.A.} = 30 \div 500$  нс и в настоящее время являются наиболее распространенными ОЗУ различной информационной емкости. БИС ОЗУ на КМДП-транзисторах отличаются повышенной схемотехнической и технологической сложностью, характеризуются средним и низким быстродействием и применяются в основном в микромощной аппаратуре.

Для построения БИС статических ОЗУ используют симметричные бистабильные ЗЭ на одноканальных или КДМП-транзисторах, а БИС динамических ОЗУ — трехтранзисторные

или однотранзисторные ЗЭ на  $n$ -МДП-структурах (рис. 8.21). ЗЭ статических ОЗУ реализуются на  $4 \div 8$  транзисторах с тремя информационными шинами (одна АШ, две РШ) и занимают относительно большую площадь (до  $104 \text{ мкм}^2$ ) на кристалле (рис. 8.21, а, б). В основу работы динамических ЗЭ положено хранение информации в виде заряда на конденсаторе, включенном между информационным МДП-транзистором и общей шиной схемы (нулевой потенциал). Использование трехтранзисторных (рис. 8.21, в) и однотранзисторных (рис. 8.21, г) ЗЭ позволяет существенно повысить степень интеграции БИС и создавать динамические ОЗУ емкостью более 64 К бит. Однако при этом значительно усложняются схемы управления на кристалле, вводится схема регенерации информации, что приводит к снижению помехоустойчивости по сравнению со статическими ОЗУ. Независимо от схемы ЗЭ информация хранится в конденсаторе  $C_{ЗЭ}$ . В трехтранзисторном ЗЭ конденсатор  $C_{ЗЭ}$  изолирован от разрядной шины и считывание информации происходит без ее разрушения. Однако из-за утечки тока в  $C_{ЗЭ}$  требуется периодическая регенерация информации, что достигается подачей высокого потенциала на шину АШ и специальной схемой регенерации, подключенной к шинам РШ.



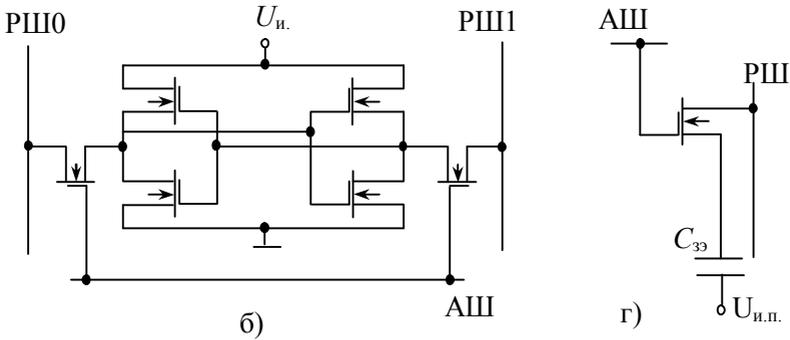


Рис. 8.21. Схемы 3Э на МДП-транзисторах БИС ОЗУ статического (а, б) и динамического (в, г) типов

В однотранзисторный 3Э запись информации производится при подаче потенциала PШ через открытый транзистор. Считывание производится током разрядки емкости  $C_{3Э}$  в шины PШ с разрушением информации.

Построение и принцип работы динамического ОЗУ рассмотрим на примере БИС динамического ОЗУ на n-МДП-транзисторах емкостью 64 Кбит, структурная схема которого представлена на рис. 8.22.

Накопитель в виде матрицы  $128 \times 512$  выполнен на однотранзисторных 3Э. Такая организация обеспечивает полную регенерацию информации за 128 циклов при времени регенерации 2 мс. Два генератора тактовых сигналов управляются сигналами  $\overline{RAS}$  (строб адреса строки) и  $\overline{CAS}$  (строб адреса столбца). Сигналы, вырабатываемые схемой управления, и сигнал разрешения записи  $\overline{WE}$  обеспечивают работу ОЗУ в режимах записи, считывания, регенерации, мультипликации адресов. Для выборки 3Э требуется 16-разрядный адресный код, который подается на 8-разрядный адресный регистр в мультиплексном режиме (для сокращения числа выводов БИС). Сначала 8 младших разрядов кода фиксируются на регистре адреса сигналом  $\overline{RAS}$  и выбирается строка. Затем 8 старших разрядов кода фиксируются сигналом  $\overline{CAS}$  и выбирается столбец. Сигнал  $\overline{CAS}$  одновременно

является сигналом выбора микросхемы (в блоки ОЗУ) БИС данного ОЗУ.

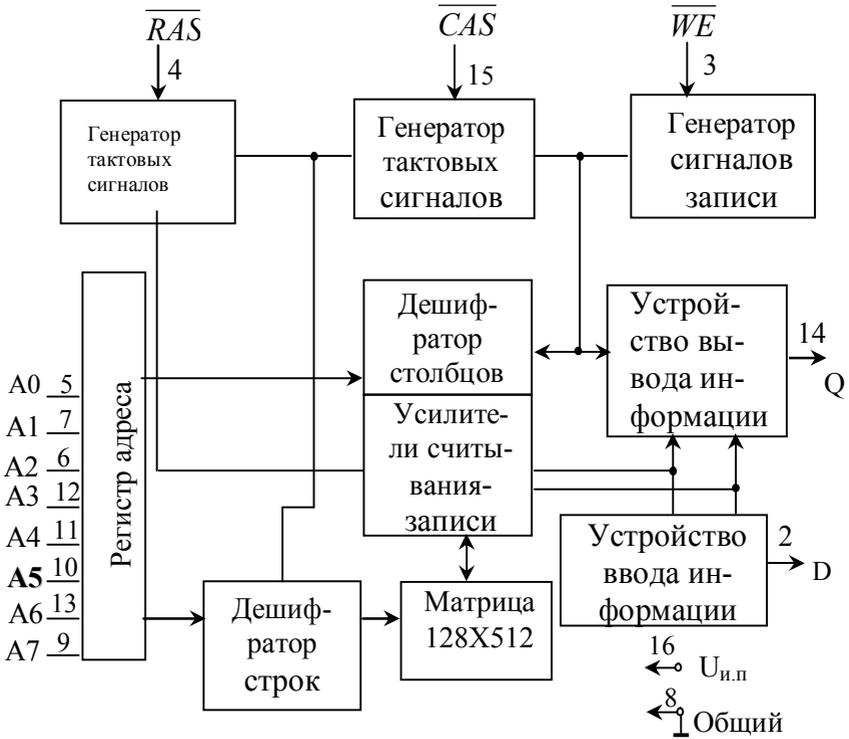


Рис. 8.22. Структурная схема БИС динамического ОЗУ  $n$ -МДП-типа емкостью 64 К бит

Для разработки БИС динамических ОЗУ используют и ЗЭ на И<sup>2</sup>Л.

БИС ОЗУ на МДП-транзисторах развиваются как статические высокого быстродействия ( $t_{B,A} = 15 \div 20$  нс) емкостью 1 – 4 К бит и динамические большой емкости (до 1 М бит).

### 8.9. Микропроцессоры и микроЭВМ

Процессором называют основную часть ЭВМ, непосредственно осуществляющую процесс обработки данных и управляющую этим процессом.

Успехи микроэлектроники позволили создать микропроцессор (МП), реализованный на одной или нескольких больших и сверхбольших интегральных микросхемах.

ЭВМ в которых используются микропроцессоры, получили название мини ЭВМ и микроЭВМ.

Мини ЭВМ используются для управления группой оборудования или микровычислительными системами. Быстродействие миниЭВМ укладывается в диапазон от сотен тысяч до десятков миллионов простых операций в секунду. МикроЭВМ применяются в основном для встраивания в технологическое, измерительное или другое оборудование или самостоятельно с собственным источником питания, запоминающими устройствами и набором интегральных микросхем. Быстродействие микроЭВМ составляет десятки – миллионы простых операций в секунду при разрядности от 4 до 32.

Микропроцессор вместе с запоминающими устройствами - постоянным (ПЗУ) и оперативными (ОЗУ), а также другими ИМС, обеспечивающими его работу и сопряжение с внешними устройствами, представляет микропроцессорный комплект (МПК), на основе которого можно построить микропроцессорное вычислительное устройство, например микроЭВМ.

Структурная схема МП включает арифметико-логическое устройство (АЛУ), устройство управления (УУ) и рабочие регистры (Р). Кроме того, в состав МП, точнее в физическом объединении с ним, могут быть устройства ввода – вывода (УВВ) для обмена информацией между МП и другими устройствами, генератор тактовых импульсов (таймер) и некоторые другие элементы. На рис. 8.23 показана обобщенная структурная схема микропроцессора. Рассмотрим кратко ее элементы.

Сигналы трех видов - информационные, адресные и управляющие - могут передаваться по одной, двум или трем шинам. Шина представляет собой группу линий связи, число которых определяет разрядность одновременно передаваемой по шине информации от одного или нескольких источников к одному или нескольким приемникам. Шины, как правило, двунаправленные, т. е. могут передавать информацию в обоих направлениях.

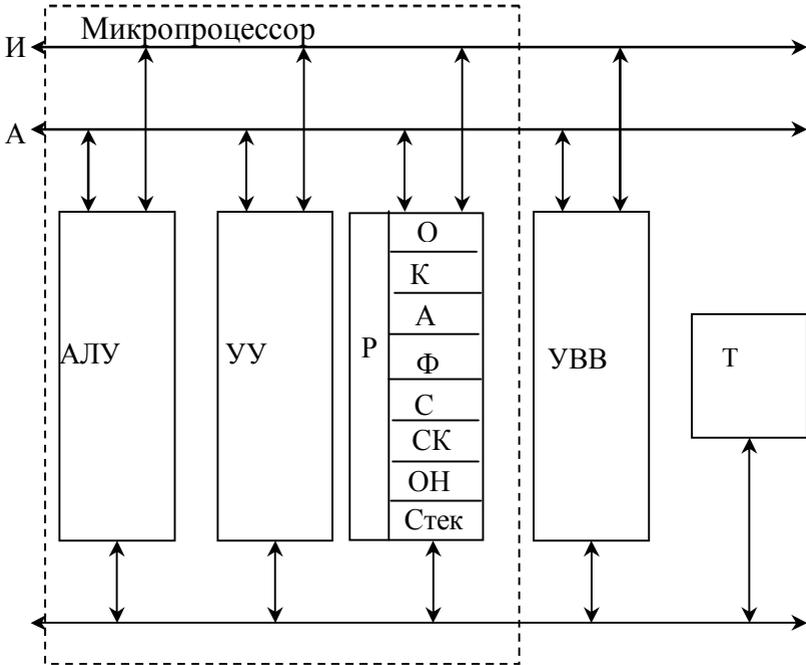


Рис. 8.23. Обобщенная структурная схема микропроцессора с тремя отдельными шинами информационных (И), адресных (А) и управляющих (У) сигналов: АЛУ – арифметико-логическое устройство; УУ – устройство управления; УВВ – устройство ввода-вывода; Т – таймер; Р – рабочие регистры: О – операндов, К – команд, А – адресов, Ф – флаговые, С – состояний, СК – счетчика команд, ОН – особого назначения, СТЕК – стековые

АЛУ совершает различные арифметические и логические операции над числами и адресами, представленными в двоичном коде. В набор команд АЛУ входят арифметические и логические сложения и умножения, сдвиги, сравнения и т. д. Арифметические операции выполняются в соответствии с правилами

двоичной арифметики, а логические — по правилам алгебры логики.

*Устройство управления* управляет работой АЛУ и всех других элементов структуры МП. Поступающие в УУ из памяти команды преобразуются в двоичные сигналы, непосредственно воздействующие на все элементы структуры и стимулирующие выполнение данной команды. Кроме того, УУ, синхронизируемое таймером распределяет процесс выполнения команды во времени. Команда представляет собой двоичное слово из 8, 16, 24 и более разрядов (до 64), часть которых представляет собой код операции, а остальные распределены между адресами операндов в памяти. Операндом называют исходный элемент данных, над которыми выполняется операция.

Все операции по распределению информационных, адресных и управляющих сигналов между элементами структуры МП, памятью и периферийными устройствами осуществляются с помощью устройства ввода-вывода. *Устройство ввода-вывода* (УВВ) представляет собой специализированный МП, называемый также контроллером ввода-вывода или интерфейсным устройством, и может быть совмещено на одном кристалле с собственно МП либо занимать отдельный кристалл или несколько кристаллов. УВВ имеет свою систему команд.

*Рабочие регистры* МП физически представляют собой одинаковые ячейки памяти, служащие для сверхоперативного хранения текущей информации (часто их объединяют одним названием - сверхоперативное запоминающее устройство - СОЗУ), однако по выполняемым функциям они разбиты на группы, связанные с определенными элементами структуры МП.

Регистры операндов О в течение времени выполнения операции в АЛУ хранят два логических числа, одно из которых по окончании операции заменяется результатом, т. е. как бы накапливается, отсюда и название регистра «аккумулятор» - накопитель. Содержимое второго регистра операндов заменяется в следующей операции другим операндом, в то время как содержимое аккумулятора может быть сохранено по ряду специальных команд.

Регистр команд К хранит несколько разрядов командного слова, представляющих код выполнения операции, в течение времени ее выполнения. Адресная часть командного слова содержится в регистре адреса А. После выполнения какой-либо операции разрядность результата может оказаться больше разрядности каждого из операндов, что регистрируется состоянием специального флангового регистра Ф. В процессе отладки составленной программы программист следит за состоянием флангового регистра и в случае необходимости устраняет возникшие переполнения.

В системе команд МП очень важны команды переходов к выполнению заданного участка программы по определенным признакам и условиям - так называемые команды условных переходов. Их наличие характеризует способность МП принимать альтернативные решения и выбирать различные пути в зависимости от возникающих в ходе решений условий. Для определения таких условий служит специальный регистр состояний С, фиксирующий состояния МП в каждый момент выполнения программы и посылающий в УУ сигнал перехода к команде, адрес которой содержится в специальном регистре, называемом счетчиком команд СК

Регистры ОН используются для хранения промежуточных результатов адресов и команд, возникающих в ходе выполнения программы, и могут связываться по общим шинам с другими рабочими регистрами, а также со счетчиком команд и УВВ. Число регистров ОН в МП обычно не превышает  $10 \div 16$  разрядностью 2 – 8 бит каждый и в некоторой степени служит косвенным показателем вычислительных возможностей МП. Программист может использовать эти регистры, обращаясь к ним по адресам для записи или извлечения и передачи информации элементам структуры МП и в память.

У многих типов МП содержится группа регистров, имеющих магазинную или стековую организацию - так называемый стек. Стек позволяет без обмена с памятью получать правильную последовательность выполнения различных по старшинству арифметических действий (сложение старше умножения, умножение старше сложения и т.д.). Операнд или другая информация

может посылаться в стек, занимать сначала первый регистр, а затем «проталкивается» последующими словами каждый раз на регистр глубже. Выводится информация в обратном порядке, начиная с первого регистра, в котором хранится слово, посланное стек последним, при этом последние регистры очищаются. Заполняется стек до появления в первом разряде команды, младшей или равной по отношению к командам, находящимся в стеке. Появление такой команды служит сигналом возможности выполнения всей последовательности. Количество регистров или уровней (глубина) стека - важная характеристика структуры МП. Глубина стека может быть значительно увеличена за счет размещения его не в самом МП, а в памяти. В этом случае в Р размещается регистр указателя стека, содержание которого определяет адрес соответствующих ячеек памяти в оперативном запоминающем устройстве. От разрядности этого адреса зависит наибольшее число уровней или глубина стека.

В состав МП может входить таймер Т, работа которого определяет динамику всех информационных, адресных и управляющих сигналов и синхронизирует работу УУ, а через него и других элементов системы.

Отечественная микропроцессорная техника развивается в направлении создания рядов универсальных микропроцессоров и микроЭВМ, перекрывающих по своим техническим характеристикам все возможные области их изменения.

### **8.10. Триггеры**

*Триггер* — это электронное устройство с двумя устойчивыми состояниями. Элементы памяти, рассмотренные ранее, относятся к простейшему типу триггеров, предназначенных для хранения информации. Триггеры могут выполнять и другие функции, например сдвиг во времени (задержку), счет. В микроэлектронных цифровых устройствах применяют десятки разновидностей триггеров, отличающихся выполняемой функцией, способом записи информации, структурной схемой и элементной базой.

По способу записи информации различаются асинхронные и синхронные (тактируемые) триггеры. Состояние асинхронного триггера изменяется при поступлении сигналов на информационные входы. В синхронном триггере кроме информационных,

имеется тактовый вход, так что состояние триггера может измениться только после появления на нем тактирующего импульса (ТИ). Существуют синхронные триггеры, переключающиеся непосредственно после поступления ТИ, и триггеры с внутренней задержкой, переключающиеся после окончания ТИ.

В качестве элементной базы триггеров могут использоваться любые ЛЭ на биполярных и полевых транзисторах. Тип применяемых ЛЭ определяет электрические параметры триггера: помехоустойчивость, потребляемую мощность, максимальную частоту переключения.

**RS-триггер.** На рис. 8.24, а, б приведены соответственно структурная схема и условное графическое обозначение триггера на элементах И – НЕ и инверторах. Триггер является асинхронным и имеет два информационных входа  $S$  (Set-установка) и  $R$  (Reset— сброс).

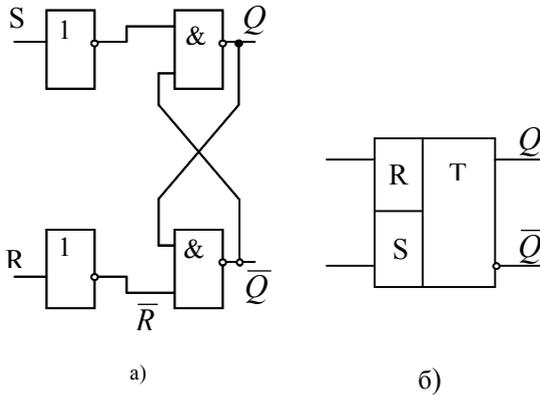


Рис. 8.24. Структура (а) и условно-графическое обозначение RS - триггера

При поступлении импульса на вход  $S$  ( $S = 1, R = 0$ ) на выходах ЛЭ получаем  $\bar{S} = 0, \bar{R} = 1$ . Поэтому триггер устанавливается в состояние  $Q = 1, \bar{Q} = 0$ , которое сохраняется после окончания импульса на входе  $S$ , т. е. при  $S = R = 0$ . Аналогично при поступлении импульса на вход  $R$  ( $S = 0, R = 1$ ) триггер устанавливает-

ся в состояние  $Q = 0$ ,  $\bar{Q} = 1$ . Таким образом, функционирование триггера можно описать характеристическим уравнением  $Q^{n+1} = S + \bar{R}Q^n$ , где  $Q^n, Q^{n+1}$  - соответственно сигнал на выходе до и после поступления входного импульса. Предположим, что импульсы подаются на оба входа одновременно ( $S = R = 1$ ), тогда во время их действия получаем  $\bar{S} = \bar{R} = 0$  и  $Q = \bar{Q} = 1$ . По окончании импульсов триггер случайным образом устанавливается в одно из двух состояний:  $Q = 0$  или  $Q = 1$ , т. е. предсказать состояние триггера невозможно.

Поэтому говорят, что комбинация входных сигналов  $S = R = 1$  приводит к неопределенному состоянию; она недопустима.

Задержка переключения триггера равна  $4t_{ад.р.ср.}$ , а потребляемая мощность в статическом режиме —  $4P_{ср.}$ . Максимальная частота переключения триггера определяется минимально допустимым временным интервалом между двумя последовательными сигналами минимальной длительности, поступающими поочередно на входы триггера:  $F_{max} = 1/4t_{ад.р.ср.}$

**RST-триггер.** Он отличается от RS-триггера тем, что имеет тактовый вход  $C$  (Clock — времязадающий) и его состояние может изменяться только при поступлении на этот вход ТИ. В промежутках между ТИ изменения сигналов на информационных входах не вызывают переключения триггера, а лишь определяют то состояние, в которое он переключается при поступлении очередного ТИ. На рис. 8.25, а, б показаны схема RST-триггера и его условное графическое обозначение соответственно.

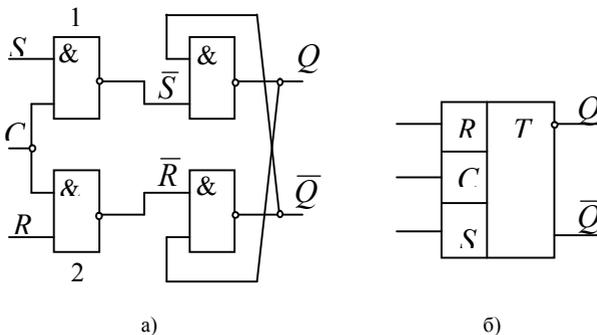


Рис 8.25. Структура (а) и условно-графическое

Здесь в отличие от схемы  $RS$ -триггера (см. рис. 8.25, а) вместо инверторов используются двухвходовые элементы И – НЕ (1 и 2), причем один из входов каждого ЛЭ соединен с тактовым входом  $C$ .

При отсутствии ТИ ( $C = 0$ ) состояния на выходах ЛЭ 1 и 2 (т. е. на входах  $\bar{S}, \bar{R}$ ) измениться не могут, поэтому состояния на выходах  $Q$  и  $\bar{Q}$  остаются постоянными. При появлении ТИ ( $C = 1$ ) элементы 1 и 2 по входам  $S$  и  $R$  функционируют как инверторы, т. е. точно так же, как в схеме  $RS$ -триггера. *Характеристическое уравнение*  $RST$ -триггера  $Q^{n+1} = C(S + \bar{R}Q^n)$ . Для  $RST$ -триггера, как и для  $RS$ , недопустимо сочетание  $S = R = 1$ .

**D-триггер.** На рис. 8.26, а, б приведены соответственно схема и условное графическое обозначение  $D$ -триггера (Delay — задержка). Он имеет информационный вход  $D$  и тактовый вход  $C$ . От  $RST$ -триггера (см. рис. 8.26, а)  $D$ -триггер отличается тем, что его вход  $R$  соединен с выходом ЛЭ 1.

При отсутствии тактового импульса (т. е. при  $C = 0$ ) сигналы  $\bar{S}$  и  $\bar{R}$  не зависят от входного сигнала  $D$  и триггер сохраняет то состояние, в которое он переключился при поступлении предыдущего ТИ. Пусть к моменту поступления очередного ТИ ( $C = 1$ ) на информационном входе  $D = 1$ , тогда  $\bar{S} = 0$ , а  $\bar{R} = 1$  и триггер установится в состояние  $Q = 1$ .

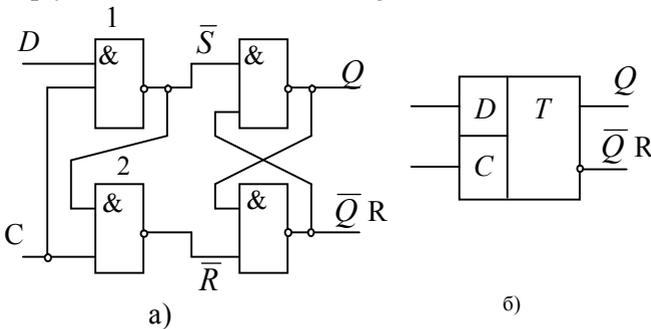


Рис 8.27. Структура (а) и условно-графическое изображение  $D$ -триггера

Если при поступлении ТИ  $D = 0$ , то на входе ЛЭ 1 получим  $\bar{S} = 1$ , поэтому на выходе ЛЭ 2 будет  $\bar{R} = 0$ . Следовательно, триггер установится в состояние  $Q = 0$ . Таким образом, при действии ТИ в  $D$ -триггер (на выход  $Q$ ) всегда записывается та информация, которая была на входе  $D$ , его *характеристическое уравнение*  $Q^{n+1} = D$ . Для устойчивой работы необходимо, чтобы сигнал на входе  $D$  не изменялся во время действия ТИ.

**T-триггер.** На рис. 8.27, а – в показаны соответственно структурная схема T-триггера, его условное графическое обозначение и идеализированные временные диаграммы (идеализация связана с тем, что не учитываются задержки в ЛЭ). Схема содержит два RST-триггера ( $T_1$  и  $T_2$ ) и инвертор. Триггер имеет один вход  $C$  и изменяет свое состояние на противоположное всякий раз, когда на вход поступает управляющий сигнал ( $C = 1$ ), поэтому его называют *счетным* триггером.

Функционирование T-триггера определяется *характеристическим уравнением*  $Q^{n+1} = \bar{C}Q^n + C\bar{Q}^n$ , где  $Q^n$ ,  $Q^{n+1}$  — соответственно значения сигнала на выходе  $Q$  до и после действия управляющего импульса.

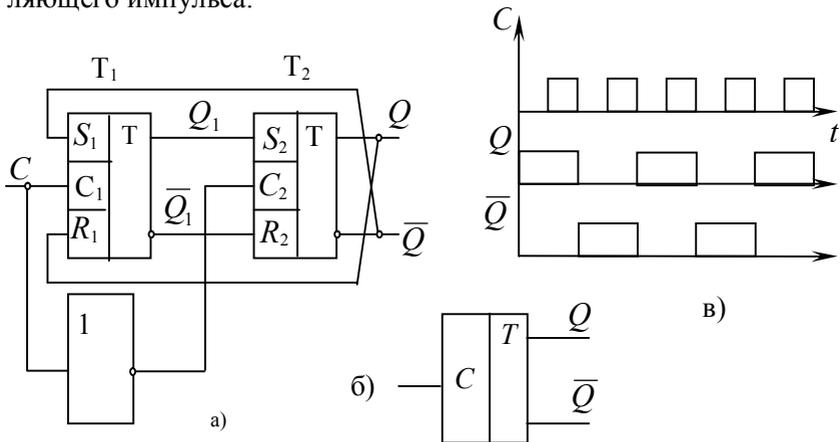


Рис 8.28. Структура (а) и условно-графическое изображение T-триггера

В интервале между входными импульсами  $C = 0$  и  $C_2 = 1$ , поэтому в соответствии с принципом действия  $RST$ -триггера на выходах  $T2$  получаем те же сигналы, что и на выходах  $T1$ :  $Q = Q_1, \bar{Q} = \bar{Q}_1$ . Когда поступает управляющий импульс ( $C_1 = 1$ ), информация с выходов  $T2$  записывается в  $T1$  и получаем  $Q_1 = \bar{Q}, \bar{Q}_1 = Q$ . В это время  $C_2 = 0$  и состояние  $T2$  не изменяется. По окончании управляющего импульса вновь имеем  $C_2 = 1$  и информация из  $T1$  теперь переписывается в  $T2$ , так что состояние изменяется на противоположное. Следовательно, в результате действия каждого управляющего импульса  $T$ -триггер переключается в противоположное состояние с задержкой, равной длительности этого импульса (см. рис. 8.27, в). Для надежного переключения длительность управляющего импульса должна быть больше времени переключения  $T1$ .

**JK-триггер.** На рис. 8.28 а, б приведены соответственно схема и условное графическое обозначение  $JK$ -триггера. В основе схемы лежит схема  $T$ -триггера (см. рис. 8.28, а), дополненная двумя элементами И, которые включены в цепи перекрестных обратных связей. Триггер имеет два информационных входа  $J$  (Jump — переброс) и  $K$  (Keep — держать, сохранять), а также тактовый вход  $C$ .  $JK$ -триггер — синхронный (с внутренней задержкой), т. е. его состояние может изменяться только после окончания ТИ. В отличие от  $RST$ -триггера для  $JK$ -триггера допустима комбинация  $J = K = 1$ , при которой он изменяет свое состояние на противоположное при поступлении очередного ТИ:  $Q^{n+1} = \bar{Q}_n$ . Действительно, как видно из сравнения рис. 8.29, а и 8.28, а, при  $J = K = 1$  схемы И повторяют сигналы на выходах  $T2$ , что характерно для  $T$ -триггера. При других комбинациях сигналов на информационных входах  $JK$ -триггер функционирует как  $RST$ -триггер с внутренней задержкой. Его характеристическое уравнение  $Q^{n+1} = J\bar{Q}^n + KQ^n$ .

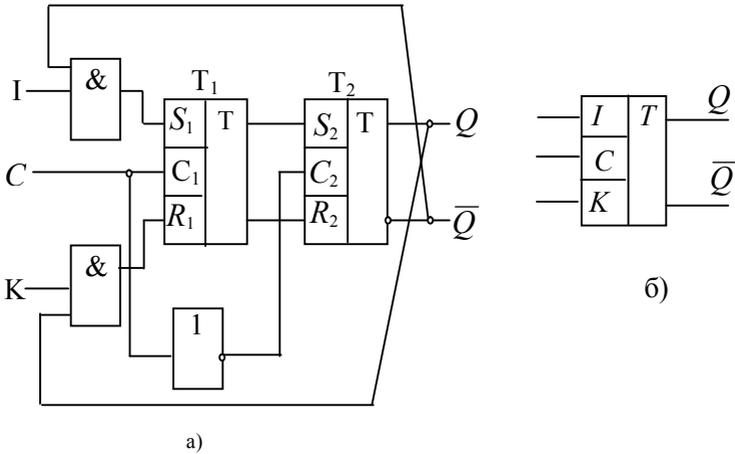


Рис 8.29. Структура (а) и условно-графическое изображение JK-триггера

## 9. ФУНКЦИОНАЛЬНАЯ МИКРОЭЛЕКТРОНИКА

### 9.1. Основные направления функциональной микроэлектроники

Современная микроэлектроника базируется на интеграции дискретных элементов электронной техники, при которой каждый элемент схемы формируется отдельно в полупроводниковом кристалле. При этом в основе создания ИМС лежит принцип элементной (технологической) интеграции, сопровождающейся микроминиатюризацией элементов (активных и пассивных) микросхемы. В ИМС можно выделить области, представляющие собой активные (диоды, транзисторы) и пассивные (резисторы, конденсаторы, катушки индуктивности) элементы. В интегральной микроэлектронике сохраняется главный принцип дискретной электроники, основанной на разработке электрической схемы по законам теории цепей. Этот принцип неизбежно связан с ростом числа элементов микросхемы и межэлементных соединений по мере усложнения выполняемых ею функций.

Повышение степени интеграции микросхем и связанное с этим уменьшение размеров элементов имеет определенные пределы. Интеграция свыше нескольких сотен тысяч элементов (в

отдельных случаях и миллионов) на одном кристалле оказывается экономически нецелесообразной и технологически трудно выполнимой.

Сложными становятся проблемы топологии и теплоотвода. Поэтому в отдаленной перспективе интегральная микроэлектроника уже не будет полностью удовлетворять разработчиков сложной радиоэлектронной аппаратуры.

Функциональная микроэлектроника предполагает принципиально новый подход, позволяющий реализовать определенную функцию аппаратуры без применения стандартных базовых элементов, основываясь непосредственно на физических явлениях в твердом теле. В этом случае локальному объему твердого тела придаются такие свойства, которые требуются для выполнения данной функции, и промежуточный этап представления желаемой функции в виде эквивалентной электрической схемы не требуется. Функциональные микросхемы могут выполняться не только на основе полупроводников, но и на основе таких материалов, как сверхпроводники, сегнетоэлектрики, материалы с фотопроводящими свойствами и др. Для переработки информации можно использовать явления, не связанные с электропроводностью (например, оптические и магнитные явления в диэлектриках, закономерности распространения ультразвука и т. д.).

Таким образом, функциональная микроэлектроника охватывает вопросы получения специальных сред с наперед заданными свойствами и создания различных электронных устройств методом физической интеграции, т. е. использования таких физических принципов и явлений, реализация которых позволяет получить приборы со сложным схемотехническим или системотехническим функциональным назначением.

В функциональной микроэлектронике используют (рис. 9.1):

1. **Оптические явления** (когерентная и некогерентная оптика, нелинейная оптика, электрооптика, магнетооптика). Их свойства, связанные со свойствами светового потока, следующие:

- зарядовая нейтральность, однонаправленность, отсутствие гальванических связей и электрических контактов;

- двухмерность светового потока, а следовательно, возможность многоканальной обработки информации;
- высокая несущая частота и, следовательно, большая полоса пропускания каналов обработки информации.

Эти особенности стали основой интенсивно развивающегося направления функциональной микроэлектроники – оптоэлектроники.

**2. Физические явления, связанные с взаимодействием поток электронов с акустическими волнами в твердом теле.** Такие явления, как генерация и усиление акустических волн потоком электронов, движущихся со сверхзвуковыми скоростями, обусловил появление нового направления функциональной микроэлектроники - акустоэлектроники. Особенность этих явлений заключается в малой скорости распространения акустических волн ( $1 \cdot 10^5$  см/с) в отличие от электромагнитных волн

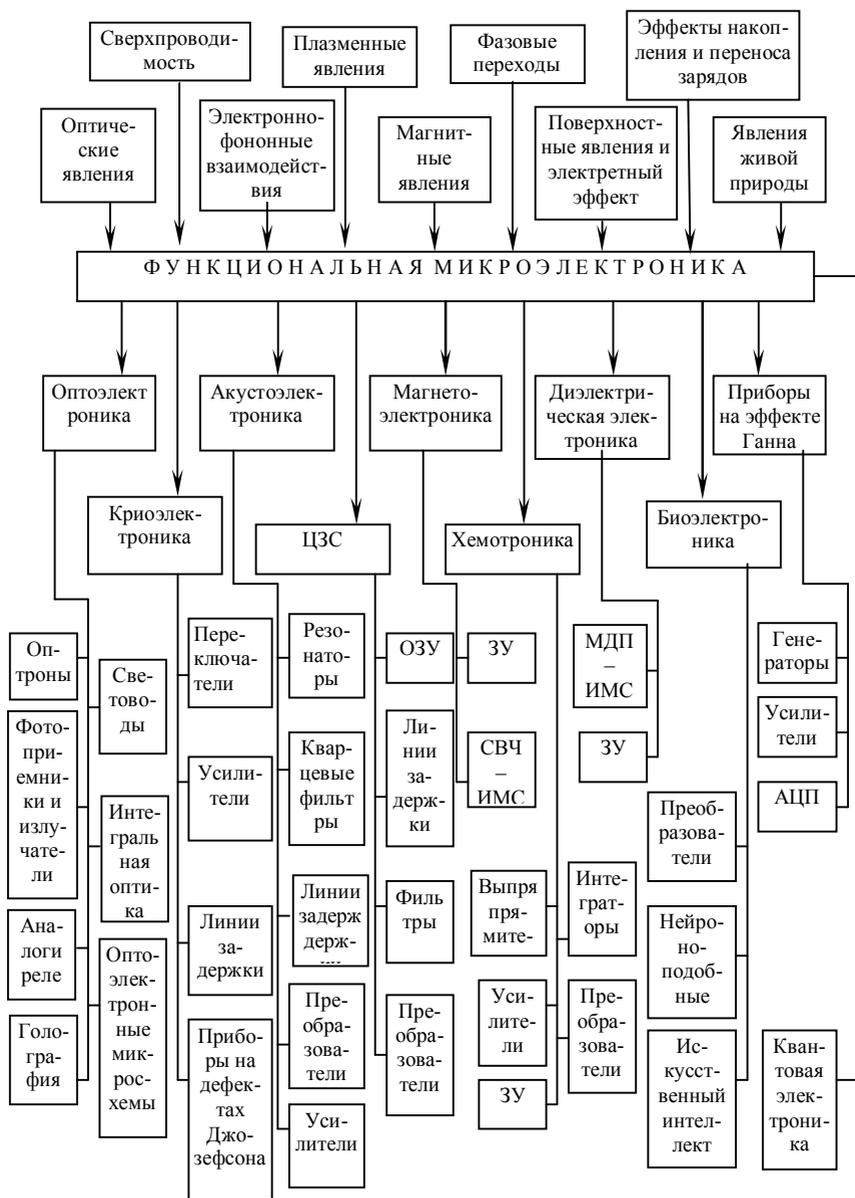


Рис. 9.1. Основные направления функциональной микроэлектроники

( $3 \cdot 10^{10}$  см/с), что позволяет реализовать миниатюрные линии задержки, фильтры с заданными частотными свойствами, усилители СВЧ и др.

Преимущество этого направления состоит в том, что реализация заданной функции обеспечивается лишь выбором конфигурации устройства.

**3. Новые магнитные материалы** (слабые ферромагнетики и магнитные полупроводники), появление которых привело к созданию нового направления - магнетоэлектроники. Отличительной особенностью слабых ферромагнетиков является малая по сравнению с классическими магнитными материалами намагниченность насыщения. Это дает возможность управлять движением магнитных доменов, называемых пузырями, в двух и трех измерениях слабыми магнитными полями и осуществлять тем самым функции хранения, перемещения и обработки больших объемов информации.

Характерные размеры «пузырей», составляющих примерно 1 мкм, позволяют достичь высокой плотности записи информации ( $1 \cdot 10^8$  бит/см<sup>2</sup>). Большое преимущество таких систем состоит в том, что хранение информации осуществляется без питания, а перемещение «пузырей» - малым рассеянием мощности. Ряд новых материалов - магнитных полупроводников, обладающих свойствами магнетиков и полупроводников, - позволяет создавать приборы с большой функциональной гибкостью.

**4. Покоящиеся и движущиеся электрические неоднородности (домены и шнуры) в однородных полупроводниках.** Их исследование стимулировало создание функциональных интегральных микросхем.

Так как в данном случае используется однородный материал, то реализация заданной функции может быть достигнута выбором соответствующей конфигурации устройства. Высокие скорости движения неоднородностей электрического поля ( $1 \cdot 10^7$  см/с) обуславливают высокое быстродействие (меньше  $1 \cdot 10^{-9}$  с), а также генерацию и усиление в диапазоне СВЧ.

**5. Явления, связанные с изменением структуры конденсированных тел на молекулярном уровне.** Они привели к возникновению нового направления — квантовой или молекулярной микроэлектроники. К этому направлению относятся фазовые

переходы в твердых телах и жидких кристаллах, сопровождающихся резкими изменениями электрических, оптических и магнитных свойств. Обусловленная этим высокая чувствительность к внешним воздействиям позволяет легко осуществлять ряд операций по управлению и преобразованию потоков информации в различных функциональных системах.

Интересными материалами с еще не вполне раскрытыми перспективами использования их в микроэлектронике являются органические полупроводники.

Микроэлектронные устройства с использованием доменов обладают высокими функциональными возможностями.

6. *Элементы на основе эффекта Ганна.* Помимо генераторов и усилителей СВЧ они позволяют создавать такие функциональные устройства, как импульсно-кодовые модуляторы, компараторы, аналого-цифровые преобразователи, нейристорные линии задержки, полный ряд логических элементов, генераторы колебаний сложной формы, регистры сдвига и запоминающие устройства (ЗУ). На основе этих элементов могут быть созданы сверхбыстродействующие микросхемы (теоретически до  $10^{-12}$  с), превосходящие по быстродействию лучшие кремниевые микросхемы, по крайней мере, на порядок при том же уровне рассеиваемой мощности.

Малогобаритные СВЧ-генераторы на диодах Ганна уже миновали стадию лабораторных разработок. Они обладают низким уровнем шумов (сравнимым с клистродами) и мощностью излучения, достаточной для использования в радиолокационных устройствах в диапазоне частот  $1 \div 80$  ГГц. Такие диоды в протонном режиме генерации обеспечивают выходную мощность  $20 \div 350$  мВт - в непрерывном режиме и  $1 \div 400$  Вт - в импульсном режиме. В режиме ограниченного накопления объемного заряда диоды Ганна позволяют получать импульсную мощность  $3 \div 6$  кВт на частоте  $1,5 \div 2$  ГГц при к. п. д.  $10 \div 20\%$ .

7. *Явления холодной эмиссии,* которые позволили создать электровакуумные приборы в микроэлектронном исполнении с применением пленок. Обладая всеми преимуществами вакуумных приборов (высокие входные сопротивления, малые шумы),

они характеризуются очень высокой радиационной стойкостью, весьма малыми размерами, высокими рабочими частотами.

8. **Явления живой природы**, в частности на молекулярном уровне, позволяющие использовать принципы хранения и обработки информации в живых системах для создания сверхсложных систем обработки информации, приближающихся по своим функциональным возможностям к человеческому мозгу (искусственный интеллект), а также решать проблему эффективной связи «человек – машина». Эти явления открывают новое направление - биоэлектронику. Развитие этого направления может привести к научно-технической революции в электронике, последствия которой трудно предвидеть.

9. **Функциональные микросхемы**, в которых используется эффект накопления и переноса зарядов, что позволяет реализовать плотность размещения элементов  $3 \cdot 10^4$  элемент/см<sup>2</sup>. Такие приборы по существу представляют собой МДП-структуры, они весьма технологичны (число технологических операций в два раза меньше по сравнению с обычной МДП-технологией). Приборы с переносом заряда (ППЗ), или приборы с зарядовой связью (ПЗС), могут стать основой построения логических схем, линий задержки, схем памяти и систем для получения изображений. Сравнительная простота технологии изготовления ПЗС по сравнению с системами на обычных МДП-транзисторах и почти десятикратное уменьшение площади схемы ( $\sim 0,0016$  мм<sup>2</sup> на 1 бит информации) должны привести к существенному снижению стоимости систем на ПЗС. Использование полевых транзисторов с нитридом кремния в качестве диэлектрика затвора позволяет преодолевать один из основных недостатков полупроводниковых ЗУ - потерю информации при отключении питания. Такие ЗУ дают возможность реализовать плотность размещения элементов до  $10^8$  элемент/см<sup>2</sup> при времени записи  $10^{-6}$  с.

Другой тип управления электрическими неоднородностями в однородном материале состоит в помещении зарядов в потенциальные ямы в приэлектродной области. И здесь выполнение заданных функций достигается топологией контактов. Очень перспективно объединение методов, сочетающих заряд в потенциальных ямах с захватом и хранением заряда в поверхностном

слое (электретный эффект), что позволяет совместить длительное хранение больших объемов информации и ее обработку.

10. Интересные возможности для реализации быстродействующих ЗУ большого объема представляют переключатели на основе **аморфных материалов** (не имеющие кристаллического строения), обладающие симметричной S-образной вольт-амперной характеристикой. Время переключения прибора составляет  $1,5 \cdot 10^{-10}$  с. На основе элементов из халькогенидных стекол создано постоянное ЗУ на 256 бит с возможностью электрической перезаписи и высокой плотностью упаковки структуры, сравнимой с достигнутой плотностью в биполярной и МДП-технологии. Емкость ЗУ может возрасти до  $10^6$  бит. Эти приборы обеспечивают хранение информации без расхода энергии и считывание без разрушения, обладают симметричностью вольт-амперных характеристик и высокой радиационной стойкостью.

Наиболее перспективными из аморфных полупроводников (пленки толщиной не более 1 мкм) является Si, Ge, As, Te, In, Sb, Se или их сплавы, а также диэлектрики на основе окислов этих полупроводников или окислов тугоплавких металлов переходной группы, например Gr, Ti, Ta, Mo, Nb.

Аморфные материалы классифицируют следующим образом:

— материалы с резко изменяющимся значением удельного сопротивления (рис. 9.2, а);

— материалы с отрицательным дифференциальным сопротивлением до  $10^6$  Ом (рис. 9.2, б);

— материалы с двумя управляемыми состояниями электропроводности (рис. 9.2, в); сопротивления этих материалов могут различаться на семь порядков, а время переключения составляет  $10^{-9}$  с;

— материалы с двумя устойчивыми состояниями переключения (рис. 9.2, г);

— функциональные материалы, объединяющие свойства перечисленных материалов (рис. 9.2, д).

Анализ вольт-амперных характеристик аморфных материалов показывает, что их проводимость в ряде случаев скачком изменяется на несколько порядков и сохраняется в таком состоянии неограниченно долго. Эти свойства аморфных материа-

лов уже дали возможность построить пороговые переключатели, ячейки памяти, перестраиваемые ключи памяти с двумя устойчивыми состояниями. Отметим, что интервал рабочих температур аморфных переключателей и ячеек памяти составляет от  $-180$  до  $+180^{\circ}\text{C}$ .

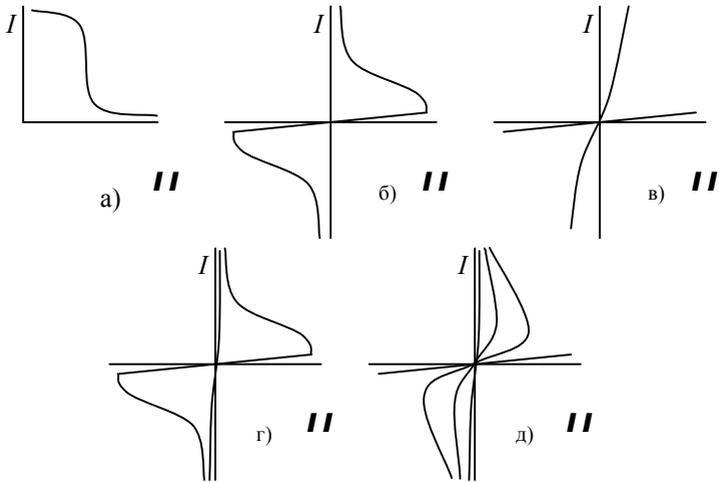


Рис. 9.2. Общий вид вольт-амперных характеристик различных аморфных материалов

Представляют большой интерес функциональные элементы с управляемым отрицательным сопротивлением на основе аморфных материалов. Эти приборы можно подразделить на две категории: 1) приборы, управляемые током и обладающие отрицательным дифференциальным сопротивлением (приборы с S-образной характеристикой); 2) приборы, управляемые напряжением и обладающие эффектом памяти (приборы с N-образной характеристикой). Первый тип приборов реализуется на пленках окислов Ta, Ti, Nb, второй - на пленках диэлектриков, содержащих окислы, сульфиды и флюориды.

На основе аморфных полупроводников развиваются перспективные приборы - туннельные пленочные эмиттеры (рис. 9.3). По внешнему виду эти приборы почти не отличаются от конденсаторных структур типа «металл-диэлектрик-металл», однако принцип их работы иной. Пленка диэлектрика очень

тонкая, способная пропускать токи до 0,01 А, верхний электрод также достаточно тонкий (не более 50 нм). Принцип работы пленочных эмиттеров следующий. Электроны из катода (толщиной порядка 0,5 мкм) попадают в диэлектрик и в зависимости от толщины аморфной пленки диэлектрика разгоняются в нем до больших скоростей либо рассеиваются со значительными потерями энергии. Толщину диэлектрика выбирают минимальной, однако такой, чтобы сохранялась сплошная структура пленки и не было частичных микропробоев диэлектрика. Рабочая толщина диэлектрика обычно не превышает 40 нм. Так называемые горячие электроны просачиваются через потенциальный барьер и мигрируют через наружный электрод в вакуум. Пленочная структура металл-диэлектрик-металл выполняет фактически функцию холодного катода, который в отличие от обычных катодов почти не шумит, обладает повышенной радиационной стойкостью и очень малыми размерами при большом токе эмиссии с единицы поверхности.

11. **Когерентные свойства сигнала** для создания ряда новых твердотельных функциональных приборов: генераторов синусоидальных колебаний, усилителей, умножителей, преобразователей частоты, фазовращателей, трансформаторов, линий задержки, нейристорных линий, логических элементов, ячеек памяти и т. д.

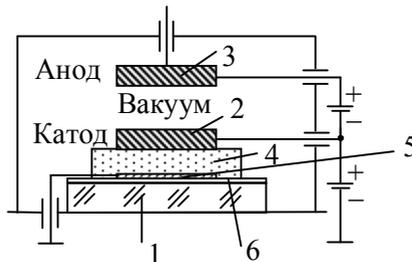


Рисунок 9.3. Структура ненакаливаемого пленочного эмиттера: 1 – подложка; 2 – алюминий, золото или вольфрам; 3 – золото; 4 –  $\text{SiO}_2$  или  $\text{Al}_2\text{O}_3$ ; 5 – алюминий; 6 – грунтующий подслоя из  $\text{SiO}_2$

Следует особо выделить специфическое физическое явление, **основанное на квантовых когерентных свойствах носителей заряда** - эффект Джозефсона. Суть его состоит в том, что

через достаточно тонкую (порядка 2 нм) диэлектрическую прослойку между сверхпроводящими слоями при низких температурах даже в отсутствие разности потенциалов может протекать своеобразный туннельный ток, легко управляемый сравнительно слабыми внешними сигналами. Значения параметров приборов, основанных на этом эффекте, существенно превышают значения соответствующих параметров приборов интегральной микроэлектроники. Исследования показали, что быстрдействие отдельных приборов на эффекте Джозефсона достигает  $20 \div 30$  пс, а мощность рассеяния равна 100 нВт, т. е. во много раз меньше, чем в обычных интегральных микросхемах. Основная трудность при изготовлении таких приборов - получение стабильного диэлектрика при толщинах порядка 2 нм.

Рассмотрим более подробно некоторые направления функциональной микроэлектроники.

## **9.2. Оптоэлектроника**

Оптоэлектроника является важной самостоятельной областью функциональной электроники и микроэлектроники. Оптоэлектронный прибор - это устройство, в котором при обработке информации происходит преобразование электрических сигналов в оптические и наоборот.

Существенная особенность оптоэлектронных устройств состоит в том, что элементы в них оптически связаны, а электрически изолированы друг от друга.

Благодаря этому легко обеспечивается согласование высоковольтных и низковольтных, а также высокочастотных и низкочастотных цепей. Кроме того, оптоэлектронным устройствам присущи и другие достоинства: возможность пространственной модуляции световых пучков, что в сочетании с изменениями во времени дает три степени свободы (в чисто электронных цепях две); возможность значительного ветвления и пересечения световых пучков в отсутствие гальванической связи между каналами; большая функциональная нагрузка световых пучков ввиду возможности изменения многих их параметров (амплитуды, направления, частоты, фазы, поляризации).

Оптоэлектроника охватывает два основных независимых направления - оптическое и электронно-оптическое. Оптическое

направление базируется на эффектах взаимодействия твердого тела с электромагнитным излучением. Оно опирается на голографию, фотохимию, электрооптику и другие явления. Оптическое направление иногда называют лазерным.

Электронно-оптическое направление использует принцип фотоэлектрического преобразования, реализуемого в твердом теле посредством внутреннего фотоэффекта, с одной стороны, и электрolumинесценции, с другой. В основе этого направления лежит замена гальванических и магнитных связей в традиционных электронных цепях оптическими. Это позволяет повысить плотность информации в канале связи, его быстродействие, помехозащищенность.

Для микроэлектроники представляет интерес в основном электронно-оптическое направление, которое позволяет решить одну из важных проблем интегральной микроэлектроники - существенное уменьшение паразитных связей между элементами как внутри одной интегральной микросхемы, так и между микросхемами. На оптоэлектронном принципе могут быть созданы безвакуумные аналоги электронных устройств и систем: дискретные аналоговые преобразователи электрических сигналов (усилители, генераторы, ключевые элементы, элементы памяти, логические схемы, линии задержки и др.); преобразователи оптических сигналов - твердотельные аналоги электронно-оптических преобразователей, видиконов, электронно-лучевых преобразователей (усилители света и изображения, плоские передающие и воспроизводящие экраны); устройства отображения информации (индикаторные экраны, цифровые табло и другие устройства картинной логики).

Основным элементом оптоэлектроники является *оптрон*. Различают оптроны с внутренней (рис. 9.4, а) и внешними (рис. 9.4, б) фотонными связями. Простейший оптрон представляет собой четырехполюсник (рис. 9.4, а), состоящий из трех элементов: фотоизлучателя 1, световода 2 и приемника света 3, заключенных в герметичном светонепроницаемом корпусе. При подаче на вход электрического сигнала в виде импульса или перепада входного тока возбуждается фотоизлучатель. Световой поток по световоду попадает в фотоприемник, на выходе которого образуется электрический импульс или перепад выходного тока.

Этот тип оптрона является усилителем электрических сигналов, в нем внутренняя связь фотонная, а внешние - электрические.

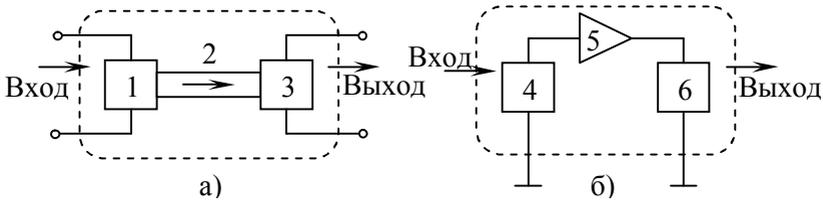


Рисунок 9.4. Оптрон с внутренней а) и внешней б) фотонными связями: 1, 6 – источники света; 2 – световод; 3, 4 – приемники света; 5 – усилитель

Другой тип оптрона - с электрической внутренней связью и фотонными внешними связями (рис. 9.4, б) - является усилителем световых сигналов, а также преобразователем сигналов одной частоты в сигналы другой частоты, например сигналов инфракрасного излучения в сигналы видимого спектра. Приемник света 4 преобразует входной световой сигнал в электрический. Последний усиливается усилителем 5 и возбуждает источник света 6.

В настоящее время разработано большое число оптоэлектронных устройств различного назначения. В микроэлектронике, как правило, используются только те оптоэлектронные функциональные элементы, для которых имеется возможность интеграции, а также совместимость технологии их изготовления с технологией изготовления соответствующих интегральных микросхем.

**Фотоизлучатели.** К источникам света оптоэлектроникой предъявляются такие требования, как миниатюрность, малая потребляемая мощность, высокие эффективность и надежность, большой срок службы, технологичность. Они должны обладать высоким быстродействием, допускать возможность изготовления в виде интегральных устройств.

Наиболее широкое распространение в качестве электролюминесцентных источников получили **инжекционные светодиоды**, в которых испускание света определяется механизмом

межзонной рекомбинации электронов и дырок. Если пропускать достаточно большой ток инжекции через р-п переход (в прямом направлении), то часть электронов из валентной зоны перейдет в зону проводимости (рис. 9.5). В верхней части валентной зоны образуются свободные состояния (дырки), а в нижней части зоны проводимости - заполнение состояния (электроны проводимости).

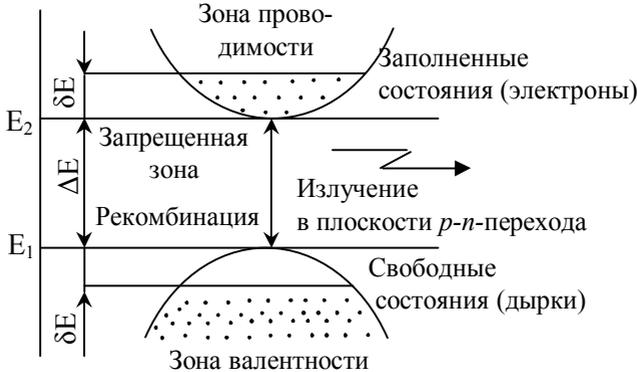


Рисунок 9.5. К объяснению принципа действия инжекционного светодиода

Такая инверсная заселенность не является равновесной и приводит к хаотическому испусканию фотонов при обратных переходах электронов. Возникающее при этом в р-п переходе некогерентное свечение и является электролюминесценцией. Фотон, испускаемый при люминесцентном переходе из заполненной части зоны проводимости в свободную часть валентной зоны, вызывает индуцированное излучение идентичного фотона, заставив еще один электрон перейти в валентную зону. Однако фотон такой же энергии (от  $\Delta E = E_2 - E_1$  до  $\Delta E = 2\delta E$ ) не может поглотиться, так как нижнее состояние свободно (в нем нет электронов), а верхнее состояние уже заполнено. Это означает, что р-п переход прозрачен для фотонов такой энергии, т. е. для соответствующей частоты. Наоборот, фотоны с энергией, большей  $\Delta E + 2\delta E$ , могут поглощаться, переводя электроны из валентной зоны в зону проводимости. В то же время для таких энергий индуцированное испускание фотонов невозможно, так

как верхнее исходное состояние не заполнено, а нижнее состояние заполнено. Таким образом, вынужденное излучение возможно в узком диапазоне около частоты, соответствующей энергии запрещенной зоны  $\Delta E$  с шириной спектра  $\delta E$ .

Наилучшими материалами для светодиодов являются арсенид галлия, фосфид галлия, фосфид кремния, карбид кремния и др. Светодиоды имеют высокое быстродействие (порядка 0,5 мкс), но потребляют большой ток (около 30 А/см<sup>2</sup>). В последнее время разработаны светодиоды на основе арсенида галлия - алюминия, мощности которых составляют от долей до нескольких милливатт при прямом токе в десятки миллиампер. К.п.д. светодиодов не превышает 1 ÷ 3%.

Перспективными источниками света являются инжекционные лазеры, позволяющие концентрировать высокие энергии в узкой спектральной области при высоких к.п.д. и быстродействии (десятки пикосекунд). Эти лазеры можно изготавливать в виде матриц на одном базовом кристалле по той же технологии, что и интегральные микросхемы. Недостатком простых инжекционных лазеров является то, что они имеют приемлемые характеристики лишь при использовании охлаждения до очень низких температур. При нормальной температуре галлий-арсенидовый лазер имеет малую среднюю мощность, низкий к. п. д. (порядка 1%), небольшие стабильность работы и срок службы. Дальнейшее усовершенствование инжекционного лазера путем создания перехода сложной структуры с использованием гетеропереходов (гетеропереход - граница между слоями с одинаковыми типами электропроводности, но с разной шириной запрещенной зоны) позволило получить малогабаритный источник света, работающий при нормальной температуре с к.п.д. 10 ÷ 20% и приемлемыми характеристиками.

**Фотоприемники.** Для преобразования световых сигналов в электрические используют фотодиоды, фототранзисторы, фоторезисторы, фототиристоры и другие приборы.

Фотодиод представляет собой смещенный в обратном направлении р-п переход, обратный ток насыщения которого определяется количеством носителей заряда, порождаемых в нем действием падающего света (рис. 9.6). Параметры фотодиода

выражают через значения тока, протекающего в его цепи. Чувствительность фотодиода, которую принято называть интегральной, определяют как отношение фототока к вызвавшему его световому потоку  $\Phi_v$ . Порог чувствительности фотодиодов оценивают по известным значениям интегральной (токовой) чувствительности и темнового тока  $I_d$ , т. е. тока, протекающего в цепи в отсутствие облученности чувствительного слоя.

Основными материалами для фотодиодов являются германий и кремний. Кремниевые фотодиоды обычно чувствительны в узкой области спектра (от  $\lambda = 0,6 \div 0,8$  мкм до  $\lambda = 1,1$  мкм) с максимумом при  $\lambda = 0,85$  мкм, а германиевые фотодиоды имеют границы чувствительности  $\lambda = 0,4 \div 1,8$  мкм с максимумом при  $\lambda \approx 1,5$  мкм. В фотодиодном режиме при напряжении питания

20 В темновой ток кремниевых фотодиодов обычно не превышает 3 мкА, в то время как у германиевых фотодиодов при напряжении питания 10 В он достигает 15 – 20 мкА.

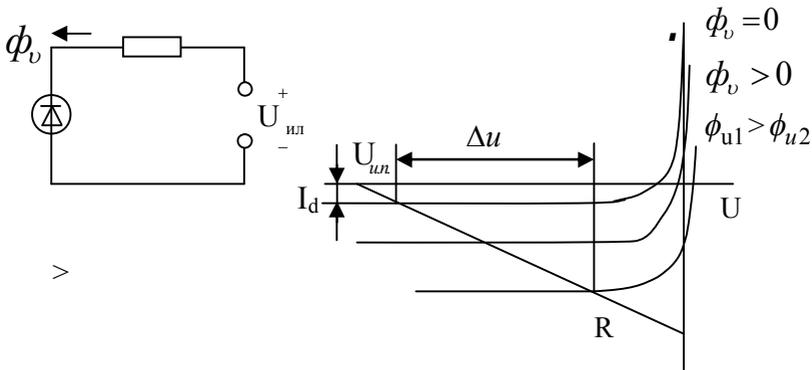


Рисунок 9.6. Схема и вольтамперные характеристики фотодиода

Фототранзисторы представляют собой приемники лучистой энергии с двумя или с большим числом р-п переходов, обладающие свойством усиления фототока при облучении чувствительного слоя. Фототранзистор соединяет в себе свойства фотодиода и усилительные свойства транзистора (рис. 9.7). Наличие у фототранзистора оптического и электрического входов одновременно позволяет создать смещение, необходимое для работы

на линейном участке энергетической характеристики, а также компенсировать внешние воздействия. Для обнаружения малых сигналов напряжение, снимаемое с фототранзистора, должно быть усилено. В этом случае следует увеличить сопротивление выхода переменному току при минимальном темновом токе в цепи коллектора, создавая положительное смещение на базе.

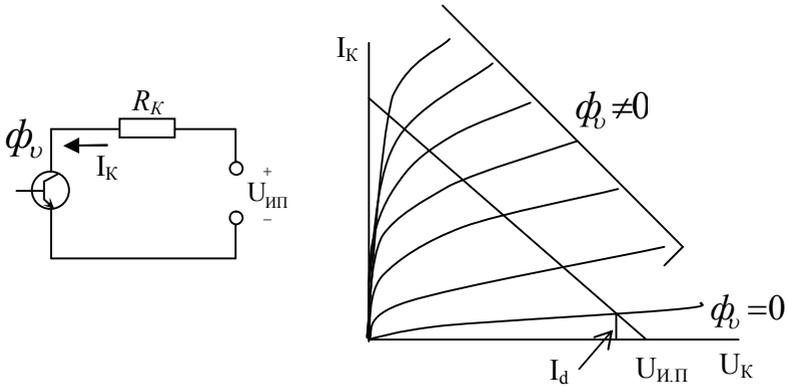


Рисунок 9.7. Схема и вольтамперные характеристики фототранзистора

**Световоды.** Между источником и приемником света в оптроне находится световод. Для уменьшения потерь при отражении от границы раздела светодиода и проводящей среды (световода) последняя должна обладать большим коэффициентом преломления. Такие среды называются иммерсионными. Иммерсионный материал должен обладать также хорошей адгезией к материалам источника и приемника, обеспечивать достаточное согласование по коэффициентам расширения, быть прозрачным в рабочей области и т. д. Наиболее перспективными являются свинцовые стекла с показателем преломления  $1,8 \div 1,9$  и селеновые стекла с показателем преломления  $2,4 \div 2,6$ . На рис. 9.8 показано поперечное сечение твердотельного оптрона с иммерсионным световодом.

В качестве световодов в оптоэлектронике находят применение тонкие нити стекла или прозрачной пластмассы. Это направление получило название волоконной оптики. Волокна покрывают светоизолирующими материалами и соединяют в мно-

гожилые световые кабели. Они выполняют те же функции по отношению к свету, что и металлические провода по отношению к току. С помощью волоконной оптики можно: осуществлять поэлементную передачу изображения с разрешающей способностью, определяемой диаметром световолокна (порядка 1 мкм); производить пространственные трансформации изображения благодаря возможности изгибания и скручивания волокон световода; передавать изображения на значительные расстояния и т. д. На рис. 9.9 показан световод в виде кабеля из светопроводящих волокон.

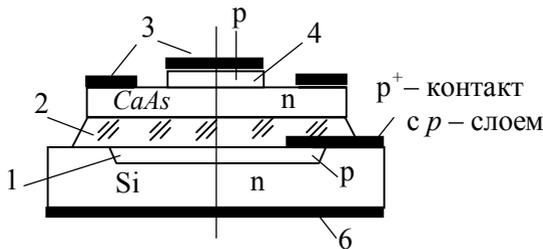


Рисунок 9.8. Разрез твердотельного оптрона с иммерсионным световодом:

1 – планарная диффузия; 2 – селеновое стекло; 3 – омические контакты; 4 – диффузионная мезаструктура; 5 – источник света; 6 – приемник света

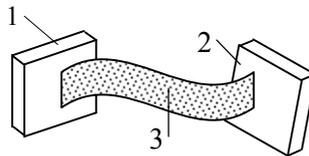


Рисунок 9.9. Световод в виде кабеля из светопроводящих волокон:

1 – источник света; 2 – приемник света; 3 – световой кабель

**Интегральная оптика.** Одним из перспективных направлений функциональной микроэлектроники является интегральная оптика, обеспечивающая создание сверхпроизводительных систем передачи и обработки оптической информации. Область ис-

следований интегральной оптики включает распространение, преобразование и усиление электромагнитного излучения оптического диапазона в диэлектрических тонкопленочных волноводах и волоконных световодах. Основным элементом интегральной оптики является объемный или поверхностный оптический микроволновод. Простейший симметричный объемный оптический микроволновод представляет собой локализованную по одной или двум пространственным измерениям область с показателем преломления, превышающим показатель преломления окружающей оптической среды. Такая оптически более плотная область есть не что иное, как канал или несущий слой диэлектрического волновода.

Примером несимметричного поверхностного диэлектрического волновода может служить тонкая пленка оптически прозрачного диэлектрика или полупроводника с показателем преломления, превышающим показатель преломления оптически прозрачной подложки. Степень локализации электромагнитного поля, а также отношение потоков энергии, переносимых вдоль несущего слоя и подложки, определяются эффективным поперечным размером несущего слоя и разностью показателей преломления несущего слоя и подложки при заданной частоте излучения. Сравнительно простым и наиболее подходящим для твердотельных оптических устройств является оптический плосковый микроволновод, выполненный в виде тонкой диэлектрической пленки (рис. 9.10), нанесенной на подложку методами микроэлектроники (например, вакуумным напылением).

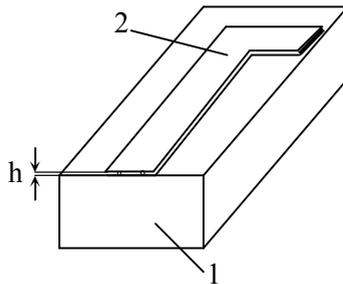


Рисунок 9.10. Оптический плосковый микроволновод с прямоугольным поперечным сечением:

1 – подложка; 2 – диэлектрическая пленка

С помощью маски на диэлектрическую подложку можно наносить с высокой степенью точности целые оптические схемы. Применение электронно-лучевой литографии обеспечило успехи в создании как одиночных оптических полосковых волноводов, так и оптически связанных на определенной длине, а впоследствии расходящихся волноводов, что существенно для создания направленных ответвителей и частотно-избирательных фильтров в системах интегральной оптики.

**Оптоэлектронные микросхемы.** На основе оптоэлектроники разработано большое число микросхем. Рассмотрим некоторые оптоэлектронные микросхемы, выпускаемые отечественной промышленностью. В микроэлектронике наиболее широко применяют оптоэлектронные микросхемы гальванической развязки. К ним относят быстродействующие переключатели, коммутаторы аналоговых сигналов, ключи и аналоговые оптоэлектронные устройства, предназначенные для использования в системах функциональной обработки аналоговых сигналов.

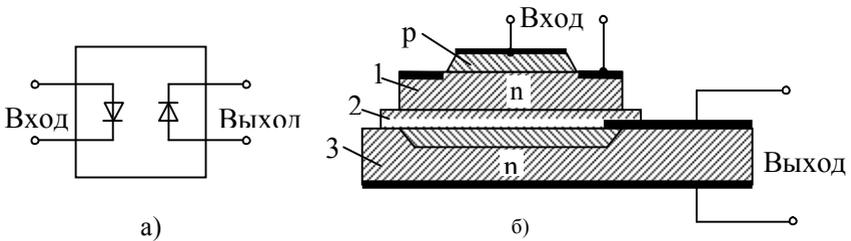


Рисунок 9.11. Схема (а) и технологическое выполнение (б) оптронной пары: 1 – источник света; 2 – иммерсионная среда; 3 – фотоприемник

Основным элементом любой оптоэлектронной микросхемы является оптронная пара (рис. 9.11, а, б), состоящая из источника света 1, управляемого входным сигналом, иммерсионной среды 2, оптически связанной с источником света, и фотоприемника 3. Параметрами оптронной пары являются сопротивление развязки по постоянному току, коэффициент передачи тока

(отношение фототока приемника к току излучателя), время переключения и проходная емкость.

На базе оптоэлектронных пар создаются оптоэлектронные микросхемы различного назначения.

1. **Оптоэлектронный переключатель** представляет гибридную микросхему, содержащую оптоэлектронную пару и усилитель. В переключателе используются высокоэффективные светодиоды на основе арсенида галлия, легированного кремнием, и быстродействующие кремниевые  $p-i-n$  фотодиоды. Иммерсионной средой является халькогенидное стекло с показателем преломления 2,7. Коэффициент передачи тока в оптоэлектронной паре составляет  $3 \div 5$  при нормальной температуре, времена включения (сумма времен задержки и нарастания фронта)  $100 \div 250$  пс, гальваническая развязка цепи светодиода и фотоприемника по постоянному току 109 Ом. Микросхема выполнена в круглом металлостеклянном корпусе типа ТО-5.

2. **Оптоэлектронный ключ** предназначен для коммутации высоковольтных цепей переменного и постоянного токов. Он имеет четыре независимых канала, каждый из которых содержит две оптоэлектронные пары, состоящие из светодиода и высоковольтного  $p-i-n$  фотодиода. Фотодиоды соединены встречно-последовательно, поэтому сопротивление ключа в запертом состоянии (в отсутствие тока через светодиоды) независимо от полярности приложенного напряжения определяется темновым сопротивлением смещенного в обратном направлении  $p-i-n$  фотодиода; значение его составляет примерно  $10^9$  Ом.

3. **Транзисторный ключ** предназначен для коммутации постоянных напряжений до 50 В. Прибор имеет два независимых канала, каждый из которых содержит оптоэлектронную пару, состоящую из арсенидгаллиевого светодиода и кремниевое

$p-i-n$  фототранзистора. Оптоэлектронная пара имеет коэффициент передачи тока 2, номинальный рабочий ток 10 мА, быстродействие в режиме усиления  $100 \div 300$  нс.

4. **Коммутатор аналоговых сигналов** предназначен для применения в системах селективной обработки аналоговых сигналов. Электрическая схема одного канала коммутатора приведена на рис. 9.12. Канал содержит оптоэлектронную пару, состоящую из арсенидгаллиевого светодиода и двух встречно

включенных р-і-п фотодиодов, выполненных в одном монокристалле.

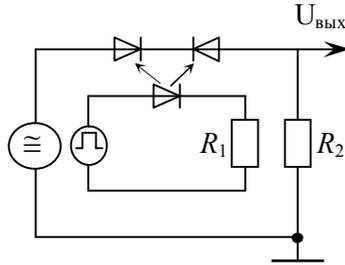


Рисунок 9.12. Электрическая схема оптоэлектронного коммутатора аналоговых сигналов

На рис. 9.13 показаны электрические схемы некоторых других типов оптоэлектронных микросхем. Ключевая микросхема (рис. 9.13, а) включает в себя быстродействующую диодную оптоэлектронную пару, согласованную с монокристаллическим кремниевым усилителем.

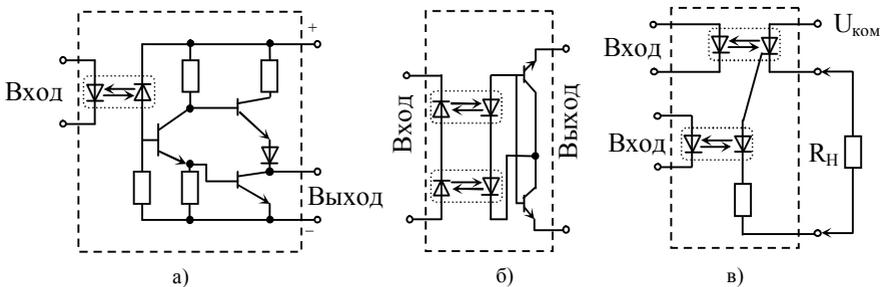


Рис. 9.13. Электрические схемы некоторых типов оптоэлектронных микросхем:

а – ключевая микросхема; б – аналоговый ключ; в – реле постоянного тока

Она предназначена для замены трансформаторных и релейных связей в логических устройствах ЭВМ и дискретной автоматики. Аналоговый ключ (рис. 9.13, б) относится к линейным схемам с оптоэлектронным управлением. При мощности управляющего сигнала  $60 \div 80$  мВт параметры прерывателя достига-

ют значений, необходимых для стандартных полупроводниковых микросхем. Оптоэлектронные маломощные реле постоянного тока (рис. 9.13, в) предназначены для замены аналогичных электромеханических реле с быстродействием в миллисекундном диапазоне и гарантируемым числом срабатываний  $10^4 \div 10^7$ .

Представляют интерес оптоэлектронные микросхемы серии 249, в которую входят четыре группы приборов, представляющих собой электронные ключи на основе электролюминесцентных диодов и транзисторов. Электрическая схема всех групп приборов одинакова (рис. 9.14). Конструктивно микросхемы оформлены в прямоугольном плоском корпусе интегральных микросхем с 14 выводами и имеют два изолированных канала, что уменьшает габариты и массу аппаратуры, а также расширяет функциональные возможности микросхем. Светодиоды выполнены на основе кремния и имеют  $n^+ - p - n_i - p^+$  структуру. Наличие двух каналов в ключе позволяет использовать его в качестве интегрального прерывателя аналоговых сигналов и получать высокий коэффициент передачи сигнала ( $10 \div 100$ ) при включении фототранзисторов по схеме составного транзистора.

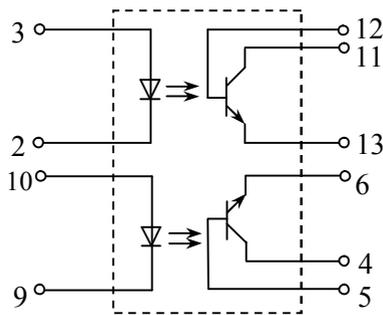


Рисунок 9.14. Электрическая схема оптоэлектронных микросхем серии 249

### 9.3. Акустоэлектроника

Акустоэлектроника - направление функциональной микроэлектроники, связанное с использованием механических резонансных эффектов, пьезоэлектрического эффекта, а также эффекта, основанного на взаимодействии электрических полей с

волнами акустических напряжений в пьезоэлектрическом полупроводниковом материале.

Акустоэлектроника занимается преобразованием акустических сигналов в электрические и электрических сигналов в акустические.

На принципе электромеханического резонанса основан прибор, называемый резонистором и представляющий собой транзистор с резонирующим затвором (рис. 9.15).

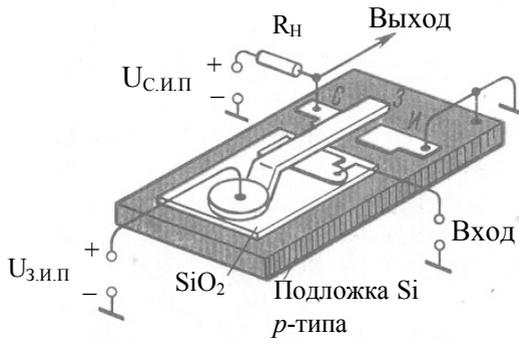


Рисунок 9.15. Устройство резонатора

Затвор Z, представляющий собой часть балки, противоположный конец которой закреплен на изоляторе, нависает над каналом между стоком С и истоком И. Под балкой на изоляторе расположен электрод, на который подается входной сигнал. Сила электростатического взаимодействия сигнального электрода с затвором, на который также подано постоянное напряжение смещения, раскачивает балку в случае, когда частота сигнала совпадает с механическим резонансом балки. Вибрирующий затвор модулирует канал, обуславливая наличие переменной составляющей тока в нагрузке R<sub>н</sub>. Консоль из золота имеет длину 0,25 мм. Такие резонисторы на частотах 1 ÷ 45 кГц имеют добротность 100 ÷ 750. При обратной связи с выхода на вход резонистора можно получить тональный генератор, подобный широко известному камертонному генератору. Разработаны и применяются резонисторы и для более высоких частот, приблизительно до 1 МГц.

В некоторых материалах ориентация молекул под действием поля сопровождается структурными изменениями, что приводит к изменению размеров образца. Эти явления носят обратимый и необратимый характер и позволяют создавать линейные и нелинейные устройства. Подобные процессы называются пьезоэлектрическим эффектом, а материалы, в которых наблюдается явление пьезоэффекта, - пьезоэлектриками. К таким материалам относится турмалин, кварц, сегнетова соль, цинковая обманка и др. На пьезоэлектрическом эффекте основана работа некоторых радиотехнических функциональных приборов - кварцевых генераторов и кварцевых фильтров. К функциональным приборам относятся также ультразвуковые линии задержки, работающие на объемных акустических волнах. Эти устройства позволяют задерживать сигналы на время от долей микросекунды до десятков миллисекунд. Широко используются твердотельные линии задержки из плавленого кварца, стекла и металлов.

Простейшая ультразвуковая линия задержки, работающая на объемных акустических волнах, представляет собой стержень твердого тела длиной  $l$ , к противоположным концам которого прикреплены пьезоэлектрические преобразователи (рис.9.16).

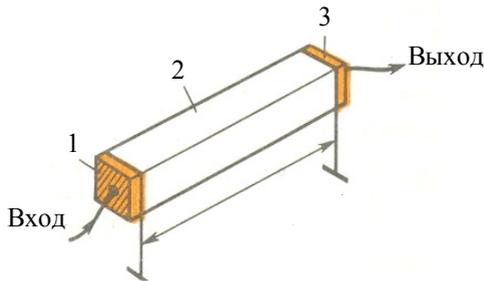


Рисунок 9.16. Ультразвуковая линия задержки:  
1 – входной преобразователь; 2 – звукопровод; 3 – выходной преобразователь

На вход подается радиоимпульс с несущей частотой порядка нескольких десятков мегагерц. Электрические колебания во входном пьезоэлектрическом преобразователе превращаются в акустические и излучаются в звукопровод. Кварцевые преобразователи работают на сжатие. Когда через время, определяемое

скоростью звука (значительно меньше скорости распространения электромагнитных волн), акустическое колебание достигает выходного преобразователя, на нем под воздействием акустического сжатия возникает э. д. с, которая после усиления и детектирования образует выходной задержанный видеоимпульс.

Пьезоэлектрические преобразователи используют для возбуждения с помощью электрических сигналов акустических волн в ультразвуковых линиях задержки и обратного преобразования их в электрический сигнал.

Пьезоэлектрические преобразователи используют для возбуждения с помощью электрических сигналов акустических волн в ультразвуковых линиях задержки и обратного преобразования их в электрический сигнал.

Имеются различные способы получения преобразователей. Наилучшие результаты дает преобразователь, состоящий из пленки сульфида кадмия CdS, осажденной методом вакуумного напыления непосредственно на металлическую пленку, которую в свою очередь наносят на торец звукопровода (рис. 9.17).

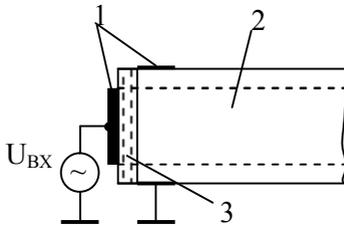


Рисунок 9.17. Акустический преобразователь с пленкой сульфида кадмия:  
1 – металлическая пленка; 2 – звукопровод;  
3 – напыленная пленка сульфида кадмия

Пьезоэлектрические преобразователи используют для возбуждения с помощью электрических сигналов акустических волн в ультразвуковых линиях задержки и обратного преобразования их в электрический сигнал.

Имеются различные способы получения преобразователей. Наилучшие результаты дает преобразователь, состоящий из

пленки сульфида кадмия CdS, осажденной методом вакуумного напыления непосредственно на металлическую пленку, которую в свою очередь наносят на торец звукопровода (рис. 9.17). Такие преобразователи характеризуются малыми потерями и широкой полосой пропускания (порядка 30%) на частотах от 100 до 1000 МГц. Потери на пару преобразователей (входной — выходной) не превышают 12 дБ на частотах 300 – 400 МГц как для продольных, так и для сдвиговых колебаний .

На частотах порядка 10 ГГц в качестве преобразователя используют обедненный слой смещенного в обратном направлении  $p-n$ -перехода (рис. 9.18). Выбором напряжения смещения  $U_{см}$  толщину обедненного слоя доводят до десятых долей микрометра и модулируют высокочастотным напряжением  $u_{вх}$ .

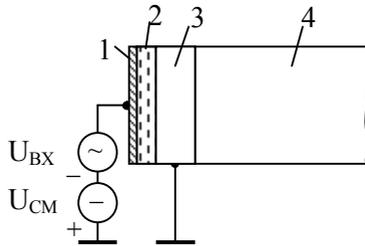


Рисунок 9.18. Акустический преобразователь на  $p-n$ -переходе: 1 — золото; 2 — обедненный слой; 3 — CaAs  $n$ -типа; 4 — звукопровод

Ультразвуковые волны одинаково хорошо распространяются как в изоляторах, так и в проводниках. Однако при распространении в полупроводниках, по результатам исследований, они имеют малые потери. Это дает возможность изготавливать преобразователи для высоких частот. Используя явления взаимодействия акустических волн с электронами, можно разработать приборы для усиления электрических колебаний посредством усиления бегущей ультразвуковой волны. Для этого требуются высокоэффективные преобразователи (диффузионные, с  $p-n$ -переходом или напыленные). Усилитель на частоту 1 ГГц с коэффициентом усиления акустических волн 40 дБ, работающий на продольных акустических волнах, в интегральном исполне-

нии имеет вид, показанный на рис. 9.19. На торцах исходного стержня с удельным сопротивлением, достаточным для усиления, путем диффузии индия создаются слои с высокой проводимостью. Эти слои (заштрихованы на рис. 9.19) служат электродами для постоянного поля дрейфа, а также внутренними электродами преобразователей. Такой усилитель имеет размеры  $1,28 \times 0,6 \times 0,6$  мм, мощность рассеяния 3,78 Вт, напряжение питания 220 В, полосу пропускания 300 МГц.

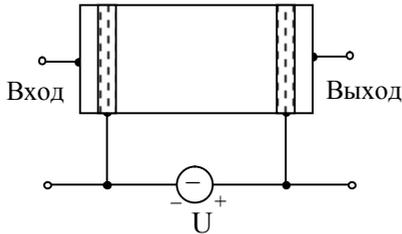


Рисунок 9.19. Объемный акустоэлектронный усилитель

Новым этапом в развитии акустоэлектроники является использование поверхностных акустических волн. Поверхностные волны обладают всеми свойствами объемных волн, доступны для воздействия на всем пути их распространения вдоль линии, а технология изготовления ультразвуковых линий с поверхностными волнами совместима с технологией изготовления интегральных микросхем.

Наиболее широкое распространение в технике получили поверхностные волны ультразвукового диапазона. Применение этих волн в линиях задержки позволило изменить их габариты. На поверхностных волнах разработаны резонаторы, полосовые фильтры, фазовращатели и другие элементы радиоэлектроники. В основу работы этих приборов положено использование упругих релеевских или поверхностных акустических волн, распространяющихся вдоль границы твердого упругого полупространства с вакуумом или другой разреженной средой, например воздухом.

Линии задержки на поверхностных акустических волнах позволяют реализовать задержку сигнала 0,1 – 100 мкс на частотах  $1 \div 10^3$  МГц с полосой пропускания до 100% рабочей частоты.

Наряду с линиями задержки большое распространение получили фильтры (полосовые, режекторные и др.), синтезированные по заданным частотным характеристикам. В основе способа изготовления фильтров лежит изменение условий распространения акустических волн, в результате которого изменяется скорость волны и связанная с ней частотная характеристика фильтра. Электроакустический фильтр содержит управляющие электроды, расположенные по обеим сторонам звукопровода, между входным и выходным преобразователями. При изменении управляющего напряжения происходит соответствующее изменение характеристик фильтра.

На рис. 9.20 показано устройство акустоэлектронного усилителя на поверхностных волнах. Дрейфовая часть представляет собой кремниевый монокристаллический слой *n*-типа толщиной около 1 мкм, выращенный на сапфировой подложке эпитаксиальным способом. Этот материал имеет удельное сопротивление 100 Ом·см и подвижность носителей зарядов  $500 \text{ см}^2/(\text{В}\cdot\text{с})$ . Воздушный зазор для работы на частоте 100 МГц составляет 50 нм, а на частоте 1 ГГц  $\div 20$  нм. Такие усилители на частоте 108 МГц имеют усиление 30 дБ на длине 10 мм и ширине 1,25 мм при потребляемой мощности постоянного тока 0,7 Вт.

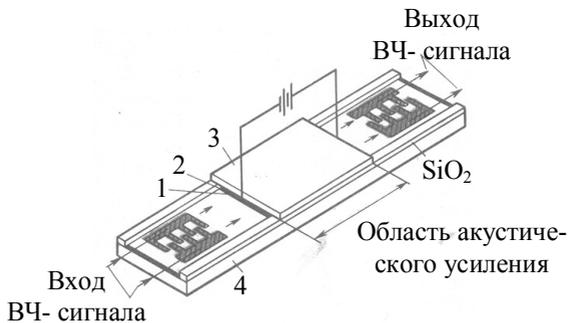


Рисунок 9.20. Акустоэлектронный усилитель на поверхностных волнах: 1 – воздушный зазор; 2 – кремниевая пленка; 3 – сапфировая подложка; 4 – акустическая подложка

На основе упругих поверхностных волн (УПВ) кроме линий задержки могут быть разработаны запоминающие устройства, частотные фильтры, генераторы, согласованные фильтры, Фурье-преобразователи. Фурье-преобразователи на УПВ работают в реальном масштабе времени, что наряду с компактностью, низкой стоимостью и малым потреблением энергии привлекает особое внимание. Этот метод базируется на преобразовании с помощью линейной частотной модуляции.

Таким образом, акустоэлектронные устройства являются перспективными, особенно для применения в широкополосных схемах и схемах СВЧ. Однако на пути широкой практической реализации этих приборов стоят еще значительные технологические трудности.

#### **9.4. Магнетоэлектроника**

Магнетоэлектроника - направление функциональной микроэлектроники, связанное с появлением новых магнитных материалов, обладающих малой намагниченностью насыщения, и с разработкой технологических методов получения тонких магнитных пленок.

На перемагничивание тонкопленочного элемента, толщина которого обычно не превышает толщины одного домена, требуется энергии в  $10 \div 20$  раз и времени в  $10 \div 30$  раз меньше, чем на перемагничивание ферритового сердечника.

Наибольший интерес представляет использование тонкопленочных металлических магнитных материалов в микроэлектронных запоминающих устройствах (ЗУ), где в качестве элемента памяти применяются тонкие магнитные пленки. Эти пленки позволяют создавать надежные быстродействующие ЗУ с малой мощностью управления. Весьма перспективны устройства, памяти на цилиндрических магнитных доменах. Плотность записи таких устройств достигает  $10^5$  бит/см<sup>2</sup> при скорости обработки информации  $3 \cdot 10^6$  бит/с. Преимущество этих устройств заключается также в том, что магнитные домены могут составить систему идентичных элементов, реализующих функции логики, памяти и коммутации без нарушения однородности структуры материала носителя информации. Следовательно,

кристалл на магнитных доменах является вычислительной средой, на поверхности которой посредством системы внешних приложений можно размещать схемы, реализующие различные комбинации логических и переключающих функций и функций памяти.

Применение тонких магнитных пленок в качестве носителей информации основано на том, что они обладают *двумя устойчивыми состояниями*. Эти состояния пленки обеспечиваются благодаря одноосной магнитной анизотропии - предпочтительной ориентации вектора намагниченности, которая создается в процессе изготовления пленки или при ее последующей термической обработке с помощью внешнего магнитного поля.

Тонкие пленки пермаллоя (сплав никеля и железа с небольшими добавками меди, хрома и молибдена) можно изготовить так, что их магнитные свойства в разных направлениях будут сильно различаться. В направлении *оси трудного намагничивания* (ОТН) петля гистерезиса практически полностью отсутствует, зато под прямым углом к ней в направлении *оси легкого намагничивания* (ОЛН) петля гистерезиса является почти полной (рис. 9.21, а). Это свойство используется в двух видах интегральной памяти: элементе памяти с плоскими магнитными пленками (рис. 9.21, б) и элементе памяти с электролитическим магнитным покрытием, нанесенным на проволоку (рис. 9.21, в).

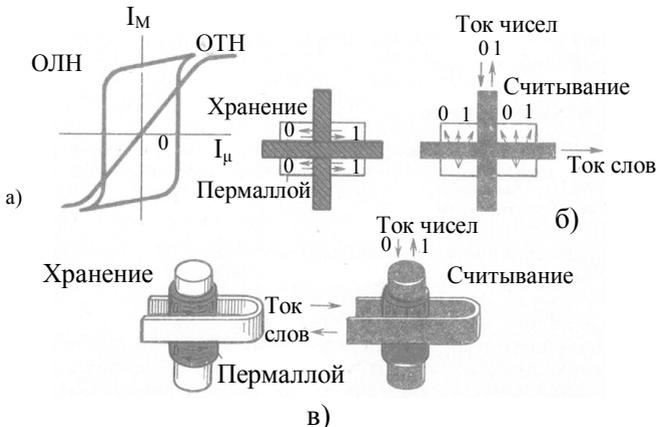


Рис. 9.21. Использование тонких магнитных пленок для элементов памяти ЭВМ:

- петля гистерезиса тонкой магнитной пленки;
- элемент памяти с плоскими магнитными пленками;
- элемент памяти с электролитическим магнитным покрытием, нанесенным на пленку

При хранении информации пермаллойные элементы намагничены в одном или другом направлении оси легкого намагничивания, которое совпадает с продольным направлением в пленке и является окружностью для проволоки с электролитическим покрытием. При записи ток слов делает направление намагниченности почти совпадающим с направлением оси трудного намагничивания. Ток чисел отклоняет направление намагниченности в ту или другую сторону, так что после прохождения импульсов намагниченность устанавливается в направлении ОЛН.

Третьим типом интегральной памяти на магнитных пленках является плоская проволочная память (рис. 9.22). Ее изготавливают путем электролитического нанесения пленки пермаллоя на медно-бериллиевую проволоку. Прямые параллельные отрезки такой проволоки образуют линии чисел; проводящие ленты, протянутые в поперечном направлении, служат линиями слов. Запоминание осуществляется намагничиванием по окружности пленки, нанесенной электролизом на проволоку, причем это соответствует направлению оси легкого намагничивания, которое устанавливается при электролизе за счет пропуска постоянного тока через проволоку. Ток слов направляет поле по оси проволоки, т. е. в направлении оси трудного намагничивания. Это индуцирует напряжения в линиях чисел, причем небольшие токи чисел направляют поля вдоль оси легкого намагничивания.

На тонких магнитных пленках могут быть выполнены не только элементы памяти ЭВМ, но также логические микросхемы, магнитные усилители и другие приборы.

Широкие перспективы построения разнообразных функциональных устройств открывают новые материалы — магнитные полупроводники. К ним относятся магнетики, не обладающие металлической природой электропроводности и представляющие собой соединения магнитных и немагнитных элементов. В настоящее время известны такие магнитные полупроводники, как халькогениды европия, халькогенидные шпинели хрома,

сильно легированные ферриты (например, железиттриевый гранат, легированный кремнием) и т. д.

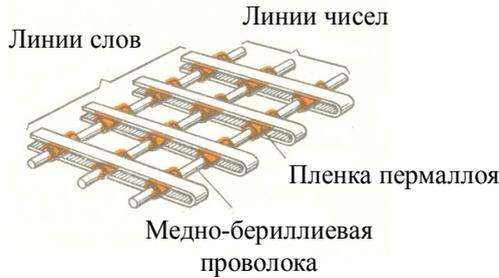


Рисунок 9.22. Плоская проволочная память

В магнитных полупроводниках при температурах, меньших температуры магнитного упорядочения  $\Theta$  (точки Кюри), появляется как бы дополнительная по сравнению с обычными немагнитными полупроводниками степень свободы - магнитный порядок. Между магнитным порядком и полупроводниковыми свойствами материала (электрическими, оптическими) имеются взаимосвязь и взаимовлияние, которые и вызывают разнообразные, свойственные исключительно этим материалам, эффекты. Например, вследствие зависимости зонной структуры от величины магнитного момента при понижении температуры до значений, меньших  $\Theta$ , в магнитных полупроводниках наблюдается аномально сильный сдвиг края полосы поглощения. При этом ширина запрещенной зоны может как уменьшаться, так и увеличиваться. Магнетосопротивление в магнитных полупроводниках существенно больше, чем в обычных, и максимально вблизи точки Кюри. Возникает оно прежде всего из-за воздействия внешнего поля на намагниченность, а не непосредственно на носитель заряда, как в обычных полупроводниках. Эти эффекты обусловлены влиянием намагниченности на оптические и электрические свойства вещества. Существуют эффекты и обратного порядка. Имеются сообщения о наблюдении изменений магнитной проницаемости и направления оси анизотропии в некоторых магнитных полупроводниках под воздействием све-

та. В халькогенидах европия и некоторых других материалах имеют место повышение точки Кюри и изменение намагниченности с увеличением концентрации носителей заряда.

Ряд эффектов в магнитных полупроводниках возникает из-за взаимодействия носителей заряда со спиновыми волнами, в частности изменение знака магнетосопротивления. Экспериментально наблюдался эффект усиления СВЧ-излучения в магнитных полупроводниках при пропускании через них электрического тока.

Продолжаются широкие исследования различных свойств магнитных полупроводников. Однако уже известные эффекты позволяют создавать монокристаллические СВЧ-микросхемы с активными и пассивными СВЧ-элементами на одной монокристаллической подложке из магнитного полупроводника, устройства бесконтактного управления и связи, заменители датчиков Холла и другие устройства.

Магнитные шпинели дают возможность реализовать запоминающие устройства, аналогичные запоминающим устройствам на ферритовых сердечниках. Предполагается, что шпинели будут технологичнее ферритов. Кроме того, из них можно делать также активные приборы, позволяющие параллельно с записью и считыванием информации производить обработку информации непосредственно в запоминающей среде.

### **9.5. Приборы на эффекте Ганна**

В 1963 г. американским физиком Ганном в полупроводниках - арсениде галлия GaAs и фосфиде индия InP с электронной электропроводностью было обнаружено явление генерации высокочастотных колебаний электрического тока в случае приложения к образцу постоянного напряжения, превышающего некоторое критическое значение. Оказалось, что частота колебаний зависит от длины образца и лежит в диапазоне нескольких гигагерц. Поскольку генерация высокочастотных колебаний в объеме не связана с наличием тонких и маломощных p-n переходов, на приборах Ганна удалось построить СВЧ-генераторы значительно большей мощности, чем на других полупроводниковых приборах.

Генераторы Ганна, выполненные в форме квадратов со стороной  $100 \div 150$  мкм, дают мощность в непрерывном режиме порядка нескольких милливольт на частотах  $1 \div 25$  ГГц. Эти генераторы могут работать и в импульсном режиме, обеспечивая импульсную мощность порядка нескольких сотен ватт при к.п.д.  $5 \div 25\%$ . Модификацией генератора Ганна является генератор с ограничением накопления объемного заряда (ОНОЗ). В режиме ОНОЗ кристалл арсенида галлия включается последовательно с колебательным контуром и нагрузочным резистором. Наличие контура обеспечивает легкость перестройки частоты. Переменное напряжение на контуре достаточно велико для того, чтобы во время отрицательной полуволны напряжение на образце падало ниже критического значения. При этом домен успевает разрушиться, так как время диэлектрической релаксации в слабом поле мало (порядка  $10^{-12}$  с) по сравнению с периодом колебаний. В режиме ОНОЗ удается достигнуть большей мощности и на более высоких частотах (до сотен гигагерц) благодаря тому, что во время положительной полуволны домен не успевает сформироваться и в большей части образца дифференциальная проводимость остается отрицательной.

На эффекте Ганна, используя падающий участок вольтамперной характеристики, можно построить также СВЧ-усилитель. Например, усилитель на частоте  $23 \div 31$  ГГц дает усиление по мощности 20 дБ.

Прибор на эффекте Ганна может быть использован как элемент логических схем. Быстродействие таких схем весьма высокое — несколько десятков пикосекунд на каскад. На рис. 9.23 показана простейшая схема импульсного усилителя на эффекте Ганна в триггерном режиме. В этой схеме напряжение батареи  $U_{и.п.}$  выбрано так, что напряжение на приборе Ганна  $U_0 = U_{и.п.} - IR_n$  меньше  $U_t$ , но больше  $U_a$  ( $U_t$  и  $U_a$  — пороговые напряжения возникновения и исчезновения доменов). При подаче на вход усилителя короткого импульса с длительностью меньше пролетного времени с амплитудой  $U_n > U_t - U_0$  прибор Ганна на время, равное пролетному времени  $T_0$ , переключается в состояние со сформированными доменами. Ток через прибор Ганна и падение напряжения на сопротивлении включенного последовательно с ним резистора нагрузки падают, благодаря чему обра-

зуется выходной импульс с полярностью, противоположной входному импульсу, и длительностью, равной пролетному времени  $T_0$ . Такой усилитель может выполнять логическую операцию сравнения амплитуды импульса  $U_n$  с заданной величиной  $U_t - U_0$ . Кроме того, он может быть использован как дискриминатор выходных импульсов по их ширине и амплитуде. При наличии дополнительного входа, показанного на рис. 9.23 пунктиром, схему усилителя можно использовать в качестве элемента ИЛИ, если прибор Ганна переключается одним импульсом, поданным на любой из входов.

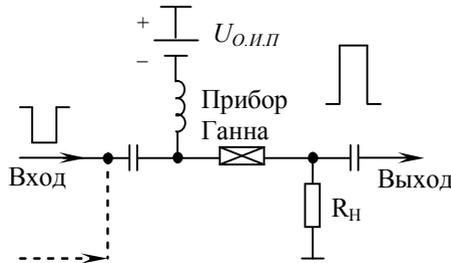


Рисунок 9.23. Схема импульсного усилителя на эффекте Ганна в триггерном режиме

На эффекте Ганна могут быть созданы схемы, которые переводятся в режим самоподдерживающейся генерации одиночным включающим импульсом. Эта генерация может быть прекращена подачей импульса противоположной полярности. Такие схемы могут осуществлять функции элемента памяти.

Функциональные приборы, построенные на эффекте Ганна, не имеют р-п переходов и отдельных элементов.

Они выполняют свою функцию только благодаря свойствам материала и форме образца. Так, если изготовить кристалл арсенида галлия специальной формы, то движущиеся домены можно использовать для генерации импульсов практически любой формы. Рассмотрим примеры.

В образце пирамидальной формы (рис. 9.24, а) электрическое поле уменьшается от катода к аноду. Поэтому при сравнительно малых напряжениях смещения домен распространяется только в ту часть прибора вблизи катода, в которой  $U_{cm} > U_a$ .

С повышением напряжения смещения дрейфовый путь домена увеличивается, а частота колебаний соответственно уменьшается. При дальнейшем повышении напряжения домен достигает анода, после чего частота колебаний практически перестает зависеть от напряжения смещения. Осциллограмма тока, генерируемого прибором Ганна при различных напряжениях смещения, показана на рис. 9.24, б.

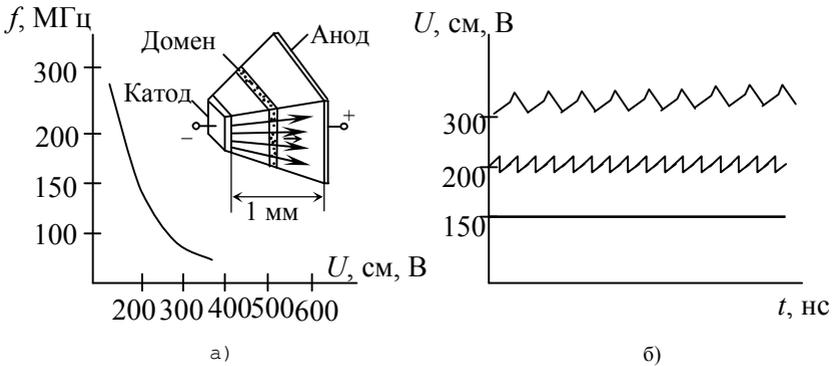


Рисунок 9.24. Функциональный генератор Ганна с частотой колебаний, перестраиваемой напряжением смещения:  
 а) зависимость частоты колебаний от напряжения смещения (в правом верхнем углу показана форма образца);  
 б) осциллограмма тока при различных напряжениях смещения

На рис. 9.25 приведены функциональные генераторы Ганна с заданной формой колебаний. В верхней части рисунка показана форма образцов, в нижней - зависимости тока от времени. В соответствии с отмеченным свойством приборов Ганна форма колебаний тока в течение пролетного времени воспроизводит профиль поперечного сечения образца (выступ на рис. 9.25, а и впадина на рис. 9.25, б). Следует отметить, что при малых напряжениях смещения частота колебаний, генерируемых прибором, падает с ростом напряжения. Когда напряжение будет достаточно велико для того, чтобы домен распространился до средней части образца с наибольшей площадью поперечного сечения, частота колебаний скачком уменьшится примерно в два раза, поскольку, миновав среднее сечение, домен достигнет ано-

да. Следовательно, такой образец может быть использован в качестве переключателя частоты.

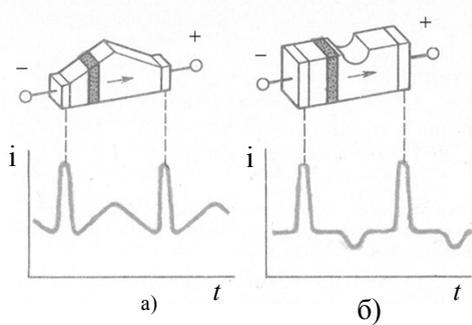


Рисунок 9.25. Функциональные генераторы Ганна, воспроизводящие профиль поперечного сечения образца: а) выступ; б) впадина

Одним из важных функциональных приборов на эффекте Ганна является аналого-цифровой преобразователь (рис. 9.26).

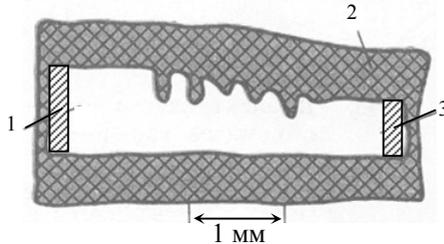


Рисунок 9.26. Аналого-цифровой преобразователь Ганна:  
1 – анод; 2 – полуизолирующая подложка; 3 – катод

Прибор имеет планарную конструкцию. Активный слой, имеющий форму «клина» с кодирующими прорезями, выращивают методом эпитаксии на полуизолирующей подложке. Как и в приборах пирамидальной формы (см. рис. 9.24, а), путь, проходимый доменом, увеличивается с повышением напряжения смещения. При прохождении доменом кодирующей прорези ток уменьшается, а число всплесков, отнесенное к анодному проходу домена, соответственно возрастает с повышением напряже-

ния смещения. Приборы на эффекте Ганна могут быть использованы также в качестве основных элементов оптоэлектронных устройств: приемников, модуляторов, источников света и т. д.

### 9.6. Диэлектрическая электроника

В микроэлектронике широко применяются тонкие пленки металлов и диэлектриков. При переходе к тонким пленкам возникают новые явления и закономерности, не проявляющиеся в массивных образцах и структурах. Для пленок типична возможность создавать управляемые эмиссионные токи, аналогичные токам в вакууме. При контакте неметаллического твердого тела с металлом, обладающим меньшей работой выхода, **приконтактная область** обогащается свободными носителями заряда, эмиттированными из металла. В массивных образцах эти узкие приконтактные области повышенной электропроводимости не влияют на токовый режим, определяемый концентрацией свободных носителей заряда в объеме тела. В тонких же пленках эмиттированные носители заряда могут доминировать во всем объеме, определяя закономерности токовых явлений. С точки зрения теории рассеяния носителей заряда, любое неметаллическое твердое тело в толстом слое — полупроводник, а в тонком слое - диэлектрик.

Эффекты, связанные с протеканием эмиссионных токов в неметаллических твердых телах, не охватываются ни физикой полупроводников, ни физикой диэлектриков. Закономерности этих явлений, а также приборные и схемные разработки на их основе составляют содержание нового раздела физики твердого тела и электроники - диэлектрической электроники.

Если между двумя металлическими электродами поместить тонкую (порядка  $1 \div 10$  мкм) диэлектрическую пленку, то мигрируемые из металла электроны заполняют всю толщину пленки и напряжение, приложенное к такой системе, создаст ток в диэлектрике.

Диэлектрическая электроника изучает протекание токов, ограниченных объемным зарядом в диэлектриках, при термоэлектронной эмиссии из металлов и полупроводников, туннельной эмиссии и т. д.

Простейшими приборами диэлектрической электроники являются **диоды и транзисторы**, имеющие характеристики, аналогичные характеристикам электровакуумных приборов. Диэлектрический диод представляет собой пленочную структуру металл — диэлектрик — металл (рис. 9.27). Принцип действия диэлектрического диода отличен от принципа действия электровакуумного и полупроводникового диодов. Выпрямляющий эффект в диэлектрическом диоде определяется различием работ выхода из истока и стока и может оказаться значительным за счет нанесения на диэлектрик контакта из материала с очень малой работой выхода. Поэтому в одном направлении возникают большие токи, а в обратном направлении — исчезающе малые токи. Коэффициент выпрямления диэлектрического диода достигает  $10^4$  и выше.

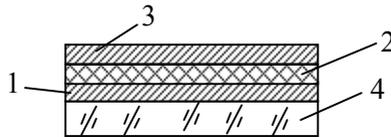


Рисунок 7.27. Структура диэлектрического диода  
1 – сток (Au); 2 – пленка CdS;  
3 – исток (In); 4 – подложка.

В диэлектрическом транзисторе управляющий электрод (затвор) размещен в тонком слое диэлектрика между истоком и стоком. В некоторых типах триодов эмиссия происходит из полупроводника n-типа с электронной электропроводностью в высокоомный полупроводник p-типа с дырочной электропроводностью, который играет роль диэлектрика (рис. 9.28).

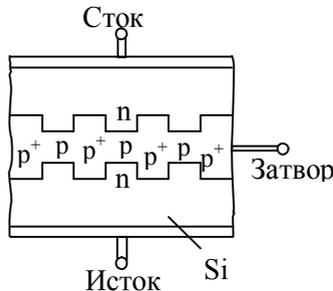


Рисунок 9.28. Диэлектрический транзистор (горизонтальный разрез)

Низкоомные области, образованные из полупроводника  $p^+$ -типа с высокой дырочной электропроводностью, выполняют роль металлических ячеек сетки электровакуумного триода. Подаваемое на эти области внешнее напряжение управляет значением тока, протекающего между истоком и стоком.

В другом типе диэлектрического транзистора (рис. 9.29) затвор находится вне диэлектрика CdS; его роль сводится к изменению распределения потенциала в диэлектрике, что существенно влияет на значение тока. Распространение получили транзисторы с изолированным затвором структуры МОП (металл – окисел – полупроводник) или МДП (металл – диэлектрик – полупроводник).

Приборы диэлектрической электроники удачно сочетают ряд достоинств полупроводниковых и электровакуумных приборов и лишены многих их недостатков. Эти приборы миниатюрны, малоинерционны, обладают хорошими частотными характеристиками, низким уровнем шумов, мало чувствительны к изменениям температуры и радиации. Создание эмиссионных токов в диэлектриках не требует затрат энергии на нагрев эмиттирующего электрода и решения проблемы теплоотвода.

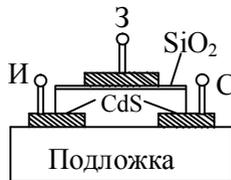


Рисунок 9.29. Структура диэлектрического транзистора с изолированным затвором

## 9.7. Криоэлектроника

Криоэлектроника (криогенная электроника) - направления электроники и микроэлектроники, охватывающие исследование взаимодействия электромагнитного поля с электронами в твер-

дых телах при криогенных температурах и создание электронных приборов на их основе.

К криогенным температурам относят температуры, при которых наступает глубокое охлаждение, т. е. температуры от 80 до 0 К. В криоэлектронных приборах используются различные явления: сверхпроводимость металлов и сплавов, зависимость диэлектрической проницаемости некоторых диэлектриков от напряженности электрического поля, появление у металлов при температуре ниже 80 К полупроводниковых свойств при аномально высокой подвижности носителей заряда и др. Принципы криоэлектроники используют для построения ряда приборов (криотроны, квантовые и параметрические усилители, резонаторы, фильтры, линии задержки и др.). Наиболее распространенным из этих приборов является криотрон, представляющий собой переключающий криогенный элемент, основанный на свойстве сверхпроводников скачком изменять свою проводимость под воздействием критического магнитного поля.

Действие криотрона аналогично работе ключа или реле. Криотрон может находиться только в одном из двух состояний - либо в сверхпроводящем, либо с малой электропроводностью.

Время перехода криотрона из одного состояния в другое составляет несколько долей микросекунды, т. е. эти приборы обладают высоким быстродействием. Криотроны весьма миниатюрны: на 1 см<sup>2</sup> площади может быть размещено до нескольких тысяч криотронов. На основе криотронов можно создать криотронные БИС, выполняющие логические функции, функции запоминания с неразрушающим считыванием, управления и межэлементных соединений. Однако необходимость работы в условиях глубокого охлаждения и связанные с этим технологические трудности резко ограничивают применение криотронов. Усилители, принцип действия которых основан на использовании криоэлектронных явлений, главным образом служат для приема слабых сигналов СВЧ. Они обладают ничтожно малым уровнем шумов, широкой полосой пропускания (десятки гигагерц) и высоким усилением (до 10 000). Шумовые температуры криоэлектронных усилителей достигают единиц и долей градуса Кельвина.

Перечислим основные особенности различных типов крио-электронных усилителей.

**Квантовые усилители** служат для усиления электромагнитных волн за счет вынужденного излучения возбужденных атомов, молекул или ионов. Эффект усиления квантовых усилителей связан с изменением энергии внутриаомных (связанных) электронов в отличие от ламповых усилителей, в которых используются потоки свободных электронов. Наиболее подходящим материалом для квантовых усилителей радиодиапазона оказались диамагнитные кристаллы с небольшой примесью парамагнитных ионов. Обычно применяют рубин, рутил, изумруд с примесью окиси хрома. Охлаждение квантовых усилителей производят жидким гелием в криостатах.

В **параметрических усилителях** роль активного элемента выполняет либо р-п переход в полупроводнике с высокой подвижностью носителей заряда при температурах ниже 90 К, либо переход металл – полуметалл (InSb). Этот полуметалл при температурах ниже 90 К приобретает свойства полупроводника, имеющего подвижность носителей заряда в  $100 \div 1000$  раз выше, чем германий и кремний. В параметрическом усилителе периодически изменяется емкость колебательной системы. Мощность, потребляемая параметрическими усилителями, равна примерно  $0,02 \div 0,1$  Вт.

**Сверхпроводниковые усилители** также основаны на принципе параметрического усиления, но в них периодически изменяется не емкость, а индуктивность колебательной системы. Индуктивным элементом такого усилителя служит тонкая пленка сверхпроводника при температуре ниже  $T_{к0}$ . В сверхпроводящей пленке возникает так называемая сверхиндуктивность  $L_{к}$ , обусловленная взаимодействием возникающих в ней высокоэнергетических электронных пар. Индуктивность  $L_{к}$  при определенном выборе геометрии пленки может преобладать над обычной индуктивностью  $L$  проводника. Внешним электромагнитным полем можно периодически разрушать и восстанавливать такие электронные пары, изменяя их концентрацию  $n_{к}$ , и тем самым периодически изменять индуктивность  $L_{к}$  по закону  $L_{к} = 1/n_{к}$ .

Принцип действия *параэлектрических усилителей* основан на использовании явления высокой поляризации некоторых диэлектриков (например,  $\text{SrTiO}_3$ ) при низких температурах. Тангенс угла диэлектрических потерь таких диэлектриков (параэлектриков) при температурах ниже 80 К сильно зависит от внешнего электрического поля. Активный элемент параэлектрического усилителя представляет собой конденсатор, заполненный параэлектриком, помещенным в электромагнитное поле (накачка). Емкость конденсатора периодически изменяется с частотой накачки, что позволяет осуществить параметрическое усиление (рис. 9.30). На рис. 9.30, а приведена структура активного элемента параэлектрического усилителя, а на рис. 79.30, б - зависимость его емкости от напряжения при температуре 4,2 К. Пунктиром показана эта же зависимость при нормальной температуре (300 К).

**Криоэлектронные резонаторы** теоретически должны иметь бесконечно большую добротность из-за отсутствия потерь в поверхностном слое сверхпроводящих стенок. Однако практически потери существуют вследствие инерционности электронов. Наибольшая добротность достигается в дециметровом диапазоне волн. При длине волны 3 см добротность криоэлектронных резонаторов равна примерно  $10^7 \div 10^9$ . Сверхпроводящие резонаторы обычно работают при гелиевых температурах

( $T = 4,2 \text{ К}$ ).

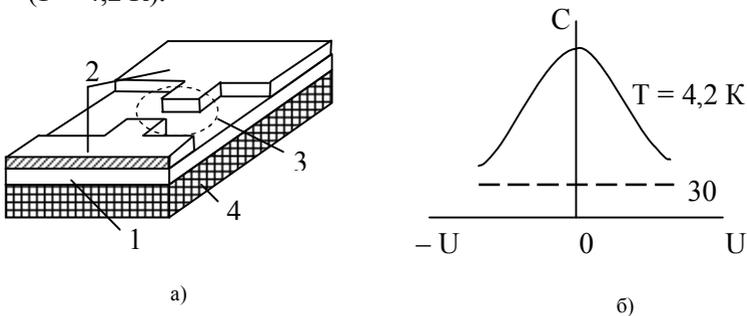


Рисунок 9.30. Параэлектрический усилитель:

а) структура активного элемента (1 – пленка параэлектрика; 2 – металлические пленки; 3 – конденсатор; 4 – диэлектрическая подложка); б) зависимость емкости от напряжения

**Криоэлектронный фильтр** представляет собой цепочку последовательно соединенных сверхпроводящих резонаторов. Избирательность такого фильтра в полосе запираания повышена в  $10^3 \div 10^6$  раз по сравнению с обычными фильтрами.

**Криоэлектронные линии задержки** представляют собой тонкий кабель из сверхпроводника, свернутый в спираль и помещенный в криостат. Время задержки определяется длиной кабеля и соответствует единицам или долям миллисекунды. Для получения времени задержки, измеряемого наносекундами или пикосекундами, используют сверхпроводящие меандры - извилистые линии из узких тонких сверхпроводящих пленок на диэлектрической подложке. Изменяя внешним полем распределенную индуктивность такой линии, можно управлять временем задержки.

Большие перспективы создает использование в микроэлектронике **эффектов Джозефсона**. Открытие эффекта Джозефсона в туннельных переходах двух слабо связанных сверхпроводников сделало возможным создание сверхпроводящих систем обработки информации с высокими значениями параметров. Быстродействие этих систем достигает 10 пс ( $10^{-11}$  с), а мощность рассеяния 100 нВт ( $10^{-7}$  Вт), т. е. показатель качества - произведение быстродействия на мощность - порядка  $10^{-8}$  Дж или в миллион раз выше, чем в кремниевых микросхемах. Основная трудность разработки БИС на основе эффекта Джозефсона связана с получением стабильных, воспроизводимых тонких (порядка 2 нм) изолирующих пленок, а также с работой в условиях глубокого охлаждения.

## 7.8. Хемотроника

Хемотроника как новое научное направление возникла на стыке двух развивающихся направлений: электрохимии и электроники.

На первом этапе своего развития хемотроника как техническая отрасль была призвана разрабатывать общие теоретические и технологические принципы построения электрохимических преобразователей. При этом создавались в основном аналоги электронных приборов с той разницей, что носителями заряда были не электроны в вакууме, газе или твердом теле, а ионы в

растворе. Так были созданы *электрохимические выпрямители, интеграторы, усилители*. Подвижность ионов в растворе намного меньше, чем подвижность электронов в газе или твердом теле, поэтому электрохимические приборы являются низкочастотными по своей физической природе, однако они имеют и ряд преимуществ перед электронными приборами.

В настоящее время хемотроника сформировалась как наука, изучающая перспективы построения информационных и управляющих систем на основе процессов, протекающих в жидкостях и на границе жидких фаз.

В ряде литературных источников вместо термина «хемотроника» по аналогии с электроникой фигурирует термин «ионика», так как во всех электрохимических приборах используются ионные процессы.

Исследования показали, что жидкостные системы имеют ряд важных преимуществ перед системами на основе твердых тел, прежде всего к ним следует отнести компактность и многофункциональность жидкостных элементов, где в небольшом объеме может происходить одновременно с разной скоростью множество разнообразных физико-химических процессов. Эти системы надежны и обеспечивают возможность изменения своей внутренней структуры, т. е. внутреннего управления. Наиболее характерным примером жидкостной системы является человеческий мозг.

Таким образом, перспектива развития хемотроники - это создание *информационных и управляющих систем* на жидкостной основе, а в более далеком будущем - биопреобразователей информации. Для успешного развития хемотроники требуются фундаментальные исследования не только физики жидкости, но также сложных физико-химических и электро-химических процессов в жидкостях и на границе жидких фаз.

В настоящее время на основе электрохимических явлений создан ряд хемотронных приборов: *диоды-выпрямители, интеграторы, усилители, электрокинетические преобразователи, твердофазные электрохимические преобразователи и др.*

*Диод-выпрямитель концентрированного типа* имеет хорошие характеристики при малых токах и напряжениях. Диод

состоит из стеклянного корпуса, заполненного электролитом окислительно-восстановительной системы. Выпрямляющий эффект прибора обусловлен тем, что площадь большого электрода (платиновая сетка) в 400 раз больше площади малого электрода (платиновая проволока) и, следовательно, велика разница в концентрациях ионов, участвующих в окислительно-восстановительных реакциях на электродах.

В последние годы все большее внимание привлекают *электрохимические интеграторы*, которые в большинстве случаев не уступают электромеханическим, магнитным и электростатическим интеграторам ни по кратности измерения считывающего параметра, ни по точности работы в режиме интегрирования. Кроме того, они, как правило, потребляют значительно меньшую мощность и имеют меньшие габариты, уступая лишь в быстродействии, т. е. в частоте считывающего сигнала и времени изменения считывающего параметра в динамическом диапазоне.

Для усиления сверхнизкочастотных электрических сигналов наиболее эффективны *электролитические усилительные элементы*. Разработано несколько конструкций транзисторов-усилителей. Транзистор-усилитель отечественной конструкции имеет платиновые электроды, а в качестве электролита - водный раствор ферриферроцианида калия, образующего с электродами окислительно-восстановительную систему.

В любой системе, содержащей вещество в двух фазах, одна из которых заряжена *положительно*, а другая - *отрицательно*, с приложением электрического поля фазы начинают двигаться относительно друг друга, причем положительная - к отрицательному полюсу, а отрицательная - к положительному. Такое движение называется электрокинетическим. Скорость относительного движения двух фаз пропорциональна напряженности приложенного электрического поля и зависит от размеров и формы тела, структуры двойного электрического слоя, а также свойств жидкости или газа. На основе электрокинетических явлений построены такие приборы, как виброметры, акселерометры, приборы для измерения скорости подъема самолета и др.

Одно из наиболее перспективных направлений хемотроники связано с использованием явлений фазовых переходов на электродах, имеющих место при прохождении электрического тока

через электрохимическую ячейку. На этом принципе созданы такие приборы, как счетчики машинного времени, твердофазные интеграторы, управляемые сопротивления, запоминающее устройства и др.

Для электроники особый интерес представляют управляемые сопротивления и запоминающие устройства.

Управляемое сопротивление представляет собой бесконтактный аналог переменного резистора, в котором значение сопротивления изменяется под действием электрического сигнала и может оставаться неизменным («помнить») длительное время после подачи управляющего сигнала. Иногда этот прибор называют мимистером.

Электрохимические элементы памяти преобразуют импульсы напряжения в сигналы двоичного кода, причем запись, воспроизведение и хранение этих сигналов осуществляют простым способом. В этих элементах нет движущихся частей, они имеют очень малые массу и объем.

Применяются электрохимические элементы памяти различной конструкции, например трехэлектродные ячейки, в которых для хранения информации в двоичном коде используется процесс электроосаждения. Принцип действия таких ячеек поясняет рис. 9.31. Ячейка, выполненная из изолирующего материала, заполнена раствором сульфата меди. В ячейке расположено два пластинчатых электрода 1 из золота или платины. Электроды с внутренней стороны изолированы оксидным покрытием 2, за исключением узкого зазора 3 (шириной в сотые или тысячные доли миллиметра). На противоположной стенке ячейки напротив зазора расположен медный электрод 4, который может быть также хромовым, цинковым или никелевым, причем раствор соли в электролите во всех случаях должен соответствовать выбранному металлу электрода. Входным сигналом ячейки является изменяемое сопротивление между электродами 1, разделенными зазором 3. Если зазор заполнен раствором, то это сопротивление велико. При подаче на электрод 1 напряжения, отрицательного относительно электрода 4, последний начинает растворяться, и в зазоре 3 происходит отложение меди. Через некоторое время (время записи) зазор между электродами 1 будет замкнут осажденной медью и сопротивление между ними резко

снизится из-за высокой проводимости меди. При подаче на электроды 1 напряжения, положительного относительно электрода 4, осажденная в зазоре медь растворяется, и ячейка возвращается в прежнее состояние, характеризуемое высоким сопротивлением между электродами 1. Таким образом, ячейка имеет два состояния: замкнутый зазор между электродами 1 (логическая «1») и разомкнутый зазор (логический «0»). Совокупность подобных ячеек памяти позволяет записывать информацию в двоичном коде. Такой прибор, кроме того, можно использовать в качестве защелкивающего переключателя, или реле.

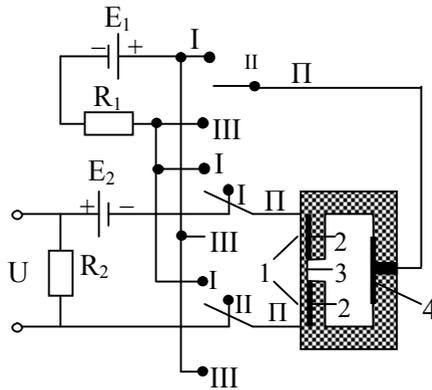


Рисунок 9.31. Электрохимическая ячейка памяти (I, II, III – соответственно запись, считывание и стирание информации): 1 – пластинчатые электроды (из Au или Pt); 2 – оксидное изолирующее покрытие; 3 – узкий межэлектродный зазор; 4 – электрод из Cu (или из Cr, Zn, Ni)

На рис. 9.31 показана электрическая схема, в которую входит *электрохимический элемент памяти*. Трехпозиционный переключатель  $\Pi$  служит для подключения трех видов операций - записи, считывания и стирания. При положении I переключателя на электроды 1 от батареи  $E_1$  через резистор  $R_1$  подается отрицательное относительно электрода 4 напряжение. Происходит запись - в зазоре осаждается медь. При положении III переключателя на электроды 1 подается положительное напряжение от батареи  $E_1$ . Происходит стирание - медь в зазоре растворяет-

ся. Положение II переключателя соответствует процессу считывания, когда к электродам 1 подключается измерительная схема, состоящая из источника э.д.с.  $E_2$  и резистора  $R_2$ . Выходным сигналом служит падение напряжения  $U_B$  на резисторе  $R_2$ . При замкнутом зазоре  $U_B \approx E_2$ , при разомкнутом зазоре  $U_B \ll E_2$ .

Представляют большой интерес электрохимические твердотельные элементы - **ионисторы**, выполненные на основе высокопроводящих твердых электролитов.

Основой ионистора является **твердый электролит** ( $RbAg_4J_5$ ) с высокой проводимостью 0,27 См/см (при температуре 25°C). Во время зарядки (минус на серебряном электроде) подвижные ионы серебра, содержащиеся в твердом электролите, мигрируют к катоду (рис. 9.32) и оседают на нем в виде металлического серебра. На положительном угольном электроде происходит разделение заряда и образование двойного электрического слоя. Этот процесс протекает вплоть до напряжения разложения электролита ( $E_3 = 0,67$  В), по достижении которого на угольном электроде начинает выделяться свободный ион. Во время разрядки осевшее серебро растворяется и возвращается в электролит.

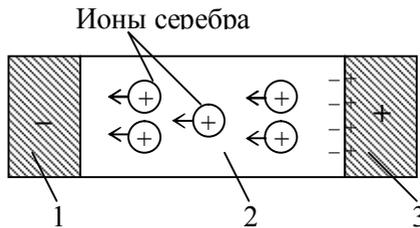


Рисунок 9.32. Принцип работы ионистора:

1 – серебряный катод; 2 – твердый электролит; 3 – угольный анод

Ионистор может служить **интегратором напряжений, источником питания, запоминающим устройством** и т. д.

Использование ионистора как интегратора напряжений обеспечивается хорошей воспроизводимостью процесса зарядка - разрядка. При зарядке постоянным током получается зависимость напряжения от времени, близкая к линейной; при разрядке наблюдается похожая зависимость, но с отрицательным на-

клоном. С помощью такой треугольной формы напряжения можно производить интегрирование напряжения.

Последовательным соединением ионисторов можно добиться более высоких рабочих напряжений, применяя такую батарею в качестве источника питания. Например, 10 элементов емкостью по 50 Ф образуют модуль диаметром 25 мм и высотой 64 мм, имеющий емкость 5 Ф и напряжение 5 В. Такой источник питания можно успешно применять в различной микроэлектронной аппаратуре.

*Запоминающие модули* на ионисторах способны хранить информацию в течение многих часов или дней с временем выборки несколько секунд или минут. Применение ионистора в качестве запоминающего устройства основано на том, что полностью заряженный ионистор соответствует логической «1», а полностью разряженный ионистор - логическому «0». Миниатюрные ионисторы, сформированные на подложках, изготовленных по пленарной технологии, можно применять для простых запоминающих устройств.

### 9.9. Приборы с зарядовой связью

Приборы с зарядовой связью (ПЗС) являются весьма перспективными для современной микроэлектроники. По своей физической сущности они относятся к *функциональной микроэлектронике*. Информация в ПЗС представляется в виде зарядовых пакетов неосновных носителей, которые могут кратковременно храниться в потенциальных ямах и передвигаться по информационному каналу вдоль границы раздела полупроводник - диэлектрик, при подаче на электроды ПЗС определенной последовательности тактирующих импульсов.

Основными областями применения ПЗС являются:

*полупроводниковая память* (ЗУ); запоминающие устройства реализуются на кристаллах с матричной организацией и внутренними схемами управления;

*устройства формирования сигналов изображения*; создание преобразователей на ПЗС, преобразующих оптическое изображение в последовательность электрических видеопульсов, явилось важнейшим событием в телевизионной технике;

**обработка радиотехнических сигналов**; этот процесс характерен для радиоэлектронной аппаратуры и техники связи.

Приборы с зарядовой связью применяются в динамических сдвигающих регистрах для запоминающих устройств с последовательной выборкой, фильтрах, линиях задержки и формирователях изображений в передающих телевизионных камерах.

**Сдвигающий регистр** является базовым элементом для построения всех устройств на ПЗС. В структуре регистра с последовательным входом и последовательным выходом (рис. 9.33) ввод и вывод информации осуществляются с помощью р-п переходов.

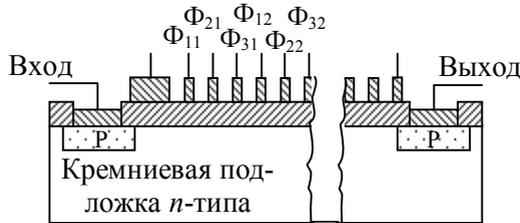


Рисунок 9.33. Структура регистра на ПЗС

**Аналоговые линии задержки** на ПЗС используются как самостоятельные устройства (например, в телевизионной технике, радиолокационных системах), а также как базовые элементы для более сложных функциональных устройств. Одним из вариантов аналоговой линии задержки является дифференциальная линия задержки, предназначенная для использования в рекурсивном фильтре второго порядка. Линия задержки состоит из двух параллельных 24-элементных и двух 48-элементных регистров, имеющих поверхностные каналы, общие шины тактирования и задающий генератор тактовой частоты (рис. 9.34). Каждый из регистров подключен к соответствующему входу дифференциального усилителя, реализованного на кристалле совместно с ПЗС.

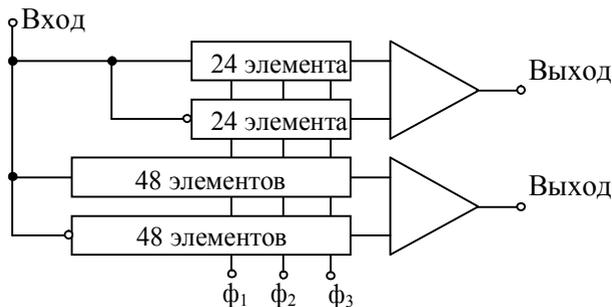


Рисунок 9.34. Структурная схема дифференциальной линии задержки на ПЗС

ПЗС успешно применяются в качестве *фотоприемников*. На их основе разработаны устройства для обработки аналоговых сигналов. В вычислительной технике на основе ПЗС используются буферные и внешние запоминающие устройства.

**Постоянное запоминающее устройство** (ПЗУ) на ПЗС состоит из накопителя с однократно записанной информацией и системы вывода информации на регистрах с зарядовой связью. Устройство обеспечивает емкость хранения  $10^6 \div 10^7$  бит на кристалле с темпом выдачи информации  $1 \div 10$  МГц.

**Запоминающее устройство с произвольной выборкой по считыванию** на ПЗС позволяет считывать информацию из произвольной ячейки матрицы на ПЗС. В его основе лежит матрица ПЗС с дополнительной системой электродов, обеспечивающих произвольную выборку. Как известно, произвольная выборка возможна и в приборах с инжекцией заряда, но зарядовое считывание в матрицах большого объема дает очень слабые выходные сигналы, налагает жесткие требования на элементы, в особенности на усилители считывания. Более перспективным является использование токового считывания, когда заряд, хранимый элементом, модулирует протекающий в нем ток. В такой структуре элемент ПЗС фактически объединен с канальным транзистором.

### 9.10. Молекулярная электроника и биоэлектроника

Термин *молекулярная электроника* необоснованно получил некоторое распространение в начале развития микроэлектроники (60-е годы). В последующем понятие молекулярной электроники справедливо относят к одному из направлений функциональной электроники.

Молекулярная электроника - область электроники, в которой функциональные электронные элементы и устройства организованы на уровне отдельных молекул и их комплексов.

В биологических системах процессы преобразования информации протекают в основном на молекулярном уровне. Поэтому это направление близко к бионике.

Биоэлектроника - одно из направлений бионики, решающее задачи электроники на основе анализа структуры и жизнедеятельности живых организмов.

Биоэлектроника охватывает проблемы изучения нервной системы человека и животных и моделирование нервных клеток (нейронов и нейронных сетей) для дальнейшего совершенствования электронной вычислительной техники, техники связи, разработки новых элементов и устройств автоматики и телемеханики.

Исследования *нервной системы* показали, что она обладает рядом ценных особенностей и преимуществ перед самыми совершенными вычислительными устройствами. Основными из них являются:

1. совершенное и гибкое восприятие внешней информации независимо от формы, в которой она поступает;

2. высокая надежность, значительно превышающая надежность технических систем (последние выходят из строя при обрыве в цепи одного или нескольких элементов; при гибели же миллионов нервных клеток из миллиардов клеток, составляющих головной мозг, работоспособность системы сохраняется);

1. микроминиатюрность элементов (при количестве элементов  $10^{10} \div 10^{11}$  объем мозга человека составляет  $1,5 \text{ дм}^3$ ; современное устройство на транзисторных структурах с таким же числом элементов заняло бы объем в несколько десятков кубических метров);

2. экономичность работы (потребление энергии мозгом человека не превышает нескольких десятков ватт);

3. высокая степень самоорганизации, быстрое приспособление к новым ситуациям, к изменению программ деятельности.

Нервная система состоит из клеток, получивших название *нейронов*. Нейроны, где бы они ни находились, имеют одинаковую структуру и примерно одинаковые логические характеристики. Они являются наиболее универсальным логическим элементом. На основе нейронов строятся простые и упорядоченные *нейронные сети*, указывающие на тот, пока еще не достижи-

мый в технике факт, что с помощью единственного элемента можно построить систему, способную выполнять сложнейшие задачи, которые обычно решает человек.

На рис. 9.35 показано схематическое изображение нейрона. Луковицеобразная часть является телом ячейки - *сомой*. Ее диаметр лежит в пределах от 10 мкм для связующих нейронов до и 70 мкм для моторных нейронов. Отростки, отходящие от тела нейрона, называются *дендритами* и представляют собой входные связи нейрона. Длинный отросток, отходящий от одной из сторон сомы, называется *аксоном* и служит для передачи выходного сигнала к другим нейронам; длина аксона от долей миллиметра до 1,8 м и более. Аксон постепенно сужается, и на расстоянии 50 ÷ 100 мкм от тела нейрона начинается изолирующий слой. Сам нейрон изолирован от окружающей его жидкости тонкой мембраной и благодаря метаболическому процессу внутри него существует избыточная концентрация отрицательных ионов калия, хотя окружающая нейрон жидкость содержит избыток ионов натрия. Для предотвращения диффузии ионов калия через мембрану на ней поддерживается задерживающий потенциал ~70 мВ. Аксон по своей природе является аналогом соединительного провода электрической цепи. Ближе к концу он разветвляется, и более мелкие ветви образуют контакты с другими нейронами. Дендриты оканчиваются *синапсами*, которые отделены от тела нейрона узким переходом шириной 0,01 – 0,02 мкм.

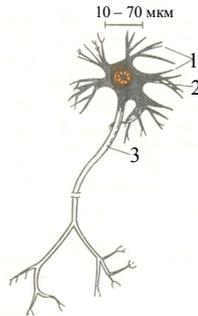


Рисунок 7.35. Схематическое изображение нейрона: 1 – дендриты; 2 – тело нейрона (сoma); 3 – аксон

Нейрон во многом подобен электронному логическому элементу. Выполнив соединение нейрона определенным образом, нетрудно обнаружить, что он обладает свойствами, аналогичными свойствам одной из обычных схем вычислительной машины. Однако нейрон обладает и другими свойствами, например способностью увеличивать частоту выходного сигнала с изменением амплитуды входного, суммировать входные сигналы и т. д. Все это показывает, что нейрон - значительно более сложный элемент, чем обычная логическая схема. Нейрон может передавать информацию в аналоговой форме, что позволяет рассматривать нейронную систему как гибридное устройство из логических элементов и аналоговых блоков, в котором направление передачи аналоговой информации определяется коммутируемыми логическими связями между элементами. Адаптивные свойства нейронов могут быть использованы также при создании устройств для распознавания образов и знаков и при построении обучающих машин. Если сравнивать интегральные микросхемы с нейроном, то окажется, что мощность рассеяния в нейроне в  $10^7$  раз меньше, а степень интеграции в  $10^7$  раз больше.

Для технической реализации ряда сложных нейронных сетей в первом приближении достаточен **нейроноподобный элемент, обладающий аналого-логическими свойствами** и по своим функциональным возможностям приближающийся к биологическим рецепторным и некоторым видам центральных нейронов. Основной задачей при создании такого нейроноподобного элемента является реализация зависимости частоты импульсного выходного сигнала от суммарного импульсного «раздражения» на входе. Исследования показали, что модель нейрона может быть выполнена в виде двух интегральных микросхем на МДП-транзисторах.

**Первая микросхема (импульсный сумматор)** моделирует синапс биологического нейрона, осуществляя пространственное и временное суммирование импульсных входных сигналов с электрической регулировкой синаптических весов.

**Вторая микросхема (пороговое устройство)** моделирует тело нейрона. Она формирует требуемую передаточную харак-

теристику «напряжение - напряжение» и преобразует напряжение в частоту.

Используя эти микросхемы, можно получить выходные частотные характеристики, близкие к характеристикам определенных классов нейронов.

Таким образом, по совокупности свойств рассмотренный нейроноподобный элемент является перспективным для моделирования определенного класса нейронных сетей в биологических системах.

В настоящее время ведутся большие исследования в различных направлениях биоэлектроники. Результаты исследований показывают, что использование явлений живой природы в электронике может привести к новой научно-технической революции в этой области техники.

**Список используемых источников:****1. Основная литература:**

1. Пасынков В.В., Чиркин А.К. Полупроводниковые приборы.- С-Пб.: Лань. 2001.- 480 с.
2. Гуртов. Твердотельная электроника.- Москва: Техносфера. 2005.- 408 с.
3. Аваев Н.А., Наумов Ю.Е., Фролкин В.Т. Основы микроэлектроники.- М.: Радио и связь. 1991.- 288 с.
4. Ефимов И.Е., Козырь И.Я., Горбунов Ю.И. Микроэлектроника.- М.: Высшая школа. 1987.- 416 с.
5. Коледов Л.А. Технология и конструирование микросхем, микропроцессоров и микросборок.- М.: Радио и связь. 1989.- 421 с.
6. Терехов В.А. Задачник по электронным приборам.- М.: Энергоатомиздат. 1983.- 280 с.

**2. Дополнительная литература:**

1. Степаненко И.П. Основы микроэлектроники. -М.: Лаборатория базовых знаний.- 2004.- 488 с.
2. Бубенников А.Н. Моделирование интегральных микротехнологий и схем.- М.: Высшая школа. 1989.- 320 с.
3. Маллер Р.Б., Кейманс Т. Элементы интегральных схем. Пер. с англ. – М.: Мир. 1989.- 541 с.
4. Шур М. Современные приборы на основе арсенида галлия. Пер. с англ. – М.: Мир. 1991.- 561 с.
5. Шарапов А.В. Микроэлектроника.- Томск: ТУСУР, 2004.- 138 с.
6. Легостаев Н.С., Троян П.Е., Четвергов К.В. Твердотельная электроника. Учебно-методическое пособие.- Томск: ТУСУР, 2007.- 106 с.