

Дисциплина «Микроэлектроника»

ТЕМА: «Цифровые микроэлектронные
устройства последовательностного типа».
Часть 1.

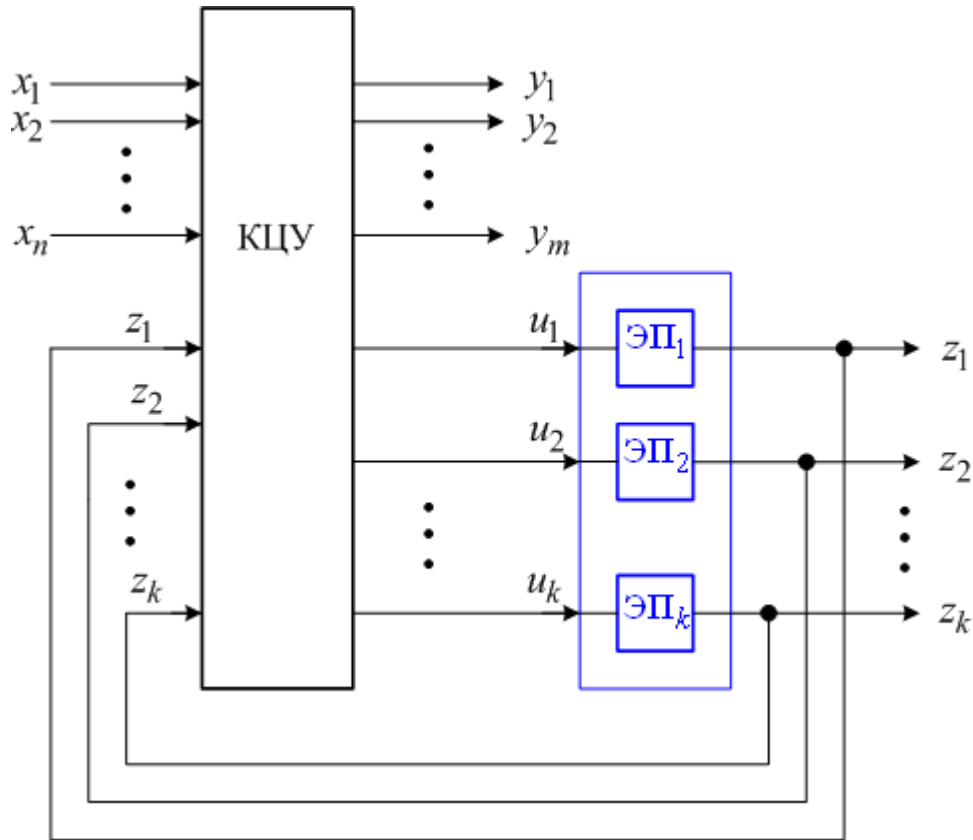
Легостаев Николай Степанович,
профессор кафедры «Промышленная электроника»

Содержание

К основным цифровым микроэлектронным устройствам последовательностного типа относят:

- Триггеры: универсальные (*JK*-триггеры), с отдельным запуском (*RS*-триггеры), с задержкой (*D*-триггеры), счетные (*T*-триггеры), динамические, Шмитта, комбинированные, прочие.
- Регистры: регистры памяти и регистры сдвига.
- Счетчики: двоичные, десятичные, с произвольным коэффициентом пересчета, с переменным (программируемым) коэффициентом пересчета, кольцевые счетчики, счетчики Джонсона, прочие.
- Делители частоты.
- Распределители импульсов и распределители уровней.

Основные положения последовательных цифровых устройств.



Цифровое устройство называется последовательным, если его выходные сигналы y_1, y_2, \dots, y_m зависят не только от комбинации текущих значений входных сигналов x_1, x_2, \dots, x_n , но и от последовательности значений сигналов, поступивших на входы в предшествующие моменты времени.

Для фиксации последовательности поступления входных сигналов последовательное цифровое устройство (ПЦУ) **обязательно содержит элементы памяти.**

Обобщенная структура последовательного цифрового устройства.

Основные положения последовательностных цифровых устройств.

Элементы памяти в определенные моменты времени (такты) меняют свои состояния с приходом входных сигналов и совместно с ними участвуют в преобразовании входной информации.

Такт (период следования импульсов тактовых сигналов интегральной микросхемы, период следования импульсов тактовых сигналов) – интервал времени между началами или окончаниями следующих друг за другом импульсов тактовых сигналов интегральной микросхемы, измеренный на заданном уровне напряжения (**ГОСТ 19480-89**).

При описании работы цифровых устройств последовательностного типа часто используют *временные диаграммы* сигналов. Эти временные диаграммы показывают уровни напряжения и временные интервалы между входными и выходными сигналами и соответствуют той картине, которую можно наблюдать на экране осциллографа.

Триггеры. Общие положения.

Триггером называют устройство, которое может находиться в одном из двух устойчивых состояний и переходить из одного состояния в другое под воздействием входных сигналов. Для удобства использования триггеры имеют два выхода: прямой Q (от англ. Quit – выход) и инверсный \bar{Q} . Поскольку сигналы на выходах Q и \bar{Q} должны быть противоположными (*комплементарными*), состояние триггера определено, если задано значение одного из выходных сигналов (чаще всего на прямом выходе Q).

Состояние $Q = 1, \bar{Q} = 0$ называется *единичным*, а $Q = 0, \bar{Q} = 1$ – *нулевым*.

Запрещенными комбинациями для триггеров являются:

$$Q = \bar{Q} = 0 \text{ и } Q = \bar{Q} = 1.$$

Входы триггера делятся на информационные и вспомогательные (управляющие). Сигналы, поступающие на информационные входы, управляют состоянием триггера. Сигналы на вспомогательных входах используются для предварительной установки триггера в требуемое состояние и синхронизации.

Триггеры. Общие положения.

Вспомогательные входы могут использовать и в качестве информационных. Число входов триггера зависит от его структуры и назначения.

Информационные входы триггера принято обозначать буквами:

S (от англ. Set – установка), *R* (от англ. Reset – сброс), *J* (от англ. Jerk – внезапное включение), *K* (от англ. Kill – внезапное отключение), *D* (от англ. Delay – задержка), *T* (от англ. Toggle – релаксатор).

Управляющие входы триггера принято обозначать буквами:

C (от англ. Clock – синхронизация, тактирование) и *V* (от англ. Valve – клапан, вентиль).

Триггеры. Общие положения.

Триггеры можно классифицировать *по способу приема информации, принципу построения, функциональным возможностям.*

По способу приема информации триггеры подразделяются на *асинхронные* и *синхронные*. Асинхронные триггеры воспринимают информационные сигналы и реагируют на них в момент появления на входах триггера. Синхронные триггеры реагируют на информационные сигналы при наличии разрешающего сигнала на специальном управляющем входе *C*, называемом входом синхронизации (тактовым входом).

Синхронные триггеры подразделяются на триггеры со *статическим* и *динамическим управлением по входу C*. Триггеры со статическим управлением воспринимают информационные сигналы при подаче на вход синхронизации сигнала логической 1 (если вход синхронизации прямой) или сигнала логического нуля (если вход синхронизации инверсный). Триггеры с динамическим управлением воспринимают информационные сигналы при изменении сигнала на входе синхронизации с уровня логического 0 до уровня логической 1 (если динамический вход синхронизации прямой) или с уровня логической 1 до уровня логического 0 (если динамический вход синхронизации инверсный).

Триггеры. Общие положения.

По принципу построения триггеры со статическим управлением можно разделить на *одноступенчатые* и *двухступенчатые*. Одноступенчатые триггеры характеризуются наличием одной ступени запоминания информации. В двухступенчатых триггерах имеются две ступени запоминания информации: вначале информация записывается в первую ступень, а затем переписывается во вторую и появляется на выходе.

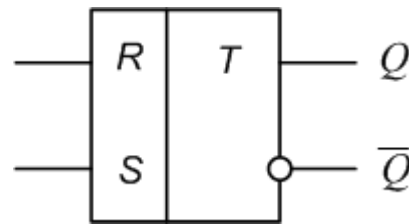
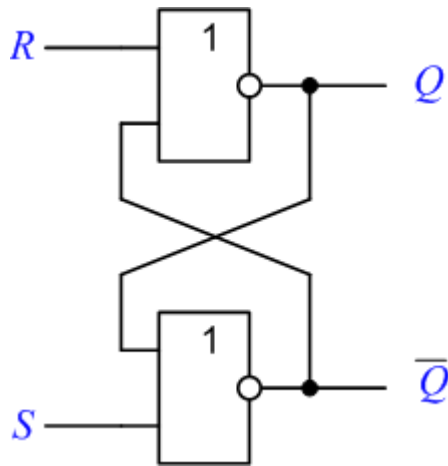
По функциональным возможностям различают:

- *триггер с отдельной установкой состояний 0 и 1 (RS-триггер);*
- *триггер с приемом информации по одному входу D (D-триггер или триггер задержки);*
- *триггер со счетным входом T (T-триггер);*
- *универсальный триггер с информационными входами J и K (JK-триггер).*

Асинхронный RS-триггер с прямыми входами .

Асинхронный RS-триггер с прямыми входами имеет два информационных входа S и R (для установки триггера в единичное и нулевое состояния соответственно).

RS-триггер с прямыми входами может быть реализован на двух двухвходовых логических элементах ИЛИ-НЕ, соединенных перекрестно:



Условное графическое обозначение (УГО) асинхронного RS-триггера с прямыми входами.

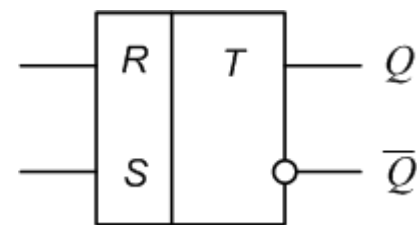
Реализация RS-триггера с прямыми входами на логических элементах ИЛИ-НЕ.

При комбинации сигналов $S(t) = 1, R(t) = 0$ триггер переходит в единичное состояние. При комбинации сигналов $S(t) = 0, R(t) = 1$ триггер устанавливается в нулевое состояние. Комбинация сигналов $S(t) = 0, R(t) = 0$ не изменяет состояние триггера (режим хранения). Комбинация сигналов $S(t) = 1, R(t) = 1$ является запрещенной.

Асинхронный RS-триггер с прямыми входами.

N_2	$R(t)$	$S(t)$	$Q(t)$	$Q(t+1)$	$\bar{Q}(t+1)$	<i>Режим</i>
0	0	0	0	0	1	<i>Хранение</i>
1	0	0	1	1	0	
2	0	1	0	1	0	<i>Установка в единичное состояние</i>
3	0	1	1	1	0	
4	1	0	0	0	1	<i>Установка в нулевое состояние</i>
5	1	0	1	0	1	
6	1	1	0	x	x	<i>Неопределенное состояние</i>
7	1	1	1	x	x	

Таблица переходов RS-триггера с прямыми входами (закон функционирования RS-триггера с прямыми входами).

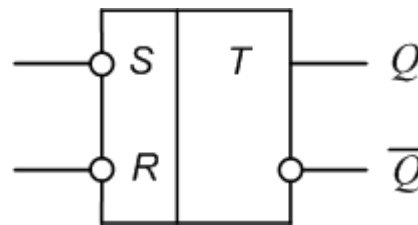
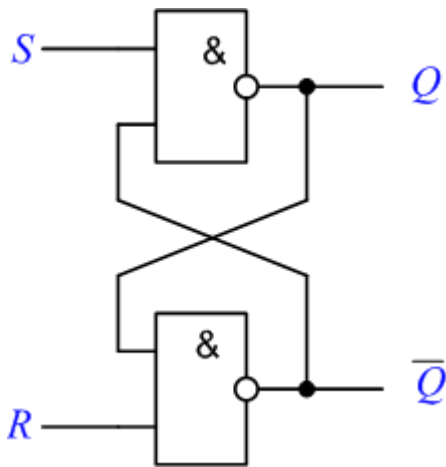


При комбинации сигналов $S(t) = 1, R(t) = 0$ триггер переходит в единичное состояние $Q(t+1) = 1$ независимо от предыдущего состояния $Q(t)$. При комбинации сигналов $S(t) = 0, R(t) = 1$ триггер устанавливается в нулевое состояние $Q(t+1) = 0$ независимо от предыдущего состояния $Q(t)$. Комбинация сигналов $S(t) = 0, R(t) = 0$ не изменяет состояние – $Q(t+1) = Q(t)$. Комбинация сигналов $S(t) = 1, R(t) = 1$ является запрещенной, так как при этой комбинации состояние триггера становится неопределенным.

Асинхронный RS-триггер с инверсными входами.

Для *асинхронного RS-триггера с инверсными входами* активным уровнем входных сигналов является уровень логического нуля, а пассивным – уровень логической единицы.

RS-триггер с инверсными входами может быть реализован на двух двухвходовых логических элементах И-НЕ, соединенных перекрестно:



Условное графическое обозначение (УГО) асинхронного RS-триггера с инверсными входами.

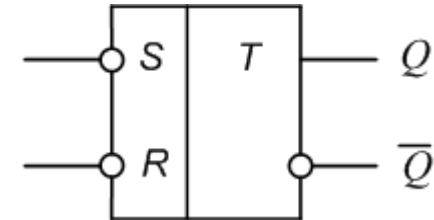
Реализация RS-триггера с инверсными входами на логических элементах И-НЕ.

При комбинации сигналов $S(t) = 0, R(t) = 1$ триггер переходит в единичное состояние. При комбинации сигналов $S(t) = 1, R(t) = 0$ триггер устанавливается в нулевое состояние. Комбинация сигналов $S(t) = 1, R(t) = 1$ не изменяет состояние триггера (режим хранения). Комбинация сигналов $S(t) = 0, R(t) = 0$ является запрещенной.

Асинхронный RS-триггер с инверсными входами.

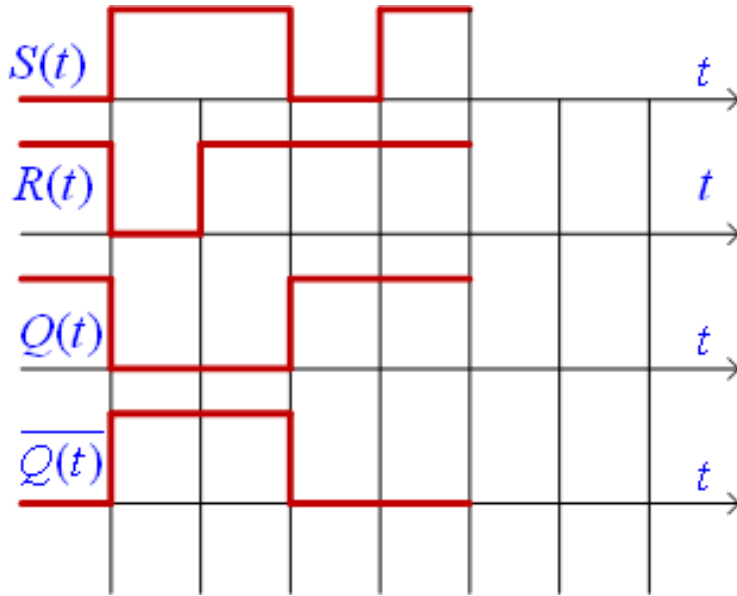
№	$R(t)$	$S(t)$	$Q(t)$	$Q(t+1)$	$\bar{Q}(t+1)$	<i>Режим</i>
0	0	0	0	X	X	<i>Неопределенное состояние</i>
1	0	0	1	X	X	
2	0	1	0	0	1	<i>Установка в нулевое состояние</i>
3	0	1	1	0	1	
4	1	0	0	1	0	<i>Установка в единичное состояние</i>
5	1	0	1	1	0	
6	1	1	0	0	1	<i>Хранение</i>
7	1	1	1	1	0	

Таблица переходов RS-триггера с инверсными входами (закон функционирования RS-триггера с инверсными входами).



При комбинации сигналов $S(t) = 0, R(t) = 1$ триггер переходит в единичное состояние $Q(t+1) = 1$ независимо от предыдущего состояния $Q(t)$. При комбинации сигналов $S(t) = 1, R(t) = 0$ триггер устанавливается в нулевое состояние $Q(t+1) = 0$ независимо от предыдущего состояния $Q(t)$. Комбинация сигналов $S(t) = 1, R(t) = 1$ не изменяет состояние – $Q(t+1) = Q(t)$. Комбинация сигналов $S(t) = 0, R(t) = 0$ является запрещенной, так как при этой комбинации состояние триггера становится неопределенным.

Асинхронный RS-триггер с инверсными входами.

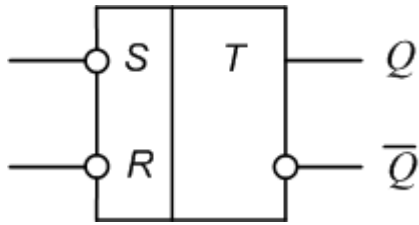


$N_{\bar{Q}}$	$R(t)$	$S(t)$	$Q(t)$	$Q(t+1)$	$\overline{Q}(t+1)$	Режим
0	0	0	0	x	x	Неопределенное состояние
1	0	0	1	x	x	
2	0	1	0	0	1	Установка в нулевое состояние
3	0	1	1	0	1	
4	1	0	0	1	0	Установка в единичное состояние
5	1	0	1	1	0	
6	1	1	0	0	1	Хранение
7	1	1	1	1	0	

Временные диаграммы
RS-триггера с инверсными
входами.

Асинхронный RS-триггер с инверсными входами.

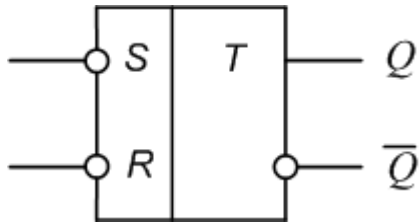
Задание 1: В одной из строк таблицы переходов RS-триггера с инверсными входами допущена ошибка. Укажите номер строки, в которой допущена ошибка.



N_2	$R(t)$	$S(t)$	$Q(t)$	$Q(t+1)$	$\overline{Q}(t+1)$	Режим
0	0	0	0	X	X	Неопределенное состояние
1	0	0	1	X	X	
2	0	1	0	0	1	Установка в нулевое состояние
3	0	1	1	0	0	
4	1	0	0	1	0	Установка в единичное состояние
5	1	0	1	1	0	
6	1	1	0	0	1	Хранение
7	1	1	1	1	0	

Асинхронный RS-триггер с инверсными входами.

Решение задания 1: По заданию в таблице переходов RS-триггера с инверсными входами необходимо определить номер строки, в которой допущена ошибка.



№	$R(t)$	$S(t)$	$Q(t)$	$Q(t+1)$	$\bar{Q}(t+1)$	Режим
0	0	0	0	X	X	Неопределенное состояние
1	0	0	1	X	X	
2	0	1	0	0	1	Установка в нулевое состояние
3	0	1	1	0	0	
4	1	0	0	1	0	Установка в единичное состояние
5	1	0	1	1	0	
6	1	1	0	0	1	Хранение
7	1	1	1	1	0	

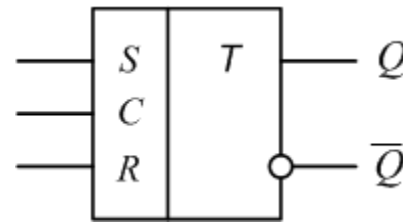
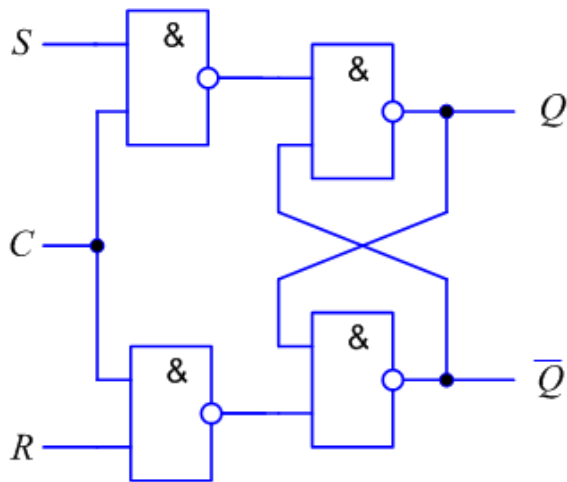
Внимание: прямой и инверсный выходы триггера всегда находятся в комплементарных состояниях.

Правильный ответ для задания 1: строка №3.

Синхронный RS-триггер со статическим управлением.

Синхронный RS-триггер со статическим управлением отличается от асинхронного наличием входа синхронизации (C – входа), на который поступают синхронизирующие (тактовые) сигналы. Изменение состояния синхронного RS-триггера может происходить только при наличии сигнала логической единицы на входе синхронизации (если вход синхронизации прямой). Если же на входе синхронизации присутствует сигнал логического нуля, триггер находится в режиме хранения.

Синхронный RS-триггер с прямыми входами может быть реализован на четырех двухвходовых логических элементах И-НЕ.

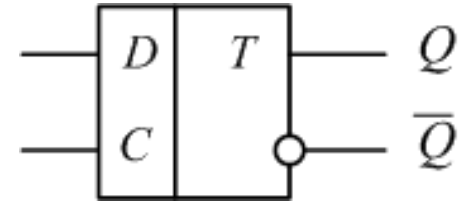


Условное графическое обозначение синхронного RS-триггера с прямыми информационными входами и статическим управлением.

Логическая структура синхронного RS-триггера с прямыми информационными входами и статическим управлением.

Синхронный D -триггер.

Синхронный D -триггер, или триггер задержки, имеет один информационный вход (D -вход) и вход синхронизации (C -вход).



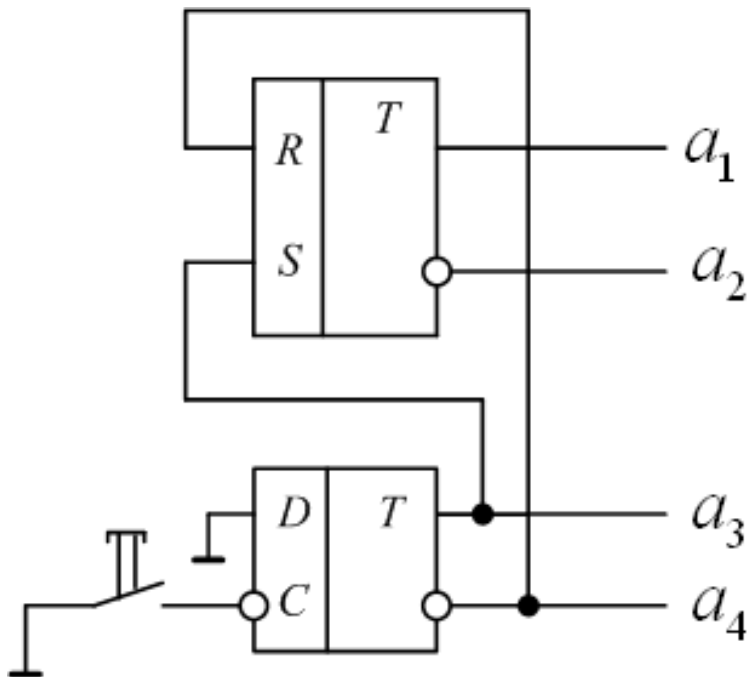
Основное назначение D -триггера – задержка сигнала, поданного на вход D : под действием сигнала синхронизации ($C=1$) информация, поступающая на вход D , принимается в триггер, но появляется на выходе Q с задержкой на один такт. Если на входе синхронизации присутствует сигнал логического нуля ($C=0$), то триггер находится в режиме хранения.

№	C	$D(t)$	$Q(t)$	$Q(t+1)$	$\bar{Q}(t+1)$	Режим
0	0	0	0	0	1	Хранение
1	0	0	1	1	0	
2	0	1	0	0	1	
3	0	1	1	1	0	
4	1	0	0	0	1	Запись информации D
5	1	0	1	0	1	
6	1	1	0	1	0	
7	1	1	1	1	0	

Таблица переходов синхронного D -триггера (закон функционирования D -триггера).

Триггеры.

Задание 2: Определите уровни сигналов $a_1 a_2 a_3 a_4$ на выходах последовательного цифрового устройства после нажатия на кнопку.



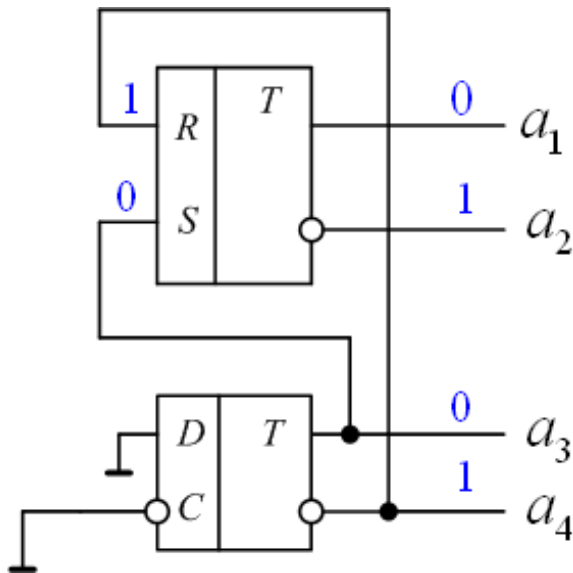
1. $a_1 a_2 a_3 a_4 = 1010$

2. $a_1 a_2 a_3 a_4 = 0101$

3. $a_1 a_2 a_3 a_4 = 1001$

Триггеры.

Решение задания 2: По заданию требуется определить уровни сигналов $a_1 a_2 a_3 a_4$ на выходах последовательного цифрового устройства после нажатия на кнопку.



D-триггер: под действием сигнала синхронизации ($C=0$) информация, поступающая на вход D , принимается в триггер, но появляется на выходе Q с задержкой на один такт. Если на входе синхронизации присутствует сигнал логической единицы ($C=1$), то D -триггер находится в режиме хранения.

Асинхронный RS-триггер с прямыми входами:

При комбинации сигналов $S = 1, R = 0$ триггер переходит в единичное состояние.

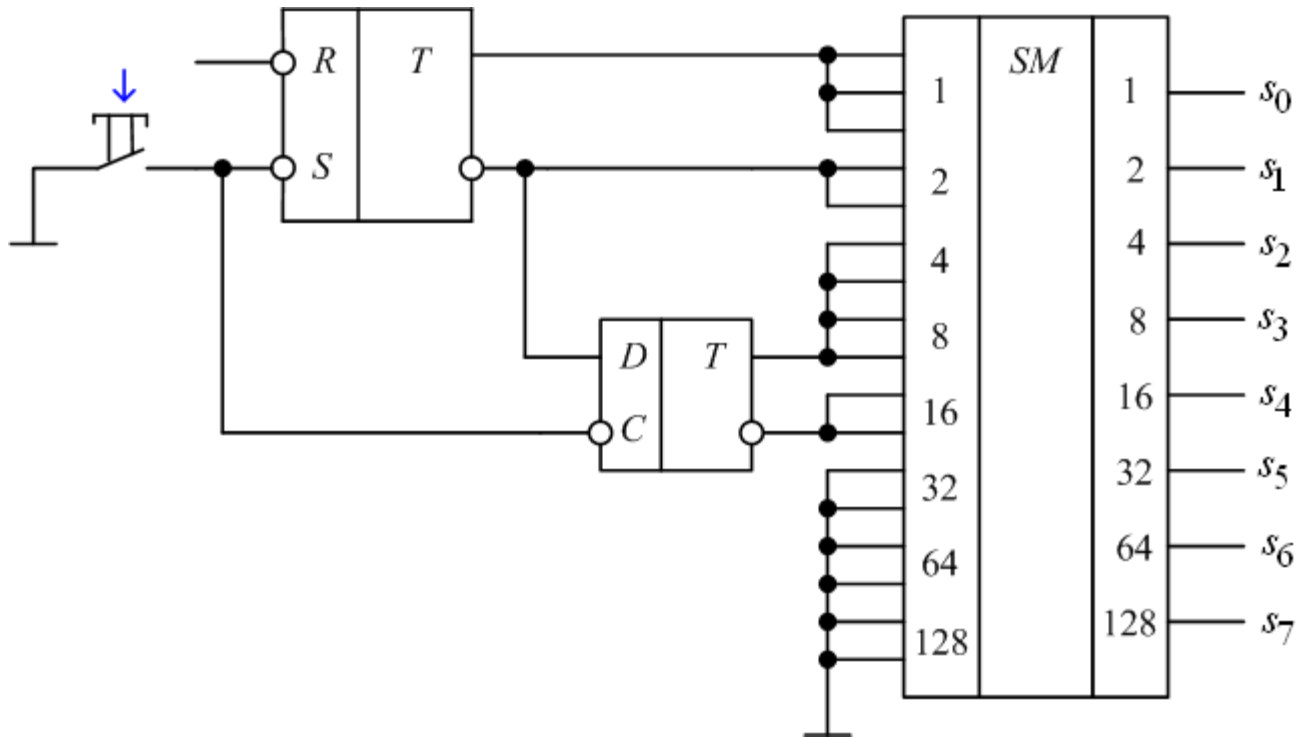
При комбинации сигналов $S = 0, R = 1$ триггер устанавливается в нулевое состояние.

Комбинация сигналов $S = 1, R = 1$ является запрещенной.

Правильный ответ на задание 2: 2. $a_1 a_2 a_3 a_4 = 0101$

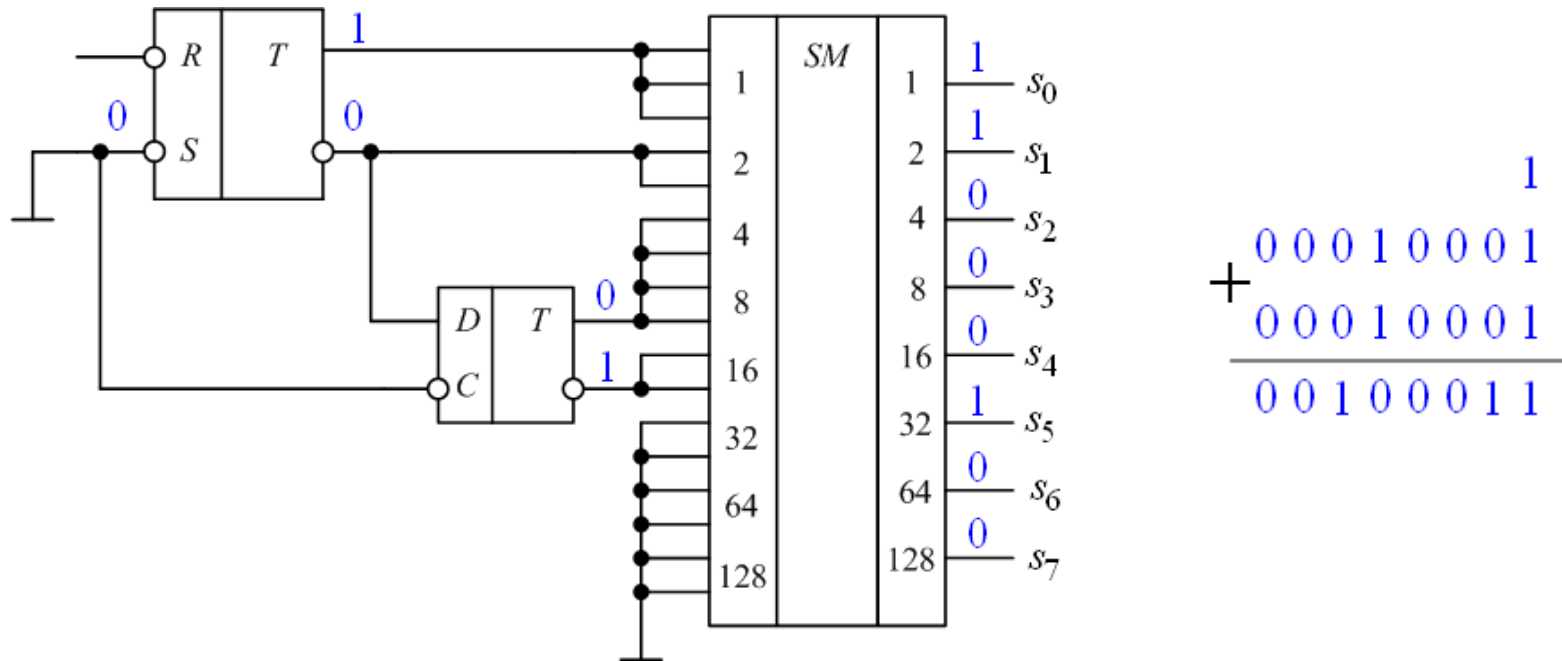
Пример 1.

Пример 1: Определите уровни сигналов $S_7 S_6 S_5 S_4 S_3 S_2 S_1 S_0$ на выходах цифрового устройства после нажатия на кнопку.



Пример 1.

Решение примера 1: По заданию требуется определить уровни сигналов $S_7 S_6 S_5 S_4 S_3 S_2 S_1 S_0$ на выходах цифрового устройства после нажатия на кнопку.



D-триггер: под действием сигнала синхронизации ($C=0$) информация, поступающая на вход D , принимается в триггер, но появляется на выходе Q с задержкой на один такт. Если на входе синхронизации присутствует сигнал логической единицы ($C=1$), то D -триггер находится в режиме хранения.

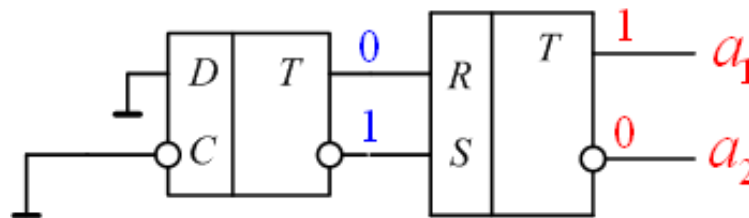
Ответ для примера 1: $S_7 S_6 S_5 S_4 S_3 S_2 S_1 S_0 = 00100011$

Пример 2.

Пример 2: Определите уровни сигналов $a_1 a_2$ на выходах последовательного цифрового устройства.

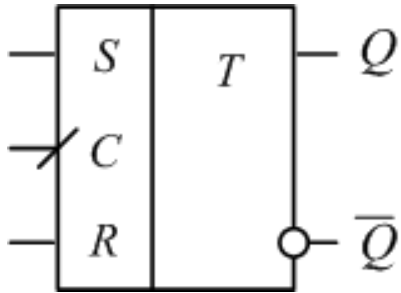
D-триггер: под действием сигнала синхронизации ($C=0$) информация, поступающая на вход D , принимается в триггер, но появляется на выходе Q с задержкой на один такт. Если на входе синхронизации присутствует сигнал логической единицы ($C=1$), то D -триггер находится в режиме хранения.

Такт (*период следования импульсов тактовых сигналов интегральной микросхемы, период следования импульсов тактовых сигналов*) – интервал времени между началами или окончаниями следующих друг за другом импульсов тактовых сигналов интегральной микросхемы, измеренный на заданном уровне напряжения (ГОСТ 19480-89).



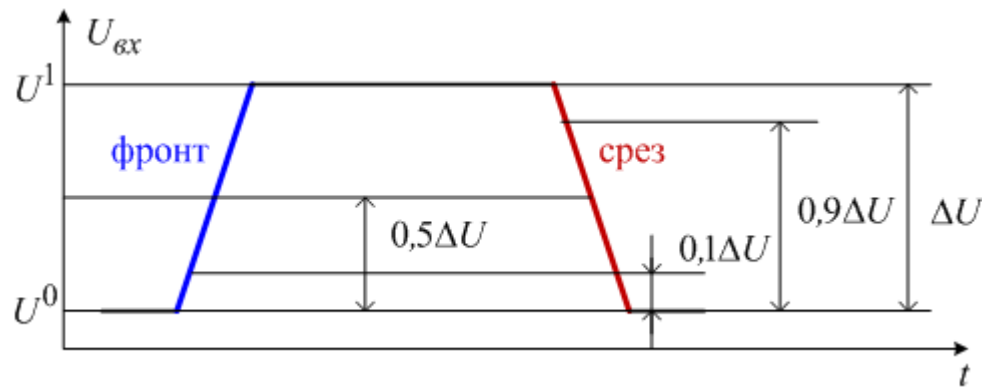
Ответ для примера 2: $a_1 a_2 = 10$

Синхронный RS-триггер с динамическим управлением.

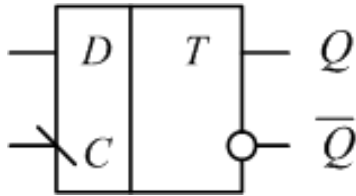


Условное графическое обозначение синхронного RS-триггера с управлением по **фронту** сигнала синхронизации.

Сигналы на выходе синхронного RS-триггера с динамическим управлением формируются при переходе сигнала синхронизации со значения логического нуля U^0 до значения логической единицы U^1 .

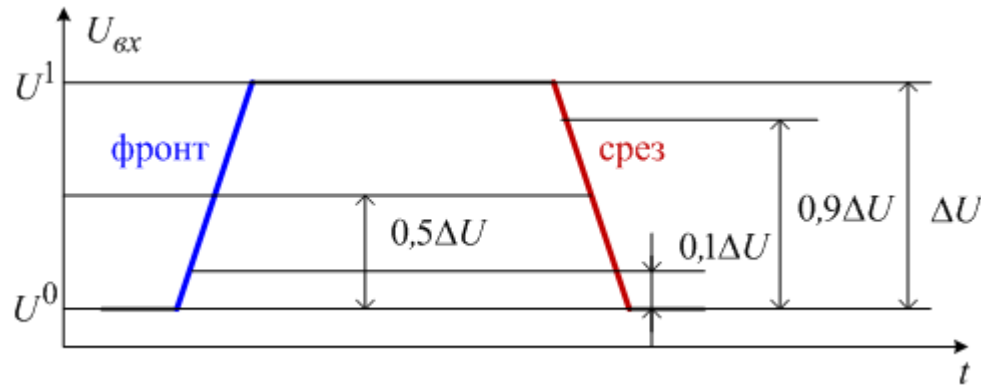


Синхронный D -триггер с динамическим управлением.



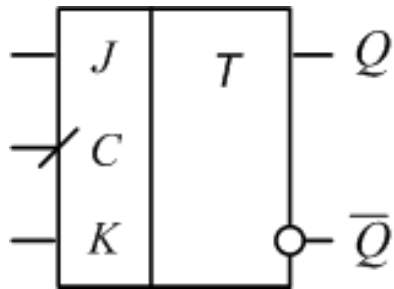
Условное графическое обозначение синхронного D -триггера с управлением по срезу сигнала синхронизации.

Входная информация формируется на выходе синхронного D -триггера с динамическим управлением при переходе сигнала синхронизации со значения логической единицы U^1 до значения логического нуля U^0 .



Универсальный *JK*-триггер с управлением по фронту сигнала синхронизации.

Универсальный JK-триггер обладает наиболее широкими функциональными возможностями. Триггер имеет два информационных входа *J* и *K*, используемых для управления режимом работы, а также динамический вход синхронизации *C*.



Условное графическое обозначение универсального *JK*-триггера с управлением по фронту сигнала синхронизации.

При $J = 1, K = 0$ синхроимпульс переводит *JK*-триггер в единичное состояние

$$Q(t+1) = 1 \quad Q(t)$$

$J = 0, K = 1$ независимо от предыдущего состояния .

Если $Q(t+1) = 0$ то синхроимпульс переводит *JK*-триггер в нулевое состояние

$$J = 0, K = 0 \quad Q(t)$$

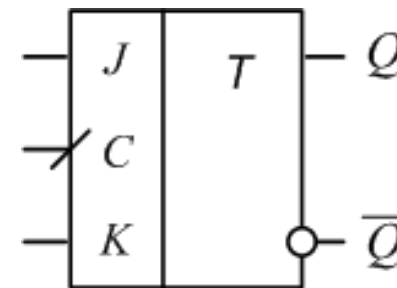
независимо от предыдущего состояния .

Если , то триггер находится в том состоянии, в какое он был переведен до подачи низкого уровня напряжения на оба входа *J* и *K*. Это режим хранения информации: триггер не меняет свое состояние даже при подаче импульсов на его вход синхронизации *C*.

Универсальный *JK*-триггер с управлением по фронту сигнала синхронизации.

Таблица переходов универсального *JK*-триггера с управлением по фронту сигнала синхронизации (закон функционирования *JK*-триггера).

№	<i>S</i>	<i>J</i>	<i>K</i>	$Q(t+1)$	Режим
0	0	X	X	$Q(t)$	Хранения
1	1	X	X	$Q(t)$	
2	\lceil	0	0	$Q(t)$	
3	\lceil	0	1	0	Установка в нулевое состояние
4	\lceil	1	0	1	Установка в единичное состояние
5	\lceil	1	1	$\bar{Q}(t)$	Переключение в противоположное состояние



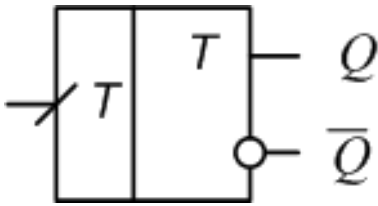
При $J = 1, K = 0$ синхроимпульс переводит *JK*-триггер в единичное состояние $Q(t+1) = 1$ независимо от предыдущего состояния $Q(t)$.

Если $J = 0, K = 1$, то синхроимпульс переводит *JK*-триггер в нулевое состояние $Q(t+1) = 0$ независимо от предыдущего состояния $Q(t)$.

Если $J = 0, K = 0$, то триггер находится в том состоянии, в какое он был переведен до подачи низкого уровня напряжения на оба входа *J* и *K*. *Это режим хранения информации:* триггер не меняет свое состояние даже при подаче импульсов на его вход синхронизации *S*.

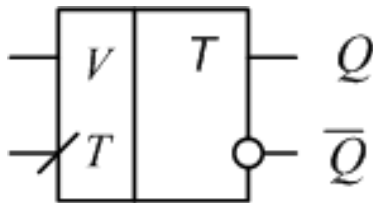
Счетный триггер (Т-триггер).

Счетный триггер (Т-триггер) содержит только один вход, называемый счетным (тактовым) входом (Т-входом), на который подаются импульсы синхронизации (тактовые импульсы). Закон функционирования счетного триггера заключается в изменении состояния триггера на противоположное по фронту или по срезу *каждого* тактового импульса.



Условное графическое обозначение Т-триггера с управлением по фронту тактовых импульсов.

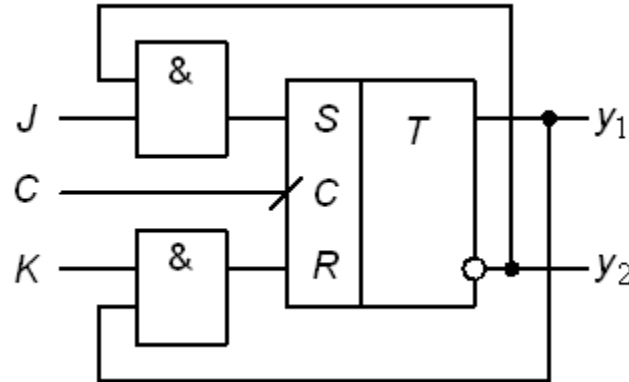
Разновидностью счетного триггера является **ТВ-триггер**, который помимо счетного входа T дополнительно содержит управляющий V -вход. При $V = 1$ такой триггер работает как счетный, а при $V = 0$ сохраняет свое состояние неизменным (*режим хранения*).



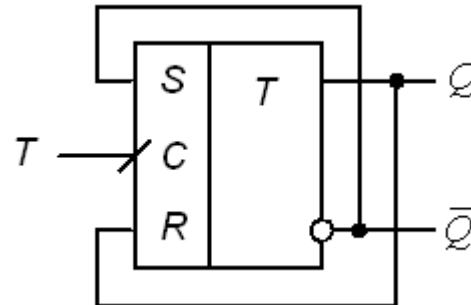
Условное графическое обозначение ТВ-триггера с управлением по фронту тактовых импульсов.

Вопросы для самоконтроля

1. Определить двоичный код y_2y_1 формируемый по фронту импульса, если $J = 1, K = 0$.

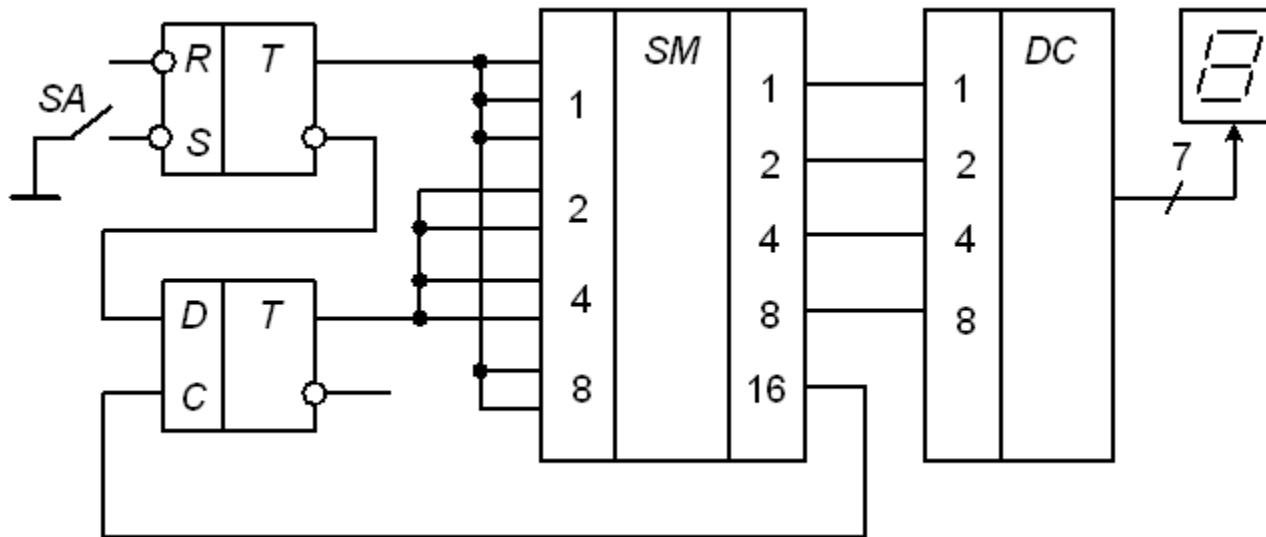


2. Определить логический уровень сигнала на выходе Q после поступления на вход T 15 импульсов, если начальное значение логического уровня $Q_{i \rightarrow 0} = 0$.



Вопросы для самоконтроля

3. Определить число, которое высветится на одnorазрядном цифро-буквенном индикаторе при замыкании ключа SA.



Рекомендуемая литература

1. **Легостаев Н.С.** Микроэлектроника: учебное пособие / Н.С. Легостаев, К.В. Четвергов. – Томск: Эль Контент, 2013. – 172 с. ISBN 978-5-4332-0073-9
2. **Легостаев Н.С.** Микроэлектроника: методические указания по изучению дисциплины / Н.С. Легостаев, К.В. Четвергов. – Томск: факультет дистанционного обучения, ТУСУР, 2012. – 90 с.
3. **Легостаев Н.С.** Микроэлектроника: слайды / Н.С. Легостаев, К.В. Четвергов. – Томск: факультет дистанционного обучения, ТУСУР, 2012. – 303 слайда.

Тема следующего занятия «Цифровые микроэлектронные устройства последовательностного типа: **регистры** памяти и регистры сдвига, **счетчики** (двоичные, десятичные, с произвольным коэффициентом пересчета, с программируемым коэффициентом пересчета), **делители частоты**».

Для подготовки к занятию изучите материал, представленный в разделах 5.3, 5.4 учебного пособия по дисциплине «Микроэлектроника». Рекомендую повторить раздел 5.2 (триггеры), поскольку триггеры являются неотъемлемой частью регистров и счетчиков, а затем непосредственно переходить к изучению регистров и счетчиков.

Спасибо за внимание