

Дисциплина  
«Микроэлектроника»

ТЕМА: «Основные схемотехнические  
структуры цифровой интегральной  
микроэлектроники»

Легостаев Николай Степанович,  
профессор кафедры «Промышленная электроника»

## Содержание

- ◆ Базовый логический элемент серий транзисторно-транзисторной логики с корректирующей цепочкой.
- ◆ Базовый логический элемент серий транзисторно-транзисторной логики с диодами и транзисторами Шотки.
- ◆ Базовый логический элемент эмиттерно-связанной логики.
- ◆ Базовые логические элементы на комплементарных МДП-транзисторах.

## Общие вопросы.

Интегральные микросхемы проектируются и выпускаются сериями.

*Серия интегральной микросхемы* – совокупность типов интегральных микросхем, которые могут выполнять различные функции, имеют единое конструктивно-технологическое исполнение и предназначены для совместного применения.

Разработка каждой серии цифровых интегральных схем начинается с базового логического элемента – основы всех элементов, узлов и устройств (логических элементов, триггеров, регистров, триггеров, других микроэлектронных устройств комбинационного и последовательностного типов). Как правило, базовые логические элементы выполняют либо логическую функцию И-НЕ, либо логическую функцию ИЛИ-НЕ, поскольку обладают функциональной полнотой.

Принцип построения, способ управления работой, выполняемая логическая функция, величина напряжения питания и другие параметры базового логического элемента являются определяющими для всех цифровых интегральных схем серии.

Большинство современных микросхем являются сложными электронными устройствами, поэтому при их описании и анализе используются, по меньшей мере, *два уровня схемотехнического представления*.

## Общие вопросы.

*Первый, наиболее детальный уровень*, – это *электрическая схема*, определяющая электрические соединения отдельных элементов (или элементов и компонентов) ИМС.

*Второй, более общий уровень*, – это *структурная (функциональная) схема*, представляющая собой соединение отдельных логических элементов и триггеров.

Среди современных потенциальных цифровых интегральных микросхем доминируют три схемно-технологических направления построения интегральных микросхем: *транзисторно-транзисторная логика (с диодами Шоттки)*, эмиттерно-связанная логика, *логика на комплементарных МДП-транзисторах (КМОП-логика)*.

В настоящее время в результате интенсивных исследований с применением современных методов анализа и расчета разработан набор базовых логических элементов. Разнообразие типов базовых элементов объясняется тем, что каждый из них имеет свои достоинства и свою область применения.

## Общие вопросы.

*Для примера,* основные серии транзисторно-транзисторной логики (ТТЛ):

- ◆ *стандартная серия;*
- ◆ *серия с высоким быстродействием;*
- ◆ *микромощная серия;*
- ◆ *серия с диодами Шотки высокого быстродействия с малым потреблением мощности;*
- ◆ *микромощная серия с диодами Шотки.*

В составе микроэлектроники выделяют *три основных раздела:*

- ◆ *физику электронных процессов;*
- ◆ *технология;*
- ◆ *микросхемотехнику.*

*Микросхемотехника (интегральная схемотехника) – раздел микроэлектроники, охватывающий исследования и разработку электрических и структурных схем, используемых в интегральных микросхемах.*

## Общие вопросы.

Микросхемотехника является *самостоятельной* ветвью схемотехники.

### Принципы схемотехники:

♦ *принцип согласования цепей* заключается в такой их конструкторско-технологической реализации, при которой требуемые электрические параметры оказываются пропорциональными друг другу в широком интервале внешних воздействий.

♦ *принцип схемотехнической избыточности* заключается в усложнении схемотехники АИС для улучшения их качества, минимизации площади кристалла и повышения технологичности.

### Принципы схемотехники интегральных микросхем обусловлены:

1. *Ограничениями технологии* изготовления интегральных микросхем.
2. *Возможностями технологии* изготовления интегральных микросхем.

## Общие вопросы.

### *Ограничения, накладываемые технологией изготовления:*

◆ Одно ограничение связано с реализацией высокоомных резисторов и конденсаторов с емкостями, превышающими десятки пикофарад, поскольку это сопровождается увеличением необходимой площади кристалла.

◆ Резисторы с допустимым разбросом сопротивлений менее  $\pm(5-10) \%$  не могут быть получены без снижения выхода годных. Однако значения отношений сопротивлений с точностью, на порядок превышающей эти значения, можно достичь без дополнительного усложнения технологических процессов. Поэтому схемотехника направлена на то, чтобы качественные характеристики интегральных схем определялись не абсолютными значениями сопротивлений, а главным образом их отношениями.

### *Возможности технологии изготовления:*

◆ Создание схемных элементов, позволяющих получить качественно новые свойства, например, многоэмиттерных транзисторов, которые не могут быть реализованы на дискретных компонентах.

◆ Изменение в допустимых пределах технологических режимов для достижения желаемых результатов.

## Базовый логический элемент серий транзисторно-транзисторной логики.

*Достоинства базовых логических элементов транзисторно-транзисторной логики:*

◆ *высокий уровень схемно-технологической проработки;*

◆ *хорошие электрические параметры и характеристики* ( сравнительно высокое быстродействие при средней потребляемой мощности или среднее быстродействие при малой потребляемой мощности; малая работа переключения; высокая абсолютная и относительная помехоустойчивость; высокая статическая и динамическая нагрузочная способность).

Таким образом, в базовых логических элементах ТТЛ удачно сочетаются высокие схемотехнические, технологические, логические и конструктивные качества.

Базовые логические элементы ТТЛ *являются элементной базой для микросхем среднего и высокого быстродействия.*



## Базовый логический элемент серий транзисторно-транзисторной логики.

Базовые логические элементы ТТЛ реализуют логическую функцию И-НЕ (являются элементами Шеффера) и содержат *каскад на многоэмиттерном транзисторе, выполняющий логическую функцию И, и транзисторный ключ-инвертор*. В зависимости от реализации ключа-инвертора выделяются различные модификации элементов ТТЛ-типа.

Модификация, как правило, преследует одну или несколько целей, связанных с улучшением электрических и эксплуатационных характеристик и параметров: *увеличение нагрузочной способности, уменьшение задержек распространения сигналов, увеличение порогового напряжения и логического перепада, уменьшение мощности потребления и т.п.*

## Базовый логический элемент серий транзисторно-транзисторной логики.

Наилучшими статическими параметрами обладает схема базового логического элемента ТТЛ со сложным инвертором и корректирующей цепочкой.

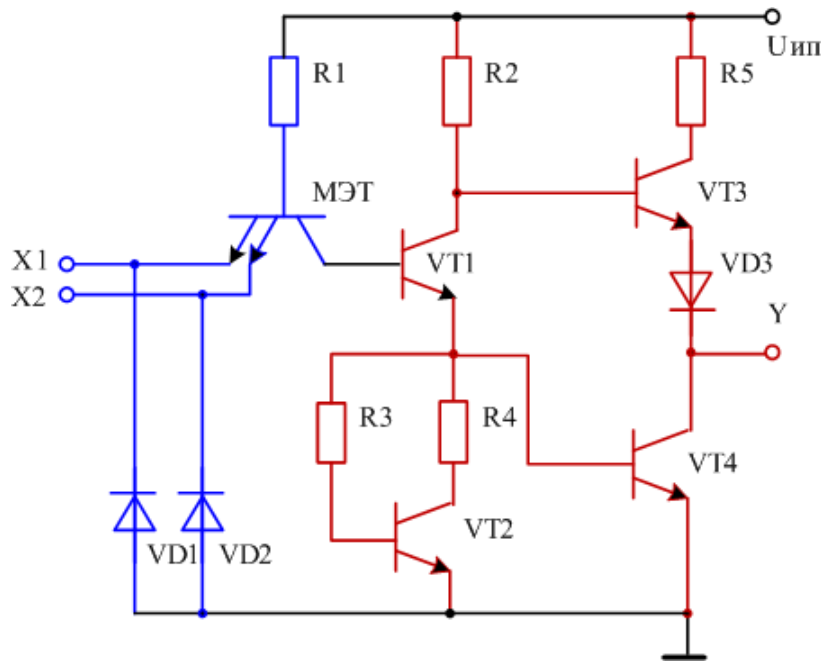
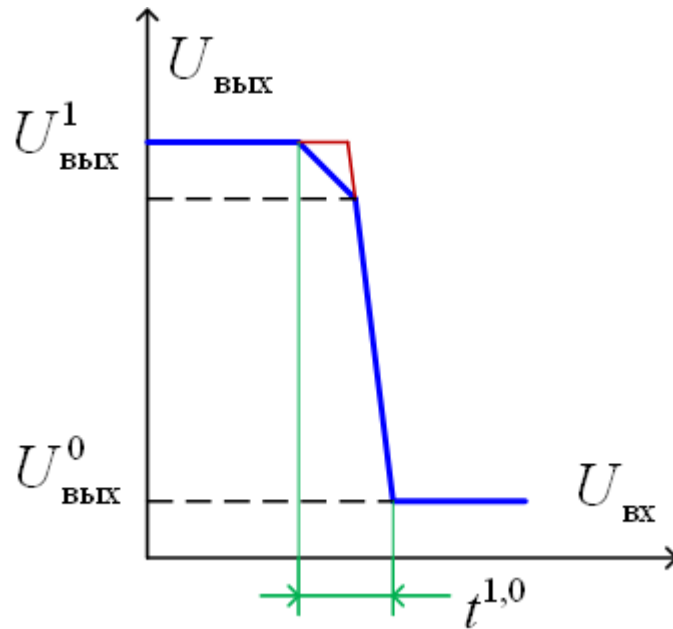


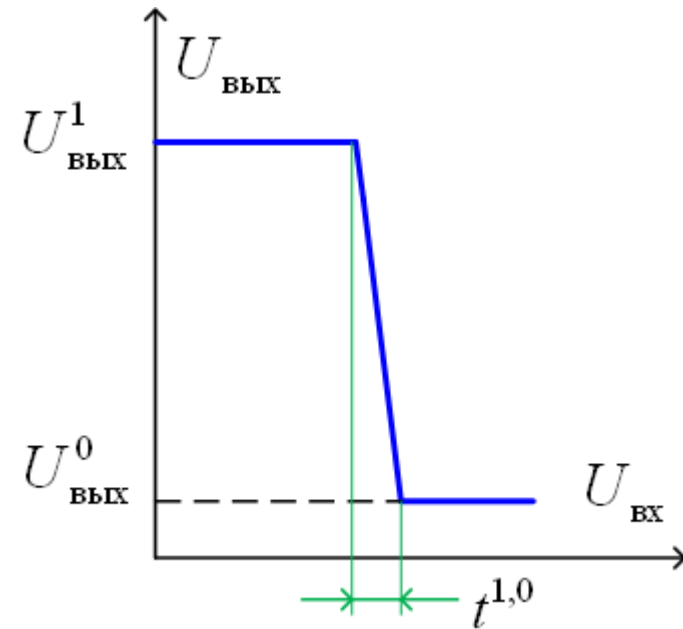
Схема базового логического элемента ТТЛ (реализует логическую функцию И-НЕ).

Сложный инвертор состоит из фазораспределяющего каскада (VT1, R2), содержащего корректирующую цепочку (VT2, R3, R4), и выходного двухтактного усилителя мощности (VT3, VT4, VD3, R5). Фазораспределяющий каскад предназначен для противофазного переключения транзисторов VT3 и VT4, а корректирующая цепочка обеспечивает повышение помехоустойчивости базового логического элемента. Для защиты многоэмиттерного транзистора от помех отрицательной полярности, возникающих в линиях связи, на входах базового логического элемента включены диоды VD1, VD2.

Базовый логический элемент серий транзисторно-транзисторной логики.



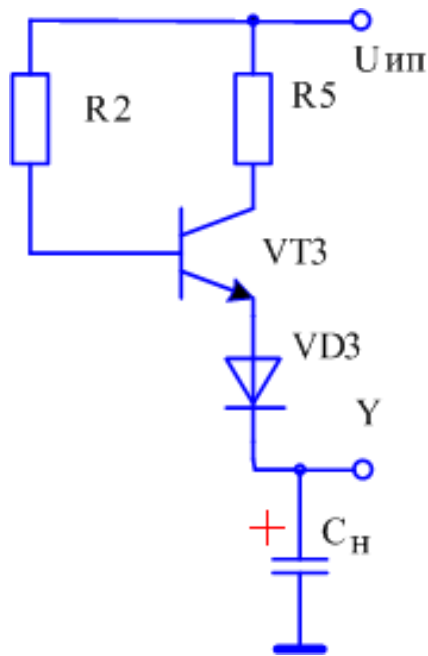
Передаточная характеристика базового логического элемента ТТЛ без корректирующей цепочки.



Передаточная характеристика базового логического элемента ТТЛ с корректирующей цепочкой.

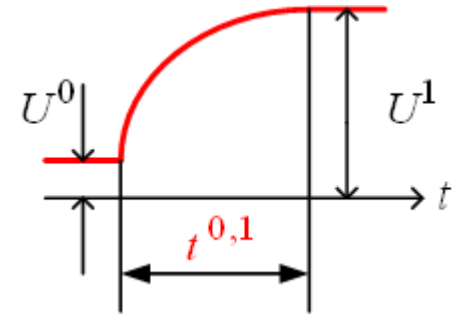
## Базовый логический элемент серий транзисторно-транзисторной логики.

Способность элемента ТТЛ работать на большую емкостную нагрузку при высоких скоростях переключения объясняется тем, что **заряд** емкости нагрузки происходит через низкоомную выходную цепь.



### Выключение элемента

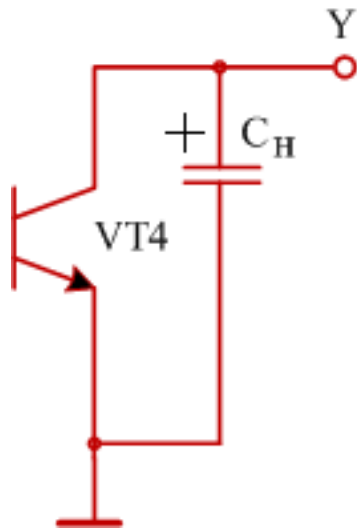
(напряжение на выходе изменяется от  $U^0$  до  $U^1$ ): ток эмиттера транзистора VT3 обеспечивает быстрый заряд емкости нагрузки.



$$U^1 \approx U_{\text{èì}} - 2U^*, \text{ где } U^* \text{ – падение напряжения на } p\text{-}n\text{-переходе.}$$

## Базовый логический элемент серий транзисторно-транзисторной логики.

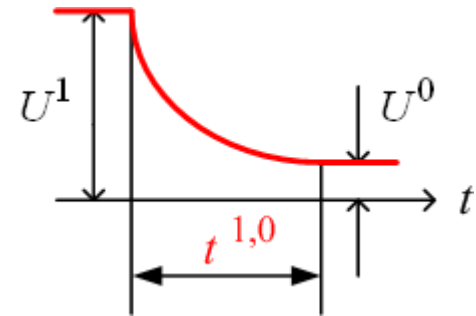
Способность элемента ТТЛ работать на большую емкостную нагрузку при высоких скоростях переключения объясняется тем, что **разряд** емкости нагрузки происходит через низкоомную выходную цепь.



### Включение элемента

(напряжение на выходе изменяется от  $U^1$  до  $U^0$ ): ток коллектора транзистора VT4 обеспечивает быстрый заряд емкости нагрузки.

$$U^0 \approx U_{\text{э-ý í àñ. VT4}}$$



## Базовый логический элемент серий транзисторно-транзисторной логики.

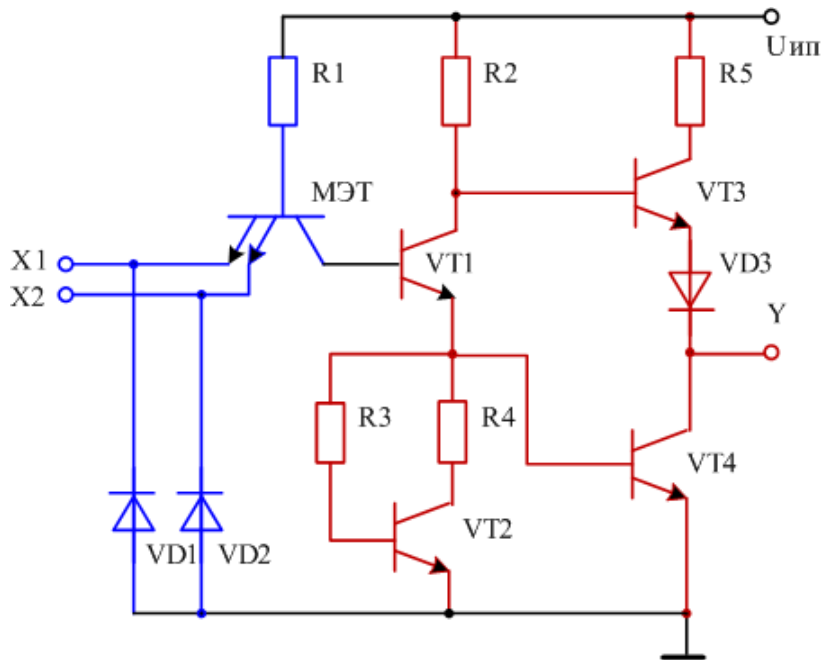


Схема базового логического элемента ТТЛ (реализует логическую функцию И-НЕ).

Для базового логического элемента серий ТТЛ существуют оптимальные соотношения для сопротивлений резисторов:

$$\frac{R_1}{R_2} = 2 \dots 4; \quad \frac{R_2}{R_4} = 1 \dots 2; \quad \frac{R_2}{R_5} = 10.$$

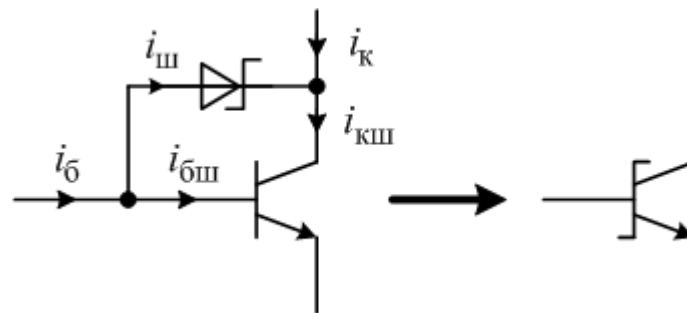
$$R_2 = R_5.$$

Сопротивление резистора R5 выбирается исходя из заданного значения предельно допустимого тока транзисторов VT3, VT4 и диода VD3 и обычно составляет (50...500) Ом.

Диод VD3 служит для надежного запираания транзистора VT3.

## Базовый логический элемент серий транзисторно-транзисторной логики с диодами и транзисторами Шотки.

Основным фактором, ограничивающим быстродействие базовых логических элементов ТТЛ, является наличие интервала рассасывания неосновных носителей заряда в базе на этапе выключения, обусловленного работой включенного транзистора в режиме насыщения. Эффективный способ устранения или уменьшения насыщения связан с использованием диодов Шотки, которые включают параллельно коллекторным переходам. В интегральных схемах диод Шотки вместе с биполярным транзистором составляет единую структуру – транзистор Шотки.



Транзистор Шотки.

## Базовый логический элемент серий транзисторно-транзисторной логики с диодами и транзисторами Шотки (ТТЛШ).

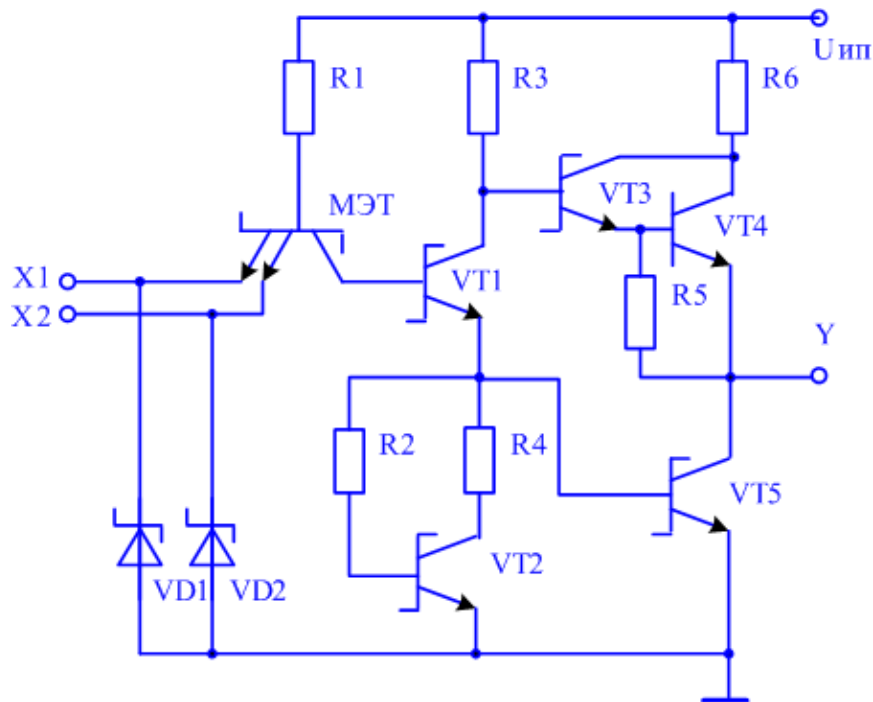


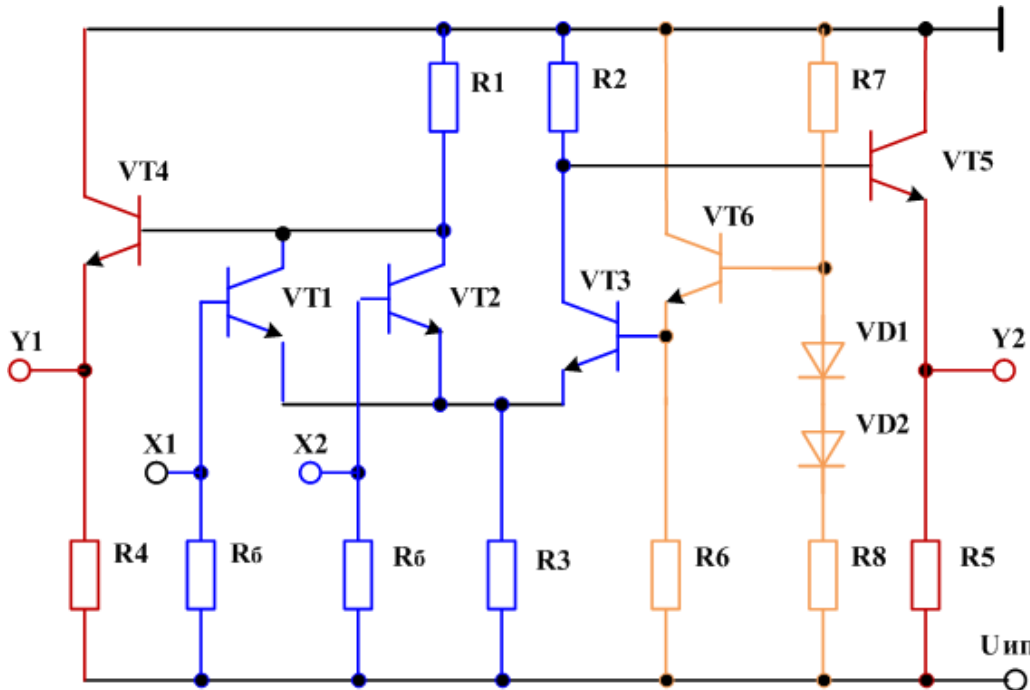
Схема базового логического элемента ТТЛШ (реализует логическую функцию И-НЕ).

В усилителе мощности элемента использован составной транзистор (VT3, VT4), причем транзистор VT4 является обычным биполярным транзистором, поскольку на его коллекторном переходе всегда сохраняется обратное смещение. Повышение быстродействия базовых логических элементов ТТЛШ обусловлено не только устранением интервала рассасывания неосновных носителей заряда в базе транзисторов, но и сокращением длительностей стадий спада и нарастания выходного потенциала. Это объясняется тем, что транзисторы Шотки не легированы золотом и имеют в 2-3 раза большие значения коэффициента передачи тока базы, чем обычные транзисторы в микросхемах ТТЛ, легируемые золотом.



## Базовый логический элемент серий эмиттерно-связанной логики (ЭСЛ).

Базовые логические элементы ЭСЛ являются элементной базой для микросхем *сверхвысокого быстродействия*. Рост быстродействия элементов ЭСЛ обеспечивается работой биполярных транзисторов *в ненасыщенном режиме* при уменьшенном логическом перепаде.



Базовый элемент ЭСЛ имеет два выхода: инверсный (Y1) и прямой (Y2), что расширяет его функциональные возможности.

**При положительной логике** на инверсном выходе реализуется логическая функция ИЛИ-НЕ, а на прямом – функция ИЛИ.

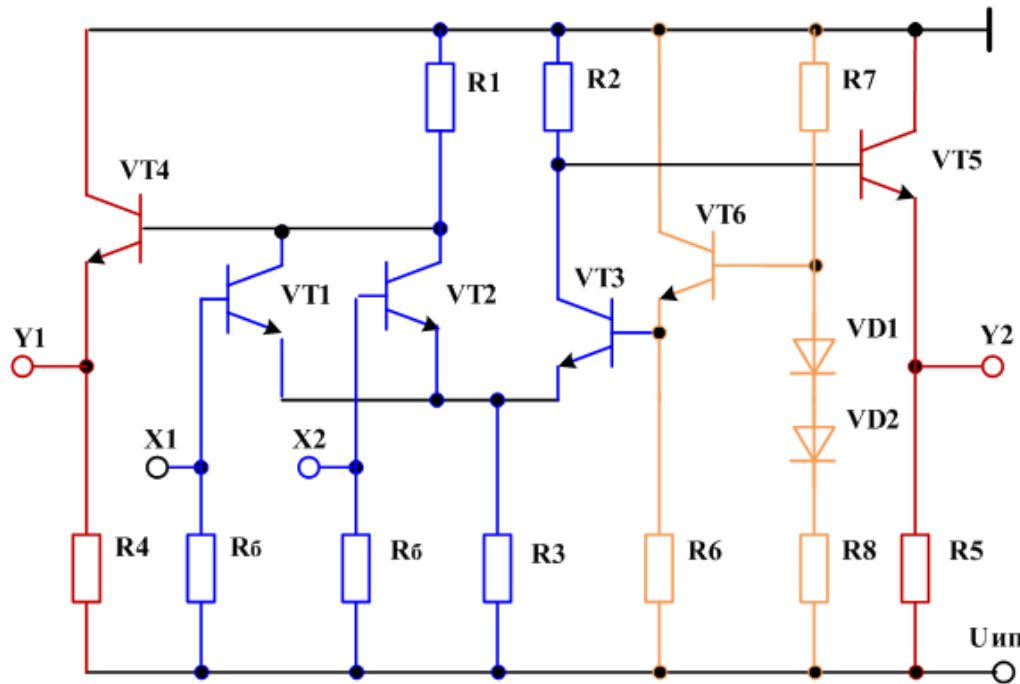
**При отрицательной логике** на инверсном выходе выполняется функция И-НЕ, а на прямом – функция И.

Схема базового логического элемента ЭСЛ

## Базовый логический элемент серий эмиттерно-связанной логики (ЭСЛ).

Схема базового логического элемента ЭСЛ состоит из:

- ◆ переключателя тока (транзисторы VT1-VT3, резисторы R1-R3);
- ◆ источника опорного напряжения (транзистор VT6, диоды VD1, VD2, резисторы R6,R7,R8);
- ◆ выходных эмиттерных повторителей (транзисторы VT4, VT5, резисторы R4, R5).



При положительной логике:

$$U^0 = (-1,45 \dots -1,90) \hat{A};$$

$$U^1 = (-0,70 \dots -0,95) \hat{A}.$$

При отрицательной логике:

$$U^0 = (-0,70 \dots -0,95) \hat{A};$$

$$U^1 = (-1,45 \dots -1,90) \hat{A}.$$

Схема базового логического элемента ЭСЛ

**Базовый логический элемент серий ЭСЛ: принцип действия (логика положительная, напряжение питания отрицательное).**

**Случай 1:** На входах  $X_1, X_2$  уровень напряжения  $U_{\hat{a}\hat{o}}^0$ , транзисторы VT1, VT2 закрываются, транзистор VT3 открывается и ток проходит через правую ветвь переключателя тока. При этом на коллекторах транзисторов VT1, VT2 уровень напряжения  $U_{\hat{a}\hat{u}\hat{o}}^1$ , на коллекторе транзистора VT3 уровень напряжения  $U_{\hat{a}\hat{u}\hat{o}}^0$ . В этом случае эмиттеры транзисторов VT1, VT2 находятся под напряжением

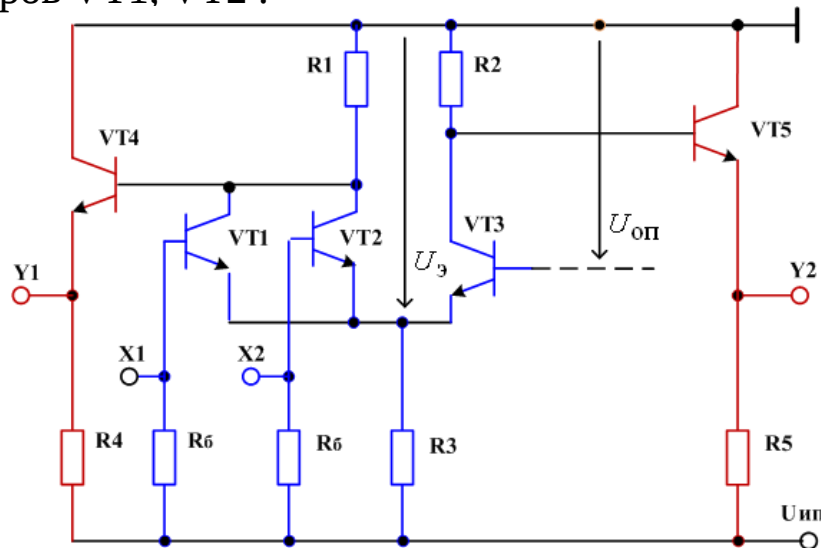
$$U_{\hat{y}} = U_{\hat{i}\hat{i}} - U_{\hat{a}\hat{y}}VT4 = -1,25 - 0,7 = -1,95\hat{A}$$

Разность напряжений между базой и эмиттером транзисторов VT1, VT2

равна  $U_{\hat{a}\hat{o}}^0 - U_{\hat{y}} = -1,625 - (-1,95) = 0,325\hat{A}$

, что недостаточно для открывания

транзисторов VT1, VT2 .



$$U_{\hat{a}\hat{o}}^0 = -1,625\hat{A};$$

$$U_{\hat{a}\hat{o}}^1 = -0,825\hat{A};$$

$$U_{\hat{i}\hat{i}} = -1,25\hat{A}.$$

**Базовый логический элемент серий ЭСЛ: принцип действия (логика положительная, напряжение питания отрицательное).**

**Случай 1 (продолжение):** На резисторе R2 создается падение напряжения

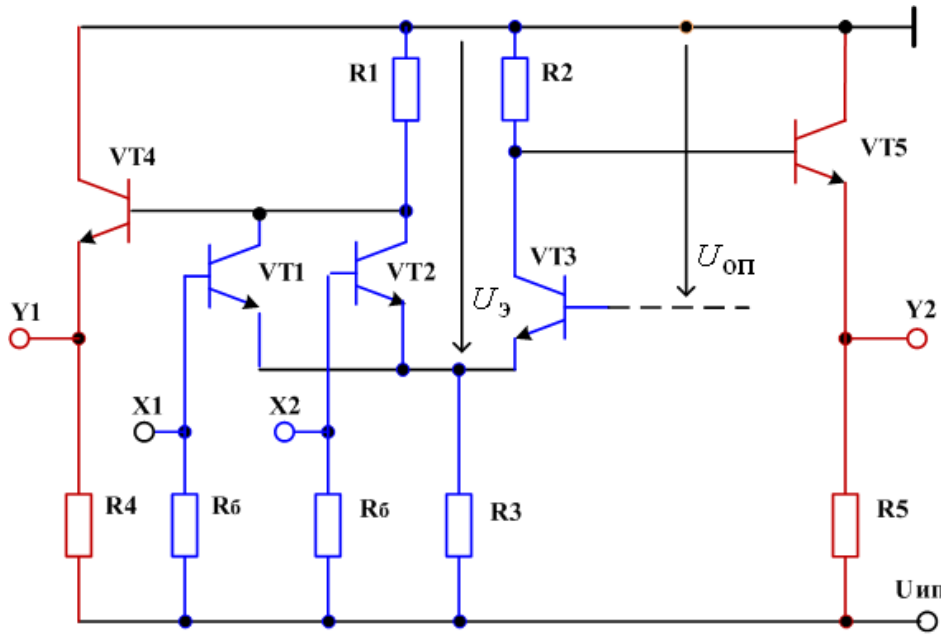
$$U_{R2} = R2 \times I_{\text{э}} VT3 + R2 \times I_{\text{а}} VT5 = 0,80 + 0,125 = 0,925 \text{ В}.$$

Тогда уровень напряжения на выходе  $Y_2$  :

$$U_{Y2}^0 = -U_{R2} - U_{\text{а}} VT5 = -0,925 - 0,7 = -1,625 \text{ В}.$$

Уровень напряжения на выходе  $Y_1$  :

$$U_{Y1}^1 = -U_{R1} - U_{\text{а}} VT4 = -0,125 - 0,7 = -0,825 \text{ В}.$$



$$U_{\text{ао}}^0 = -1,625 \text{ В};$$

$$U_{\text{ао}}^1 = -0,825 \text{ В};$$

$$U_{\text{и}} = -1,25 \text{ В}.$$

**При положительной логике** на инверсном выходе (Y1) реализуется логическая функция ИЛИ-НЕ, а на прямом выходе (Y2) – функция ИЛИ.

**Базовый логический элемент серий ЭСЛ: принцип действия (логика положительная, напряжение питания отрицательное).**

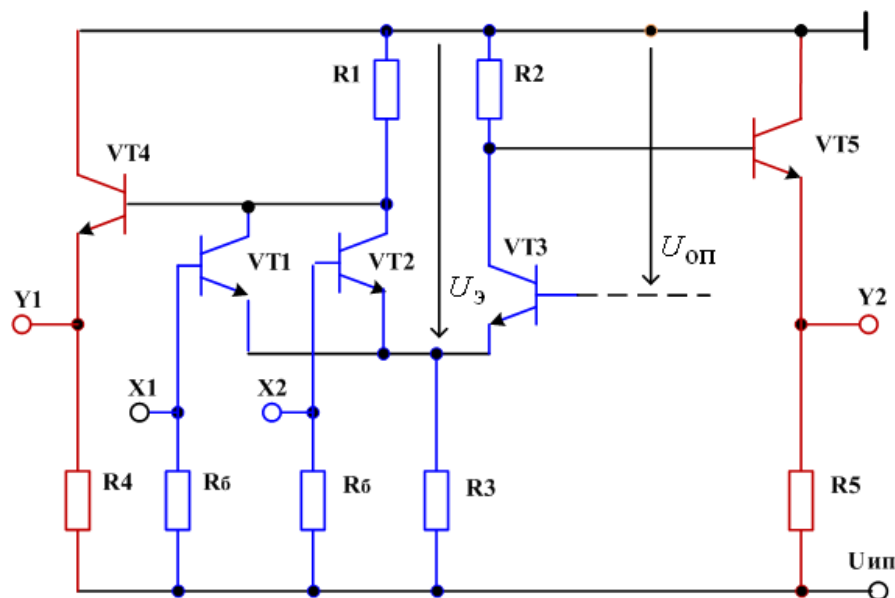
**Случай 2:** На входе  $X_1$  уровень напряжения  $U_{\hat{a}\hat{o}}^1$ , а на входе  $X_2$  уровень напряжения  $U_{\hat{a}\hat{o}}^0$ : транзистор VT1 открывается и ток проходит через левую ветвь переключателя тока; транзистор VT3 при этом закрывается.

В этом случае уровень напряжения на выходе  $Y_2$ :

$$U_{y2}^1 = -U_{R2} - U_{\hat{a}\hat{y}VT5} = -0,125 - 0,7 = -0,825 \hat{A}$$

Уровень напряжения на выходе  $Y_1$  :

$$U_{y1}^0 = -U_{R1} - U_{\hat{a}\hat{y}VT4} = -0,925 - 0,7 = -1,625 \hat{A}$$



$$U_{\hat{a}\hat{o}}^0 = -1,625 \hat{A}; \quad U_{\hat{a}\hat{o}}^1 = -0,825 \hat{A};$$

$$U_{\hat{i}\hat{i}} = -1,25 \hat{A}.$$

**При положительной логике** на инверсном выходе (Y1) реализуется логическая функция ИЛИ-НЕ, а на прямом выходе (Y2) – функция ИЛИ.

## Базовые логические элементы на комплементарных МДП-транзисторах.

Элементной базой наиболее перспективных потенциальных интегральных МДП-микросхем являются базовые логические элементы на транзисторах с индуцированными каналами дополняющих типов проводимости (базовые логические элементы КМОП).

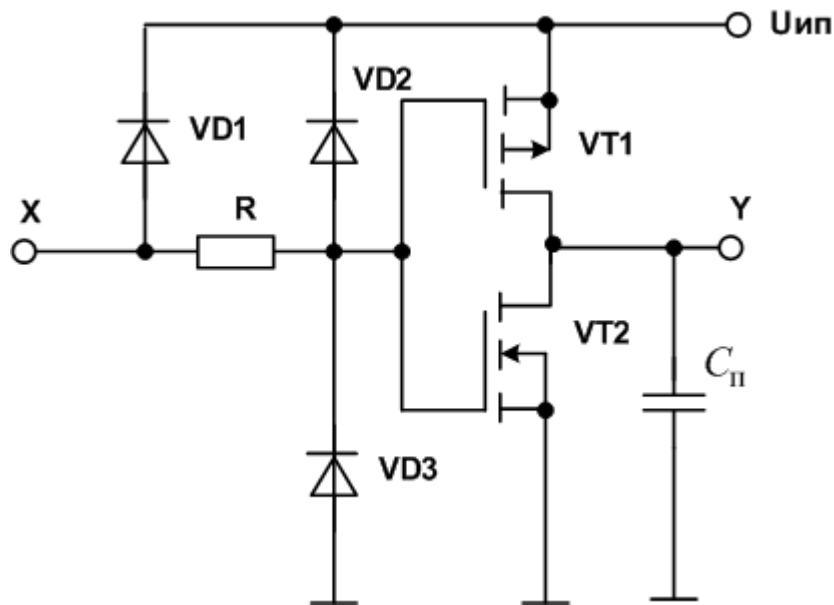
*Базовые логические элементы на комплементарных МДП-транзисторах характеризуют:*

- ◆ *малое потребление мощности в статических режимах;*
- ◆ *высокое быстродействие;*
- ◆ *повышенная помехоустойчивость.*

Базовые логические элементы КМОП *в основном потребляет динамическую мощность*, которая идет на зарядку паразитных емкостей и возрастает с увеличением частоты переключения.

## Базовые логические элементы на комплементарных МДП-транзисторах.

Базовый логический элемент реализует логическую функцию НЕ.



Транзистор n-типа (VT2) является управляющим, а транзистор p-типа (VT1) – нагрузочным.

Защитная цепочка на входе элемента состоит из сопротивления R и охранных диодов VD1-VD3, которые ограничивают входное напряжение.

Схема базового логического элемента КМОП, реализующая логическую функцию НЕ.

## Базовые логические элементы на комплементарных МДП-транзисторах.

Основные логические элементы КМОП реализуют логические функции И-НЕ, ИЛИ-НЕ. Выполнение логической операции **И-НЕ** достигается **последовательным**, а операции **ИЛИ-НЕ** – **параллельным** включением управляющих транзисторов.

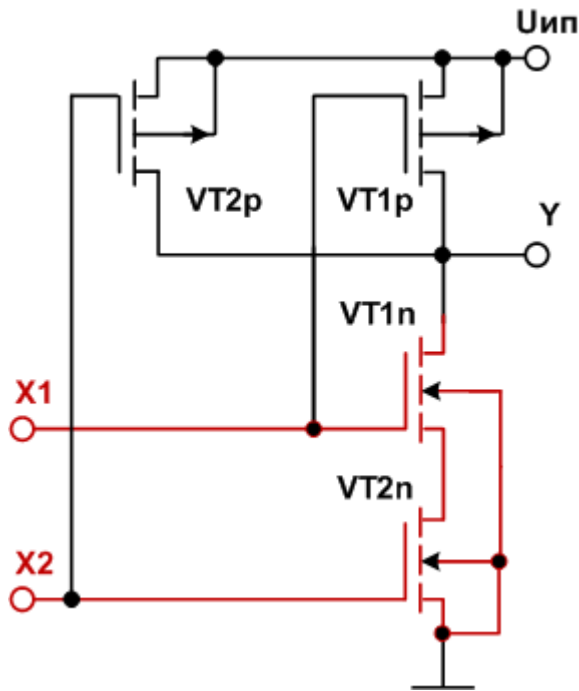


Схема базового логического элемента КМОП, реализующая логическую функцию И-НЕ

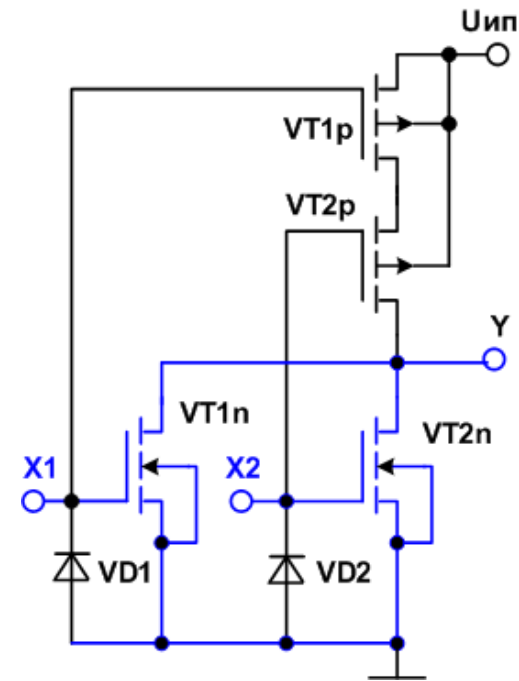
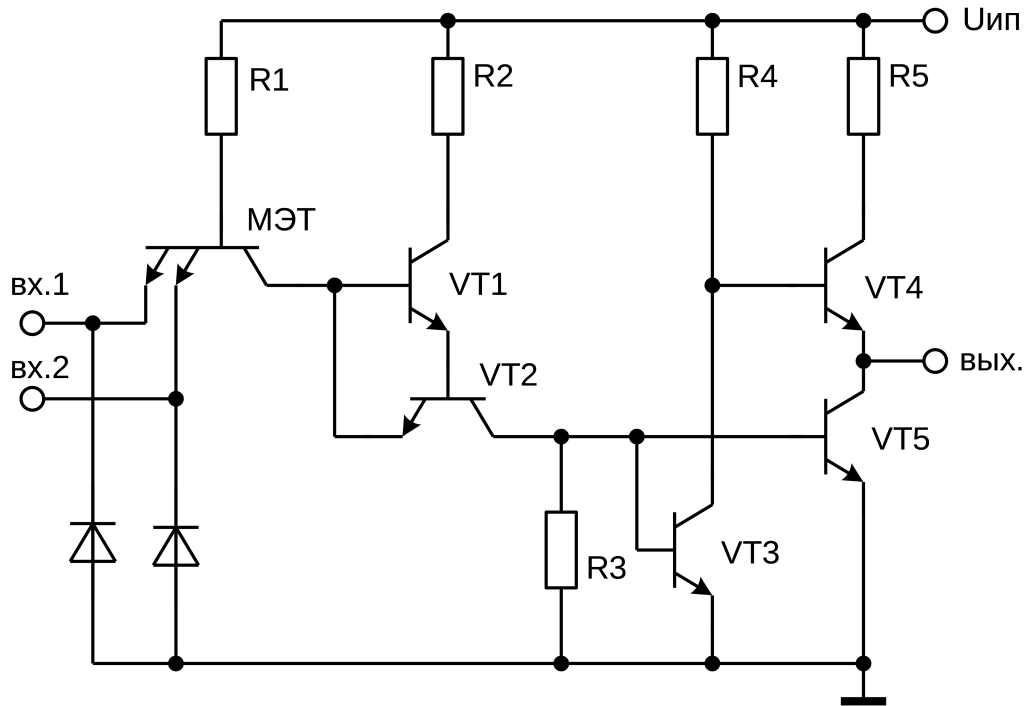


Схема базового логического элемента КМОП, реализующая логическую функцию ИЛИ-НЕ



# Вопросы для самоконтроля

1. Укажите логическую функцию, реализуемую схемой.



1.  $y = \overline{x_1 + x_2}$

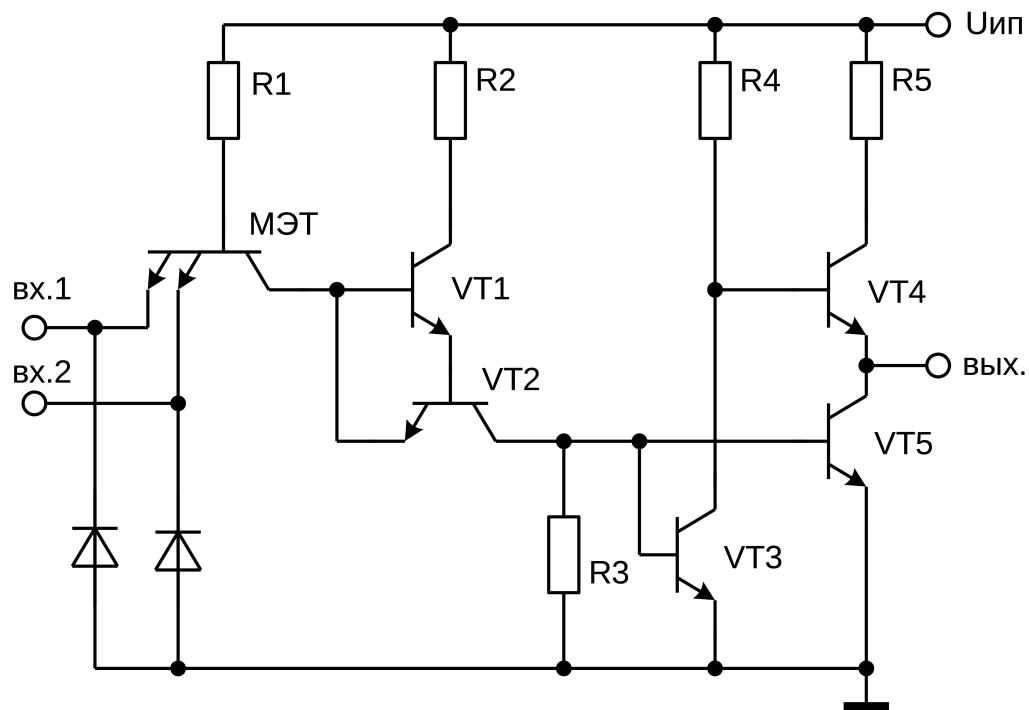
2.  $y = x_1 + x_2$

3.  $y = \overline{x_1 \times x_2}$

4.  $y = \overline{x_1 \oplus x_2}$

## Вопросы для самоконтроля

2. Укажите выражение для определения напряжения логической единицы схемы.



1.  $U^1 \approx U_{\text{эи}} - U^*$ .
2.  $U^1 \approx U_{\text{эи}} - 3U^*$ .
3.  $U^1 \approx U_{\text{эи}} - 2U^*$ .
4.  $U^1 \approx U_{\text{эи}}$ .

## Рекомендуемая литература

- 1. Легостаев Н.С.** Микроэлектроника: учебное пособие / Н.С. Легостаев, К.В. Четвергов. – Томск: Эль Контент, 2013. – 172 с. ISBN 978-5-4332-0073-9
- 2. Легостаев Н.С.** Микроэлектроника: методические указания по изучению дисциплины / Н.С. Легостаев, К.В. Четвергов. – Томск: факультет дистанционного обучения, ТУСУР, 2012. – 90 с.
- 3. Легостаев Н.С.** Микроэлектроника: слайды / Н.С. Легостаев, К.В. Четвергов. – Томск: факультет дистанционного обучения, ТУСУР, 2012. – 303 слайда.

Спасибо за внимание