

Министерство науки и высшего образования Российской Федерации

Томский государственный университет
систем управления и радиоэлектроники

М.А. Костина

ПРОГРАММИРОВАНИЕ ПЛИС

Методические указания
по выполнению студентами самостоятельной работы
направления подготовки 27.03.05 «Инноватика»,
профиль «Управление инновациями в электронной технике»

Томск
2020

УДК 004.312
ББК 32.973.2
К723

Рецензент

Солдатов А.И., д.т.н., профессор

Костина, Мария Алексеевна

К 723 Программирование ПЛИС: методические указания по выполнению студентами самостоятельной работы направления подготовки 27.03.05 «Инноватика», профиль «Управление инновациями в электронной технике»/ М.А. Костина. – Томск: ТУСУР, 2020. – 9 с.

Методические указания по выполнению студентами самостоятельной работы направления подготовки 27.03.05 «Инноватика», профиль «Управление инновациями в электронной технике». Выполнение самостоятельной работы направлено на формирование следующей компетенции:

- способностью разрабатывать компьютерные модели исследуемых процессов и систем.

Одобрено на заседании каф. УИ, протокол №5 от 13.02.2020 г.

©Костина М.А., 2020
© Томск.гос.ун-т систем упр.и
радиэлектроники, 2020

Оглавление

Введение	4
1 Общие требования	4
2 Виды самостоятельной работы студентов	5
2.1 Проработка лекционного материала	5
2.2 Содержание разделов и тем лекционного курса	5
2.3 Подготовка к лабораторным работам	6
2.4 Тестовые вопросы	6
2.5 Темы рефератов.....	7
2.6 Контрольные вопросы	7
Список рекомендуемой литературы	9

ВВЕДЕНИЕ

Самостоятельная работа студентов является неотъемлемым элементом изучения дисциплины «Программирование ПЛИС».

Самостоятельная работа студентов предполагает изучение теоретического материала по актуальным вопросам дисциплины. Рекомендуются самостоятельное изучение доступной учебной и научной литературы, нормативно-технических документов, законодательства РФ.

Самостоятельно изученные теоретические материалы обсуждаются на лекциях и входят в контрольные вопросы для получения зачета по дисциплине.

В процессе самостоятельной работы студенты:

- осваивают материал, предложенный им на лекциях с привлечением указанной преподавателем литературы,
- готовятся к лабораторным занятиям в соответствии с описанием лабораторных работ и методическими указаниями к лабораторным работам,
- ведут подготовку к промежуточной аттестации и зачету по данному курсу.

Целями самостоятельной работы студентов являются:

- формирование навыков самостоятельной образовательной деятельности,
- выявления и устранения студентами пробелов в знаниях, необходимых для изучения данного курса,
- осознания роли и места изучаемой дисциплины в образовательной программе, по которой обучаются студенты.

1 ОБЩИЕ ТРЕБОВАНИЯ

Самостоятельная работа студентов должна быть обеспечена необходимыми учебными и методическими материалами:

- основной и дополнительной литературой,
- демонстрационными материалами, представленными во время лекционных занятий,
- методическими указаниями по проведению лабораторных работ,
- перечнем вопросов, выносимых на зачет.

2 ВИДЫ САМОСТОЯТЕЛЬНОЙ РАБОТЫ СТУДЕНТОВ

Самостоятельная работа студентов при изучении данной дисциплины предполагает следующие виды работ, их трудоемкость в часах и формы контроля, представленные в Таблице 1.

Таблица 1

№ п/п	Наименование работы	Форма контроля
1.	Проработка лекционного материала	Конспект самоподготовки, опрос, тест
2.	Подготовка к лабораторным работам и оформление отчетов по ЛР	Допуск к лаб. работам. Защита отчета по ЛР.
3.	Самостоятельное изучение заданных тем	Реферат
Всего часов самостоятельной работы		

2.1 Проработка лекционного материала

Лекционный материал наряду с рекомендуемой литературой является основой для освоения дисциплины. Составной частью самостоятельной работы по лекционному курсу является непосредственная работа на лекциях – ведение конспектов. Самостоятельная проработка материала прочитанных лекций предполагает изучение конспектов лекций, а также материалов лекций по источникам, приведенным в списке основной и дополнительной учебной литературы.

Изучать курс рекомендуется по темам, предварительно ознакомившись с содержанием каждой из них.

2.2 Содержание разделов и тем лекционного курса

Раздел 1 Классификация и архитектура ПЛИС.

Классификация ПЛИС по уровню интеграции, по архитектуре, по числу допустимых циклов программирования, по типу памяти конфигурации, по степени зависимости задержек сигналов от путей их распространения, по системным свойствам, по схемотехнологии, по однородности или гибридности. Архитектура ПЛИС. Основные принципы построения цифровых схем на кристалле программируемой логики.

Раздел 2 Язык Verilog HDL.

Особенности программирования ПЛИС. Основные сходства и отличительные особенности языков описания аппаратуры. Языки описания аппаратуры. Основные принципы построения логических блоков. Основы синтаксиса языка Verilog. Основные операторы. Основы написания программ. Структурное описание схем. Поведенческое описание схем.

Раздел 3 Язык VHDL.

Основы языка VHDL. Основные операторы. Основы написания программ. Структурное описание схем. Поведенческое описание схем.

Раздел 4 Применение ПЛИС.

Основные критерии выбора ПЛИС для реализации устройства. Рекомендации по выбору ПЛИС. Обзор ведущих производителей ПЛИС. Ведущие фирмы производителей ПЛИС. Основные семейства и их характеристики. Перспективы развития ПЛИС. Перспективы и основные направления дальнейшего развития ПЛИС. Архитектура. Сферы применения.

2.3 Подготовка к лабораторным работам

При подготовке к лабораторным работам необходимо пользоваться методическими указаниями по выполнению лабораторных работ по данной дисциплине.

В ходе подготовки необходимо:

1. Оформить отчет по лабораторной работе, выполненной на предыдущем занятии.
2. Познакомиться с названием следующей лабораторной работы.
3. Прочитать рекомендованные разделы учебного пособия или повторить материалы соответствующей лекции.

Темы лабораторных работ:

Лабораторная работа № 1. Проектирование схем на ПЛИС в графическом редакторе.

Лабораторная работа № 2. Проектирование схем комбинационного типа на языке Verilog HDL с использованием структурного описания схемы.

Лабораторная работа № 3. Проектирование схем последовательностного типа на языке Verilog HDL.

Лабораторная работа № 4. Проектирование схем на языке VHDL.

2.4 Тестовые вопросы

1. Построение ... основано на том, что любая комбинационная функция может быть представлена в виде логической суммы (операция ИЛИ) логических произведений (операций И).

- 1) ПВМ; 2) ПКМБ; 3) ПЛМ; 4) ПМЛ.

2. ... - это ПЛИС, имеющие программируемую матрицу "И" и фиксированную матрицу "ИЛИ".

- 1) ПВМ; 2) ПКМБ; 3) ПЛМ; 4) ПМЛ.

3. ... - это ПЛИС, содержащие несколько матричных логических блоков (МЛБ), объединённых коммутационной матрицей. Каждый МЛБ представляет собой структуру типа ПМЛ, то есть программируемую матрицу "И", фиксированную матрицу "ИЛИ" и макроячейки.

- 1) ПВМ; 2) ПКМБ; 3) ПЛМ; 4) ПМЛ.

4. Тип архитектуры ПЛИС - ..., состоящие из логических блоков (ЛБ) и коммутирующих путей - программируемых матриц соединений.

- 1) ПВМ; 2) ПКМБ; 3) ПЛМ; 4) ПМЛ.

5. Возможности комбинационной части ПЛИС ограничены, поэтому совместно с ПВМ применяют для реализации управляющих и интерфейсных схем

- 1) ПВМ; 2) ПКМБ; 3) ПЛМ; 4) ПМЛ.

6. ... содержат блоки умножения - суммирования, которые широко применяются при обработке сигналов, а также логические элементы (как правило на базе таблиц перекодировки (таблиц истинности)) и их блоки коммутации.

- 1) CPLD; 2) FPGA.

7... сложные программируемые логические устройства) содержат относительно крупные программируемые логические блоки — макроячейки, соединённые с внешними выводами и внутренними шинами.

1) CPLD; 2) FPGA.

8. Сколько значений могут принимать цепи и регистры?

1) 2; 2) 8; 3) 4; 4) 12.

9. Какие объекты предусмотрены в языке Verilog?

1) константы; 2) переменные; 3) сигналы.

10. Какая функция представляет собой непрерывное назначение сигналу?

1) repeat; 2) assign; 3) case; 4) count.

11. Оператор выбора в Verilog – ..., оператор ветвления в Verilog – ...

1) case; 2) if.

12. Входы внешнего модуля всегда должны иметь тип ...

1) как цепь, так и регистр; 2) цепь; 3) регистр.

13. Входы внутреннего модуля могут иметь тип ...

1) как цепь, так и регистр; 2) цепь; 3) регистр.

14. Последовательно выполняемые операторы VHDL.

1) условный (if); 2) оператор возврата процедуры- функции (return);
3) параллельный оператор назначения сигналу <=;
4) оператор присваивания переменной (:=);
5) оператор условного назначения сигналу when.

15. Параллельные операторы VHDL.

1) цикла (loop); 2) оператор генерации конкретизации generate;
3) оператор конкретизации компоненты port map;
4) оператор селективного назначения сигналу select;
5) оператор процесса process.

16. Все операторы внутри процесса выполняются

1) последовательно; 2) параллельно.

2.5 Темы рефератов

1. Программирование ПЛИС. Особенности, порты.
2. Цифровые фильтры на ПЛИС. Особенности и основные шаги для получения.
3. Обзор фирм-производителей ПЛИС.
4. Выбор ПЛИС для реализации проекта. Основные критерии.
5. Российские разработчики ПЛИС. Обзор устройств российского рынка.
6. FPGA и CPLD. Сходства, отличия, достоинства и недостатки каждой из архитектур.

2.6 Контрольные вопросы

1. Основные виды классификации ПЛИС.

2. Классификация ПЛИС по архитектуре.
3. Программируемая логическая матрица. Программируемая матричная логика. Архитектура. Основные принципы работы и программирования.
4. Программируемые коммутируемые матричные блоки.
5. Программируемые вентиляемые матрицы.
6. Сходства и отличия ПЛИС FPGA и CPLD.
7. Соединение модулей в языке Verilog HDL.
8. Описание модуля в языке Verilog HDL.
9. Типы данных языка Verilog VHDL.
10. Основные операторы языка Verilog HDL
11. Написать программу на языке Verilog HDL, описывающую работу базовых элементов электронных схем комбинационного типа: мультиплексор, демultipлексор, шифратор, дешифратор, семисегментный дешифратор, сумматор/вычитатель.
12. Написать программу на языке Verilog HDL, описывающую работу базовых элементов электронных схем последовательного типа: счетчики, регистры, триггеры, элементы памяти.
13. Синтаксис оператора if.
14. Синтаксис оператора case.
15. Синтаксис оператора process.
16. Синтаксис оператора break.
17. Синтаксис модуля library.
18. Синтаксис модуля entity.
19. Каково назначение языка VHDL?
20. Из каких частей состоит описание схемы на языке VHDL?
21. Каково назначение части описания схемы, называемой сущностью (entity)?
22. Каково назначение части описания схемы, называемой архитектурным телом?
23. Чем отличаются структурное и поведенческое описания сущностей?
24. Какие операторы применяются в языке VHDL?
25. Какой метод моделирования используется в языке VHDL?
26. Синтаксис модуля architecture.
27. Синтаксис модуля package.
28. Синтаксис объявления портов класса signal.
29. Типы данных.
30. Типы объектов.
31. Правила соединения блоков и архитектур.
32. Написать программу на языке VHDL, описывающую работу базовых элементов электронных схем комбинационного типа: мультиплексор, демultipлексор, шифратор, дешифратор, семисегментный дешифратор, сумматор/вычитатель.
33. Написать программу на языке VHDL, описывающую работу базовых элементов электронных схем последовательного типа: счетчики, регистры, триггеры, элементы памяти.

СПИСОК РЕКОМЕНДУЕМОЙ ЛИТЕРАТУРЫ

1. Бибило, П. Н. VHDL. Эффективное использование при проектировании цифровых систем / П. Н. Бибило, Н. А. Авдеев. — Москва [Электронный ресурс]: СОЛОН-Пресс, 2006. — 344 с. — ISBN 5-98003-293-2. — Текст : электронный // Лань : электронно-библиотечная система. й. — Режим доступа: <https://e.lanbook.com/book/13746> (дата обращения: 09.12.2020).
2. Поляков, А. К. Языки VHDL и VERILOG в проектировании цифровой аппаратуры / А. К. Поляков. — Москва [Электронный ресурс]: СОЛОН-Пресс, 2009. — 320 с. — ISBN 5-98003-016-6. — Текст : электронный // Лань : электронно-библиотечная система. . — Режим доступа: <https://e.lanbook.com/book/13656> (дата обращения: 09.12.2020).
3. Лайонс, Ричард. Цифровая обработка сигналов : Пер. с англ.. - М. : БИНОМ , 2007. - 652[4] с. (наличие в библиотеке ТУСУР - 20 экз.)
4. Сергиенко, Александр Борисович. Цифровая обработка сигналов : Учебное пособие для вузов. - СПб. : Питер , 2007. - 750[2] с. (наличие в библиотеке ТУСУР - 50 экз.)
5. Зотов, Валерий Юрьевич. Проектирование цифровых устройств на основе ПЛИС фирмы XILINX в САПР WebPACK ISE : монография. - М. : Горячая линия-Телеком , 2003. - 624 с. (наличие в библиотеке ТУСУР - 38 экз.)
6. Кузелин, Михаил Олегович. Современные семейства ПЛИС фирмы Xilinx : Справочное пособие. - М. : Горячая линия-Телеком , 2004. - 440 с. (наличие в библиотеке ТУСУР - 21 экз.)
7. Максфилд, К. Проектирование на ПЛИС. Курс молодого бойца [Электронный ресурс]: учебное пособие / К. Максфилд. — Москва : ДМК Пресс, 2010. — 407 с. — ISBN 978-5-94120-147-1. — Текст : электронный // Лань : электронно-библиотечная система. — Режим доступа: <https://e.lanbook.com/book/60987> (дата обращения: 09.12.2020).