МИНИСТЕРСТВО НАУКИ И ВЫСШЕГО ОБРАЗОВАНИЯ РОССИЙСКОЙ ФЕДЕРАЦИИ

Федеральное государственное бюджетное образовательное учреждение высшего образования

«ТОМСКИЙ ГОСУДАРСТВЕННЫЙ УНИВЕРСИТЕТ СИСТЕМ
УПРАВЛЕНИЯ И РАДИОЭЛЕКТРОНИКИ»
(ТУСУР)

УТВЕРЖДАЮ
Проректор по учебной работе
_____П.В. Сенченко
«18» _____12_____ 2019 г.

РАБОЧАЯ ПРОГРАММА ДИСЦИПЛИНЫ

ТЕХНОЛОГИЯ ОТЛАДКИ ПРОГРАММ

Уровень образования: **высшее образование - бакалавриат**
Направление подготовки / специальность: **11.03.04 Электроника и наноэлектроника**
Направленность (профиль) / специализация: **Программирование микропроцессорной техники**
Форма обучения: **очная**
Факультет: **Факультет электронной техники (ФЭТ)**
Кафедра: **Кафедра промышленной электроники (ПрЭ)**
Курс: **2**
Семестр: **3**
Учебный план набора 2020 года

Объем дисциплины и виды учебной деятельности

Виды учебной деятельности	3 семестр	Всего	Единицы
Лекционные занятия	36	36	часов
Практические занятия	18	18	часов
Лабораторные занятия	16	16	часов
Самостоятельная работа	38	38	часов
Подготовка и сдача экзамена	36	36	часов
Общая трудоемкость (включая промежуточную аттестацию)	144	144	часов
	4	4	з.е.

Формы промежуточной аттестация	Семестр
Экзамен	3

Документ подписан простой электронной подписью
Информация о владельце:
ФИО: Сенченко П.В.
Должность: Проректор по УР
Дата подписания: 18.12.2019
Уникальный программный ключ:
a1119608-cdff-4455-b54e-5235117c185c

Томск

Согласована на портале № 60394

1. Общие положения

1.1. Цели дисциплины

1. Изучение архитектуры и схемотехники современных программируемых логических интегральных схем, принципов проектирования цифровых схем с использованием ПЛИС, методов и средств отладки таких схем, языка проектирования цифровых устройств Verilog HDL, получение практических навыков в разработке цифровых устройств и оформление научно-технической документации по результатам проектирования на базе ПЛИС.

1.2. Задачи дисциплины

1. Выработка у обучающихся умения понимать основные проблемы в своей предметной области, выбирать методы и средства их решения на базе ПЛИС.
2. Фундаментальная подготовка студентов в области проектирования устройств электроники и наноэлектроники на ПЛИС.
3. Приобретение студентами умений в области проектирования цифровых схем на базе ПЛИС с использованием языка описания цифровых устройств Verilog HDL.
4. Изучение методов верификации работы модулей, устройств и систем электроники и наноэлектроники на основе ПЛИС.
5. Получение навыков проектирования микропроцессорных систем с заданной функциональностью и оформления научно-технической документации по результатам проектирования МПС на базе ПЛИС.

2. Место дисциплины в структуре ОПОП

Блок дисциплин: Б1. Дисциплины (модули).
Часть блока дисциплин: Часть, формируемая участниками образовательных отношений.
Модуль дисциплин: Модуль направленности (профиля).
Индекс дисциплины: Б1.В.02.03.03.
Реализуется с применением электронного обучения, дистанционных образовательных технологий.

3. Перечень планируемых результатов обучения по дисциплине, соотнесенных с индикаторами достижения компетенций

Процесс изучения дисциплины направлен на формирование следующих компетенций в соответствии с ФГОС ВО и основной образовательной программой (таблица 3.1):
Таблица 3.1 – Компетенции и индикаторы их достижения

Компетенция	Индикаторы достижения компетенции	Планируемые результаты обучения по дисциплине
Универсальные компетенции		
-	-	-
Общепрофессиональные компетенции		

Согласована на портале № 60394

ОПК-1. Способен использовать положения, законы и методы естественных наук и математики для решения задач инженерной деятельности	ОПК-1.1. Знает фундаментальные законы естественных наук и математики	Знает фундаментальные законы естественных наук и дискретной математики и применение этих знаний при программировании ПЛИС.
	ОПК-1.2. Умеет анализировать проблемы, процессы и явления в области физики, использовать на практике базовые знания и методы физических исследований, а также умеет применять методы решения математических задач в профессиональной области	Умеет анализировать проблемы, процессы и явления в области физики, использовать на практике базовые знания и методы физических исследований, а также умеет применять методы решения математических задач в для программирования ПЛИС.
	ОПК-1.3. Владеет практическими навыками решения инженерных задач	Владеет практическими навыками решения инженерных задач по программированию ПЛИС в области электроники и наноэлектроники.
ОПК-2. Способен самостоятельно проводить экспериментальные исследования и использовать основные приемы обработки и представления полученных данных	ОПК-2.1. Знает основные принципы проведения экспериментальных исследований и использования основных приемов обработки и представления полученных данных	Знает основные принципы программирования ПЛИС на языке Verilog HDL и проведения экспериментальных исследований на базе отладочных плат.
	ОПК-2.2. Умеет выбирать эффективную методику экспериментальных исследований	Умеет выбирать эффективную методику проектирования систем управления на базе ПЛИС и экспериментальных исследований.
	ОПК-2.3. Владеет навыками проведения экспериментальных исследований, обработки и представления полученных данных	Владеет навыками проведения экспериментальных исследований систем управления устройств электроники и наноэлектроники на базе ПЛИС.
Профессиональные компетенции		

Согласована на портале № 60394

ПКС-10. Способен аргументированно выбирать и реализовывать на практике эффективную методику экспериментального исследования параметров и характеристик приборов, схем, устройств и установок электроники и наноэлектроники различного функционального назначения	ПКС-10.1. Знает эффективные методики экспериментального исследования параметров и характеристик приборов, схем, устройств и установок электроники и наноэлектроники различного функционального назначения	Знает эффективные методики экспериментального исследования параметров и характеристик приборов, схем, устройств и установок электроники и наноэлектроники различного функционального назначения на базе ПЛИС.
	ПКС-10.2. Умеет ргументированно выбирать и реализовывать на практике эффективную методику экспериментального исследования параметров и характеристик приборов, схем, устройств и установок электроники и наноэлектроники различного функционального назначения	Умеет аргументированно выбирать и реализовывать на практике эффективную методику расчетного и экспериментального исследования систем управления на базе ПЛИС для приборов, схем, устройств и установок электроники и наноэлектроники различного функционального назначения.
	ПКС-10.3. Владеет навыками выбора и реализации на практике эффективной методики экспериментального исследования параметров и характеристик приборов, схем, устройств и установок электроники и наноэлектроники различного функционального назначения	Владеет навыками выбора и реализации на практике выбора параметров и характеристик систем управления ПЛИС для приборов, схем, устройств и установок электроники и наноэлектроники и подготовки технической документации.

4. Объем дисциплины в зачетных единицах с указанием количества академических часов, выделенных на контактную работу обучающихся с преподавателем и на самостоятельную работу обучающихся

Общая трудоемкость дисциплины составляет 4 зачетных единиц, 144 академических часов.

Распределение трудоемкости дисциплины по видам учебной деятельности представлено в таблице 4.1.

Таблица 4.1 – Трудоемкость дисциплины по видам учебной деятельности

Виды учебной деятельности	Всего часов	Семестры
		3 семестр
Контактная аудиторная работа обучающихся с преподавателем, всего	70	70
Лекционные занятия	36	36
Практические занятия	18	18

Согласована на портале № 60394

Лабораторные занятия	16	16
Самостоятельная работа обучающихся, в т.ч. контактная внеаудиторная работа обучающихся с преподавателем, всего	38	38
Подготовка к тестированию	18	18
Выполнение индивидуального задания	12	12
Подготовка к лабораторной работе, написание отчета	8	8
Подготовка и сдача экзамена	36	36
Общая трудоемкость (в часах)	144	144
Общая трудоемкость (в з.е.)	4	4

5. Структура и содержание дисциплины

5.1. Разделы (темы) дисциплины и виды учебной деятельности

Структура дисциплины по разделам (темам) и видам учебной деятельности приведена в таблице 5.1.

Таблица 5.1 – Разделы (темы) дисциплины и виды учебной деятельности

Названия разделов (тем) дисциплины	Лек. зан., ч	Прак. зан., ч	Лаб. раб.	Сам. раб., ч	Всего часов (без экзамена)	Формируемые компетенции
3 семестр						
1 ПЛИС и ПАИС, их место в мире интегральных схем, в мире электроники	4	2	-	4	10	ОПК-1, ОПК-2
2 Архитектуры ПЛИС. Особенности и отличия. Массив из логических элементов (макроячеек, логических блоков), блоки входа-выхода (IO), линии связи между ними и устройство управления связями	4	2	-	4	10	ОПК-2, ПКС-10, ОПК-1
3 Обзор современного рынка программируемых матриц. Фирмы, характеристики, возможности	4	2	-	4	10	ОПК-1, ПКС-10, ОПК-2
4 Языки описания аппаратуры. Введение в Verilog HDL	4	4	-	4	12	ОПК-2, ПКС-10, ОПК-1
5 Уровни абстракции. Вентильное описание устройств на языке Verilog	4	4	-	4	12	ОПК-1, ОПК-2, ПКС-10
6 Функциональное описание устройств на языке Verilog HDL	4	4	4	6	18	ОПК-1, ПКС-10
7 Особенности описания комбинационных и последовательностных устройств. Соединение модулей на языке Verilog	4	-	4	4	12	ОПК-2, ПКС-10
8 Симуляция цифровых схем. Основы построения Тестбенчей. Тестбенчи с самодиагностикой схемы.	4	-	4	4	12	ОПК-1, ПКС-10
9 Построение стандартных типовых блоков на ПЛИС.	4	-	4	4	12	ОПК-1, ПКС-10, ОПК-2
Итого за семестр	36	18	16	38	108	
Итого	36	18	16	38	108	

5.2. Содержание разделов (тем) дисциплины

Согласована на портале № 60394

Содержание разделов (тем) дисциплины (в т.ч. по лекциям) приведено в таблице 5.2.
Таблица 5.2 – Содержание разделов (тем) дисциплины (в т.ч. по лекциям)

Названия разделов (тем) дисциплины	Содержание разделов (тем) дисциплины (в т.ч. по лекциям)	Трудоемкость (лекционные занятия), ч	Формируемые компетенции
3 семестр			
1 ПЛИС и ПАИС, их место в мире интегральных схем, в мире электроники	Общие сведения о цифровых логических интегральных схемах. Программируемые логические матрицы. Сложные программируемые логические интегральные схемы. Базовые матричные кристаллы. Программируемые пользователем вентильные матрицы. Аппаратная структура системы на кристалле. Программируемые аналоговые интегральные схемы. Программируемые матрицы смешанной архитектуры.	4	ОПК-1, ОПК-2
	Итого	4	
2 Архитектуры ПЛИС. Особенности и отличия. Массив из логических элементов (макроячеек, логических блоков), блоки входа-выхода (IO), линии связи между ними и устройство управления связями	Архитектура ПЛИС. Основные принципы построения цифровых схем на кристалле программируемой логики.	4	ОПК-2, ПКС-10
	Итого	4	
3 Обзор современного рынка программируемых матриц. Фирмы, характеристики, возможности	Xilinx, Altera, Lattice Semiconductor, Actel, Atmel, Nallatech, Mitrionics, Alpha Data, QuickLogic, Achronix Semiconductor, MathStar, Rapid Prototypes, National Instruments, Sun Microsystems, SGI, Cray, MNB Technologies, CPU Tech, Exegy, Celoxica, XtremeData, Plurality. НИИ МВС, ФГУП "НИИ КВАНТ", Инлайн Груп, Эфо, ИТМИВТ, Высокотехнологичные системы, НПП "Цифровые решения", DeverSYS,	4	ОПК-1, ПКС-10
	Итого	4	

Согласована на портале № 60394

4 Языки описания аппаратуры. Введение в Verilog HDL	Обзор САПР для FPGA. Симуляция, верификация, косимуляция. Прототипирование. Цифровой синтез. Языки программирования для цифрового синтеза. Основные сходства и отличительные особенности языков описания аппаратуры. Verilog, System Verilog, VHDL, SystemC. RTL-описание проекта. Перенос проектов с платформы FPGA на ASIC. Особенности программирования ПЛИС. Языки описания аппаратуры. Основные принципы построения логических блоков.	4	ОПК-2, ПКС-10
	Итого	4	
5 Уровни абстракции. Вентильное описание устройств на языке Verilog	Уровни абстракции архитектуры ПЛИС. Вентильное описание устройств на языке Verilog. Соответствующие уровни абстракции процесса программирования ПЛИС и ПАИС	4	ОПК-1, ОПК-2
	Итого	4	
6 Функциональное описание устройств на языке Verilog HDL	Языки описания цифровых устройств (Hardware Description Languages - HDL). Основы синтаксиса языка Verilog. Основные операторы. Основы написания программ. Структурное описание схем. Поведенческое описание схем. Основные операторы. Основы написания программ.	4	ОПК-1, ПКС-10
	Итого	4	
7 Особенности описания комбинационных и последовательностных устройств. Соединение модулей на языке Verilog	Структурное описание схем. Поведенческое описание схем. Основной цикл проектирования систем на кристалле. Потенциальные и импульсные сигналы, переходные процессы в цифровых схемах, комбинационные, синхронные, асинхронные схемы. Простейшие цифровые устройства (триггеры, компараторы, мультиплексоры/демультиплексоры, шифраторы/дешифраторы, регистры, счетчики и т.д.)	4	ОПК-2, ПКС-10
	Итого	4	
8 Симуляция цифровых схем. Основы построения Тестбенчей. Тестбенчи с самодиагностикой схемы.	Функциональная верификация HDLописаний. Тестирование модулей на языке Verilog. PLI/VPI, DPI. Выполнение тестбенчей написанных на сторонних языках в Verilog.	4	ОПК-1, ПКС-10
	Итого	4	

Согласована на портале № 60394

9 Построение стандартных типовых блоков на ПЛИС.	Программирование абстрактного логического выражения. Мультиплексор, демультиплексор, сумматор, шифратор, дешифратор, компаратор. Т-триггер, D-триггер, JK-триггер. Счетчики, модуль памяти RAM. Цифровой фильтр.	4	ОПК-1, ПКС-10
	Итого	4	
	Итого за семестр	36	
	Итого	36	

5.3. Практические занятия (семинары)

Наименование практических занятий (семинаров) приведено в таблице 5.3.

Таблица 5.3 – Наименование практических занятий (семинаров)

Названия разделов (тем) дисциплины	Наименование практических занятий (семинаров)	Трудоемкость, ч	Формируемые компетенции
3 семестр			
1 ПЛИС и ПАИС, их место в мире интегральных схем, в мире электроники	Аппаратная структура системы на кристалле. Программируемые аналоговые интегральные схемы. Программируемые матрицы смешанной архитектуры. Основные принципы построения цифровых схем на кристалле программируемой логики.	2	ОПК-1, ОПК-2
	Итого	2	
2 Архитектуры ПЛИС. Особенности и отличия. Массив из логических элементов (макроячеек, логических блоков), блоки входа-выхода (IO), линии связи между ними и устройство управления связями	Рассмотрение архитектуры ПЛИС из оболочки языков описания аппаратуры. Verilog VHDL. RTL-описание проекта.	2	ОПК-1, ПКС-10
	Итого	2	
3 Обзор современного рынка программируемых матриц. Фирмы, характеристики, возможности	Освоение среды разработки, Реализация абстрактной логической функции. Собрать схему в графическом редакторе. Схему для базисов функции составить в одном графическом файле, привязавшись к одним входам. Получить диаграммы работы схем, проверить правильность диаграмм в режиме временной симуляции (Timing simulation) в соответствие с таблицей истинности во встроенном симуляторе.	2	ОПК-1, ОПК-2
	Итого	2	

Согласована на портале № 60394

4 Языки описания аппаратуры. Введение в Verilog HDL	Создать описание трех логических функций на языке Verilog HDL с использованием логических вентилей, описать схему для всех базисов в одном текстовом файле, создать привязку к одним входным сигналам с использованием команды assign. Описание всех базисов создать в одном текстовом файле, создать привязку к одним входным сигналам для каждой схемы. Проверить работоспособность каждой схемы в симуляторе и на плате.	4	ОПК-1, ОПК-2
	Итого	4	
5 Уровни абстракции. Вентильное описание устройств на языке Verilog	Реализовать одну из логических функций, соответствующих варианту задания, на трех мультиплексорах. Собрать схему в одном графическом файле. Проверить работоспособность в симуляторе и на плате. Результат работы продемонстрировать на одной временной диаграмме.	4	ОПК-2, ПКС-10
	Итого	4	
6 Функциональное описание устройств на языке Verilog HDL	Создать описание комплекса из заданных блоков на языке Verilog HDL с использованием мультиплексоров, демультиплексоров, сумматоров, шифраторов, дешифраторов, компараторов, триггеров и др. Создать привязку входных и выходных сигналов для каждой схемы. Проверить работоспособность каждой схемы в симуляторе и на плате.	4	ОПК-1, ПКС-10
	Итого	4	
Итого за семестр		18	
Итого		18	

5.4. Лабораторные занятия

Наименование лабораторных работ приведено в таблице 5.4.

Таблица 5.4 – Наименование лабораторных работ

Названия разделов (тем) дисциплины	Наименование лабораторных работ	Трудоемкость, ч	Формируемые компетенции
3 семестр			
6 Функциональное описание устройств на языке Verilog HDL	Целью работы является изучение функциональных блоков построение цифровых логических схем, освоение принципов увеличения разрядности устройств. Использовать дешифратор, мультиплексор, демультиплексор, сумматор, вычитатель.	4	ОПК-1, ПКС-10
	Итого	4	

Согласована на портале № 60394

7 Особенности описания комбинационных и последовательностных устройств. Соединение модулей на языке Verilog	Целью работы является изучение функциональных блоков построение цифровых логических схем, освоение принципов увеличения разрядности устройств. Использовать простейшее арифметико-логическое устройство, шифратор, приоритетный шифратор, семисегментный дешифратор, компаратор	4	ОПК-2, ПКС-10
	Итого	4	
8 Симуляция цифровых схем. Основы построения Тестбенчей. Тестбенчи с самодиагностикой схемы.	Изучение работы двоичных и двоично-десятичных счетчиков, получение схем, обеспечивающих получение заданного коэффициента счета для увеличения разрядности. Проверить работоспособность каждой схемы в симуляторе и на плате.	4	ОПК-1, ПКС-10
	Итого	4	
9 Построение стандартных типовых блоков на ПЛИС.	Освоение принципов работы регистров и элементов памяти, изучение основ увеличения логической емкости схемы путем соединения нескольких элементов памяти. Создать и протестировать работу в симуляторе регистров: регистра защелки и сдвигового регистра.	4	ОПК-1, ОПК-2
	Итого	4	
Итого за семестр		16	
Итого		16	

5.5. Курсовой проект / курсовая работа

Не предусмотрено учебным планом

5.6. Самостоятельная работа

Виды самостоятельной работы, трудоемкость и формируемые компетенции представлены в таблице 5.6.

Таблица 5.6 – Виды самостоятельной работы, трудоемкость и формируемые компетенции

Названия разделов (тем) дисциплины	Виды самостоятельной работы	Трудоемкость, ч	Формируемые компетенции	Формы контроля
3 семестр				
1 ПЛИС и ПАИС, их место в мире интегральных схем, в мире электроники	Подготовка к тестированию	2	ОПК-1, ОПК-2	Тестирование
	Выполнение индивидуального задания	2	ОПК-1, ОПК-2	Индивидуальное задание
	Итого	4		

Согласована на портале № 60394

2 Архитектуры ПЛИС. Особенности и отличия. Массив из логических элементов (макроячеек, логических блоков), блоки входа-выхода (IO), линии связи между ними и устройство управления связями	Подготовка к тестированию	2	ОПК-1, ПКС-10	Тестирование
	Выполнение индивидуального задания	2	ОПК-1, ПКС-10	Индивидуальное задание
	Итого	4		
3 Обзор современного рынка программируемых матриц. Фирмы, характеристики, возможности	Подготовка к тестированию	2	ОПК-1, ОПК-2	Тестирование
	Выполнение индивидуального задания	2	ОПК-1, ОПК-2	Индивидуальное задание
	Итого	4		
4 Языки описания аппаратуры. Введение в Verilog HDL	Подготовка к тестированию	2	ОПК-1, ОПК-2	Тестирование
	Выполнение индивидуального задания	2	ОПК-1, ОПК-2	Индивидуальное задание
	Итого	4		
5 Уровни абстракции. Вентильное описание устройств на языке Verilog	Подготовка к тестированию	2	ОПК-2, ПКС-10	Тестирование
	Выполнение индивидуального задания	2	ОПК-2, ПКС-10	Индивидуальное задание
	Итого	4		
6 Функциональное описание устройств на языке Verilog HDL	Подготовка к тестированию	2	ОПК-1, ПКС-10	Тестирование
	Выполнение индивидуального задания	2	ОПК-1, ПКС-10	Индивидуальное задание
	Подготовка к лабораторной работе, написание отчета	2	ОПК-1, ПКС-10	Лабораторная работа
	Итого	6		
7 Особенности описания комбинационных и последовательностных устройств. Соединение модулей на языке Verilog	Подготовка к тестированию	2	ОПК-2, ПКС-10	Тестирование
	Подготовка к лабораторной работе, написание отчета	2	ОПК-2, ПКС-10	Лабораторная работа
	Итого	4		

Согласована на портале № 60394

8 Симуляция цифровых схем. Основы построения Тестбенчей. Тестбенчи с самодиагностикой схемы.	Подготовка к тестированию	2	ОПК-1, ПКС-10	Тестирование
	Подготовка к лабораторной работе, написание отчета	2	ОПК-1, ПКС-10	Лабораторная работа
	Итого	4		
9 Построение стандартных типовых блоков на ПЛИС.	Подготовка к тестированию	2	ОПК-1, ОПК-2	Тестирование
	Подготовка к лабораторной работе, написание отчета	2	ОПК-1, ОПК-2	Лабораторная работа
	Итого	4		
Итого за семестр		38		
	Подготовка и сдача экзамена	36		Экзамен
Итого		74		

5.7. Соответствие компетенций, формируемых при изучении дисциплины, и видов учебной деятельности

Соответствие компетенций, формируемых при изучении дисциплины, и видов учебной деятельности представлено в таблице 5.7.

Таблица 5.7 – Соответствие компетенций, формируемых при изучении дисциплины, и видов занятий

Формируемые компетенции	Виды учебной деятельности				Формы контроля
	Лек. зан.	Прак. зан.	Лаб. раб.	Сам. раб.	
ОПК-1	+	+	+	+	Индивидуальное задание, Лабораторная работа, Тестирование, Экзамен
ОПК-2	+	+	+	+	Индивидуальное задание, Лабораторная работа, Тестирование, Экзамен
ПКС-10	+	+	+	+	Индивидуальное задание, Лабораторная работа, Тестирование, Экзамен

6. Рейтинговая система для оценки успеваемости обучающихся

6.1. Балльные оценки для форм контроля

Балльные оценки для форм контроля представлены в таблице 6.1.

Таблица 6.1 – Балльные оценки

Формы контроля	Максимальный балл на 1-ую КТ с начала семестра	Максимальный балл за период между 1КТ и 2КТ	Максимальный балл за период между 2КТ и на конец семестра	Всего за семестр
3 семестр				
Индивидуальное задание	10	10	10	30
Лабораторная работа	10	10	10	30
Тестирование	3	3	4	10
Экзамен				30

Согласована на портале № 60394

Итого максимум за период	23	23	24	100
Нарастающим итогом	23	46	70	100

6.2. Пересчет баллов в оценки за текущий контроль

Пересчет баллов в оценки за текущий контроль представлен в таблице 6.2.

Таблица 6.2 – Пересчет баллов в оценки за текущий контроль

Баллы на дату текущего контроля	Оценка
≥ 90% от максимальной суммы баллов на дату ТК	5
От 70% до 89% от максимальной суммы баллов на дату ТК	4
От 60% до 69% от максимальной суммы баллов на дату ТК	3
< 60% от максимальной суммы баллов на дату ТК	2

6.3. Пересчет суммы баллов в традиционную и международную оценку

Пересчет суммы баллов в традиционную и международную оценку представлен в таблице 6.3.

Таблица 6.3 – Пересчет суммы баллов в традиционную и международную оценку

Оценка	Итоговая сумма баллов, учитывает успешно сданный экзамен	Оценка (ECTS)
5 (отлично) (зачтено)	90 – 100	A (отлично)
4 (хорошо) (зачтено)	85 – 89	B (очень хорошо)
	75 – 84	C (хорошо)
	70 – 74	D (удовлетворительно)
3 (удовлетворительно) (зачтено)	65 – 69	
	60 – 64	E (посредственно)
2 (неудовлетворительно) (не зачтено)	Ниже 60 баллов	F (неудовлетворительно)

7. Учебно-методическое и информационное обеспечение дисциплины

7.1. Основная литература

1. Наваби, З. Проектирование встраиваемых систем на ПЛИС / З. Наваби ; перевод с английского В. В. Соловьева. — Москва : ДМК Пресс, 2016. — 464 с. — ISBN 978-5-97060-174-7 [Электронный ресурс]: — Режим доступа: https://e.lanbook.com/book/73058.

2. Зотов В. Ю. Проектирование встраиваемых микропроцессорных систем на основе ПЛИС фирмы XILINX®. - М.: Горячая линия-Телеком, 2006. - 519 с (наличие в библиотеке ТУСУР - 41 экз.).

7.2. Дополнительная литература

1. Элементная база электронных компонентов РЭС: Учебное пособие к курсовому проектированию / Ю. П. Кобрин - 2018. 64 с. [Электронный ресурс]: — Режим доступа: https://edu.tusur.ru/publications/7904.

2. Учебное пособие «Микроэлектроника» : Для направления подготовки 210100.62 «Электроника и наноэлектроника». Профиль: «Промышленная электроника» / Н. С. Легостаев - 2013. 172 с. [Электронный ресурс]: — Режим доступа: https://edu.tusur.ru/publications/4280.

3. Цифровые системы передачи: Учебное пособие / В. М. Винокуров - 2012. 160 с. [Электронный ресурс]: — Режим доступа: https://edu.tusur.ru/publications/1408.

7.3. Учебно-методические пособия

7.3.1. Обязательные учебно-методические пособия

Согласована на портале № 60394

1. Современные проблемы электроники: Методические указания для проведения практических занятий и самостоятельной работы / М. А. Костина - 2022. 15 с. [Электронный ресурс]: — Режим доступа: https://edu.tusur.ru/publications/9585.

2. Программирование ПЛИС: Методические указания по выполнению студентами лабораторных работ / М. А. Костина - 2022. 8 с. [Электронный ресурс]: — Режим доступа: https://edu.tusur.ru/publications/9574.

3. Программирование логических интегральных схем: Методические указания к лабораторным работам / Я. В. Крюков, Д. А. Покаместов, Ж. Т. Эрдынеев - 2014. 51 с. [Электронный ресурс]: — Режим доступа: https://edu.tusur.ru/publications/3898.

4. Программирование логических интегральных схем: Учебное методическое пособие / Д. А. Покаместов, Я. В. Крюков, Ж. Т. Эрдынеев - 2021. 101 с. [Электронный ресурс]: — Режим доступа: https://edu.tusur.ru/publications/9628.

5. Основы проектирования систем на кристалле: Методические рекомендации к лабораторным работам / О. Г. Пономарёв - 2011. 66 с. [Электронный ресурс]: — Режим доступа: https://edu.tusur.ru/publications/571.

6. Основы проектирования систем на кристалле. Часть II: Методические рекомендации к практическим занятиям / О. Г. Пономарёв - 2011. 43 с. [Электронный ресурс]: — Режим доступа: https://edu.tusur.ru/publications/572.

7. Основы проектирования систем на кристалле: Методические рекомендации к лабораторным работам, практическим занятиям и самостоятельной работе / О. Г. Пономарёв - 2012. 130 с. [Электронный ресурс]: — Режим доступа: https://edu.tusur.ru/publications/2530.

7.3.2. Учебно-методические пособия для лиц с ограниченными возможностями здоровья и инвалидов

Учебно-методические материалы для самостоятельной и аудиторной работы обучающихся из числа лиц с ограниченными возможностями здоровья и инвалидов предоставляются в формах, адаптированных к ограничениям их здоровья и восприятия информации.

Для лиц с нарушениями зрения:

– в форме электронного документа;

– в печатной форме увеличенным шрифтом.

Для лиц с нарушениями слуха:

– в форме электронного документа;

– в печатной форме.

Для лиц с нарушениями опорно-двигательного аппарата:

– в форме электронного документа;

– в печатной форме.

7.4. Современные профессиональные базы данных и информационные справочные системы

1. При изучении дисциплины рекомендуется обращаться к современным базам данных, информационно-справочным и поисковым системам, к которым у ТУСУРа открыт доступ: https://lib.tusur.ru/ru/resursy/bazy-dannyh.

8. Материально-техническое и программное обеспечение дисциплины

8.1. Материально-техническое и программное обеспечение для лекционных занятий

Для проведения занятий лекционного типа, групповых и индивидуальных консультаций, текущего контроля и промежуточной аттестации используется учебная аудитория с достаточным количеством посадочных мест для учебной группы, оборудованная доской и стандартной учебной мебелью. Имеются мультимедийное оборудование и учебно-наглядные пособия, обеспечивающие тематические иллюстрации по лекционным разделам дисциплины.

8.2. Материально-техническое и программное обеспечение для практических занятий

Учебная аудитория: учебная аудитория для проведения занятий практического типа, учебная аудитория для проведения занятий семинарского типа, помещение для проведения групповых и индивидуальных консультаций, помещение для проведения текущего контроля и промежуточной аттестации, помещение для самостоятельной работы; 634034, Томская область, г. Томск,

Согласована на портале № 60394

Вершинина улица, д. 74, 331 ауд.

Описание имеющегося оборудования:

- Комплект специализированной учебной мебели;
- Рабочее место преподавателя.

8.3. Материально-техническое и программное обеспечение для лабораторных работ

Учебная аудитория: учебная аудитория для проведения занятий практического типа, учебная аудитория для проведения занятий семинарского типа, помещение для проведения групповых и индивидуальных консультаций, помещение для проведения текущего контроля и промежуточной аттестации, помещение для самостоятельной работы; 634034, Томская область, г. Томск, Вершинина улица, д. 74, 331 ауд.

Описание имеющегося оборудования:

- Комплект специализированной учебной мебели;
- Рабочее место преподавателя.

8.4. Материально-техническое и программное обеспечение для самостоятельной работы

Для самостоятельной работы используются учебные аудитории (компьютерные классы), расположенные по адресам:

- 634050, Томская область, г. Томск, Ленина проспект, д. 40, 233 ауд.;
- 634045, Томская область, г. Томск, ул. Красноармейская, д. 146, 201 ауд.;
- 634034, Томская область, г. Томск, Вершинина улица, д. 47, 126 ауд.;
- 634034, Томская область, г. Томск, Вершинина улица, д. 74, 207 ауд.

Описание имеющегося оборудования:

- учебная мебель;
- компьютеры;
- компьютеры подключены к сети «Интернет» и обеспечивают доступ в электронную информационно-образовательную среду ТУСУРа.

Перечень программного обеспечения:

- Microsoft Windows;
- OpenOffice;
- Kaspersky Endpoint Security 10 для Windows;
- 7-Zip;
- Google Chrome.

8.5. Материально-техническое обеспечение дисциплины для лиц с ограниченными возможностями здоровья и инвалидов

Освоение дисциплины лицами с ограниченными возможностями здоровья и инвалидами осуществляется с использованием средств обучения общего и специального назначения.

При занятиях с обучающимися с **нарушениями слуха** предусмотрено использование звукоусиливающей аппаратуры, мультимедийных средств и других технических средств приема/передачи учебной информации в доступных формах, мобильной системы преподавания для обучающихся с инвалидностью, портативной индукционной системы. Учебная аудитория, в которой занимаются обучающиеся с нарушением слуха, оборудована компьютерной техникой, аудиотехникой, видеотехникой, электронной доской, мультимедийной системой.

При занятиях с обучающимися с **нарушениями зрения** предусмотрено использование в лекционных и учебных аудиториях возможности просмотра удаленных объектов (например, текста на доске или слайда на экране) при помощи видеоувеличителей для комфортного просмотра.

При занятиях с обучающимися с **нарушениями опорно-двигательного аппарата** используются альтернативные устройства ввода информации и другие технические средства приема/передачи учебной информации в доступных формах, мобильной системы обучения для людей с инвалидностью.

9. Оценочные материалы и методические рекомендации по организации изучения дисциплины

Согласована на портале № 60394

9.1. Содержание оценочных материалов для текущего контроля и промежуточной аттестации

Для оценки степени сформированности и уровня освоения закрепленных за дисциплиной компетенций используются оценочные материалы, представленные в таблице 9.1.

Таблица 9.1 – Формы контроля и оценочные материалы

Названия разделов (тем) дисциплины	Формируемые компетенции	Формы контроля	Оценочные материалы (ОМ)
1 ПЛИС и ПАИС, их место в мире интегральных схем, в мире электроники	ОПК-1, ОПК-2	Индивидуальное задание	Примерный перечень вариантов индивидуальных заданий
		Тестирование	Примерный перечень тестовых заданий
		Экзамен	Перечень экзаменационных вопросов
2 Архитектуры ПЛИС. Особенности и отличия. Массив из логических элементов (макроячеек, логических блоков), блоки входа-выхода (IO), линии связи между ними и устройство управления связями	ОПК-2, ПКС-10, ОПК-1	Индивидуальное задание	Примерный перечень вариантов индивидуальных заданий
		Тестирование	Примерный перечень тестовых заданий
		Экзамен	Перечень экзаменационных вопросов
3 Обзор современного рынка программируемых матриц. Фирмы, характеристики, возможности	ОПК-1, ПКС-10, ОПК-2	Индивидуальное задание	Примерный перечень вариантов индивидуальных заданий
		Тестирование	Примерный перечень тестовых заданий
		Экзамен	Перечень экзаменационных вопросов
4 Языки описания аппаратуры. Введение в Verilog HDL	ОПК-2, ПКС-10, ОПК-1	Индивидуальное задание	Примерный перечень вариантов индивидуальных заданий
		Тестирование	Примерный перечень тестовых заданий
		Экзамен	Перечень экзаменационных вопросов
5 Уровни абстракции. Вентильное описание устройств на языке Verilog	ОПК-1, ОПК-2, ПКС-10	Индивидуальное задание	Примерный перечень вариантов индивидуальных заданий
		Тестирование	Примерный перечень тестовых заданий
		Экзамен	Перечень экзаменационных вопросов

Согласована на портале № 60394

6 Функциональное описание устройств на языке Verilog HDL	ОПК-1, ПКС-10	Индивидуальное задание	Примерный перечень вариантов индивидуальных заданий
		Лабораторная работа	Темы лабораторных работ
		Тестирование	Примерный перечень тестовых заданий
		Экзамен	Перечень экзаменационных вопросов
7 Особенности описания комбинационных и последовательностных устройств. Соединение модулей на языке Verilog	ОПК-2, ПКС-10	Лабораторная работа	Темы лабораторных работ
		Тестирование	Примерный перечень тестовых заданий
		Экзамен	Перечень экзаменационных вопросов
8 Симуляция цифровых схем. Основы построения Тестбенчей. Тестбенчи с самодиагностикой схемы.	ОПК-1, ПКС-10	Лабораторная работа	Темы лабораторных работ
		Тестирование	Примерный перечень тестовых заданий
		Экзамен	Перечень экзаменационных вопросов
9 Построение стандартных типовых блоков на ПЛИС.	ОПК-1, ПКС-10, ОПК-2	Лабораторная работа	Темы лабораторных работ
		Тестирование	Примерный перечень тестовых заданий
		Экзамен	Перечень экзаменационных вопросов

Шкала оценки сформированности отдельных планируемых результатов обучения по дисциплине приведена в таблице 9.2.

Таблица 9.2 – Шкала оценки сформированности планируемых результатов обучения по дисциплине

Оценка	Баллы за ОМ	Формулировка требований к степени сформированности планируемых результатов обучения		
		знать	уметь	владеть
2 (неудовлетворительно)	< 60% от максимальной суммы баллов	отсутствие знаний или фрагментарные знания	отсутствие умений или частично освоенное умение	отсутствие навыков или фрагментарные применение навыков
3 (удовлетворительно)	от 60% до 69% от максимальной суммы баллов	общие, но не структурированные знания	в целом успешно, но не систематически осуществляемое умение	в целом успешное, но не систематическое применение навыков

Согласована на портале № 60394

4 (хорошо)	от 70% до 89% от максимальной суммы баллов	сформированные, но содержащие отдельные проблемы знания	в целом успешное, но содержащие отдельные пробелы умение	в целом успешное, но содержащие отдельные пробелы применение навыков
5 (отлично)	≥ 90% от максимальной суммы баллов	сформированные систематические знания	сформированное умение	успешное и систематическое применение навыков

Шкала комплексной оценки сформированности компетенций приведена в таблице 9.3.

Таблица 9.3 – Шкала комплексной оценки сформированности компетенций

Оценка	Формулировка требований к степени компетенции
2 (неудовлетворительно)	Не имеет необходимых представлений о проверяемом материале или Знать на уровне **ориентирования**, представлений. Обучающийся знает основные признаки или термины изучаемого элемента содержания, их отнесенность к определенной науке, отрасли или объектам, узнает в текстах, изображениях или схемах и знает, к каким источникам нужно обращаться для более детального его усвоения.
3 (удовлетворительно)	Знать и уметь на **репродуктивном** уровне. Обучающихся знает изученный элемент содержания репродуктивно: произвольно воспроизводит свои знания устно, письменно или в демонстрируемых действиях.
4 (хорошо)	Знать, уметь, владеть на **аналитическом** уровне. Зная на репродуктивном уровне, указывать на особенности и взаимосвязи изученных объектов, на их достоинства, ограничения, историю и перспективы развития и особенности для разных объектов усвоения.
5 (отлично)	Знать, уметь, владеть на **системном** уровне. Обучающийся знает изученный элемент содержания системно, произвольно и доказательно воспроизводит свои знания устно, письменно или в демонстрируемых действиях, учитывая и указывая связи и зависимости между этим элементом и другими элементами содержания дисциплины, его значимость в содержании дисциплины.

9.1.1. Примерный перечень тестовых заданий

1. Какой тип ПЛИС имеет в свой структуре только программируемую матрицу «И» и фиксированную матрицу «ИЛИ»?
   - PLA (англ. programmable logic array)
   - GAL (англ. generic array logic)
   - CPLD (англ. complex programmable logic devic)
   - FPGA (англ. field-programmable gate array)
2. При объявлении регистра reg [5:0] a = 7’b1011011; Регистр будет иметь значение:
   - 1011011;
   - 0011011;
   - 1101101;
   - 0101101;
3. Если программа базового конфигурирования FPGA хранится в распределённой памяти, которая выполнена на основе ячеек статического ОЗУ, требует ли она новой настройки при выключении питания?
   - да

Согласована на портале № 60394

- нет
- нет если она находится в flash-памяти
- нет если она находится в режиме antifuse

4. Для передачи данных между двумя устройствами (master и slave) по интерфейсу SPI используются шины:
   - miso, mosi, sclk, en, rst;
   - miso, mosi;
   - miso, mosi, preset, sclk;
   - miso, mosi, sclk, ss;
5. Если программа базового конфигурирования FPGA хранится в энергозависимых ячейках статического ОЗУ, требует ли она новой настройки при выключении питания?
   - да
   - нет
   - нет если она находится в flash-памяти
   - нет если она находится в режиме antifuse
6. Выходы внутреннего модуля могут иметь тип:
   - как цепь, так и регистр
   - цепь
   - постоянная
   - регистр
7. Какой тип ПЛИС имеет в свой структуре например, контроллер COM-порта, USB?
   - PLA (англ. programmable logic array)
   - GAL (англ. generic array logic)
   - CPLD (англ. complex programmable logic devic)
   - FPGA (англ. field-programmable gate array)
8. Расшифруйте аббревиатуру JTAG:
   - Joint Test Action Group
   - Jail Trump And Glower
   - Jim Team Above Ground
   - Jamaica Team Action Group
9. На языке Verilog объявить массив mem из четырех 8-ми разрядных регистров можно с помощью конструкции:
   - reg [7:0] mem [3:0];
   - reg [3:0] mem [7:0];
   - reg [7:0] [3:0] r;
   - wire r [7:0] [3:0];
10. При подаче на RS триггер комбинации (S=0, R=1) происходит:
    - Установка выходного значения
    - Сброс выходного значения
    - Хранение значения
    - Это запрещенное состояние
11. Язык описания аппаратуры, используемый для описания и моделирования электронных систем.
    - Verilog HDL
    - VHDL
    - SystemC
    - FBD
12. Последовательно выполняемые операторы VHDL:
    - условный (if);
    - оператор возврата процедуры- функции (return);
    - параллельный оператор назначения сигналу <=;
    - оператор присваивания переменной (:=);
    - оператор условного назначения сигналу when.
13. Какая специализированная интегральная схема (в отличие от обычных интегральных схем общего назначения) применяется в конкретном устройстве и выполняют строго ограниченные функции, характерные только для данного устройства, вследствие чего выполнение функций происходит быстрее?

Согласована на портале № 60394

- Процессор цифровой обработки сигналов
- CPLD (англ. complex programmable logic devic)
- PLA (англ. programmable logic array)
- ASIC (англ. application-specific integrated circuit)

14. Выходы внешнего модуля всегда должны иметь тип:
    - как цепь, так и регистр
    - цепь
    - регистр
    - постоянная
15. Параллельные операторы VHDL:
    - цикла (loop);
    - оператор генерации конкретизации generate;
    - оператор конкретизации компоненты port map;
    - оператор селективного назначения сигналу select;
    - оператор процесса process.

9.1.2. Перечень экзаменационных вопросов

1. Классификация микросхем программируемой логики.
2. Стандартные, сложные ПЛИС и программируемые пользователем вентильные матрицы.
3. Базовые матричные кристаллы. Основные свойства микросхем программируемой логики.
4. Общие свойства ПЛИС. ПЛИС типа «Система на кристалле».
5. Конвертация проектов. Конфигурирование БИС/СБИС с программируемой структурой.
6. Конфигурирование ПЛИС со статической памятью конфигурации.
7. Способы оценки параметров ПЛИС. Оценка логической сложности.
8. Емкость логического массива памяти при реализации логических функций. Логическая емкость массива памяти при реализации запоминающих устройств.
9. Оценка быстродействия ПЛИС.
10. Общие сведения о процессе проектирования интегральных схем с программируемой структурой.
11. Проектирование. Стратегия проектирования. Процесс проектирования. Этапы проектирования. Факторы, влияющие на методику проектирования электронных устройств.
12. Области применения специализированных ИС различных типов. Автоматизированное проектирование.
13. Основные виды классификации ПЛИС. Классификация ПЛИС по архитектуре.
14. Программируемая логическая матрица. Программируемая матричная логика.
15. Архитектура. Основные принципы работы и программирования.
16. Программируемые коммутируемые матричные блоки. Программируемые вентильные матрицы.
17. Сходства и отличия ПЛИС FPGA и CPLD.
18. Соединение модулей в языке Verilog HDL.
19. Описание модуля в языке Verilog HDL.
20. Типы данных и основные операторы языка Verilog HDL.
21. Из каких частей состоит описание схемы на языке VHDL?
22. Каково назначение части описания схемы, называемой сущностью (entity)?
23. Каково назначение части описания схемы, называемой архитектурным телом?
24. Чем отличаются структурное и поведенческое описания сущностей?
25. Какие операторы применяются в языке VHDL?
26. Какой метод моделирования используется в языке VHDL?
27. Синтаксис модуля architecture.
28. Синтаксис модуля package.
29. Синтаксис объявления портов класса signal.
30. Правила соединения блоков и архитектур.

9.1.3. Примерный перечень вариантов индивидуальных заданий

1. Написать программу на языке VHDL, описывающую работу базовых элементов электронных схем комбинационного типа: мультиплексор, демультиплексор, шифратор,

Согласована на портале № 60394

дешифратор, семисегментный дешифратор, сумматор/вычитатель.

2. Реализовать на языке Verilog делитель частоты с асинхронным сбросом, чтобы получить тактовый сигнал с частотой равной 1 Гц. Частота входного сигнала 256 Гц. Нарисовать эпюры напряжений, демонстрирующие работу делителя.
3. Реализовать 16 – разрядный счетчик с возможностью реверсивного счета. Направление счета указывается логическим уровнем на входе. Логический ноль – прибавляет единицу, Логическая единица – отнимает.
4. Реализовать на языке Verilog 8– разрядный счетчик.
5. Реализовать вычислительное устройство для сложения, вычитания и умножения двух комплексных чисел. Входными данными для устройства является четыре 12-разрядных числа, где первые два: реальное и мнимое значение первого числа, последние два: реальное и мнимое значение второго числа. Объяснить выбор разрядности выходных данных.
6. Реализация сдвигового регистра с разрядностью 7 на Verilog. В качестве входного сигнала используется одноразрядная шина, подключенная к младшему разряду сдвигового регистра. В качестве выхода используется семиразрядная шина подключенная ко всем разрядам сдвигового регистра. Разница между блокирующем и неблокирующем присвоением.
7. Написать программу на языке VHDL, описывающую работу базовых элементов электронных схем последовательного типа: счетчики, регистры, триггеры, элементы памяти.

9.1.4. Темы лабораторных работ

1. Целью работы является изучение функциональных блоков построение цифровых логических схем, освоение принципов увеличения разрядности устройств. Использовать дешифратор, мультиплексор, демультиплексор, сумматор, вычитатель.
2. Целью работы является изучение функциональных блоков построение цифровых логических схем, освоение принципов увеличения разрядности устройств. Использовать простейшее арифметико-логическое устройство, шифратор, приоритетный шифратор, семисегментный дешифратор, компаратор
3. Изучение работы двоичных и двоично-десятичных счетчиков, получение схем, обеспечивающих получение заданного коэффициента счета для увеличения разрядности. Проверить работоспособность каждой схемы в симуляторе и на плате.
4. Освоение принципов работы регистров и элементов памяти, изучение основ увеличения логической емкости схемы путем соединения нескольких элементов памяти. Создать и протестировать работу в симуляторе регистров: регистра защелки и сдвигового регистра.

9.2. Методические рекомендации

Учебный материал излагается в форме, предполагающей самостоятельное мышление студентов, самообразование. При этом самостоятельная работа студентов играет решающую роль в ходе всего учебного процесса.

Начать изучение дисциплины необходимо со знакомства с рабочей программой, списком учебно-методического и программного обеспечения. Самостоятельная работа студента включает работу с учебными материалами, выполнение контрольных мероприятий, предусмотренных учебным планом.

В процессе изучения дисциплины для лучшего освоения материала необходимо регулярно обращаться к рекомендуемой литературе и источникам, указанным в учебных материалах; пользоваться через кабинет студента на сайте Университета образовательными ресурсами электронно-библиотечной системы, а также общедоступными интернет-порталами, содержащими научно-популярные и специализированные материалы, посвященные различным аспектам учебной дисциплины.

При самостоятельном изучении тем следуйте рекомендациям:

– чтение или просмотр материала осуществляйте со скоростью, достаточной для индивидуального понимания и освоения материала, выделяя основные идеи; на основании изученного составить тезисы. Освоив материал, попытаться соотнести теорию с примерами из практики;

– если в тексте встречаются незнакомые или малознакомые термины, следует выяснить их

Согласована на портале № 60394

значение для понимания дальнейшего материала;

– осмысливайте прочитанное и изученное, отвечайте на предложенные вопросы.

Студенты могут получать индивидуальные консультации, в т.ч. с использованием средств телекоммуникации.

По дисциплине могут проводиться дополнительные занятия, в т.ч. в форме вебинаров. Расписание вебинаров и записи вебинаров публикуются в электронном курсе / электронном журнале по дисциплине.

9.3. Требования к оценочным материалам для лиц с ограниченными возможностями здоровья и инвалидов

Для лиц с ограниченными возможностями здоровья и инвалидов предусмотрены дополнительные оценочные материалы, перечень которых указан в таблице 9.2.

Таблица 9.2 – Дополнительные материалы оценивания для лиц с ограниченными возможностями здоровья и инвалидов

Категории обучающихся	Виды дополнительных оценочных материалов	Формы контроля и оценки результатов обучения
С нарушениями слуха	Тесты, письменные самостоятельные работы, вопросы к зачету, контрольные работы	Преимущественно письменная проверка
С нарушениями зрения	Собеседование по вопросам к зачету, опрос по терминам	Преимущественно устная проверка (индивидуально)
С нарушениями опорно-двигательного аппарата	Решение дистанционных тестов, контрольные работы, письменные самостоятельные работы, вопросы к зачету	Преимущественно дистанционными методами
С ограничениями по общемедицинским показаниям	Тесты, письменные самостоятельные работы, вопросы к зачету, контрольные работы, устные ответы	Преимущественно проверка методами, определяющимися исходя из состояния обучающегося на момент проверки

9.4. Методические рекомендации по оценочным материалам для лиц с ограниченными возможностями здоровья и инвалидов

Для лиц с ограниченными возможностями здоровья и инвалидов предусматривается доступная форма предоставления заданий оценочных средств, а именно:

– в печатной форме;

– в печатной форме с увеличенным шрифтом;

– в форме электронного документа;

– методом чтения ассистентом задания вслух;

– предоставление задания с использованием сурдоперевода.

Лицам с ограниченными возможностями здоровья и инвалидам увеличивается время на подготовку ответов на контрольные вопросы. Для таких обучающихся предусматривается доступная форма предоставления ответов на задания, а именно:

– письменно на бумаге;

– набор ответов на компьютере;

– набор ответов с использованием услуг ассистента;

– представление ответов устно.

Процедура оценивания результатов обучения лиц с ограниченными возможностями здоровья и инвалидов по дисциплине предусматривает предоставление информации в формах, адаптированных к ограничениям их здоровья и восприятия информации:

Для лиц с нарушениями зрения:

– в форме электронного документа;

– в печатной форме увеличенным шрифтом.

Для лиц с нарушениями слуха:

Согласована на портале № 60394

– в форме электронного документа;
– в печатной форме.

Для лиц с нарушениями опорно-двигательного аппарата:

– в форме электронного документа;
– в печатной форме.

При необходимости для лиц с ограниченными возможностями здоровья и инвалидов процедура оценивания результатов обучения может проводиться в несколько этапов.

Согласована на портале № 60394

ЛИСТ СОГЛАСОВАНИЯ

Рассмотрена и одобрена на заседании кафедры ПрЭ
протокол № 9 от «15» 11 2019 г.

СОГЛАСОВАНО:

Должность	Инициалы, фамилия	Подпись
Заведующий выпускающей каф. ПрЭ	С.Г. Михальченко	Согласовано, 706957f1-d2eb-4f94-b533-6139893cfd5a
Заведующий обеспечивающей каф. ПрЭ	С.Г. Михальченко	Согласовано, 706957f1-d2eb-4f94-b533-6139893cfd5a
Начальник учебного управления	Е.В. Саврук	Согласовано, fa63922b-1fce-4a6a-845d-9ce7670b004c

ЭКСПЕРТЫ:

Профессор, каф. ПрЭ	Н.С. Легостаев	Согласовано, 6332ca5f-c16e-4579-bbc4-ee49773dfd8d
Доцент, каф. ПрЭ	Д.О. Пахмурин	Согласовано, ce9e048a-2a49-44a0-b2ab-bc9421935400

РАЗРАБОТАНО:

Заведующий кафедрой промышленной электроники (ПрЭ), каф. ПрЭ	С.Г. Михальченко	Разработано, 706957f1-d2eb-4f94-b533-6139893cfd5a

Согласована на портале № 60394