МИНИСТЕРСТВО ОБРАЗОВАНИЯ И НАУКИ РФ

Федеральное государственное бюджетное образовательное учреждение высшего образования

«ТОМСКИЙ ГОСУДАРСТВЕННЫЙ УНИВЕРСИТЕТ СИСТЕМ
УПРАВЛЕНИЯ И РАДИОЭЛЕКТРОНИКИ»
(ТУСУР)

УТВЕРЖДАЮ
Проректор по учебной работе
_____ П. Е. Троян
«___» _____ 20__ г.

РАБОЧАЯ ПРОГРАММА УЧЕБНОЙ ДИСЦИПЛИНЫ

Программирование логических интегральных схем

Уровень образования: **высшее образование - бакалавриат**
Направление подготовки (специальность): **11.03.02 Инфокоммуникационные технологии и системы связи**
Направленность (профиль): **Защищенные системы и сети связи**
Форма обучения: **очная**
Факультет: **РТФ, Радиотехнический факультет**
Кафедра: **РЗИ, Кафедра радиоэлектроники и защиты информации**
Курс: **3**
Семестр: **6**
Учебный план набора 2014 года

Распределение рабочего времени

№	Виды учебной деятельности	6 семестр	Всего	Единицы
1	Лекции	32	32	часов
2	Практические занятия	14	14	часов
3	Лабораторные занятия	34	34	часов
4	Всего аудиторных занятий	80	80	часов
5	Самостоятельная работа	64	64	часов
6	Всего (без экзамена)	144	144	часов
7	Подготовка и сдача экзамена	36	36	часов
8	Общая трудоемкость	180	180	часов
		5.0	5.0	З.Е

Экзамен: 6 семестр

Томск 2017

Согласована на портале № 8568

Рассмотрена и одобрена на заседании кафедры
протокол № 3 от « 8 » 11 2016 г.

ЛИСТ СОГЛАСОВАНИЙ

Рабочая программа составлена с учетом требований Федерального Государственного образовательного стандарта высшего образования (ФГОС ВО) по направлению подготовки (специальности) 11.03.02 Инфокоммуникационные технологии и системы связи, утвержденного 2015-03-06 года, рассмотрена и утверждена на заседании кафедры «___» _____ 20__ года, протокол №_____.

Разработчики:

доцент каф. ТОР _____ Абраменко А. Ю.

Заведующий обеспечивающей каф.
ТОР _____ Демидов А. Я.

Рабочая программа согласована с факультетом, профилирующей и выпускающей кафедрами направления подготовки (специальности).

Декан РТФ _____ Попова К. Ю.

Заведующий выпускающей каф.
РЗИ _____ Задорин А. С.

Эксперты:

доцент каф. ТОР _____ Богомолов С. И.

доцент каф. ТОР _____ Попова К. Ю.

Согласована на портале № 8568

1. Цели и задачи дисциплины

1.1. Цели дисциплины

Изучение архитектуры и схемотехники современных программируемых логических интегральных схем, принципов проектирования цифровых схем с использованием ПЛИС, методов и средств отладки таких схем, языка проектирования цифровых устройств Verilog HDL.

1.2. Задачи дисциплины

– Приобретение студентами знаний в области проектирования цифровых схем с использованием ПЛИС.

– Приобретение умений проектировать телекоммуникационные системы на ПЛИС с использованием языка описания цифровых устройств Verilog HDL.

– Овладение практическими навыками в области разработки и отладки описаний цифровых устройств на языке Verilog HDL на основе программного обеспечения зарубежных фирм н отладочных модулей с использованием ПЛИС

2. Место дисциплины в структуре ОПОП

Дисциплина «Программирование логических интегральных схем» (Б1.В.ДВ.8.1) относится к блоку 1 (вариативная часть).

Предшествующими дисциплинами, формирующими начальные знания, являются следующие дисциплины: Основы компьютерного проектирования РЭС, Теория электрических цепей, Цифровая обработка сигналов, Электроника.

Последующими дисциплинами являются: Моделирование систем беспроводной связи.

3. Требования к результатам освоения дисциплины

Процесс изучения дисциплины направлен на формирование следующих компетенций:

– ПК-15 умением разрабатывать и оформлять различную проектную и техническую документацию;

– ПК-19 готовностью к организации работ по практическому использованию и внедрению результатов исследований;

В результате изучения дисциплины студент должен:

– **знать** принципы, основные алгоритмы и устройства цифровой обработки сигналов; элементную базу и схемотехнику цифровых и микропроцессорных устройств электросвязи.

– **уметь** проводить анализ и синтез логических устройств, синтезировать с использованием современной микроэлектронной элементной базы цифровые устройства.

– **владеть** навыками практической работы с лабораторными макетами аналоговых и цифровых устройств, методами компьютерного моделирования физических процессов при передаче информации; теоретическими и экспериментальными методами исследования с целью освоения новых перспективных технологий обработки цифровых сигналов.

4. Объем дисциплины и виды учебной работы

Общая трудоемкость дисциплины составляет 5.0 зачетных единицы и представлена в таблице 4.1.

Таблица 4.1 – Трудоемкость дисциплины

Виды учебной деятельности	Всего часов	Семестры
		6 семестр
Аудиторные занятия (всего)	80	80
Лекции	32	32
Практические занятия	14	14
Лабораторные занятия	34	34
Самостоятельная работа (всего)	64	64
Подготовка к контрольным работам	8	8
Оформление отчетов по лабораторным работам	32	32

Согласована на портале № 8568

Проработка лекционного материала	10	10
Подготовка к практическим занятиям, семинарам	14	14
Всего (без экзамена)	144	144
Подготовка и сдача экзамена	36	36
Общая трудоемкость час	180	180
Зачетные Единицы Трудоемкости	5.0	5.0

5. Содержание дисциплины

5.1. Разделы дисциплины и виды занятий

Разделы дисциплины и виды занятий приведены в таблице 5.1.

Таблица 5.1 – Разделы дисциплины и виды занятий

№	Названия разделов дисциплины	Лекции	Практические занятия	Лабораторные работы	Самостоятельная работа	Всего часов (без экзамена)	Формируемые компетенции
1	Общие сведения об интегральных схемах с программируемой структурой (ИСПС).	2	4	2	8	16	ПК-15, ПК-19
2	Методология и маршрут проектирования на ПЛИС.	4	0	0	3	7	ПК-15, ПК-19
3	Структура САПР для проектирования на ПЛИС.	6	0	2	4	12	ПК-15, ПК-19
4	Языки описания цифровых устройств (Hardware Description Languages - HDL).	8	6	14	24	52	ПК-15, ПК-19
5	Функциональная верификация HDL-описаний.	4	4	6	13	27	ПК-15, ПК-19
6	Синтезируемость HDL-описаний.	4	0	0	1	5	ПК-15, ПК-19
7	Архитектура и схемотехника ПЛИС.	4	0	10	11	25	ПК-15, ПК-19
	Итого	32	14	34	64	144	

5.2. Содержание разделов дисциплины (по лекциям)

Содержание разделов дисциплин (по лекциям) приведено в таблице 5.2.

Таблица 5.2 - Содержание разделов дисциплин (по лекциям)

Названия разделов	Содержание разделов дисциплины по лекциям	Трудоемкость, ч	Формируемые компетенции
6 семестр			

Согласована на портале № 8568

1 Общие сведения об интегральных схемах с программируемой структурой (ИСПС).	Общие сведения об интегральных схемах с программируемой структурой (ИСПС). Классификация цифровых микросхем.	2	ПК-15, ПК-19
	Итого	2	
2 Методология и маршрут проектирования на ПЛИС.	Методология и маршрут проектирования на ПЛИС. Основные этапы проектирования цифровых устройств на ПЛИС.	4	ПК-15, ПК-19
	Итого	4	
3 Структура САПР для проектирования на ПЛИС.	Структура САПР для проектирования на ПЛИС. Обзор программных средств для проектирования на ПЛИС.	6	ПК-15, ПК-19
	Итого	6	
4 Языки описания цифровых устройств (Hardware Description Languages - HDL).	Языки описания цифровых устройств (Hardware Description Languages - HDL). Язык Verilog. Синтаксис языка Verilog. Реализация элементарных цифровых устройств на языке Verilog.	8	ПК-15, ПК-19
	Итого	8	
5 Функциональная верификация HDL-описаний.	Функциональная верификация HDL-описаний. Инструмент моделирования ModelSim. Инструмент SignalTap.	4	ПК-15, ПК-19
	Итого	4	
6 Синтезируемость HDL-описаний.	Синтезируемость HDL-описаний.	4	ПК-15, ПК-19
	Итого	4	
7 Архитектура и схемотехника ПЛИС.	Архитектура и схемотехника ПЛИС. Системы с использованием ПЛИС.	4	ПК-15, ПК-19
	Итого	4	
Итого за семестр		32	

5.3. Разделы дисциплины и междисциплинарные связи с обеспечивающими (предыдущими) и обеспечиваемыми (последующими) дисциплинами

Разделы дисциплины и междисциплинарные связи с обеспечивающими (предыдущими) и обеспечиваемыми (последующими) дисциплинами представ-лены в таблице 5.3.

Таблица 5.3 - Разделы дисциплины и междисциплинарные связи

№	Наименование дисциплин	№ разделов данной дисциплины, для которых необходимо изучение обеспечивающих и обеспечиваемых дисциплин						
		1	2	3	4	5	6	7
Предшествующие дисциплины								
1	Основы компьютерного проектирования РЭС			+				
2	Теория электрических цепей							+
3	Цифровая обработка сигналов				+	+	+	
4	Электроника	+						+
Последующие дисциплины								

Согласована на портале № 8568

1	Моделирование систем беспроводной связи	+				+		

5.4. Соответствие компетенций, формируемых при изучении дисциплины, и видов занятий

Соответствие компетенций, формируемых при изучении дисциплины, и видов занятий представлено в таблице 5.4

Таблица 5. 4 – Соответствие компетенций и видов занятий, формируемых при изучении дисциплины

Компетенции	Виды занятий				Формы контроля
	Лекции	Практические занятия	Лабораторные занятия	Самостоятельная работа	
ПК-15	+	+	+	+	Контрольная работа, Экзамен, Отчет по лабораторной работе, Компонент своевременности, Опрос на занятиях, Отчет по практике
ПК-19	+	+	+	+	Контрольная работа, Экзамен, Отчет по лабораторной работе, Компонент своевременности, Опрос на занятиях, Отчет по практике

6. Интерактивные методы и формы организации обучения

Не предусмотрено РУП

7. Лабораторный практикум

Содержание лабораторных работ приведено в таблице 7.1.

Таблица 7. 1 – Содержание лабораторных работ

Названия разделов	Содержание лабораторных работ	Трудоемкость, ч	Формируемые компетенции
6 семестр			
1 Общие сведения об интегральных схемах с программируемой структурой (ИСПС).	Создание проекта в Quartus II. Логические схемы.	2	ПК-15, ПК-19
	Итого	2	
3 Структура САПР для проектирования на ПЛИС.	Счетчики и делители частоты.	2	ПК-15, ПК-19
	Итого	2	
4 Языки описания цифровых	Широтно-импульсная модуляция.	4	ПК-15,

Согласована на портале № 8568

устройств (Hardware Description Languages - HDL).	Машины конечных состояний (FSM).	4	ПК-19
	Фильтр с конечной импульсной характеристикой	6	
	Итого	14	
5 Функциональная верификация HDL-описаний.	Интерфейс SPI.	6	ПК-15, ПК-19
	Итого	6	
7 Архитектура и схемотехника ПЛИС.	Аналого-цифровой преобразователь.	6	ПК-15, ПК-19
	Акселерометр.	4	
	Итого	10	
Итого за семестр		34	

8. Практические занятия

Содержание практических работ приведено в таблице 8.1.

Таблица 8. 1 – Содержание практических работ

Названия разделов	Содержание практических занятий	Трудоемкость, ч	Формируемые компетенции
6 семестр			
1 Общие сведения об интегральных схемах с программируемой структурой (ИСПС).	Введение в ПЛИС	2	ПК-15, ПК-19
	Цифровые логические схемы.	2	
	Итого	4	
4 Языки описания цифровых устройств (Hardware Description Languages - HDL).	Основные элементы и функции языка Verilog	2	ПК-15, ПК-19
	Мультиплексор, демультиплексор, дешифратор.	2	
	Сдвиговые регистры	2	
	Итого	6	
5 Функциональная верификация HDL-описаний.	Операции с триггерами на языке Verilog.	2	ПК-15, ПК-19
	Инструмент моделирования Modelsim. Написание тестбенчей.	2	
	Итого	4	
Итого за семестр		14	

9. Самостоятельная работа

Виды самостоятельной работы, трудоемкость и формируемые компетенции представлены в таблице 9.1.

Таблица 9.1 - Виды самостоятельной работы, трудоемкость и формируемые компетенции

Названия разделов	Виды самостоятельной работы	Трудоемкость ч	Формируемые компетенции	Формы контроля

Согласована на портале № 8568

6 семестр				
1 Общие сведения об интегральных схемах с программируемой структурой (ИСПС).	Подготовка к практическим занятиям, семинарам	2	ПК-15, ПК-19	Опрос на занятиях, Отчет по лабораторной работе, Экзамен
	Подготовка к практическим занятиям, семинарам	2		
	Проработка лекционного материала	2		
	Оформление отчетов по лабораторным работам	2		
	Итого	8		
2 Методология и маршрут проектирования на ПЛИС.	Проработка лекционного материала	1	ПК-15, ПК-19	Контрольная работа, Экзамен
	Подготовка к контрольным работам	2		
	Итого	3		
3 Структура САПР для проектирования на ПЛИС.	Проработка лекционного материала	2	ПК-15, ПК-19	Отчет по лабораторной работе, Отчет по практике, Экзамен
	Оформление отчетов по лабораторным работам	2		
	Итого	4		
4 Языки описания цифровых устройств (Hardware Description Languages - HDL).	Подготовка к практическим занятиям, семинарам	2	ПК-15, ПК-19	Компонент своевременности, Контрольная работа, Опрос на занятиях, Отчет по лабораторной работе, Отчет по практике, Экзамен
	Подготовка к практическим занятиям, семинарам	2		
	Подготовка к практическим занятиям, семинарам	2		
	Проработка лекционного материала	2		
	Оформление отчетов по лабораторным работам	4		
	Оформление отчетов по лабораторным работам	4		
	Оформление отчетов по лабораторным работам	4		
	Подготовка к контрольным работам	4		
	Итого	24		
5 Функциональная верификация HDL-описаний.	Подготовка к практическим занятиям, семинарам	2	ПК-15, ПК-19	Компонент своевременности, Контрольная работа,

Согласована на портале № 8568

	Подготовка к практическим занятиям, семинарам	2		Отчет по лабораторной работе, Отчет по практике, Экзамен
	Проработка лекционного материала	1		
	Оформление отчетов по лабораторным работам	6		
	Подготовка к контрольным работам	2		
	Итого	13		
6 Синтезируемость HDL-описаний.	Проработка лекционного материала	1	ПК-15, ПК-19	Экзамен
	Итого	1		
7 Архитектура и схемотехника ПЛИС.	Проработка лекционного материала	1	ПК-15, ПК-19	Компонент своевременности, Отчет по лабораторной работе, Экзамен
	Оформление отчетов по лабораторным работам	6		
	Оформление отчетов по лабораторным работам	4		
	Итого	11		
Итого за семестр		64		
	Подготовка к экзамену	36		Экзамен
Итого		100		

10. Курсовая работа

Не предусмотрено РУП

11. Рейтинговая система для оценки успеваемости студентов

11.1. Балльные оценки для элементов контроля

Таблица 11.1 – Бальные оценки для элементов контроля

Элементы учебной деятельности	Максимальный балл на 1-ую КТ с начала семестра	Максимальный балл за период между 1КТ и 2КТ	Максимальный балл за период между 2КТ и на конец семестра	Всего за семестр
6 семестр				
Компонент своевременности	4	4	2	10
Контрольная работа		15		15
Опрос на занятиях	4	4	2	10
Отчет по лабораторной работе	10	10	5	25
Отчет по практике	4	4	2	10
Итого максимум за период	22	37	11	70
Экзамен				30

Согласована на портале № 8568

Нарастающим итогом	22	59	70	100

11.2. Пересчет баллов в оценки за контрольные точки

Пересчет баллов в оценки за контрольные точки представлен в таблице 11.2.

Таблица 11. 2 – Пересчет баллов в оценки за контрольные точки

Баллы на дату контрольной точки	Оценка
≥ 90% от максимальной суммы баллов на дату КТ	5
От 70% до 89% от максимальной суммы баллов на дату КТ	4
От 60% до 69% от максимальной суммы баллов на дату КТ	3
< 60% от максимальной суммы баллов на дату КТ	2

11.3. Пересчет суммы баллов в традиционную и международную оценку

Пересчет суммы баллов в традиционную и международную оценку представлен в таблице 11.3.

Таблица 11. 3 – Пересчет суммы баллов в традиционную и международную оценку

Оценка (ГОС)	Итоговая сумма баллов, учитывает успешно сданный экзамен	Оценка (ECTS)
5 (отлично) (зачтено)	90 - 100	A (отлично)
4 (хорошо) (зачтено)	85 - 89	B (очень хорошо)
	75 - 84	C (хорошо)
	70 - 74	D (удовлетворительно)
3 (удовлетворительно) (зачтено)	65 - 69	
	60 - 64	E (посредственно)
2 (неудовлетворительно) (не зачтено)	Ниже 60 баллов	F (неудовлетворительно)

12. Учебно-методическое и информационное обеспечение дисциплины

12.1. Основная литература

1. Стешенко В.Б. ПЛИС фирмы Altera: элементная база, система проектирования и языки описания аппаратуры. - М.: ДМК Пресс, 2010. - 573 с. [Электронный ресурс]. - http://e.lanbook.com/book/60976

12.2. Дополнительная литература

1. Зотов В. Ю. Проектирование встраиваемых микропроцессорных систем на основе ПЛИС фирмы XILINX®. - М.: Горячая линия-Телеком, 2006. - 519с. (наличие в библиотеке ТУСУР - 41 экз.)

2. Угрюмов Е. П. Цифровая схемотехника: Учебное пособие для вузов. - 2-е изд., перераб. и доп. - СПб.: БХВ-Петербург, 2004. - 782с. (наличие в библиотеке ТУСУР - 20 экз.)

12.3. Учебно-методическое пособие и программное обеспечение

1. Программирование логических интегральных схем: Методические указания к лабораторным работам / Крюков Я. В., Покаместов Д. А., Эрдынеев Ж. Т. - 2014. 51 с. [Электронный ресурс] - Режим доступа: https://edu.tusur.ru/publications/3898, свободный.

2. Программирование логических интегральных схем: Методические указания по проведению практических занятий и организации самостоятельной работы / Крюков Я. В., Покаместов Д. А., Эрдынеев Ж. Т. - 2014. 77 с. [Электронный ресурс] - Режим доступа: https://edu.tusur.ru/publications/3901, свободный.

3. Цифровой акселерометр: Методические указания к лабораторной работе №8 по дисциплине «Программирование логических интегральных схем» / Евсеев А. А., Абраменко А. Ю. - 2016. 9 с. [Электронный ресурс] - Режим доступа: https://edu.tusur.ru/publications/6052, свободный.

Согласована на портале № 8568

12.4. Базы данных, информационно справочные и поисковые системы

1. Образовательный портал edu.tusur.ru

13. Материально-техническое обеспечение дисциплины

Аудитории 309, 314а, 314б и 318 кафедры ТОР оснащены персональными компьютерами и необходимым программным обеспечением для проведения лабораторных работ и практических занятий, имеются отладочные платы DE0-NANO на базе ПЛИС Cyclone IV.

14. Фонд оценочных средств

Фонд оценочных средств приведен в приложении 1.

15. Методические рекомендации по организации изучения дисциплины

На первом лекционном занятии преподаватель должен определить основные цели изучения дисциплины, рекомендовать литературу для самостоятельного изучения, рассказать о порядке и методиках проведения занятий.

Согласована на портале № 8568

Приложение 1

МИНИСТЕРСТВО ОБРАЗОВАНИЯ И НАУКИ РФ

Федеральное государственное бюджетное образовательное учреждение высшего образования

«ТОМСКИЙ ГОСУДАРСТВЕННЫЙ УНИВЕРСИТЕТ СИСТЕМ
УПРАВЛЕНИЯ И РАДИОЭЛЕКТРОНИКИ»
(ТУСУР)

УТВЕРЖДАЮ
Проректор по учебной работе
_____ П. Е. Троян
«___» _____ 20__ г.

ФОНД ОЦЕНОЧНЫХ СРЕДСТВ ПО УЧЕБНОЙ ДИСЦИПЛИНЕ

Программирование логических интегральных схем

Уровень образования: **высшее образование - бакалавриат**
Направление подготовки (специальность): **11.03.02 Инфокоммуникационные технологии и системы связи**
Направленность (профиль): **Защищенные системы и сети связи**
Форма обучения: **очная**
Факультет: **РТФ, Радиотехнический факультет**
Кафедра: **РЗИ, Кафедра радиоэлектроники и защиты информации**
Курс: **3**
Семестр: **6**

Учебный план набора 2014 года

Разработчики:

- доцент каф. ТОР Абраменко А. Ю.

Экзамен: 6 семестр

Томск 2017

Согласована на портале № 8568

1. Введение

Фонд оценочных средств (ФОС) является приложением к рабочей программе дисциплины (практики) и представляет собой совокупность контрольно-измерительных материалов (типовые задачи (задания), контрольные работы, тесты и др.) и методов их использования, предназначенных для измерения уровня достижения студентом установленных результатов обучения.

ФОС по дисциплине (практике) используется при проведении текущего контроля успеваемости и промежуточной аттестации студентов.

Перечень закрепленных за дисциплиной (практикой) компетенций приведен в таблице 1.

Таблица 1 – Перечень закрепленных за дисциплиной компетенций

Код	Формулировка компетенции	Этапы формирования компетенций
ПК-15	умением разрабатывать и оформлять различную проектную и техническую документацию	Должен знать принципы, основные алгоритмы и устройства цифровой обработки сигналов; элементную базу и схемотехнику цифровых и микропроцессорных устройств электросвязи.; Должен уметь проводить анализ и синтез логических устройств, синтезировать с использованием современной микроэлектронной элементной базы цифровые устройства.; Должен владеть навыками практической работы с лабораторными макетами аналоговых и цифровых устройств, методами компьютерного моделирования физических процессов при передаче информации; теоретическими и экспериментальными методами исследования с целью освоения новых перспективных технологий обработки цифровых сигналов.;
ПК-19	готовностью к организации работ по практическому использованию и внедрению результатов исследований	

Общие характеристики показателей и критериев оценивания компетенций на всех этапах приведены в таблице 2.

Таблица 2 – Общие характеристики показателей и критериев оценивания компетенций по этапам

Показатели и критерии	Знать	Уметь	Владеть
Отлично (высокий уровень)	Обладает фактическими и теоретическими знаниями в пределах изучаемой области с пониманием границ применимости	Обладает диапазоном практических умений, требуемых для развития творческих решений, абстрагирования проблем	Контролирует работу, проводит оценку, совершенствует действия работы
Хорошо (базовый уровень)	Знает факты, принципы, процессы, общие понятия в пределах изучаемой области	Обладает диапазоном практических умений, требуемых для решения определенных проблем в области исследования	Берет ответственность за завершение задач в исследовании, приспосабливает свое поведение к обстоятельствам в решении проблем
Удовлетворительн	Обладает базовыми	Обладает основными	Работает при прямом

Согласована на портале № 8568

о (пороговый уровень)	общими знаниями	умениями, требуемыми для выполнения простых задач	наблюдении

2 Реализация компетенций

2.1 Компетенция ПК-15

ПК-15: умением разрабатывать и оформлять различную проектную и техническую документацию.

Для формирования компетенции необходимо осуществить ряд этапов. Этапы формирования компетенции, применяемые для этого виды занятий и используемые средства оценивания представлены в таблице 3.

Таблица 3 – Этапы формирования компетенции и используемые средства оценивания

Состав	Знать	Уметь	Владеть
Содержание этапов	требования и правила оформления проектной и технической документации, а также исходного кода Verilog HDL	представлять результаты работы и исследований в виде научно-технических статей и отчётов	средствами разработки и оформления различной проектной и технической документации
Виды занятий	• Практические занятия; • Лабораторные занятия; • Лекции; • Самостоятельная работа; • Подготовка к экзамену;	• Практические занятия; • Лабораторные занятия; • Лекции; • Самостоятельная работа; • Подготовка к экзамену;	• Лабораторные занятия; • Самостоятельная работа;
Используемые средства оценивания	• Контрольная работа; • Отчет по лабораторной работе; • Опрос на занятиях; • Экзамен; • Отчет по практике; • Экзамен;	• Контрольная работа; • Отчет по лабораторной работе; • Опрос на занятиях; • Экзамен; • Отчет по практике; • Экзамен;	• Отчет по лабораторной работе; • Экзамен; • Отчет по практике; • Экзамен;

Формулировка показателей и критериев оценивания данной компетенции приведена в таблице 4.

Таблица 4 – Показатели и критерии оценивания компетенции на этапах

Состав	Знать	Уметь	Владеть
Отлично (высокий уровень)	• требования к оформлению отчётов в соответствии с ГОСТ; • правила оформления исходного кода на языке Verilog HDL;	• может аргументированно доказать правильность представленных результатов; • грамотно представляет результаты работы и исследований в виде научно-технических статей и отчётов;	• уверенно владеет средствами разработки и оформления различной проектной и технической документации;

Согласована на портале № 8568

Хорошо (базовый уровень)	• знает принципы и процесс оформления проектной и технической документации; • понимает основные принципы оформления исходного кода Verilog HDL;	• корректно выражать свои мысли; • умеет применять требования к оформлению отчётов и исходного кода;	• обладает практическим опытом представления результатов работы; • владеет разными способами представления результатов работы;
Удовлетворительно (пороговый уровень)	• понимает основные принципы оформления научно-технических статей и отчётов, разработки проектной и технической документации; • знает основные понятия языка программирования Verilog HDL;	• умеет представлять результаты своей работы;	• владеет основными способами представления результатов;

2.2 Компетенция ПК-19

ПК-19: готовностью к организации работ по практическому использованию и внедрению результатов исследований.

Для формирования компетенции необходимо осуществить ряд этапов. Этапы формирования компетенции, применяемые для этого виды занятий и используемые средства оценивания представлены в таблице 5.

Таблица 5 – Этапы формирования компетенции и используемые средства оценивания

Состав	Знать	Уметь	Владеть
Содержание этапов	принципы, основные алгоритмы и устройства цифровой обработки сигналов; элементную базу и схемотехнику цифровых устройств электросвязи	проводить анализ и синтез логических устройств; синтезировать с использованием современной микроэлектронной элементной базы цифровые устройства	методами компьютерного моделирования физических процессов при передаче информации; навыками организации работы по практическому использованию и внедрению результатов исследований
Виды занятий	• Практические занятия; • Лабораторные занятия; • Лекции; • Самостоятельная работа; • Подготовка к экзамену;	• Практические занятия; • Лабораторные занятия; • Лекции; • Самостоятельная работа; • Подготовка к экзамену;	• Лабораторные занятия; • Самостоятельная работа;
Используемые средства оценивания	• Контрольная работа; • Отчет по лабораторной работе;	• Контрольная работа; • Отчет по лабораторной работе;	• Отчет по лабораторной работе; • Экзамен;

Согласована на портале № 8568

	• Опрос на занятиях; • Экзамен; • Отчет по практике; • Экзамен;	• Опрос на занятиях; • Экзамен; • Отчет по практике; • Экзамен;	• Отчет по практике; • Экзамен;

Формулировка показателей и критериев оценивания данной компетенции приведена в таблице 6.

Таблица 6 – Показатели и критерии оценивания компетенции на этапах

Состав	Знать	Уметь	Владеть
Отлично (высокий уровень)	• обладает теоретическими и практическими знаниями моделирования цифровых устройств и алгоритмов цифровой обработки сигналов с использованием современных пакетов имитационного моделирования и языка Verilog HDL; • умеет применять знания в области элементной базы и схемотехники для разработки сложных цифровых устройств;	• умеет применять полученные теоретические и практические навыки для оптимального синтеза новых перспективных цифровых устройств или алгоритмов цифровой обработки сигналов;	• уверенно владеет современными методами моделирования работы цифровых устройств; • навыками работы с лабораторными макетами аналоговых и цифровых устройств; • практическими навыкам организации работы по разработке цифровых устройств;
Хорошо (базовый уровень)	• умеет применять знания в области элементной базы и схемотехники цифровых устройств; • может описать процесс работы основных алгоритмов цифровой обработки сигналов;	• умеет моделировать и синтезировать сложные цифровые устройства;	• владеет навыками самостоятельной разработки и моделирования сложных цифровых устройств;
Удовлетворительно (пороговый уровень)	• дает определения основных понятий цифровой обработки сигналов; • разбирается в элементной базе и схемотехнике цифровых устройств;	• способен моделировать и синтезировать простые цифровые устройства;	• владеет навыками моделирования работы простых цифровых устройств;

3 Типовые контрольные задания

Для реализации вышеперечисленных задач обучения используются типовые контрольные задания или иные материалы, необходимые для оценки знаний, умений, навыков и (или) опыта деятельности, характеризующих этапы формирования компетенций в процессе освоения образовательной программы, в следующем составе.

Согласована на портале № 8568

3.1 Темы опросов на занятиях

– Языки описания цифровых устройств (Hardware Description Languages - HDL). Язык Verilog. Синтаксис языка Verilog. Реализация элементарных цифровых устройств на языке Verilog.

3.2 Экзаменационные вопросы

– 1) Определение ПЛИС. Назначение и область использования. Основные параметры ПЛИС.

– 2) Базовые логические схемы И, ИЛИ, НЕ, RS-, синхронный RS- и D-триггер. Обозначение, описание принципов работы, таблицы истинности.

– 3) Устройство ПЛИС фирмы Altera.

– 4) Основные операторы языка программирования Verilog, представление целых и вещественных чисел. Примеры использования основных операторов.

3.3 Темы контрольных работ

– Синтезировать схему на языке Verilog в соответствии с рисунком.

3.4 Тематика практики

– Основные элементы и функции языка Verilog
– Операции с триггерами на языке Verilog.
– Мультиплексор, демультиплексор, дешифратор.
– Сдвиговые регистры
– Инструмент моделирования Modelsim. Написание тестбенчей.

3.5 Темы лабораторных работ

– Создание проекта в Quartus II. Логические схемы.
– Счетчики и делители частоты.
– Широтно-импульсная модуляция.
– Машины конечных состояний (FSM).
– Аналого-цифровой преобразователь.
– Фильтр с конечной импульсной характеристикой
– Интерфейс SPI.
– Акселерометр.

4 Методические материалы

Для обеспечения процесса обучения и решения задач обучения используются следующие материалы:

– методические материалы, определяющие процедуры оценивания знаний, умений, навыков и (или) опыта деятельности, характеризующих этапы фор-мирования компетенций, согласно п. 12 рабочей программы.

4.1. Основная литература

1. Стешенко В.Б. ПЛИС фирмы Altera: элементная база, система проектирования и языки описания аппаратуры. - М.: ДМК Пресс, 2010. - 573 с. [Электронный ресурс]. - http://e.lanbook.com/book/60976

4.2. Дополнительная литература

1. Зотов В. Ю. Проектирование встраиваемых микропроцессорных систем на основе ПЛИС фирмы XILINX®. - М.: Горячая линия-Телеком, 2006. - 519с. (наличие в библиотеке ТУСУР - 41 экз.)

2. Угрюмов Е. П. Цифровая схемотехника: Учебное пособие для вузов. - 2-е изд., перераб. и доп. - СПб.: БХВ-Петербург, 2004. - 782с. (наличие в библиотеке ТУСУР - 20 экз.)

4.3. Учебно-методическое пособие и программное обеспечение

1. Программирование логических интегральных схем: Методические указания к лабораторным работам / Крюков Я. В., Покаместов Д. А., Эрдынеев Ж. Т. - 2014. 51 с. [Электронный ресурс] - Режим доступа: https://edu.tusur.ru/publications/3898, свободный.

2. Программирование логических интегральных схем: Методические указания по

Согласована на портале № 8568

проведению практических занятий и организации самостоятельной работы / Крюков Я. В., Покаместов Д. А., Эрдынеев Ж. Т. - 2014. 77 с. [Электронный ресурс] - Режим доступа: https://edu.tusur.ru/publications/3901, свободный.

3. Цифровой акселерометр: Методические указания к лабораторной работе №8 по дисциплине «Программирование логических интегральных схем» / Евсеев А. А., Абраменко А. Ю. - 2016. 9 с. [Электронный ресурс] - Режим доступа: https://edu.tusur.ru/publications/6052, свободный.

4.4. Базы данных, информационно справочные и поисковые системы

1. Образовательный портал edu.tusur.ru

Согласована на портале № 8568